

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97104647

※ 申請日期：2008 年 2 月 5 日

※IPC 分類：

一、發明名稱：(中文/英文)

C23C 14/35 (2006.01)

C23C 14/22 (2006.01)

再濺鍍之銅晶種層

RESPUTTERED COPPER SEED LAYER

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商·應用材料股份有限公司

APPLIED MATERIALS, INC.

代表人：(中文/英文)

鄭錦安

KWONG, RAYMOND K.

住居所或營業所地址：(中文/英文)

美國加州聖大克勞拉市波爾斯大道 3050 號

3050 Bowers Avenue, Santa Clara, CA 95054, U.S.A.

國 籍：(中文/英文)

美國/USA

三、發明人：(共 13 人)

姓 名：(中文/英文)

1. 鄧賢明/TANG, XIANMIN

2. 桑達拉江阿維德/SUNDARRAJAN, ARVID

3. 陸濱丹尼爾/LUBBEN, DANIEL

4. 羅權/LUO, QIAN

5. 龔則敬/GUNG, TZA-JING

6. 安納薩沙布藍尼/SUBRAMANI, ANANTHA
7. 仲華/CHUNG, HUA
8. 傅新宇/FU, XINYU
9. 王榮鈞/WANG, RONGJUN
10. 高勇/CAO, YONG
11. 虞哲民/YU, JICK
12. 福斯特約翰/FORSTER, JOHN
13. 帕布朗古柏羅吉/PRABURAM GOPALRAJA

國籍：(中文/英文)

1. 中華人民共和國/P.R.C.
2. 印度/INDIA
3. 美國/U.S.A.
4. 中華人民共和國/P.R.C.
5. 美國/USA
6. 美國/USA
7. 美國/USA
8. 中華人民共和國/P.R.C.
9. 中華人民共和國/P.R.C.
10. 中華人民共和國/P.R.C.
11. 美國/USA
12. 美國/USA
13. 美國/USA

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

6. 安納薩沙布藍尼/SUBRAMANI, ANANTHA
7. 仲華/CHUNG, HUA
8. 傅新宇/FU, XINYU
9. 王榮鈞/WANG, RONGJUN
10. 高勇/CAO, YONG
11. 虞哲民/YU, JICK
12. 福斯特約翰/FORSTER, JOHN
13. 帕布朗古柏羅吉/PRABURAM GOPALRAJA

國籍：(中文/英文)

1. 中華人民共和國/P.R.C.
2. 印度/INDIA
3. 美國/U.S.A.
4. 中華人民共和國/P.R.C.
5. 美國/USA
6. 美國/USA
7. 美國/USA
8. 中華人民共和國/P.R.C.
9. 中華人民共和國/P.R.C.
10. 中華人民共和國/P.R.C.
11. 美國/USA
12. 美國/USA
13. 美國/USA

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

☒ V 有主張專利法第二十七條第一項國際優先權：

1. 美國；2007 年 2 月 8 日；60/888,893
2. 美國；2007 年 8 月 14 日；11/838,796

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明一般涉及形成半導體積體電路的濺射沉積處理。更確切的說，本發明涉及使用濺射沉積和濺射蝕刻二者來形成襯墊層 (liner layer)。

【先前技術】

長久以來一直以磁控濺射來沉積諸如鋁和銅的金屬化水平延展層。最近，磁控濺射已適用於更有挑戰性的任務，例如在諸如層間電接點 (contact) (即，通孔 (via)) 之類的高深寬比的孔中沉積襯墊層。第1圖所示用於銅金屬化的通孔部件10，是形成在下方介電層14表面的導電特徵12上方。上方介電層16沉積於下方介電層14和其導電特徵12上方，並且通孔18經蝕刻貫穿上方介電層16至導電特徵12。在隨後的高階積體電路的製造過程中，通孔18的寬度減小至65nm以下，而介電層14、16的厚度基本保持在大約500至1000nm的常數。這樣，通孔18的深寬比將明顯的增大。在高深寬比孔中填充金屬化和特別的襯墊層呈現出極大的挑戰。

用於兩個介電層14、16的傳統電介質材料為二氧化矽 (矽石)，但是，最近已研發出低k介電質材料，其中某些低k介電質材料由具有很高氫含量的碳氧化矽組成。並且，介電質材料可形成為多孔以得到極低的介電常數值。為了防止銅遷移到介電質材料中，將薄阻障層沉積於通孔側壁22以及通常也在上方介電層16頂部的場區24上。較佳情況下，阻障層20不形成於通孔底部26上，以減小與下面的導電特徵12的接觸電阻。用於銅金屬化的傳統阻障

層為鈮，或者為單個 Ta 層或者為 Ta/TaN 阻障層。鈳和鎢為可用於阻擋的其他耐高溫金屬。鈳和鈮的合金也很適合做介電質材料。現在已研發出通過鈮、鈳、或鈳鈮靶的磁控濺射將阻障層 20 選擇性塗覆到狹窄的通孔 18 中。類似的，通過將氮添加進濺射腔室的反應濺射來沉積氮層。

儘管可以應用無電鍍，但是通常應用電化學鍍法(ECP)用銅填充通孔 18。ECP 銅通常需要銅晶種層作為電鍍電極以及形成晶核並濕化 EPC 銅。因此，將銅晶種層 30 沉積於通孔側壁 22、場區 24 和通孔底部 26 上的共形匹配層中。另外，已發展出滿足這些要求的用於沉積銅的磁控濺射技術。這些技術依賴於濺射的銅原子的高度游離部分和晶圓的電偏壓，以將銅較深地牽引進通孔 18 以沉積成底部 32 以及恰當厚度的側壁部分 34。側壁塗層可部分通過由晶圓偏壓加速的高能銅離子以及將銅從底部部分 32 再再濺射，即濺射蝕刻，到側壁部分 34 上來完成。銅濺射也可在場區 24 的頂部上產生相對較厚的場部分 36。在通孔 18 的頂部的場部分 36 的拐角上產生的明顯的突起 38 形成了較窄的孔頸 40。我們已經觀察到，突起 38 大多數形成於場區 20 中的阻障層 20 上方。即，孔頸 40 的最狹窄部分在銅場部分 36 的底部上方。

為了完成金屬化，例如，通過電鍍，在通孔 18 中鍍銅。ECP 銅過填充通孔 18 並沉積在場區 24 上。應用化學機械拋光(CMP)從通孔 18 外側的阻障層 20 上去除銅，從而僅在通孔 18 中保留銅。

金屬化結構通常比第 1 圖的通孔結構 18 更複雜。通常，將通孔部件形成為盡可能寬度最窄的大致的正方形或圓形。另一方面，將較深的溝槽形成為寬度具有相對較窄

的維度而沿溝槽方向具有更長的維度。第 2 圖的截面圖中所示的更為複雜結構的雙嵌入式互連結構包括介電層 16 的下部分中的通孔部件 42，而上部分中的更寬的，水平延伸的溝槽 44 連接通孔部件 42 並提供與更高的金屬化平面的接觸。通孔部件 42 和溝槽 44 的阻障層和晶種的沉積以及 ECP 填充都用單一程式執行。第 1 圖中的導電特徵 12 可為在下方介電層 14 中雙嵌入式金屬化的溝槽。然而，濺射沉積於雙嵌入式結構中的銅晶種層 46 在溝槽 44 和通孔部件 42 的底部的拐角上形成明顯的突起 48。突起 48 在塗覆通孔側壁中造成困難，由於其在通孔 42 的頂部形成的較窄的孔頸。

回到第 1 圖中的簡單的通孔結構，儘管困難與雙嵌入式結構基本相同，但是突起 38 更加趨向於限制沉積銅晶種的濺射處理的執行。如果銅晶種層 30 相對較厚，突起 38 將變大而孔頸 40 將收縮，從而增加了用於濺射到通孔 18 中的有效的深寬比，結果造成通孔側壁難於得到充分的覆蓋。狹窄的孔頸 40 也阻止了電鍍處理中電解液的流動。如果銅晶種層 30 的厚度降低，將減少突起問題。然而，側壁部分 34 的最狹窄部分的厚度可能不足，而且側壁部分 34 會中斷以形成空隙，從而暴露下面的阻擋材料，而這很難使 ECP 銅成核。銅晶種層 30 中的這種空隙會在臨近通孔側壁 22 的電鍍銅中造成空白。

一些人相信銅游離部分和晶圓偏壓的增加造成了銅離子漸進形成不斷生長的突起。然而，我們認為，高能銅離子並沒有限制突起的生長。相反，高能銅離子趨向於將銅從突起再再濺射到突起下面的側壁部分。結果，再濺射有效地將突起向下推到通孔中。當突起的程度略微減小時，

如果將突起推到場阻擋平面以下，突起蝕刻將暴露通孔拐角上的阻障層的小平面並將其蝕刻穿透，從而局部地損壞該阻擋。

需要另一種降低突起尺寸並提高填充高深寬比通孔的能力的解決方法。

另外，當介電質材料為諸如美國加州 Applied Materials, Inc. 提供的 Black Diamond II 的含氫和碳的低 k 介電質材料時，又會出現相關的問題。這種材料不能提供可用於矽石的高各向異性蝕刻。當將介電質材料製成多孔以進一步減小介電常數時，這種問題更加惡化。如在第 3 圖的截面圖中以誇張的方式所示的，通過蝕刻遮罩對多孔含碳低 k 材料的介電層 50 進行的構圖蝕刻趨於不完全的各向異性，而為略微的各向同性，從而產生具有明顯的凹入的側壁 54 和在蝕刻遮罩的邊緣下的銳角 56 的通孔 52。將銅濺射塗覆於凹入的側壁 54 上會遇到與那些有突起的實例類似的困難。結果，凹入的側壁的最突出的部分可能不能完全由通過常規濺射沉積法沉積的銅晶種層塗覆。

另外，在介電蝕刻製程中待蝕刻貫穿的縱向結構可能比上面所述的更加複雜。如第 4 圖的截面圖中所示的，例如氮化鈦 (TiN) 的硬遮罩層 60 經常被沉積於未構圖的上方介電層 16 的上方。其根據上方的光刻膠遮罩蝕刻為圖案並隨後將其用做上方介電層 16 的更進一步蝕刻的硬遮罩以形成通孔 18。同時，例如氮化矽 (SiN) 層的蝕刻停止層 62 經常沉積於下方介電層 14 以及其導電特徵 12 的上方。其組成選擇為不容易由介電蝕刻而蝕刻的成分，使得介電層 16 過蝕刻，從而確保導電特徵 12 的金屬不被介電質蝕刻的高能離子蝕刻，並進一步確保未對準的遮罩不會導致下

方介電層 14 被明顯的蝕刻。然而，各向異性介電質蝕刻很可能在接近硬遮罩層 60 的介電材料中形成凹槽 64 並在與蝕刻停止層 62 的介面形成另一個凹槽 66。傳統的銅晶種濺射沉積很難達到那些凹入的凹槽 64 和 66。

銅晶種層的濺射沉積不能完全塗覆凹入的側壁 54 或凹槽 64、66 的各側，導致與上述關於突起相同的問題。

【發明內容】

通過多步驟處理在半導體積體電路中的通孔或其他孔中形成銅晶種層。首先在製造高分數銅離子的條件下的電漿濺射處理中沉積銅，並將晶圓偏壓以加速銅離子，並將其其中的一些深層引入孔中。銅至少沉積在孔的底部和場區，並且在孔上方形成突起。其次，形成氫或銅電漿，並將晶圓偏壓以加速氫或銅離子，並至少將它們中的一些較深地引入孔中。高能氫離子將通孔部件底部的銅再濺射到通孔部件側壁上，同時也濺射蝕刻場區，以減小突起的尺寸。不會蝕刻在孔的頂部以下的突起。

在將銅電鍍到孔的剩餘部分以前，執行最後的銅濺射蝕刻。

在銅電鍍之前，反復執行濺射沉積和蝕刻處理以更多地填充孔。如果充分地重復濺射和蝕刻處理，則該孔將通過最後的沉積步驟由銅填充，從而在濺射沉積後立刻執行化學機械拋光。

濺射沉積和蝕刻處理可在單個電漿濺射腔室中執行。例如，在腔室中裝備 RF 線圈，以激發氫電漿或增加濺射銅原子的游離。濺射沉積適於較低的氫氣壓，較高的靶電力，以及較低的線圈電力。濺射蝕刻適於較高的氫氣壓，

較低的靶電力，以及較高的線圈電力。至少在最初的銅沉積步驟以及氫濺射蝕刻步驟中，基板應很強的偏壓。

【實施方式】

較佳是藉由在單一銅濺射腔室中執行銅濺射沉積和氫或銅濺射蝕刻兩者，而實現在高深寬比孔(如，通孔和雙嵌入互連結構)中填充銅的目的。高能濺射蝕刻可降低突起物尺寸，並傾向於在稱為再濺射(resputtering)的處理中，將銅重新分佈到側壁的凹入部分。

儘管本發明的一些方案並不限於此，但是濺射沉積和濺射蝕刻較佳是在具有 RF 線圈的腔室中執行，在蝕刻過程中如果有銅靶濺射的情況下，RF 線圈可以有限地激發用於氫濺射蝕刻的氫電漿。Ding 等人已在於 2004 年 8 月 9 日提交的美國專利申請 10/915,139，現公佈為美國專利申請公開 2006/0030151 的專利中對感應耦合濺射腔室中鉍阻擋的濺射沉積/蝕刻順序進行了詳細描述。截面圖第 5 圖中示出了類似的濺射腔室 70。真空腔室 72 一般相對於中心軸 74 對稱地形成，其包括主腔室 76、下方轉接器 78、以及上方轉接器 80，其全部電接地並彼此真空密封。用於晶圓傳送、抽真空操作以及氣體提供的大多數複雜埠合併於主腔室 76 中，而更簡單的轉接器 78、80 可根據應用以及靶和晶圓之間所需的空間使用所選高度和檔板支架，更為簡單地設計和製造。溝槽狀下方檔板 90 和中央檔板 92 分別支撐在下方轉接器 78 和上方轉接器 80 上，並使得它們電接地。上方檔板 94 支撐於絕緣體 96 上並電浮置。檔板 90、92、94 保護腔室 72 的壁，使其不被沉積。下部的兩個接地檔板 90、92 作為濺射的陽極，而上部未接地的檔

板 94 積累電荷並將電子擊退到電漿中。RF 線圈 100 設置於位於靶和基座之間的下部 1/2 或 1/3 空間的晶圓周邊的外側。位於下方檔板 90 的多重絕緣支架 102 支撐 RF 線圈 100 並也提供 RF 電力和使得 RF 線圈接地。線圈 100 較佳為單匝、由銅組成的接近管狀線圈，並且在緊密間隔的導線中具有較小的間隙用於電源和接地。

銅靶 106 通過絕緣體 108 支撐於上方轉接器 80，絕緣體 108 將電偏壓靶 106 與接地的真空腔室和接地的檔板 90、92 電絕緣。至少靶 106 的表面由至少 90 at% 銅以及可能的意向性合金並且非意向性雜質總計少於 10 at% 組成。基座 110 支撐待濺射處理的相對於靶 106 的晶圓 112。RF 線圈 110 位於靶 106 和基座 110 之間的腔室的下部 1/2 甚至 1/3 處以在晶圓 112 附近產生電漿。遮蔽環 114 與杯狀的下方檔板 90 的向上的唇緣互鎖並懸於晶圓 112 和基座 110 的邊緣之上，以保護它們避免濺射處理的影響。側壁磁體系統 116 位於下方轉接器 78 的外側，相同或部分低於 RF 線圈 100 的平面，以產生抑制電漿擴散到腔室壁的磁阻障 (magnetic barrier)。磁體系統 116 可為垂直極化磁體的環形排列或設置在中心軸 74 附近的 DC 線圈。

第 6 圖所示為腔室的功能性截面圖。氫氣源 120 通過質流控制器 122 向腔室 70 中提供氫，以作為濺射工作氣體或濺射蝕刻氣體。DC 電源 124 向靶 106 提供負電壓以將氫激發為電漿。將正氫離子吸引到負偏壓靶 106，以從其濺射銅。然而，在自持銅濺射中，一旦電漿被激發，將切斷氫氣供應，而靶濺射將繼續，濺射的銅離子被吸引回靶 106，以濺射更多的銅。

位於靶 106 的背面的磁電管 126 包括垂直磁性的外部

磁極 128，其包圍另一極性的內部磁極 130。磁電管 126 較佳為堅固的、較小的、並且在整個磁場強度上不均衡，外部磁極 128 的磁場大於其包圍的內部磁極 130 的磁場。其在靶 106 前方形形成磁場以捕獲電子，並從而增加電漿的密度並提高濺射率。銅靶為可自持的濺射，從而一旦電漿被激發，由於高密度電漿使濺射的銅原子離子化，並且銅離子部分被吸引回靶 106 以從其濺射甚至更多的銅，所以氬氣源壓力可降低，甚至降至為零。為了產生更均勻的靶濺射，儘管磁電管 126 遠離中心軸 74，其可通過旋轉沿中心軸 74 延伸的旋轉軸 134 的馬達 132 圍繞中心軸旋轉，以更均勻地濺射靶 106。固定於旋轉軸 134 的支臂 136 在轉動中支撐磁電管 126。

線圈 RF 電源 137 為 RF 線圈 100 提供 RF 電力以產生氬電漿或增加遠離靶 106 的區域中濺射的銅的游離部分。通常，靶 106 在濺射沉積中是 DC 供電，並且 RF 線圈 100 在濺射蝕刻晶圓 112 時是 RF 供電。在銅離子蝕刻的情況下，一些 DC 電源需適用於靶 106 以產生銅原子。然而，RF 源可為靶濺射供能。

偏壓 RF 電源 138 通過電容耦合電路 140 電偏壓基座 110。在電漿存在時，電容耦合電路偏壓引起基座 110 產生負性 DC 自偏壓，以將離子從電漿吸引並加速到晶圓 112。這樣吸引的離子可為離子化的靶 106 濺射出的銅原子或最初由 RF 線圈 100 產生的氬離子。

這種濺射腔室可用於連續執行銅濺射沉積和濺射蝕刻步驟。

如第 7 圖的截面圖中所示，將銅離子高偏壓濺射沉積至通孔 18 中，會在上方介電層 14 頂部上生成較厚的銅場

部分 140，並在通孔 18 的頂部拐角生成一些突起 142，以及在通孔部件 18 的底部上生成略微薄的銅底部分 144，但很少沉積在通孔的側壁 22 上。另一方面，如第 8 圖的截面示意圖中所示，第 7 圖中的結構的高偏壓氬濺射蝕刻充分地減小了場部分 140 的厚度，並減小了突起 142 的延伸，而非簡單地將其向下推到通孔 18 中。由於高能氬離子濺射來自銅底部分 144 的銅，並有效地將濺射蝕刻過的銅轉移到通孔側壁 22 上的側壁部分 146 上，氬濺射蝕刻也略微減小了銅底部分 144 的厚度。在第 7 圖的濺射蝕刻過程中，RF 線圈可保持不供電，而對靶供電，以產生較高的銅離子分數。在第 8 圖的氬濺射蝕刻過程中，靶可保持不供電，而對 RF 線圈供電，以產生氬離子。在上述兩種情況下，應偏壓晶圓以將銅或氬離子吸引並加速為高能，並較深地各向異性地穿透通孔 18。

可拍攝掃描電子顯微照片，以用實驗的方法確定沉積和蝕刻兩個步驟。如圖 9 的截面圖中所示，應用 38kW 靶電力和 1000W 晶圓偏壓電力將銅濺射入 65nm 溝槽 150 中，以形成其突起 154 幾乎關閉溝槽 150 的銅薄膜 152。隨後將晶圓傳送至為偏壓晶圓的氬濺射蝕刻配置的預清洗腔室。在濺射蝕刻後，如截面圖第 10 圖中所示，銅薄膜 152 的場部分的厚度充分減小到突起 154 從上部蝕刻並因此有效地縮減的程度。底部分的厚度略微減小而側壁部分的厚度增加。

也可以更具系統性的實驗設置拍攝 SEMS。如截面圖第 11 圖中所示，將 100nm 或 140nm 的銅濺射沉積到狹窄的溝槽中以形成產生了明顯的突起 158 的銅薄膜 156。突起 158 明顯地位於由諸如阻障層的下面層的位置決定的拐

角特徵之上。相繼氬濺射蝕刻至 25nm、50nm、以及 70nm 的深度，如在場區中測得的，將產生分別如第 12、13、以及 14 圖的截面圖中所示的結構。在另一種實施方式中，這些蝕刻深度對應於回蝕率 30%、60%、以及 80%。氬蝕刻程度的增加會減小場銅的厚度，減小突起 158 的凸出，並通常降低突起 158。我們觀察到，一旦孔頸的最窄部分與下面的特徵同一平面時，進一步的氬蝕刻將無法發改進突起 158。

濺射蝕刻步驟依賴於將諸如氬的高能重離子向晶圓加速並濺射來自晶圓的材料。單個充電離子電力 E_{ION} 取決於晶圓浮動電位 V_{FLOAT} 以及由晶圓偏壓決定的電漿電壓 V_{PLASMA} 。根據下式：

$$E_{ION} = eV_{FLOAT} + eV_{PLASMA}$$

通常，浮動電位 V_{FLOAT} 小於 20 伏，所以需要通過提高提供至基座電極的 RF 電力，提高離子體電壓 V_{PLASMA} 以獲得更大的離子電力 E_{ION} 。通過增加諸如電容耦合電漿中的電漿電位可有效提高離子電力。電漿氬離子和從靶濺射出的銅離子有效地濺射沉積的銅，而且它們具有各自的優勢。通常，氬電漿通常可達到更高的電離密度，但是氬離子去除了通孔部件底部的材料，並且氬離子蝕刻似乎降低了間隙填充的等級。在另一方面，高能銅離子同時磨減了間隙頂部的銅突起並重新分佈間隙底部的銅。RF 線圈 100 也允許應用低於 0.4 毫托的氬的極低壓強銅濺射蝕刻。

產生濺射蝕刻的離子的能量影響間隙填充的性能。更高能的離子更有效地去除突起並打開孔頸，以在通孔部件中生成更好的晶種層，並促進 ECP 填充，從而促進間隙填充。在 70% 的回蝕中 320eV 的離子能會比 70eV 的離子能

生成明顯更好的間隙填充。

大概由於銅在高溫下回流，所以也發現蝕刻處理中基座的溫度和因此的晶圓溫度在減小突起中起到重要的作用。由於在 1kW 的 RF 線圈電力和 1kW 的晶圓偏壓下，晶圓溫度從 28 °C 升至 150 °C，所以突起明顯的減小。然而，進一步升溫至 250 °C 生成明顯的銅突起，和明顯的底部塗覆。在總體而言，大約 50 或 70 °C 的沉積溫度可降低突起的尺寸，以促進濺射進入通孔。甚至大約 150 °C 的更高的沉積溫度促進已經沉積的銅再流入且留在通孔中，從而改善了側壁塗覆。然而，大約 250 °C 的沉積溫度會引起銅的薄層凝聚成局部島狀，因此應在一些應用中避免，以保證連續的薄晶種層。

應用用於濺射沉積和濺射蝕刻的相同腔室可實現多種的銅間隙填充處理。如流程圖第 15 圖中所顯示的，沉積步驟 160 和蝕刻步驟 162 的單一的或重復的次序可充分地打開通孔；在 ECP 步驟 164 中，將銅電鍍到通孔中，並將其填充；而在 CMP 步驟 166 中，通過化學機械拋光去除通孔外側的剩餘的銅。如第 16 圖中所示，沉積步驟 160 生成具有較厚的場部分和較薄的側壁部分的銅薄膜 170。用於在 300mm 晶圓 160 上沉積銅的技術的例子包括向 300mm 晶圓的靶提供 20 至 56kW 的直流電力，並在激發後在較低的腔室壓強下，向基座提供 150 至 1000W 的 RF 電力。

如第 17 圖所示，蝕刻步驟 162 減小場厚度，並將一些底部部分濺射到通孔側壁上，特別是在底部。實施蝕刻步驟 162 的幾個相關方法包括在 13.56MHz 或其他頻率下顯著晶圓偏壓的 DC 磁電管濺射。然而，各種不同的蝕刻方法在重要的細節上是不同的，並在重要的要求上產生不同

的結果。

在一種方法中，將相對較低值的直流電力提供至靶，而且 RF 線圈給出很強的電力，從而，大多數晶圓蝕刻受到氫離子的影響。氫濺射可以有效地去除銅底部分 32，但是其似乎在通填充孔的處理中產生了困難。

第二種方法可獲得較高的銅，並為晶圓提供較高的偏壓電力和極少的氫。這樣，晶圓蝕刻主要受到銅離子的影響。用於允許自持濺射的銅濺射，減小氫氣壓或者停止其對主腔室的供應。銅濺射蝕刻受益於底部附近的再濺射並且促進了銅孔填充。

銅離子蝕刻需要產生較高銅游離部分的磁電管並一般需要額外的測量手段以實現良好的蝕刻均勻性。這些額外的測量手段包括側壁磁體或接近晶圓的電磁體。銅離子濺射可在兩種不同類型的腔室中完成。通過向靶提供較高的直流電力而不應用 RF 線圈，電容耦合電漿可產生足夠的電漿密度以產生許多銅離子。該濺射處理條件可至少接近那些要求自持濺射的條件。然而，電容耦合濺射蝕刻缺乏由 RF 線圈提供的附加處理控制。另一方面，電感耦合電漿依靠 RF 感應線圈以支援晶圓附近的電漿從而提高銅離子化。電感耦合電漿的產生減弱了對較高靶電力和強磁電管的需求，所以用於提高蝕刻均勻性的輔助手段就不太重要。

通過晶圓的雙頻率 (HF/VHF) 偏壓，例如 13.56MHz 以及 60MHz，通過介於靶和基座中間的 RF 電感線圈，或通過應用基座附近的輔助電極的靶的附加 VHF 偏壓，例如 60MHz。提高了高電漿密度，特別是用於氫離子蝕刻的產生。

電感耦合氬蝕刻的例子包括：向靶提供 0 到 1kW 之間的直流電力；向電感線圈提供 2MHz 下 450W 至 3kW 之間的 RF 電力；以及向基座提供 13.56MHz 下 400 至 1250W 之間的 RF 電力。在氬蝕刻中，磁電管相對不是很重要。氬腔室壓強維持在 0.4 至 5 毫托之間，並向四重電磁體陣列的底部內和外電磁體提供 -17A 到 17A 的反向旋轉 DC 電流，該四重電磁體由 Gung 等人在美國專利申請公開 2005/0263390 中描述，其全文在此引用作為參考。

用於電容耦合氬離子蝕刻的技術的例子包括：向由強磁電管掃描的靶提供 1 至 10kW 的直流電力；向基座提供 13.56MHz 下 800 至 1250W 的 RF 偏壓電力；並將氬腔室的壓強保持在 0.4 至 1.5 毫托之間。

用於電容耦合銅離子蝕刻的技術的例子包括：向由強磁電管掃描的靶提供 15 至 30kW 的直流電力；向基座提供 13.56MHz 下 1.5 至 2.5kW 的 RF 偏壓電力；並將氬腔室的壓強保持在 0.4 至 1.5 毫托之間。高偏壓電力產生淨蝕速率。

用於雙頻率基座的技術的例子包括：向基座提供 60MHz 下 500 至 200W 的 VHF 電力以及 13.56MHz 下 400 至 1200W 的 HF 電力；並將氬腔室的壓強保持在 2 至 30 毫托之間。

用於位於腔室下部的輔助環形電極的技術的例子包括：向輔助電極提供 60MHz 下 1kW 的 VHF 電力並向基座提供 13.56MHz 下 1kW 的 HF 電力，並且氬壓強為 0.5 至 4 毫托。

用於濺射蝕刻腔室的技術的例子包括：在 1 至 4 毫托的排氣壓強下，向基座電極提供 1 至 2kW 的 VHF 電力並

向靶提供 60MHz 下 1 至 2kW 的 VHF 電力，以及向晶圓基座提供 13.56MHz 下 0 至 1.2kW 的 HF 電力。

第 17 圖的結構對於 ECP 填充是足夠的。然而，第 15 圖的可選的閃銅沉積 (flash copper deposition) 步驟 168 可在 ECP 銅填充步驟 164 之前執行以在場區，尤其是在通孔頂部的小平面的任何銅空白中塗覆銅薄層，從而確保銅的連續性。閃銅沉積步驟 168 可在相同的濺射蝕刻腔室中執行，並且應用最小的或不用晶圓偏壓，從而最小化再濺射。在一種方法中，較佳是通過向靶提供 15 至 40kW 的直流電力，產生高游離部分和低再濺射率。低晶圓偏壓產生更加各向同性的銅離子濺射流量並減小了再濺射。

上述處理已應用於在測試晶圓中填充大量通孔，在測試晶圓中，通孔部件具有 35 至 50nm 的臨界尺寸，其深寬比為大於 5:1。對 ECP 填充結構的介面採集 SEM 圖像。在對比試驗中，沉積 50nm 的晶種銅並隨後應用 ECP 銅，而不採用中間蝕刻填充通孔。發現很大部分的通孔形成具有通過其底部 1/3 至 1/2 延伸的空間。當銅晶種以本發明的氬濺射蝕刻的 40% 回蝕時，空白的通孔的數量將減少但不會消除。當回蝕擴大到 70% 和 80% 時，基本上全部的通孔將被完全填充。

在本發明制程的進一步實施方式中，可重複沉積步驟 160 和蝕刻步驟 162，以分別產生如第 18 和 19 圖的截面圖中所示的結構。其效果是增加了銅晶種層底部和側壁部分的厚度，而保持了場部分的厚度和突起的程度。在這一點上，通孔 18 甚至更好的為 ECP 銅填充做好準備。兩次或三次沉積和蝕刻極大地促進了 ECP 間隙填充。

仍是在進一步實施方式中，仍可多次重複沉積步驟

160 和蝕刻步驟 162，例如，總共三或四次，如流程圖第 20 圖中所示，以基本填充通孔 18。在這種情況下，最終銅沉積步驟 174 完全填充通孔 18，如截面圖第 21 圖中所示，直至通孔 18 的底部轉移到下面的層的特徵之上。這樣，就不需要銅電鍍，而第 21 圖的結構可直接進行 CMP 平坦化。最終銅沉積步驟不是在留在銅中的狹窄的通孔中運行的，從而不需要強晶圓偏壓，而且它近似於最後的閃銅沉積步驟。

本發明可以適於減少相繼濺射沉積步驟之間的晶圓偏壓量。

本發明可以實踐於單獨的濺射沉積和濺射蝕刻腔室。

本發明提供了幾個製造方法，可用於將銅晶種層濺射到深寬比升高的通孔中的可商購的商業設備中。

【圖式簡單說明】

第 1 圖所示為具有在銅晶種層中產生的明顯突起的傳統通孔部件的截面圖。

第 2 圖所示為在銅晶種層中也具有突起的傳統的雙嵌入互連結構的截面圖。

第 3 圖所示為通過部分各向同性介電質蝕刻產生的通孔的截面圖。

第 4 圖所示為包括硬遮罩和蝕刻停止層的通孔的截面圖。

第 5 圖所示為適合於執行本發明方法的濺射腔室的截面圖。

第 6 圖所示為第 5 圖的濺射腔室的功能的和示意性截面圖。

第 7 圖所示為僅在濺射沉積後的通孔的理想化截面圖。

第 8 圖所示為第 7 圖的通孔部件在氫濺射蝕刻後的理想化截面圖。

第 9 和 10 圖所示為對應於第 7 和 8 圖的測試結構的掃描電子顯微照片 (SEM) 的圖像。

第 11 圖所示為在濺射沉積後測試結構中的通孔的 SEM 的圖像。

第 12、13、和 14 圖所示為第 11 圖的通孔部件在逐漸增多的氫濺射蝕刻後的 SEM 的圖像。

第 15 圖為應用銅填充通孔，包括電鍍的兩個實施方式的流程圖。

第 16、17、18、以及 19 圖所示為在第 15 圖的方法中形成的通孔的示意性截面圖。

第 20 圖所示為應用銅填充通孔但不包括電鍍的流程圖。

第 21 圖所示為第 19 圖的通孔在銅填充完成後的示意性截面圖。

【主要元件符號說明】

10、42 通孔部件	12 導電特徵
14 下方介電層	16 上方介電層
18、52 通孔	20 阻障層
22 通孔側壁	24 場區
26 通孔底部	30、46 銅晶種層
32、144 底部	34、146 側壁部分
36、140 場部分	38、48、142、154、158 突起

- | | |
|--------------|--------------|
| 40 孔頸 | 44、150 溝槽 |
| 50 介電層 | 54 凹入的側壁 |
| 56 銳角 | 60 硬遮罩層 |
| 62 蝕刻停止層 | 64、66 凹槽 |
| 70 濺射腔室 | 72 真空腔室 |
| 74 中心軸 | 76 主腔室 |
| 78 下方轉接器 | 80 上方轉接器 |
| 90 下方檔板 | 92 中央檔板 |
| 94 上方檔板 | 96、108 絕緣體 |
| 100 RF 線圈 | 102 支架 |
| 106 靶 | 110 基座 |
| 112 晶圓 | 114 遮蔽環 |
| 116 側壁磁體系統 | 120 氫氣源 |
| 122 質流控制器 | 124 DC 電源 |
| 126 磁控管 | 128 外部磁極 |
| 130 內部磁極 | 132 馬達 |
| 134 旋轉軸 | 136 支臂 |
| 137 線圈 RF 電源 | 138 偏壓 RF 電源 |
| 139 電容耦合電路 | 152、168 銅層 |
| 160 沉積步驟 | 162 蝕刻步驟 |
| 164 ECP 步驟 | 166 CMP 步驟 |
| 170 快速沉積步驟 | 174 最終沉積步驟 |

五、中文發明摘要：

本發明公開了一種整合的銅沉積方法，特別適用於在電化學鍍銅之前，在狹窄的通孔部件中形成銅晶種層，該方法包括至少一迴圈之銅濺射沉積(160)和其後對已沉積銅的濺射蝕刻(162)步驟，較佳是在相同的濺射腔室中執行。這種沉積是在促進較高的游離銅部分和較強的晶圓偏壓，從而將銅離子拉進通孔部件中。該蝕刻可應用氬離子完成，較佳是通過腔室四周的 RF 線圈電感激發，或通過形成於高靶電力以及強磁電管或通過應用 RF 線圈產生的銅離子完成。可執行兩次或更多的沉積/蝕刻迴圈。在高銅離子化和低晶圓偏壓的條件下可執行最終的閃沉積(168)。

六、英文發明摘要：

An integrated copper deposition process, particularly useful for forming a copper seed layer in a narrow via prior to electrochemical plating of copper, including at least one cycle of sputter deposition (160) of copper followed by sputter etching (162) of the deposited copper, preferably performed in a same sputter chamber. The deposition is performed under conditions promoting high copper ionization fractions and strong wafer biasing to draw the copper ions into the via. The etching may be done with argon ions, preferably inductively excited by an RF coil around the chamber, or by copper ions, which may be formed with high target power and intense magnetron or by use of the RF coil. Two or more cycles of deposition/etch may be performed. A final flash deposition (168) may be performed with high copper ionization and low wafer biasing.

十、申請專利範圍：

1. 一種在一磁電管濺射腔室執行之一介電層之一孔中形成銅金屬化的銅沉積方法，該腔室具有一銅靶和一用以支撐待濺射處理之基板的基座電極，該方法包括以下步驟：

一第一沉積步驟，包括向該銅靶提供一第一靶級別的直流電力，以於該腔室中激發形成一第一電漿，從而以來自該靶的銅進行濺射，並以一第一偏壓級別的 RF 電力電偏壓該基座電極，以沉積銅在該基板上；以及

一接續的蝕刻步驟，其在不同的處理條件下執行，以於該腔室激發形成一第二電漿，並施加一第二偏壓級別的 RF 電力來電偏壓該基座電極，從而使用離子來濺射蝕刻沉積在該基板上的銅。

2. 如請求項 1 所述的方法，其中

該腔室包括一捲繞該腔室的 RF 線圈，且

其中該蝕刻步驟包括施加比該第一靶級別小的直流電力給該銅靶，引入氬氣到該腔室，施加 RF 電力至該線圈，並以該第二電漿中的多數氬離子來濺射蝕刻該基板。

3. 如請求項 1 所述的方法，其中

在該蝕刻步驟中所引入至該腔室中的氬氣壓力不大於 1.5 毫托，以及

其中該蝕刻步驟包括施加一第二靶等級的直流電力至該銅靶，並以該第二電漿中的多數銅離子來濺射蝕刻該基板。

4. 如請求項 1 所述的方法，其中該腔室包括一捲繞該

腔室的 RF 線圈，以及

其中該蝕刻步驟包括施加 RF 電力至該線圈。

5. 如請求項 1 所述的方法，更包括一接續步驟，其係以一電鍍處理中的銅來填充該孔的剩餘部分。

6. 如請求項 1 所述的方法，更包括一後續的第二沉積步驟，其係將來自該靶的銅濺射到該基板上。

7. 如請求項 6 所述的方法，其中該接續的第二沉積步驟包括施加比該第一偏壓級別小的一第三偏壓級別的 RF 電力至該基座電極。

8. 如請求項 7 所述的方法，其中該第二沉積步驟包括，以小於該第一偏壓級別的第一偏壓級別之 RF 電力來電浮該基座電極或者電偏壓該基座電極。

9. 如請求項 6 所述的方法，其中在該第二沉積步驟前，多次重複該第一沉積步驟和蝕刻步驟

10. 如請求項 9 所述的方法，更包括在不需要使用一中間銅電鍍處理的情況下，接續地對該基板進行化學機械拋光。

11. 如請求項 9 所述的方法，其中該第一和第二沉積步驟以及該蝕刻步驟係使用銅填充該孔。

12. 如請求項 1 所述的方法，更包括在該沉積步驟中保持該基座的溫度在 50°C 至 250°C 的範圍內。

13. 如請求項 12 所述的方法，其中該範圍為 150°C 至 250°C 。

14. 一種在一磁電管濺射腔室中實施之一磁電管濺射腔室中於一介電層之一孔中形成銅金屬化的銅沉積方法，其具有一銅靶、一圍繞該腔室之 RF 線圈和一用以支撐待濺射處理之基板的基座，該方法包括以下步驟：

一第一沉積步驟，包括施加一第一靶級別的直流電力給該銅靶，並施加不大於該第一線圈級別的一 RF 電力給該 RF 線圈，以於該腔室中激發形成一第一電漿，從而以來自該靶的銅進行濺射，並以一第一偏壓級別的 RF 電力電偏壓該基座電極，以沉積銅在該基板上；以及

一接續的蝕刻步驟，包括施加一第二靶級別的直流電力給該銅靶，並施加比該第一線圈級別的一第二 RF 電力至該 RF 線圈，以於該腔室中激發形成一第二電漿，從而以一第二偏壓級別的 RF 電力來電偏壓該基座電極，從而使用多數銅離子來濺射蝕刻沉積在該基板上的銅。

15. 如請求項 14 所述的方法，其中該蝕刻步驟是在腔室中氬氣壓力不超過 1.5 毫托下的情況下實施。

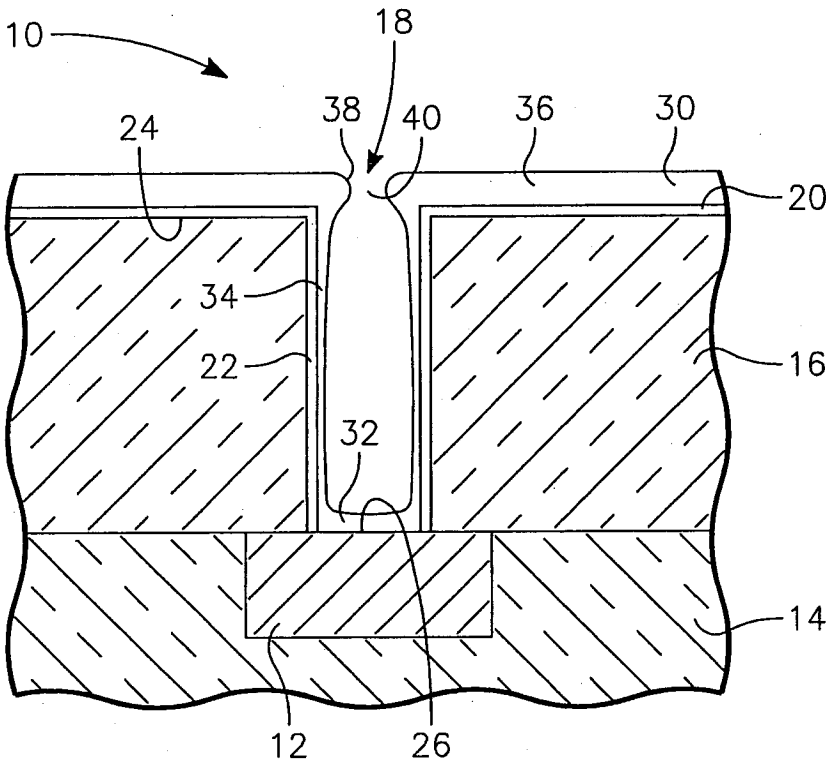
16. 如請求項 14 所述的方法，其中在該沉積步驟中，保持該基座的溫度在 50°C 至 250°C 的範圍內。

17. 一種在一磁電管濺射腔室中於一介電層之一孔中形成銅金屬化的銅沉積方法，該腔室具有一銅靶、一圍繞該腔室之 RF 線圈和一用以支撐待濺射處理之基板的基座電極，該方法包括以下步驟：

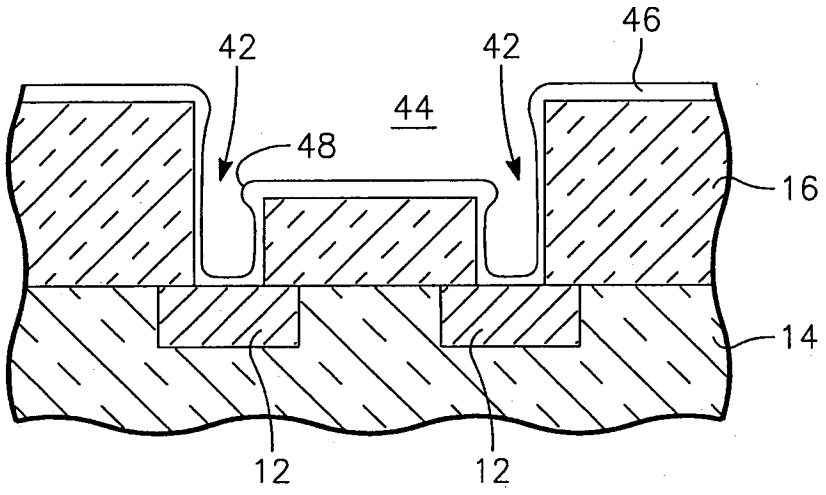
一第一沉積步驟，包括施加一第一靶級別的直流電力至該銅靶，以於該腔室中激發形成一第一電漿，從而以來自該靶的銅進行濺射，並以一第一偏壓級別的 RF 電力電偏壓該基座電極，以沉積銅在該基板上；以及

一接續的蝕刻步驟，包括引入氫氣至該濺射腔室中，施加 RF 電力至該 RF 線圈，以於該腔室中激發形成一氫氣電漿，從而以一該氫氣離子來電偏壓該基座電極，從而使用該些氫氣離子來濺射蝕刻沉積在該基板上的銅。

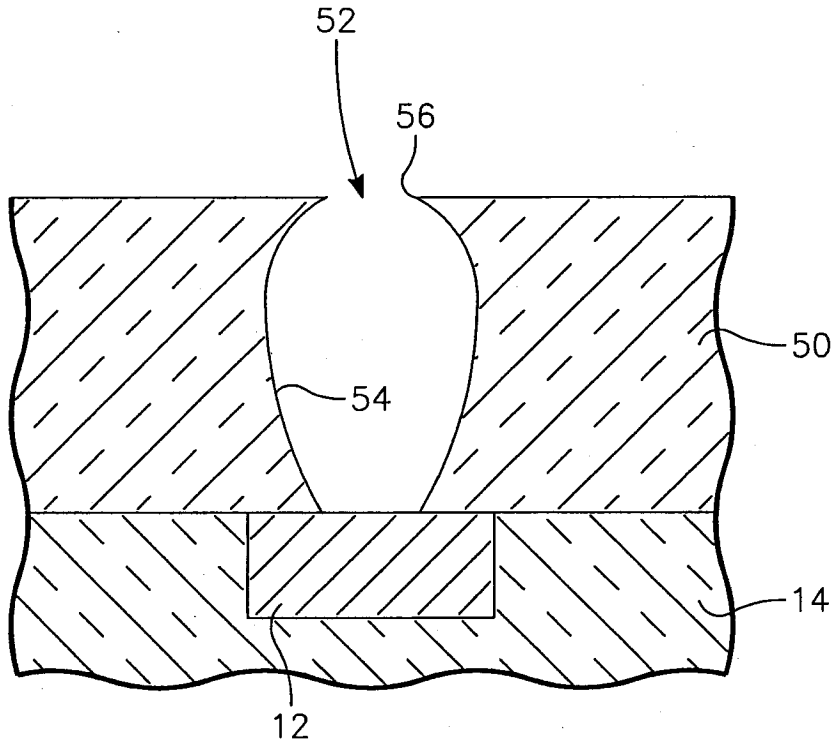
18. 如請求項 17 所述的方法，其中在該沉積步驟中，保持該基座的溫度在 50°C 至 250°C 的範圍內。



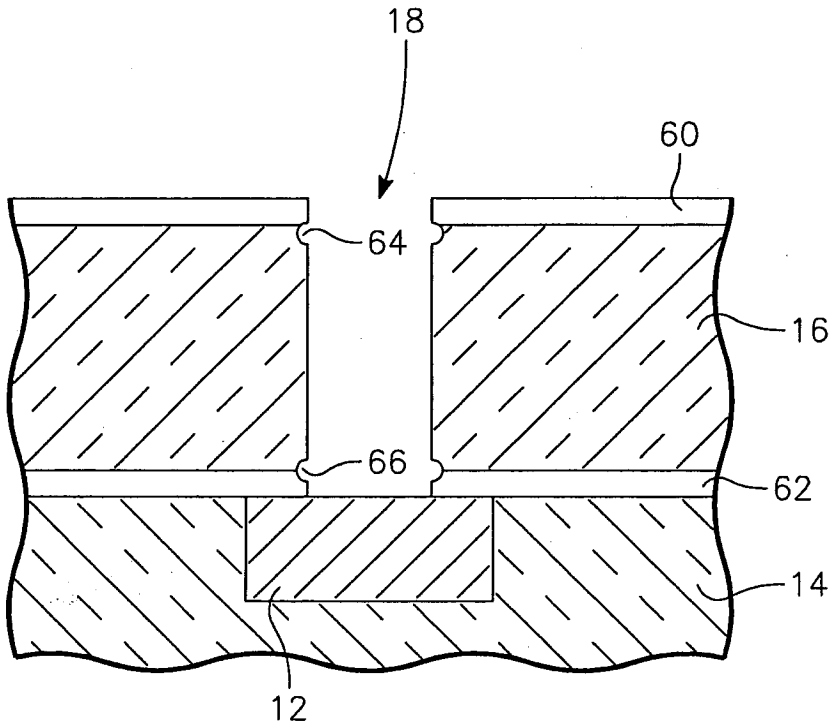
第 1 圖



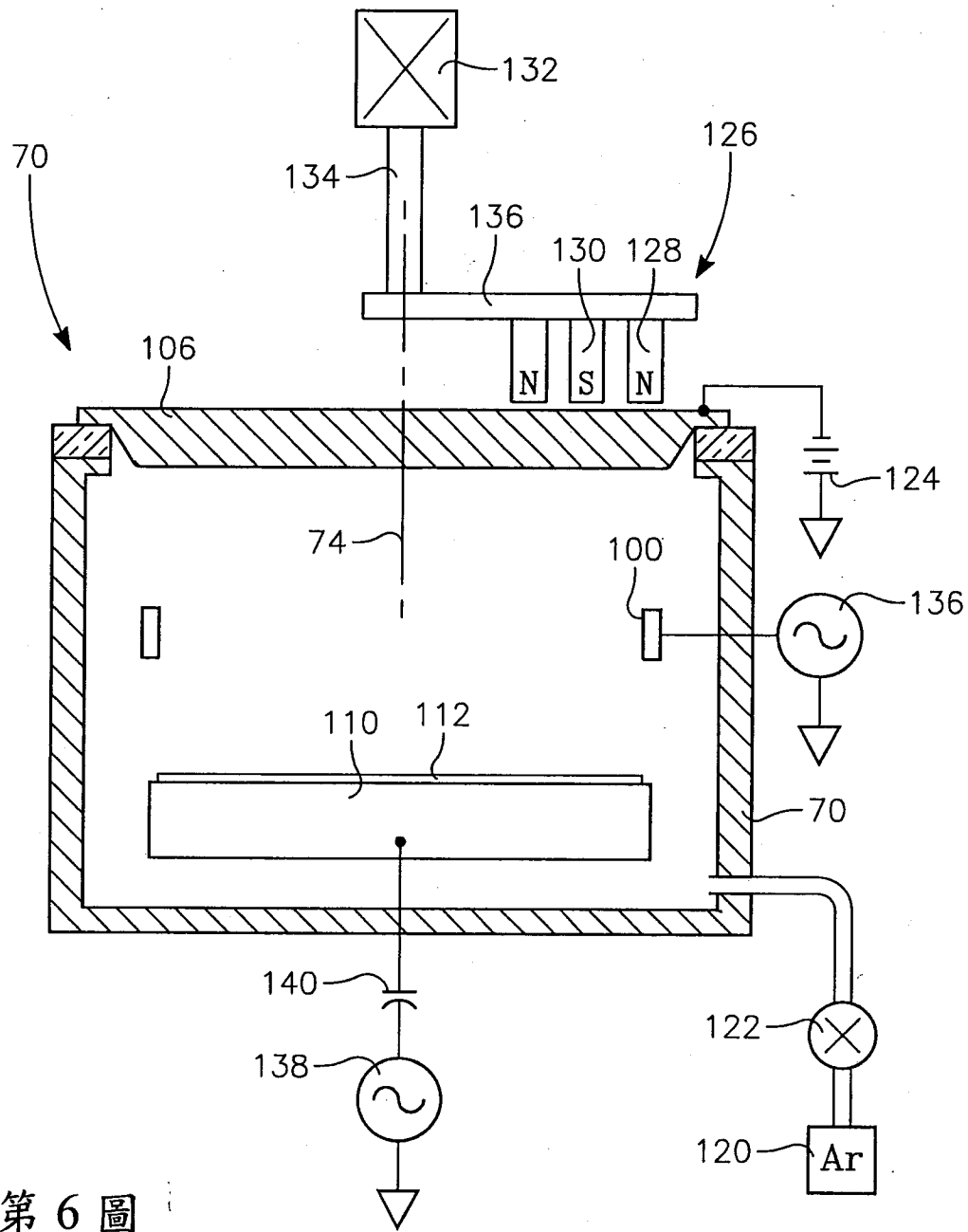
第 2 圖



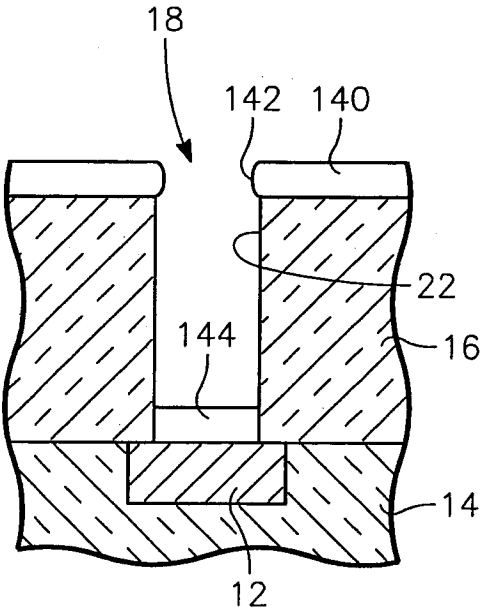
第 3 圖



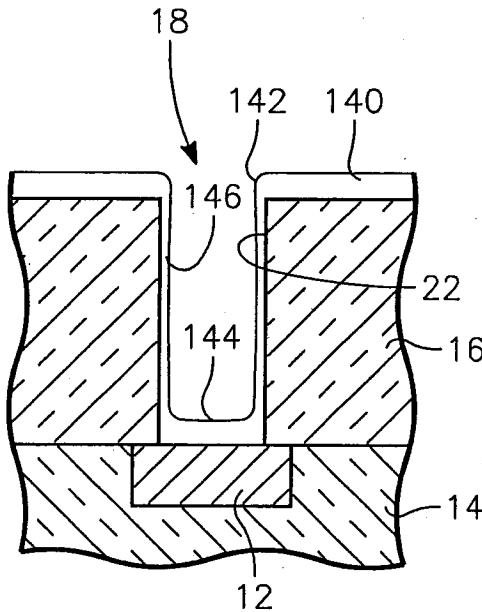
第 4 圖



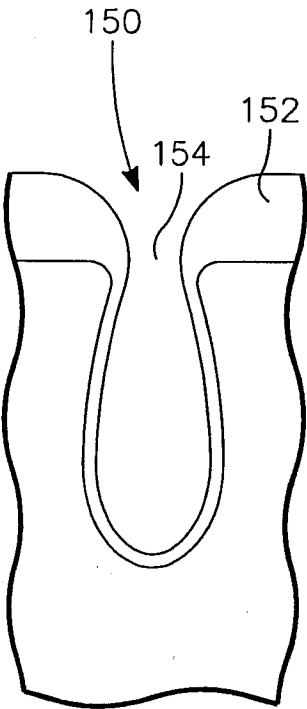
第 6 圖



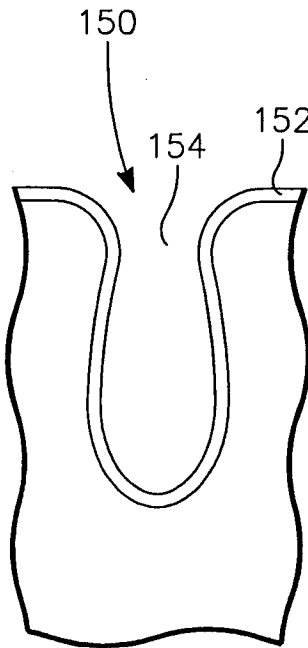
第 7 圖



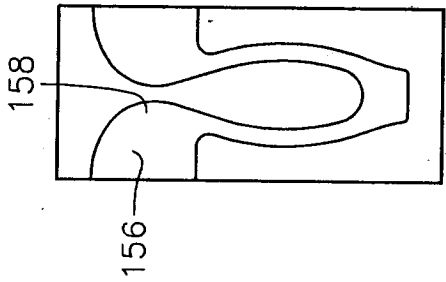
第 8 圖



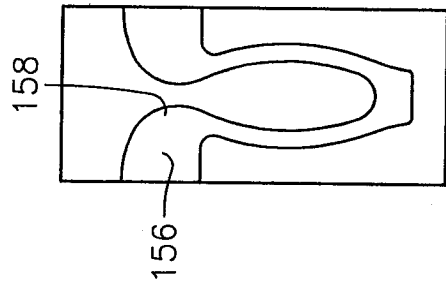
第 9 圖



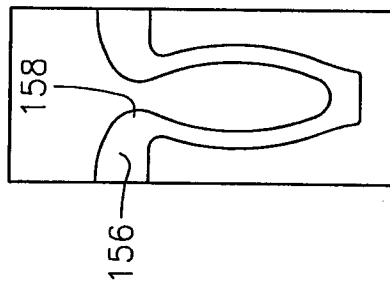
第 10 圖



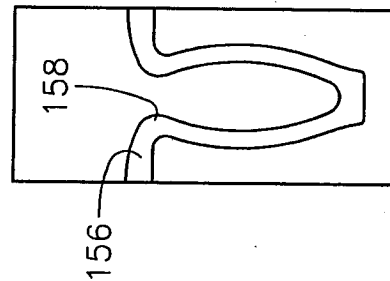
第 11 圖



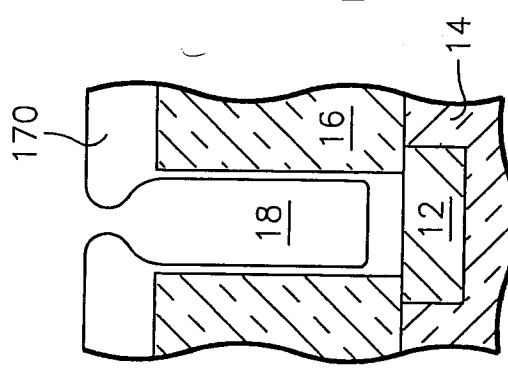
第 12 圖



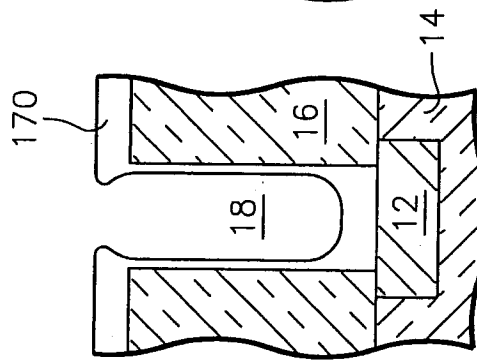
第 13 圖



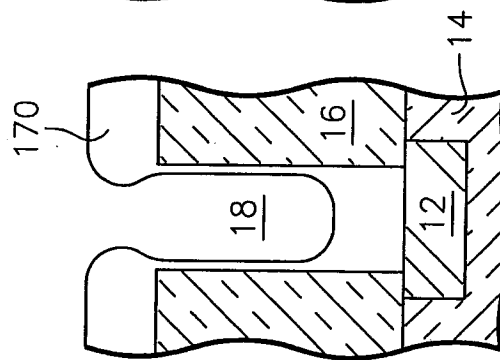
第 14 圖



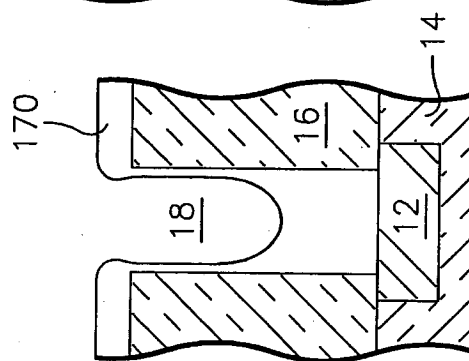
第 16 圖



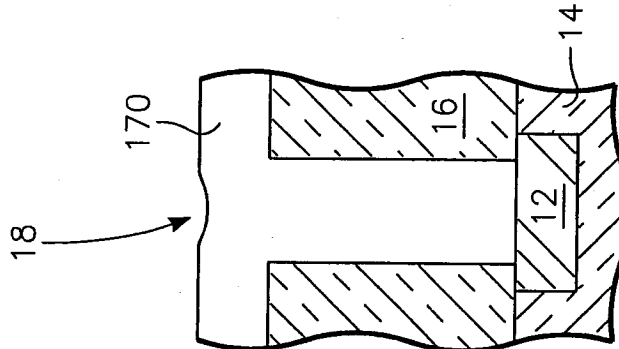
第 17 圖



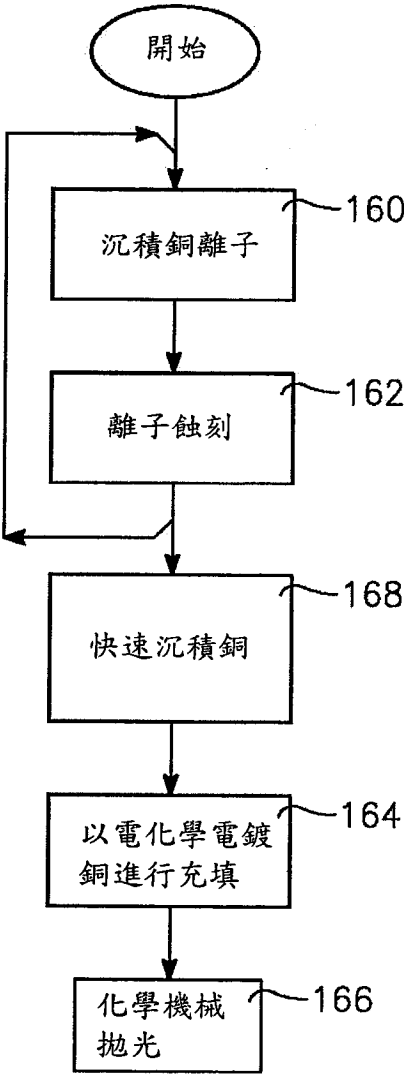
第 18 圖



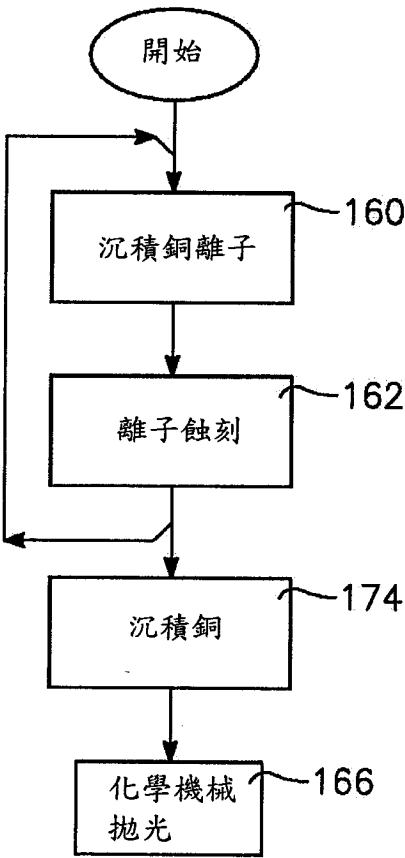
第 19 圖



第 21 圖



第 15 圖



第 20 圖

七、指定代表圖：

(一)、本案指定代表圖為：第(15)圖。

(二)、本代表圖之元件代表符號簡單說明：

無

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無