

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 7 月 5 日(05.07.2012)



(10) 国際公開番号

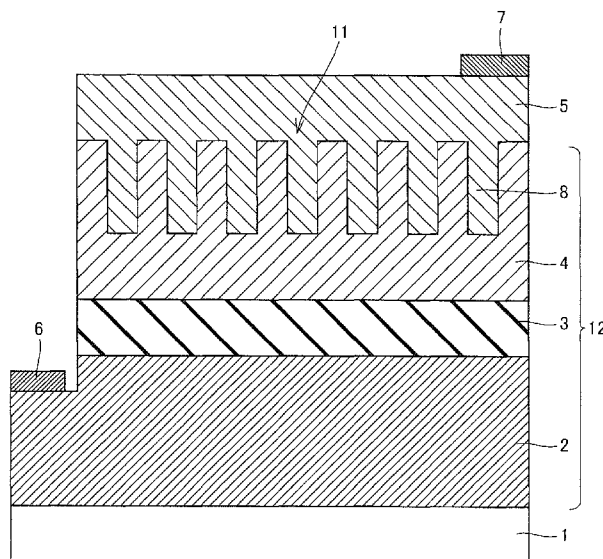
WO 2012/090636 A1

- (51) 国際特許分類:
H01L 31/04 (2006.01)
- (21) 国際出願番号: PCT/JP2011/077614
- (22) 国際出願日: 2011 年 11 月 30 日(30.11.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-292772 2010 年 12 月 28 日(28.12.2010) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2 2 番 2 2 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 佐野 雄一
(SANO, Yuichi). 中濱 康治(NAKAHAMA, Yasuji).
上田 吉裕(UETA, Yoshihiro). 神川 剛(KAMI-
KAWA, Takeshi). 上田 雅也(UEDA, Masaya).
- (74) 代理人: 特許業務法人深見特許事務所 (Fukami
Patent Office, p.c.); 〒5300005 大阪府大阪市北区中
之島二丁目 2 番 7 号 中之島セントラルタワー
Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO,
CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI,
GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS,
JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS,
LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST,
SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシ
ア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨー
ロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,
MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: PHOTOELECTRIC CONVERSION ELEMENT AND METHOD FOR PRODUCING PHOTOELECTRIC CONVERSION ELEMENT

(54) 発明の名称: 光電変換素子および光電変換素子の製造方法

[図1]



(57) Abstract: Provided is a photoelectric conversion element provided with: a semiconductor laminate (12) provided on a substrate (1); and a conductive layer (5) provided on the semiconductor laminate (12). The semiconductor laminate (12) contains a pin structure having a p-type nitride semiconductor layer (4), an i-type nitride semiconductor layer (3), and an n-type nitride semiconductor layer (2). The semiconductor laminate (12) has bumps at the interface on the conductor layer (5) side of the semiconductor laminate (12). Further provided is a method for producing the photoelectric conversion element.

(57) 要約: 基板 (1) 上に設けられた半導体積層体 (12) と、半導体積層体 (12) 上に設けられた導電層 (5) とを備え、半導体積層体 (12) が、p 型窒化物半導体層 (4)、i 型窒化物半導体層 (3) および n 型窒化物半導体層 (2) を有する pin 構造体を含み、半導体積層体 (12) は、半導体積層体 (12) の導電層 (5) 側の界面に凹凸を有する光電変換素子とその製造方法である。

明 細 書

発明の名称：光電変換素子および光電変換素子の製造方法

技術分野

[0001] 本発明は、光電変換素子および光電変換素子の製造方法に関する。

背景技術

[0002] 現在、光電変換素子は、シリコン（たとえば、非晶質シリコン、微結晶シリコンまたは多結晶シリコン）により作製されるのが一般的である。しかしながら、シリコンのバンドギャップは $1.1\text{ eV} \sim 1.8\text{ eV}$ であるため、エネルギーの高い $0.5\text{ }\mu\text{m}$ 以下の短波長領域の光に対しての感度が小さく、太陽光を有効活用できないという課題があった。

[0003] これに対し、 $\text{Al}_x\text{In}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq x + y \leq 1$) の式で表わされる窒化物半導体のバンドギャップについては長らく議論されてきたが、近年、その組成に対応して、 $0.7\text{ eV} \sim 6.0\text{ eV}$ という極めて広い範囲で変化することが明らかとなった。これは、 $0.5\text{ }\mu\text{m}$ 以下の短波長領域の光に対しても感度を持たせることができる可能性を示唆するものであるため、窒化物半導体は、次世代の光電変換素子として大変注目されている。

[0004] 上記の窒化物半導体は、通常、有機金属気相成長法（MOCVD）、ハイドライド気相成長法（HVPE）、分子線気相成長法（MBE）、またはパルスレーザデポジション法（PLD）などの気相成長法を用いて基板上に形成することができる。

[0005] 上記の窒化物半導体は、発光ダイオード（LED）等の発光素子用の材料として好適であるため、開発が盛んに行なわれてきた経緯がある。また、近年では上記の窒化物半導体のバンドギャップの解明により、次世代の光電変換素子用の材料として、気相成長法を用いて窒化物半導体を形成する研究が盛んに行なわれている。

[0006] 光電変換素子では、活性層が光を吸収してフォトキャリアを生成するため

、活性層に多くの光を採り入れることが強く望まれる。たとえば、特許文献1（特開平7－288334号公報）、特許文献2（米国特許出願公開第2004／0118451号明細書）および特許文献3（米国特許公報第7217882号明細書）には、窒化物半導体を用いた光電変換素子の構造が開示されているが、活性層に多くの光を採り入れることについての議論は存在しない。光電変換素子にとってフォトキャリアを多く生成することは短絡電流を増加させることを意味しているため、光電変換素子の特性を向上させる目的から、窒化物半導体を用いた光電変換素子の活性層でフォトキャリアを多く生成することが要望されている。

先行技術文献

特許文献

[0007] 特許文献1：特開平7－288334号公報

特許文献2：米国特許出願公開第2004／0118451号明細書

特許文献3：米国特許公報第7217882号明細書

発明の概要

発明が解決しようとする課題

[0008] 上記の事情に鑑みて、本発明は、特性を向上することができる光電変換素子および光電変換素子の製造方法を提供することを目的とする。

課題を解決するための手段

[0009] 本発明は、基板と、基板上に設けられた半導体積層体と、半導体積層体上に設けられた導電層と、を備え、半導体積層体は、p型窒化物半導体層、i型窒化物半導体層およびn型窒化物半導体層を有するpin構造体を含み、半導体積層体は、半導体積層体の導電層側の界面に凹凸を有する、光電変換素子である。

[0010] ここで、本発明の光電変換素子において、凹凸は、間隔を空けて配置された、線状の複数の溝を有しており、溝の深さは、0.5 μm 以上3 μm 以下であり、溝の幅は、0.35 μm 以上1 μm 以下であり、間隔は、0.35

μm 以上 $1\mu\text{m}$ 以下であって、溝の幅は上記の間隔以下であることが好ましい。

[0011] また、本発明の光電変換素子において、 pin 構造体は、基板側に n 型窒化物半導体層を有し、導電層側に p 型窒化物半導体層を有しており、 n 型窒化物半導体層と p 型窒化物半導体層との間に i 型窒化物半導体層を有することが好ましい。

[0012] また、本発明の光電変換素子において、導電層の凹凸を有する側と反対側の表面の表面粗さ RMS は、 $0.003\mu\text{m}$ 以上 $0.005\mu\text{m}$ 以下であることが好ましい。

[0013] また、本発明の光電変換素子において、導電層の厚さは、 $0.25\mu\text{m}$ 以上 $0.5\mu\text{m}$ 以下であることが好ましい。

[0014] また、本発明の光電変換素子において、導電層は、 p 型窒化物半導体層よりも小さい屈折率を有することが好ましい。

[0015] また、本発明の光電変換素子において、導電層は、 Zn 、 In 、 Sn および Mg からなる群から選択される少なくとも1種を含む単層、または単層を複数積層した複数層であることが好ましい。

[0016] また、本発明の光電変換素子において、基板は、 $\text{Al}_x\text{In}_y\text{Ga}_z\text{N}$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $x + y + z \neq 0$)、 GaP 、 GaAs 、 NdGaO_3 、 LiGaO_2 、 Al_2O_3 、 MgAl_2O_4 、 ZnO 、 Si 、 SiC 、 SiGe 、または ZrB_2 の式で表わされる材料を含むことが好ましい。

[0017] また、本発明は、上記のいずれかの光電変換素子を製造する方法であって、基板上に半導体積層体を形成する工程と、半導体積層体に凹凸を形成する工程と、半導体積層体上に導電層を形成する工程と、を含み、凹凸をレーザー光の照射、 RIE 、ドライエッチングおよびプラズマ CVM からなる群から選択された少なくとも1種により形成する工程を含む、光電変換素子の製造方法である。

発明の効果

[0018] 本発明によれば、特性を向上することができる光電変換素子および光電変

換素子の製造方法を提供することができる。

図面の簡単な説明

[0019] [図1]実施の形態の光電変換素子の模式的な断面図である。

[図2]実施の形態の光電変換素子の凹凸近傍の模式的な拡大断面図である。

[図3]実施の形態の光電変換素子の凹凸の模式的な拡大平面図である。

[図4]実施の形態の光電変換素子の製造方法の一例について図解する模式的な断面図である。

[図5]実施の形態の光電変換素子の製造方法の一例について図解するための模式的な断面図である。

[図6]実施の形態の光電変換素子の製造方法の一例について図解するための模式的な断面図である。

[図7]実施の形態の光電変換素子の製造方法の一例について図解するための模式的な断面図である。

[図8]実施の形態の光電変換素子の製造方法の一例について図解するための模式的な断面図である。

[図9]実施の形態の光電変換素子の製造方法の一例について図解するための模式的な断面図である。

[図10]実施の形態の光電変換素子の製造方法の一例について図解するための模式的な断面図である。

[図11]実施の形態の光電変換素子の溝の他の一例の模式的な拡大断面図である。

[図12]実施の形態の光電変換素子の溝の他の一例の模式的な拡大断面図である。

[図13]実施の形態の光電変換素子の溝の他の一例の模式的な拡大断面図である。

発明を実施するための形態

[0020] 以下、本発明の実施の形態について説明する。なお、本発明の図面において、同一の参照符号は、同一部分または相当部分を表わすものとする。

[0021] 図1に、本発明の光電変換素子の一例である実施の形態の光電変換素子の模式的な断面図を示す。ここで、実施の形態の光電変換素子は、基板1と、基板1上に設けられた半導体積層体12と、半導体積層体12上に設けられた導電層5と、を備えている。

[0022] 半導体積層体12は、基板1側から、n型窒化物半導体層2と、i型窒化物半導体層3と、p型窒化物半導体層4と、がこの順序で積層されたpin構造体を有している。pin構造体は、基板1側にn型窒化物半導体層2を有し、導電層5側にp型窒化物半導体層4を有しており、n型窒化物半導体層2とp型窒化物半導体層4との間にi型窒化物半導体層3を有している。本実施の形態において、pin構造体は、n型窒化物半導体層2とi型窒化物半導体層3とが接するとともに、i型窒化物半導体層3とp型窒化物半導体層4とが接することによって構成されている。

[0023] また、n型窒化物半導体層2の表面上にはnパッド電極6が形成されるとともに、導電層5の表面上にはpパッド電極7が形成されている。なお、nパッド電極6およびpパッド電極7はそれぞれ設置しなくてもよいが、設置しておくことが好ましい。

[0024] さらに、半導体積層体12は、半導体積層体12の導電層5側の界面に凹凸11を有している。凹凸11は、図1の紙面の表面および／または裏面に伸長する線状の複数の溝8を含んでいる。そして、隣り合う溝8同士が間隔を空けて配置されている。

[0025] 実施の形態の光電変換素子においては、導電層5側から半導体積層体12内に入射してi型窒化物半導体層3で吸収されずにp型窒化物半導体層4側に戻った光を、凹凸11の溝8で多重反射させて再度i型窒化物半導体層3内に入射させることができる。これにより、光電変換層の役割を果たすi型窒化物半導体層3内での光路長を増加させることができるため、i型窒化物半導体層3での光吸収により発生するフォトキャリアを増加させることができる。その結果、高い特性を有する光電変換素子を得ることができる。

[0026] 図2に、実施の形態の光電変換素子の凹凸11近傍の模式的な拡大断面図

を示す。ここで、溝 8 の深さ d は、 $0.5\ \mu\text{m}$ 以上 $3\ \mu\text{m}$ 以下であることが好ましく、 $0.8\ \mu\text{m}$ 以上 $1.5\ \mu\text{m}$ 以下であることがより好ましい。溝 8 の深さ d が $0.5\ \mu\text{m}$ 以上 $3\ \mu\text{m}$ 以下である場合、特に $0.8\ \mu\text{m}$ 以上 $1.5\ \mu\text{m}$ 以下である場合には、半導体積層体 12 に一旦入射した光の凹凸 11 における多重反射を促進して半導体積層体 12 内における光閉じ込めをさらに有効にすることができる傾向にあるとともに、 p 型窒化物半導体層 4 の表面のステップカバレッジによる特性の低下も抑制することができる傾向にある。これにより、光電変換素子の特性を向上することができる傾向にある。

[0027] 溝 8 の幅 l は、 $0.35\ \mu\text{m}$ 以上 $1\ \mu\text{m}$ 以下であることが好ましい。溝 8 の幅 l が $0.35\ \mu\text{m}$ 以上 $1\ \mu\text{m}$ 以下である場合には、半導体積層体 12 に一旦入射した光の凹凸 11 における多重反射を促進して半導体積層体 12 内における光閉じ込めをさらに有効にすることができるため、光電変換素子の特性をより高くすることができる傾向にある。

[0028] 隣り合う溝 8 の間隔 L は、 $0.35\ \mu\text{m}$ 以上 $1\ \mu\text{m}$ 以下であることが好ましい。溝 8 の間隔 L が $0.35\ \mu\text{m}$ 以上 $1\ \mu\text{m}$ 以下である場合には、半導体積層体 12 に一旦入射した光の凹凸 11 における多重反射を促進して半導体積層体 12 内における光閉じ込めをさらに有効にすることができるため、光電変換素子の特性をより高くすることができる傾向にある。

[0029] なお、溝 8 の深さ d 、幅 l および間隔 L の測定方法はそれぞれ特に限定されないが、たとえば、原子間力顕微鏡 (AFM: Atomic Force Microscopy) を用いた測定、または接触式段差測定器を用いた測定などを用いることができる。

[0030] 導電層 5 の凹凸 11 を有する側と反対側の表面 5a の表面粗さ RMS (平均二乗誤差) は、 $0.003\ \mu\text{m}$ 以上 $0.005\ \mu\text{m}$ 以下であることが好ましい。導電層 5 の表面 5a の表面粗さ RMS が $0.003\ \mu\text{m}$ 以上 $0.005\ \mu\text{m}$ 以下である場合には、導電層 5 に入射する入射光の表面 5a における散乱を抑制して導電層 5 内に入射する入射光量を増大させることができるため、 i 型窒化物半導体層 3 内で発生するフォトキャリア量を多くすることで

きる。これにより、短絡電流量を増大させることができるため、光電変換素子の特性をより高くすることができる傾向にある。

[0031] なお、導電層 5 の表面 5 a の表面粗さ R M S は、表面 5 a における 1 辺 40 μm の任意の正方形の領域を原子間力顕微鏡を用いて測定することにより算出することができる。

[0032] 導電層 5 の厚さ t は、0.25 μm 以上 0.5 μm 以下であることが好ましい。導電層 5 の厚さ t が 0.25 μm 以上 0.5 μm 以下である場合には、導電層 5 が p 型窒化物半導体層 4 の凹凸 11 側の表面と良好なオーミック接触を形成することができるため、F. F (フィルファクタ) の低下を抑制して、光電変換素子の特性をより高くすることができる傾向にある。また、導電層 5 の厚さ t が 0.25 μm 以上 0.5 μm 以下である場合には、0.4 μm 以上 0.5 μm 以下の短波長領域の光に対する感度の増大と、上述の凹凸 11 における多重反射による光閉じ込め効果の増大との相乗効果により、i 型窒化物半導体層 3 内で発生するフォトキャリア量を多くすることができる。これにより、短絡電流量を増大させることができるため、光電変換素子の特性をより高くすることができる傾向にある。

[0033] 導電層 5 は、p 型窒化物半導体層 4 よりも小さい屈折率を有することが好ましい。導電層 5 の屈折率が p 型窒化物半導体層 4 の屈折率よりも小さい場合には、導電層 5 から入射する光の導電層 5 と p 型窒化物半導体層 4 との界面における反射量を低減して、p 型窒化物半導体層 4 内への入射量を増大させることができるため、i 型窒化物半導体層 3 内で発生するフォトキャリア量を多くすることができる。これにより、短絡電流量を増大させることができるため、光電変換素子の特性をより高くすることができる傾向にある。

[0034] p 型窒化物半導体層 4 の屈折率がたとえば 2.3 である場合には、導電層 5 としては屈折率が 2.3 よりも小さい材料を用いることが好ましい。なお、本明細書において、屈折率は、絶対屈折率のことを意味する。

[0035] 図 3 に、実施の形態の光電変換素子の凹凸 11 の模式的な拡大平面図を示す。図 3 に示すように、実施の形態の光電変換素子の凹凸 11 は、幅 l の直

線状の溝 8 が間隔 L を空けて周期的に配列されたストライプ状の溝 8 を有している。

[0036] 以下、図 4 ～図 10 の模式的断面図を参照して、実施の形態の光電変換素子の製造方法の一例について説明する。

[0037] まず、図 4 に示すように、基板 1 を用意する。基板 1 としては、 $Al_xIn_yGa_zN$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $x + y + z \neq 0$)、GaP、GaAs、NdGaO₃、LiGaO₂、Al₂O₃、MgAl₂O₄、ZnO、Si、SiC、SiGe、または ZrB₂ の式で表わされる材料を少なくとも表面に有する基板を用いることが好ましい。この場合には、基板 1 の表面上に、n 型窒化物半導体層 2 との格子不整合を緩和するためのバッファ層を形成しておいた後に、n 型窒化物半導体層 2、i 型窒化物半導体層 3、および p 型窒化物半導体層 4 を気相成長させることによって積層して半導体積層体 12 を形成することができる。

[0038] 次に、図 5 に示すように、基板 1 の表面上に n 型窒化物半導体層 2 を積層する。n 型窒化物半導体層 2 は、たとえば、MOCVD (Metal Organic Chemical Vapor Deposition) 法などによって積層することができる。n 型窒化物半導体層 2 は、たとえば 0.1 μm 以上 4 μm 以下の厚さで積層することができる。

[0039] n 型窒化物半導体層 2 としては、たとえば、 $Al_{x1}In_{y1}Ga_{z1}N$ ($0 \leq x1 \leq 1$ 、 $0 \leq y1 \leq 1$ 、 $0 \leq z1 \leq 1$ 、 $x1 + y1 + z1 \neq 0$) の式で表わされる窒化物半導体に n 型ドーパントをドーピングさせたものなどを用いることができる。n 型ドーパントとしては、たとえば、シリコンなどを用いることができる。

[0040] 次に、図 6 に示すように、n 型窒化物半導体層 2 の表面上に i 型窒化物半導体層 3 を積層する。i 型窒化物半導体層 3 は、たとえば、MOCVD 法などによって積層することができる。i 型窒化物半導体層 3 は、たとえば 0.001 μm 以上 0.3 μm 以下の厚さで積層することができる。

[0041] i 型窒化物半導体層 3 としては、たとえば、SQW (Single Quantum Well)

11) 構造またはMQW (Multiple Quantum Well) 構造を有するものを用いることができる。MQW構造を有する i 型窒化物半導体層 3 としては、たとえば、 $Al_{x2}In_{y2}Ga_{z2}N$ ($0 \leq x2 \leq 1$ 、 $0 \leq y2 \leq 1$ 、 $0 \leq z2 \leq 1$ 、 $x2 + y2 + z2 \neq 0$) の式で表わされる窒化物半導体からなる井戸層と、 $Al_{x3}In_{y3}Ga_{z3}N$ ($0 \leq x3 \leq 1$ 、 $0 \leq y3 \leq 1$ 、 $0 \leq z3 \leq 1$ 、 $x3 + y3 + z3 \neq 0$) の式で表わされる窒化物半導体からなる障壁層と、が交互に積層されてなるものを用いることができる。なお、井戸層および／または障壁層には、n 型ドーパントおよび／または p 型ドーパントがドーピングされていてもよい。また、井戸層の厚さはたとえば $0.001 \mu m$ 以上 $0.02 \mu m$ 以下とすることができ、障壁層の厚さはたとえば $0.001 \mu m$ 以上 $0.01 \mu m$ 以下とすることができる。

[0042] 次に、図 7 に示すように、i 型窒化物半導体層 3 の表面上に p 型窒化物半導体層 4 を積層する。p 型窒化物半導体層 4 は、たとえば、MOCVD 法などによって積層することができる。p 型窒化物半導体層 4 は、たとえば $0.05 \mu m$ 以上 $4 \mu m$ 以下の厚さで積層することができる。

[0043] p 型窒化物半導体層 4 としては、たとえば、 $Al_{x4}In_{y4}Ga_{z4}N$ ($0 \leq x4 \leq 1$ 、 $0 \leq y4 \leq 1$ 、 $0 \leq z4 \leq 1$ 、 $x4 + y4 + z4 \neq 0$) の式で表わされる窒化物半導体に p 型ドーパントをドーピングさせたものなどを用いることができる。なお、p 型ドーパントとしては、たとえば、マグネシウムなどを用いることができる。

[0044] 次に、図 8 に示すように、p 型窒化物半導体層 4 の表面に凹凸 11 を形成する。凹凸 11 の形成方法は特に限定されないが、たとえば、レーザ光の照射、反応性イオンエッチング (RIE: Reactive Ion Etching)、ドライエッチングおよびプラズマ CVM (Chemical Vaporization Machining) からなる群から選択された少なくとも 1 種により形成することができる。

[0045] なかでも、凹凸 11 の形成方法としては、加工跡が直ちに溝 8 の形状となるレーザ光の照射による方法を用いることが好ましい。この場合には、凹凸

11の溝8をより効率的に形成することができる傾向にある。このようなレーザ光としては、たとえば、YAGレーザ光の基本波、第2高調波または第3高調波などを用いることができる。

[0046] 次に、図9に示すように、p型窒化物半導体層4の表面上に導電層5を形成する。導電層5の形成方法は特に限定されないが、たとえば、マグネトロンスパッタ法などのスパッタ法、真空蒸着法、またはイオンプレーティング法などの方法により形成することができる。

[0047] なかでも、導電層5の形成方法としては、マグネトロンスパッタ法を用いることが好ましい。マグネトロンスパッタ法を用いて導電層5を形成した場合には、導電層5の凹凸11側とは反対側の表面5aをより平坦にすることができる傾向にある。たとえば、溝8の深さdが2 μ m未満であって、導電層5の厚さtが0.05 μ m以上であるときに導電層5の表面5aが優れたステップカバレッジを有し、導電層5の表面5aの表面粗さRMSが0.003 μ m以上0.005 μ m以下となるようにすることができる傾向にある。

[0048] 導電層5としては、導電性を有する材料を用いることができ、導電層5側から光を入射させる場合には入射光を透過させることができる材料を用いることが好ましい。なかでも、導電層5としては、Zn、In、SnおよびMgからなる群から選択される少なくとも1種を含む単層、または単層を複数積層した複数層を用いることが好ましい。この場合には、導電層5を透過する透過光量を増大することができる傾向にある。

[0049] なお、Znを含む単層としては、たとえば、ZnOにAlがドーピングされたAZO (Aluminum doped Zinc Oxide) 層、ZnOにGaがドーピングされたGZO (Gallium doped Zinc Oxide) 層、ZnOにMgがドーピングされたMZO (Magnesium doped Zinc Oxide) 層、またはZnOにInがドーピングされたIZO (Indium doped Zinc Oxide) 層などが挙げられる。また、Inを含む単層およびSnを含む単層としては、たとえば、InとSnの複合酸化物であるITO (Indium Tin Oxide) などが挙げられる。また、Mg

を含む単層としては、たとえば、炭素（C）がドーピングされたMg（OH）₂などが挙げられる。たとえば、AlがドーピングされたZnOターゲットを用いて、酸素とアルゴンとの分圧（O₂/Ar）が3%～10%の条件でマグネトロンスパッタ法によって形成されたAZOは、導電率および光の透過率に優れた導電層5とすることができる。

[0050] 次に、図10に示すように、n型窒化物半導体層2の表面が露出するまで、n型窒化物半導体層2、i型窒化物半導体層3、p型窒化物半導体層4および導電層5のそれぞれの一部をエッチングにより除去する。

[0051] その後、図1に示すように、n型窒化物半導体層2の露出した表面および導電層5の表面にそれぞれnパッド電極6およびpパッド電極7を形成することによって実施の形態の光電変換素子を製造することができる。

[0052] 図11に、実施の形態の光電変換素子の溝8の他の一例の模式的な拡大断面図を示す。図11に示す溝8は、図11の紙面の表面および／または裏面に伸長する直線状の溝8の底面が曲面となっていることを特徴としている。この場合にも、溝8の底面が平面となっている図1に示す溝8と同様の効果を得ることができる。

[0053] 図11に示す溝8の幅lは、溝8の開口部における幅を意味し、溝8の深さdは、溝8の開口部と溝8の底面の最深部との間の最短距離を意味する。

[0054] 図12に、実施の形態の光電変換素子の溝8の他の一例の模式的な拡大断面図を示す。図12に示す溝8は、図12の紙面の表面および／または裏面に伸長する直線状の溝8の断面形状が台形状となっていることを特徴としている。この場合にも、溝8の断面形状が四角形状となっている図1に示す溝8と同様の効果を得ることができる。

[0055] 図12に示す溝8の幅lは、溝8の底面に対する垂線の溝8の底面から上方への長さがd/2の箇所における幅を意味する。

[0056] 図12に示す溝8の底面8aと側面8bとが為す角度θは、100°以上160°以下であることが好ましい。角度θが100°以上160°以下である場合には、p型窒化物半導体層4から導電層5に進行する光をp型窒化

物半導体層 4 と導電層 5 との界面で全反射させることができるため、光電変換素子の特性をさらに高めることができる。

[0057] 図 1 3 に、実施の形態の光電変換素子の溝 8 の他の一例の模式的な拡大断面図を示す。図 1 3 に示す溝 8 は、図 1 3 の紙面の表面および／または裏面に伸長する直線状の溝 8 の断面形状が三角形状となっていることを特徴としている。この場合にも、溝 8 の断面形状が四角形状となっている図 1 に示す溝 8 と同様の効果を得ることができる。

[0058] 図 1 3 に示す溝 8 の幅 l も、溝 8 の底面に対する垂線の溝 8 の底面から上方への長さが $d/2$ の箇所における幅を意味する。

[0059] 上記の図 1 および図 1 1 ～図 1 3 に示す溝 8 はそれぞれ、複雑な加工により形成する必要がないことから、溝 8 の表面（側面および底面）のステップカバレッジに優れている。

[0060] 上述したように、溝 8 を含む凹凸 1 1 は、p 型窒化物半導体層 4 から導電層 5 側に進行する光を多重反射させるのに適しており、i 型窒化物半導体層 3 での光吸収により発生するフォトキャリアを増加させることができるために短絡電流量を増大させることができる。

[0061] また、凹凸 1 1 の形状および大きさは、光電変換素子内の電界強度や漏れ電流成分と相関があるが、溝 8 を含む凹凸 1 1 は、高低差が大きくなり、ステップカバレッジの不良の発生を抑止することができるとともに、凹部を起点に発生する応力差によって p 型窒化物半導体層 4 に欠陥が生じることを抑止することができるため、 F_{sc} の低下および開放電圧の低下を抑制することができる。

[0062] さらに、p 型窒化物半導体層 4 の表面の凹凸 1 1 は、p 型窒化物半導体層 4 と導電層 5 とが接する面積を増加させ、これらの層の界面における密着性を向上させることができることから、 F_{sc} の低下を抑制することができる。

[0063] 以上の理由により、実施の形態の光電変換素子は、高い特性を有する光電変換素子となる。

[0064] なお、上記においては、半導体積層体 1 2 が p i n 構造体を 1 つ含む場合について説明したが、半導体積層体 1 2 は p i n 構造体を 2 つ以上含んでいてもよい。

[0065] また、上記の各層の間には他の層が含まれていてもよい。たとえば、基板 1 側から光を入射させる場合には、導電層 5 の凹凸 1 1 側とは反対側の表面に導電層 5 からの光を反射するための金属層を備えていてもよい。また、たとえば、基板 1 と n 型窒化物半導体層 2 との間に基板 1 と n 型窒化物半導体層 2 との格子不整合を緩和するためのバッファ層、n 型窒化物半導体層 2 と i 型窒化物半導体層 3 との間および／または i 型窒化物半導体層 3 と p 型窒化物半導体層 4 との間に半導体層間の格子不整合を緩和するためのバッファ層、および p 型窒化物半導体層 4 と導電層 5 との間のオーミック接触を得るためのコンタクト層などを含んでいてもよい。n 型窒化物半導体層 2 と i 型窒化物半導体層 3 との間のバッファ層としては、たとえば、厚さ 2 nm 未満の $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($x < 0.1$) からなる井戸層と、厚さ 2 nm 未満の GaN からなる障壁層とが交互に 20 層ずつ積層されたバッファ層などを用いることができる。なお、バッファ層およびコンタクト層は窒化物半導体以外の半導体からなってもよい。

[0066] また、上記においては、n 型と p 型の導電型を入れ替えてもよいことは言うまでもない。

[0067] さらに、1 つの光電変換素子の p パッド電極 7 と他の光電変換素子の n パッド電極 6 とを電氣的に接続して光電変換モジュールを形成してもよい。また、導電層 5 の表面上に p パッド電極 7 を形成しない場合には、1 つの光電変換素子の導電層 5 と他の光電変換素子の n パッド電極 6 とを電氣的に接続して光電変換モジュールを形成してもよい。

実施例

[0068] <実施例>

まず、サファイア基板の c 面上にノンドープ GaN からなるバッファ層が形成されたテンプレート基板を用意した。そして、MOCVD 装置内にテン

プレート基板を設置し、テンプレート基板を $1100^{\circ}\text{C}\sim 1120^{\circ}\text{C}$ まで加熱し、その状態でテンプレート基板の表面上に、厚さ $1.5\mu\text{m}$ のn型Ga_{0.8}N層からなるn型窒化物半導体層をMOCVD法により気相成長させた。ここで、n型窒化物半導体層は、Siが 2×10^{18} 個/ cm^3 の濃度でドーピングされたn型Ga_{0.8}N層であった。

[0069] 次に、テンプレート基板の温度を $750^{\circ}\text{C}\sim 800^{\circ}\text{C}$ まで低下させた後、n型窒化物半導体層の表面上に、厚さ 3.5nm の $\text{In}_{0.2}\text{Ga}_{0.8}\text{N}$ からなる井戸層と、厚さ 6nm のGa_{0.8}Nからなる障壁層とを交互に6層ずつ積層したMQW構造を有するi型窒化物半導体層をMOCVD法により気相成長させた。

[0070] 次に、テンプレート基板の温度を $1000^{\circ}\text{C}\sim 1070^{\circ}\text{C}$ まで上昇させた後、i型窒化物半導体層の表面上に、厚さ $1.05\mu\text{m}$ のp型Ga_{0.8}N層からなるp型窒化物半導体層をMOCVD法により気相成長させた。ここで、p型窒化物半導体層は、Mgが 4×10^{19} 個/ cm^3 の濃度でドーピングされたp型Ga_{0.8}N層であった。

[0071] これにより、テンプレート基板の表面上に、n型窒化物半導体層、i型窒化物半導体層およびp型窒化物半導体層がこの順序で積層された半導体積層体が形成された。

[0072] 次に、半導体積層体が形成されたテンプレート基板をMOCVD装置から取り出し、p型窒化物半導体層の表面に直線状の溝を複数本有する凹凸を形成した。溝は、第3高調波のYAGレーザ光をp型窒化物半導体層の表面に照射し、YAGレーザ光を直線状に移動して照射部分のp型窒化物半導体層を除去することによって形成した。

[0073] ここで、それぞれの溝の幅は $0.4\mu\text{m}$ であって、深さは $1\mu\text{m}$ であった。溝は、隣り合う溝の間隔が $0.5\mu\text{m}$ となるように配置されており、p型窒化物半導体層の表面に溝が周期的に配列されたストライプ状の溝を有する凹凸が形成された。

[0074] 次に、凹凸の形成後のテンプレート基板をアニール炉内に設置して、p型

窒化物半導体層の熱処理を行なった。熱処理は、800℃の窒素雰囲気中に凹凸形成後のテンプレート基板を5分間保持することにより行なった。

[0075] 次に、熱処理後のテンプレート基板をアニール炉から取り出し、テンプレート基板およびA1濃度が2原子%でドーパされたZnOターゲットをマグネトロンスパッタ装置内に設置した。そして、テンプレート基板の温度を180℃まで上昇させた後、マグネトロンスパッタ装置内に酸素とアルゴンとの分圧(O_2/Ar)が3.8%となるように酸素とアルゴンとを導入した。そして、上記のターゲットを用いたマグネトロンスパッタ法によって、凹凸形成後のp型窒化物半導体層の表面上に厚さ0.34μmのAZOからなる導電層を形成した。なお、AZOからなる導電層の屈折率は2.0であり、p型窒化物半導体層の屈折率は2.3であるため、AZOからなる導電層は、p型窒化物半導体層よりも小さい屈折率を有していた。

[0076] 次に、テンプレート基板をマグネトロンスパッタ装置から取り出し、アニール炉内に設置して、導電層の結晶性、導電層とp型窒化物半導体層との密着性、および導電層とp型窒化物半導体層とのコンタクト性の向上を図ることを目的として、導電層の熱処理を行なった。熱処理は、600℃の酸素分圧2%の真空雰囲気中に導電層形成後のテンプレート基板を10分間保持することにより行なった。

[0077] 次に、熱処理後のテンプレート基板をアニール炉から取り出し、導電層の表面上に所定の形状のマスクを設置してエッチング装置内に設置した。エッチング装置において、マスクの上方から、導電層、p型窒化物半導体層、i型窒化物半導体層およびn型窒化物半導体層のそれぞれの一部をエッチングしてn型窒化物半導体層の表面を露出させた。

[0078] 次に、エッチング後のテンプレート基板をエッチング装置から取り出し、導電層の表面およびn型窒化物半導体層の露出した表面にそれぞれ所定の形状の開口部を有するレジストマスクを形成した後に真空蒸着装置内に設置した。そして、レジストマスクが形成された導電層およびn型窒化物半導体層のそれぞれの表面上に、Ni膜、Pt膜およびAu膜をこの順序で堆積した

後にリフトオフによりレジストマスクを除去した。これにより、導電層およびn型窒化物半導体層のそれぞれの表面上に、Ni膜、Pt膜およびAu膜がこの順序で積層されたpパッド電極およびnパッド電極が形成された。

[0079] その後、pパッド電極およびnパッド電極の形成後のテンプレート基板を真空蒸着装置から取り出し、ランプアニール装置内に設置した。そして、ランプアニール装置でpパッド電極およびnパッド電極を400℃～600℃で熱処理を行ない、テンプレート基板を所定の箇所分割することによって、実施例の光電変換素子を得た。

[0080] 実施例の光電変換素子の導電層の上記凹凸の形成側と反対側の表面の表面粗さRMSを測定したところ、0.004 μmであった。なお、表面粗さRMSは、実施例の光電変換素子の導電層の上記凹凸の形成側と反対側の表面における1辺40 μmの任意の正方形の領域を原子間力顕微鏡を用いて測定することにより算出した。

[0081] 実施例の光電変換素子のpパッド電極およびnパッド電極をそれぞれ、金線でリードフレームに電氣的に接続し、リードフレームの正極と負極にそれぞれプローブを接触して電流および電圧測定用の回路を形成した。

[0082] そして、ソーラシミュレータを用いてAM1.5の擬似太陽光を100 mW/cm²のエネルギー密度で25℃のもとで導電層側から照射することによって実施例の光電変換素子のI-V曲線を求め、そのI-V曲線から実施例1の光電変換素子の開放電圧(V_{oc})、短絡電流密度(J_{sc})、フィルファクタ(F.F)および光電変換効率(Eff)を算出した。

[0083] その結果、実施例の光電変換素子の V_{oc} は1.82 Vであり、 J_{sc} は1.4 mA/cm²であり、F.Fは0.51であり、Effは1.3%であった。

[0084] <比較例>

p型窒化物半導体層の表面に直線状の溝を複数本有する凹凸を形成しなかったこと以外は実施例1と同様にして比較例の光電変換素子を作製した。

[0085] そして、実施例と同様にして、比較例の光電変換素子の V_{oc} 、 J_{sc} 、F.FおよびEffを算出した。

[0086] その結果、比較例の光電変換素子の V_{oc} は 1.8 V であり、 J_{sc} は 0.99 mA/cm² であり、 $F.F$ は 0.47 であり、 E_{ff} は 0.84 % であった。

[0087] <分析>

上記のとおり、実施例の光電変換素子はそれぞれ、比較例の光電変換素子よりも、 V_{oc} 、 J_{sc} 、 $F.F$ および E_{ff} のすべての特性に優れていた。これは、実施例の光電変換素子は、それぞれ、p 型窒化物半導体層側から導電層側に進行する光を上記の凹凸で多重反射させることによって、i 型窒化物半導体層内により多くの光を閉じ込めることができたことが大きな要因の 1 つであると考えられる。

[0088] 今回開示された実施の形態および実施例はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

産業上の利用可能性

[0089] 本発明は、光電変換素子および光電変換素子の製造方法に利用することができ、特に窒化物半導体を用いた太陽電池およびその製造方法に利用することができる。

符号の説明

[0090] 1 基板、2 n 型窒化物半導体層、3 i 型窒化物半導体層、4 p 型窒化物半導体層、5 導電層、5 a 表面、6 n パッド電極、7 p パッド電極、8 溝、8 a 底面、8 b 側面、9 凸部、11 凹凸、12 半導体積層体。

請求の範囲

- [請求項1] 基板（１）と、
 前記基板（１）上に設けられた半導体積層体（１２）と、
 前記半導体積層体（１２）上に設けられた導電層（５）と、を備え、
 、
 前記半導体積層体（１２）は、 p 型窒化物半導体層（４）、 i 型窒化物半導体層（３）および n 型窒化物半導体層（２）を有する pin 構造体を含み、
 前記半導体積層体（１２）は、前記半導体積層体（１２）の前記導電層（５）側の界面に凹凸（１１）を有する、光電変換素子。
- [請求項2] 前記凹凸（１１）は、間隔を空けて配置された、線状の複数の溝（８）を有しており、
 前記溝（８）の深さは、 $0.5\mu m$ 以上 $3\mu m$ 以下であり、
 前記溝（８）の幅は、 $0.35\mu m$ 以上 $1\mu m$ 以下であり、
 前記間隔は、 $0.35\mu m$ 以上 $1\mu m$ 以下であって、
 前記溝（８）の前記幅は、前記間隔以下である、請求項１に記載の光電変換素子。
- [請求項3] 前記 pin 構造体は、前記基板（１）側に前記 n 型窒化物半導体層（２）を有し、前記導電層（５）側に前記 p 型窒化物半導体層（４）を有しており、前記 n 型窒化物半導体層（２）と前記 p 型窒化物半導体層（４）との間に前記 i 型窒化物半導体層（３）を有する、請求項１または２に記載の光電変換素子。
- [請求項4] 前記導電層（５）の前記凹凸（１１）を有する側と反対側の表面の表面粗さ RMS が、 $0.003\mu m$ 以上 $0.005\mu m$ 以下である、請求項１から３のいずれかに記載の光電変換素子。
- [請求項5] 前記導電層（５）の厚さが、 $0.25\mu m$ 以上 $0.5\mu m$ 以下である、請求項１から４のいずれかに記載の光電変換素子。
- [請求項6] 前記導電層（５）は、前記 p 型窒化物半導体層（４）よりも小さい

屈折率を有する、請求項 1 から 5 のいずれかに記載の光電変換素子。

[請求項7] 前記導電層 (5) は、Zn、In、SnおよびMgからなる群から選択される少なくとも 1 種を含む単層、または前記単層を複数積層した複数層である、請求項 1 から 6 のいずれかに記載の光電変換素子。

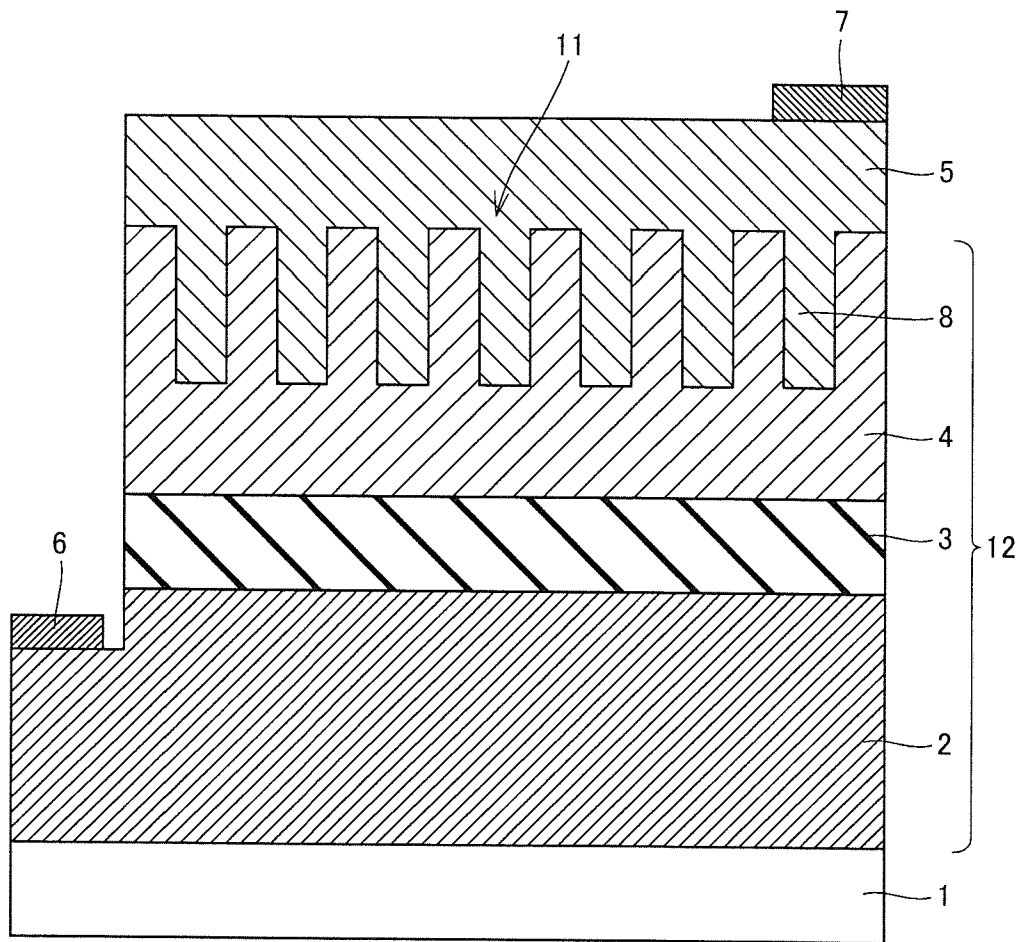
[請求項8] 前記基板 (1) は、 $Al_xIn_yGa_zN$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $x + y + z \neq 0$)、GaP、GaAs、NdGaO₃、LiGaO₂、Al₂O₃、MgAl₂O₄、ZnO、Si、SiC、SiGe、またはZrB₂の式で表わされる材料を含む、請求項 1 から 7 のいずれかに記載の光電変換素子。

[請求項9] 請求項 1 から 8 のいずれかに記載の光電変換素子を製造する方法であって、

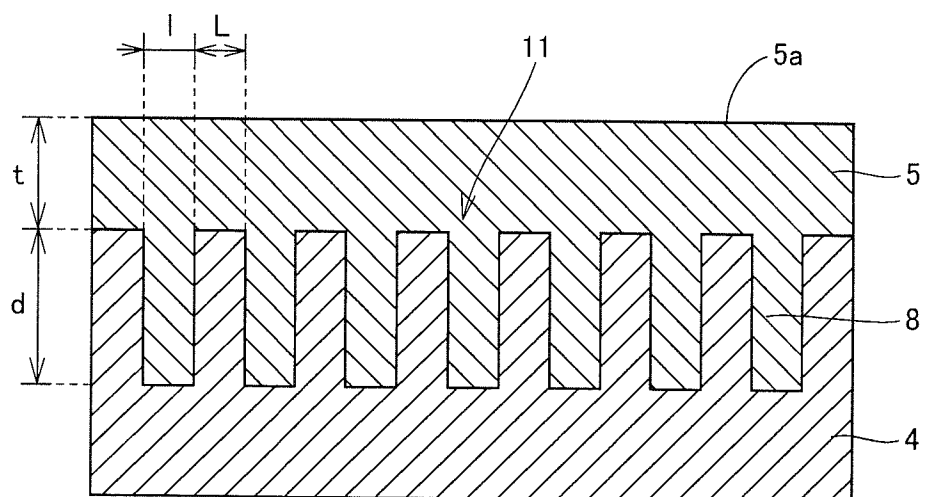
前記基板 (1) 上に前記半導体積層体 (12) を形成する工程と、
前記半導体積層体 (12) に前記凹凸 (11) を形成する工程と、
前記半導体積層体 (12) 上に導電層 (5) を形成する工程と、を
含み、

前記凹凸 (11) をレーザ光の照射、RIE、ドライエッチングおよびプラズマCVMからなる群から選択された少なくとも 1 種により形成する工程を含む、光電変換素子の製造方法。

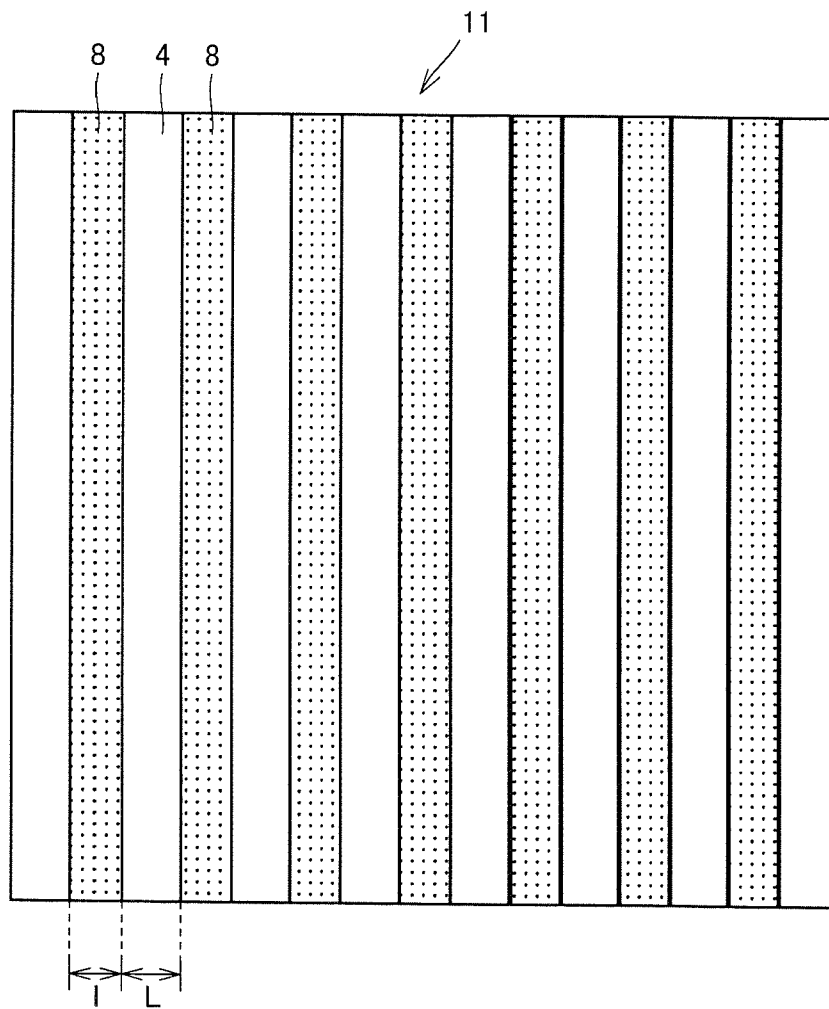
[図1]



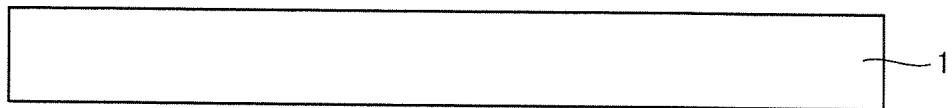
[図2]



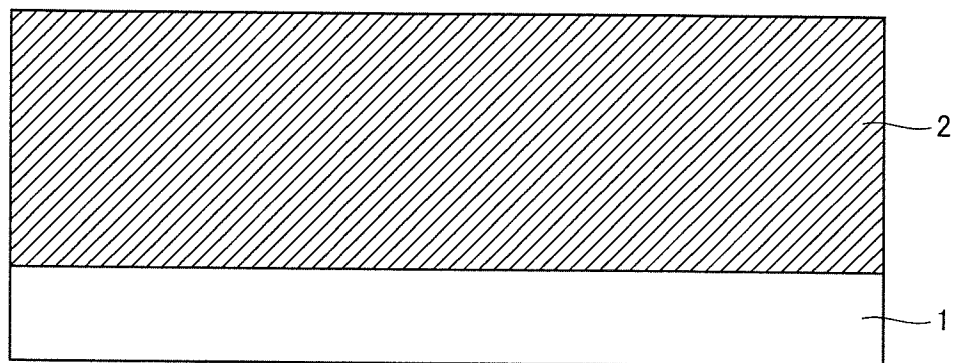
[図3]



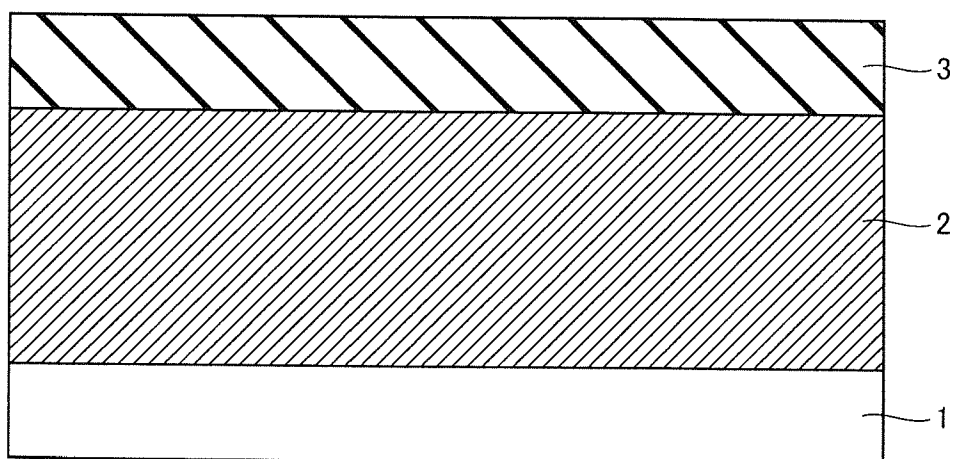
[図4]



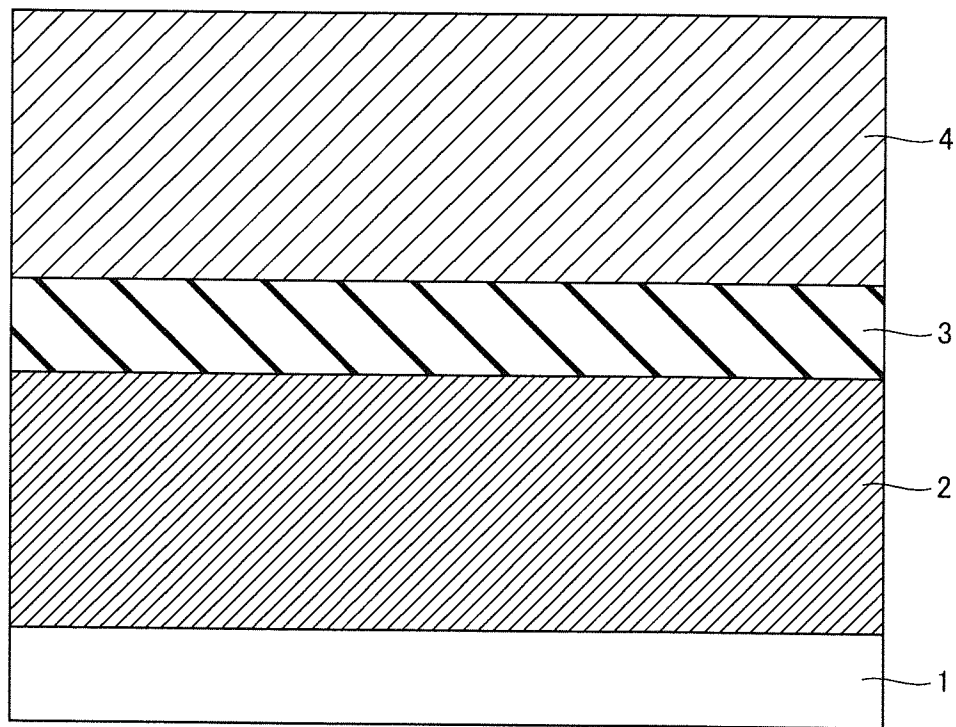
[図5]



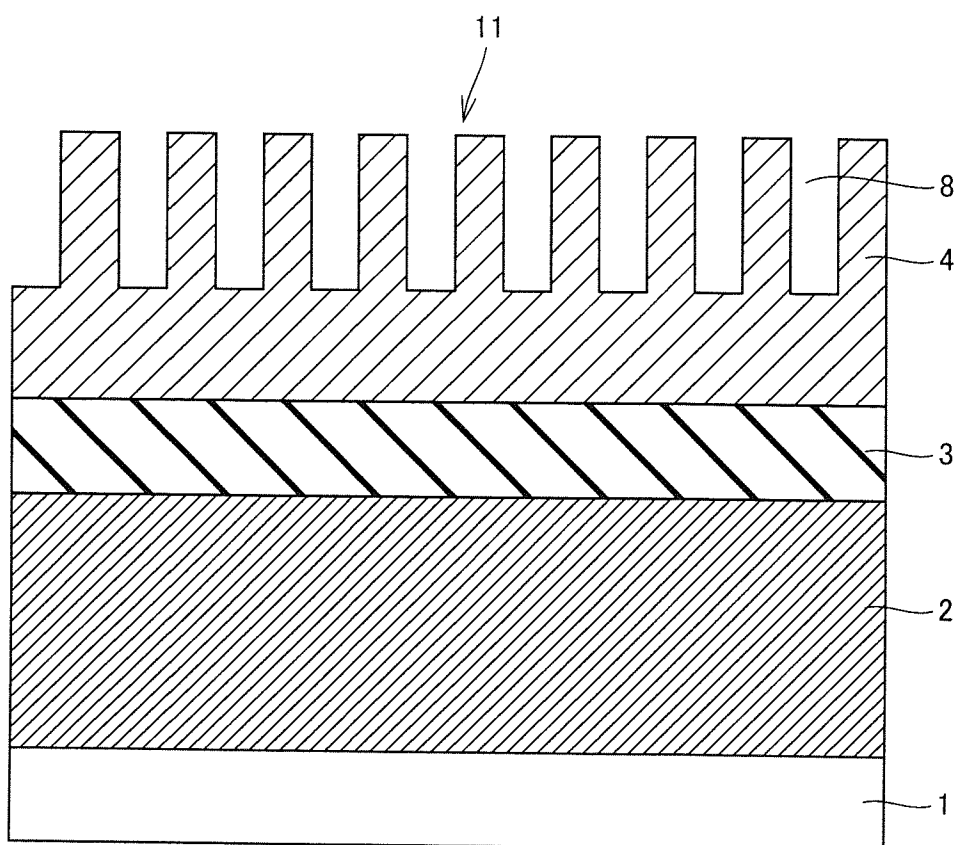
[図6]



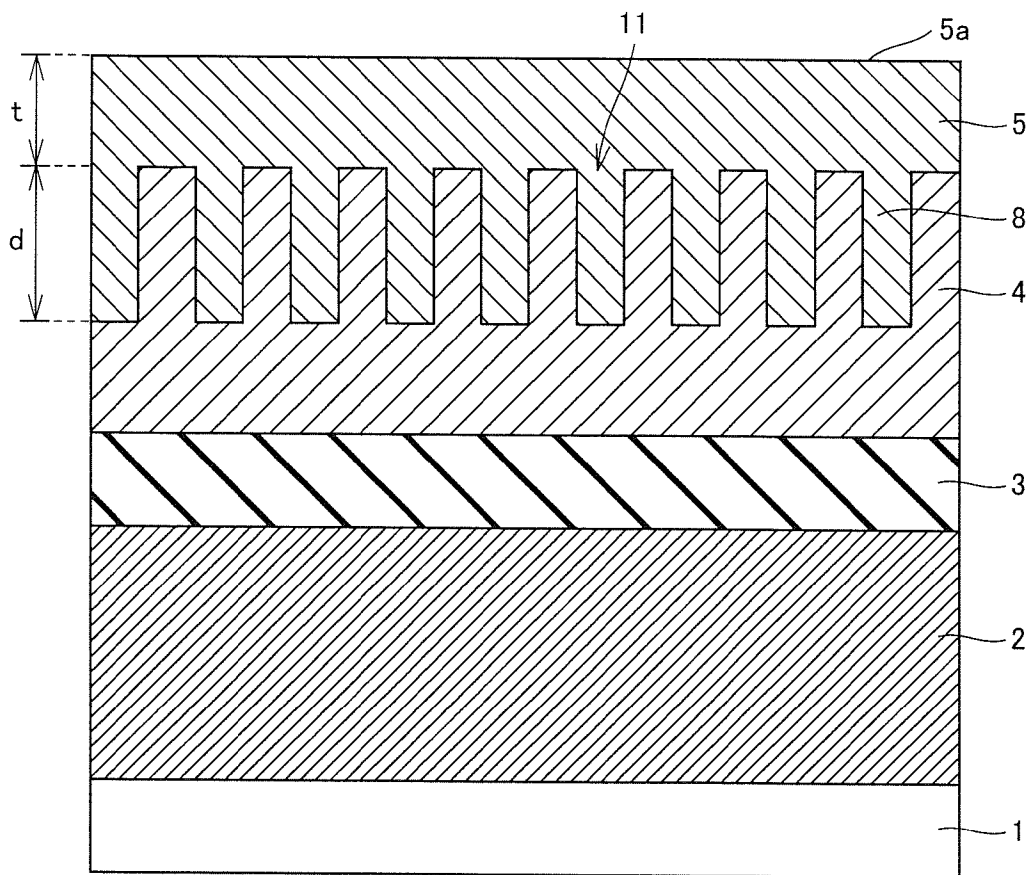
[図7]



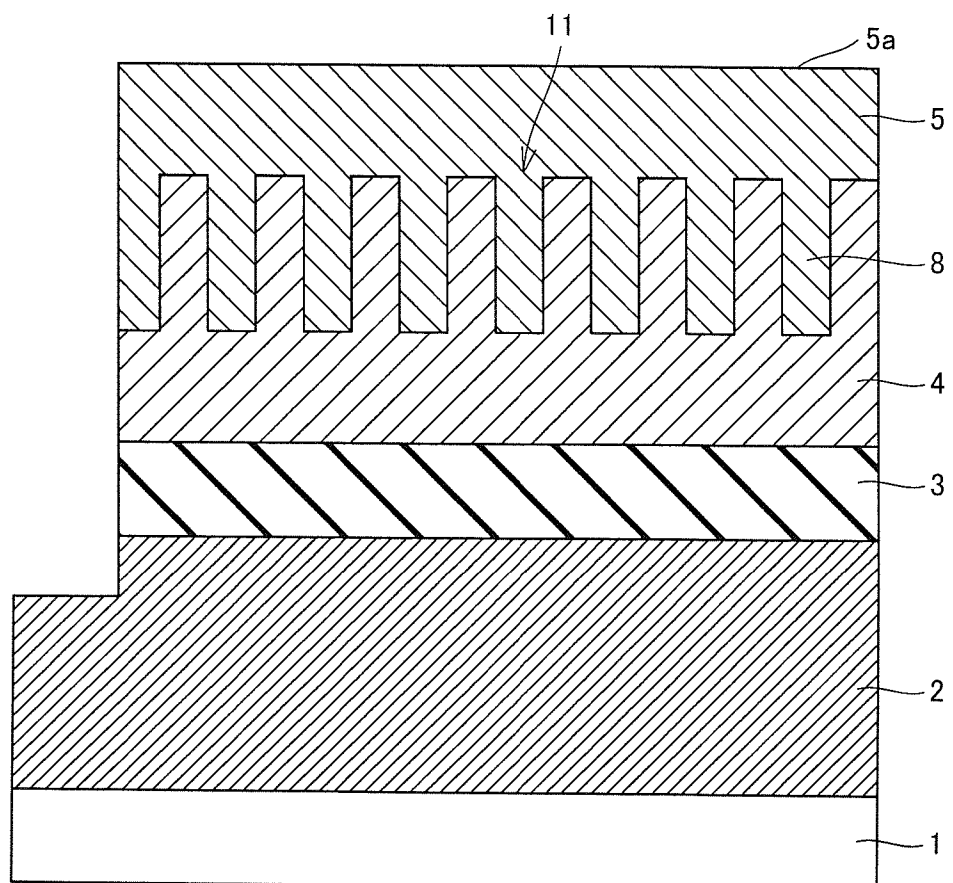
[図8]



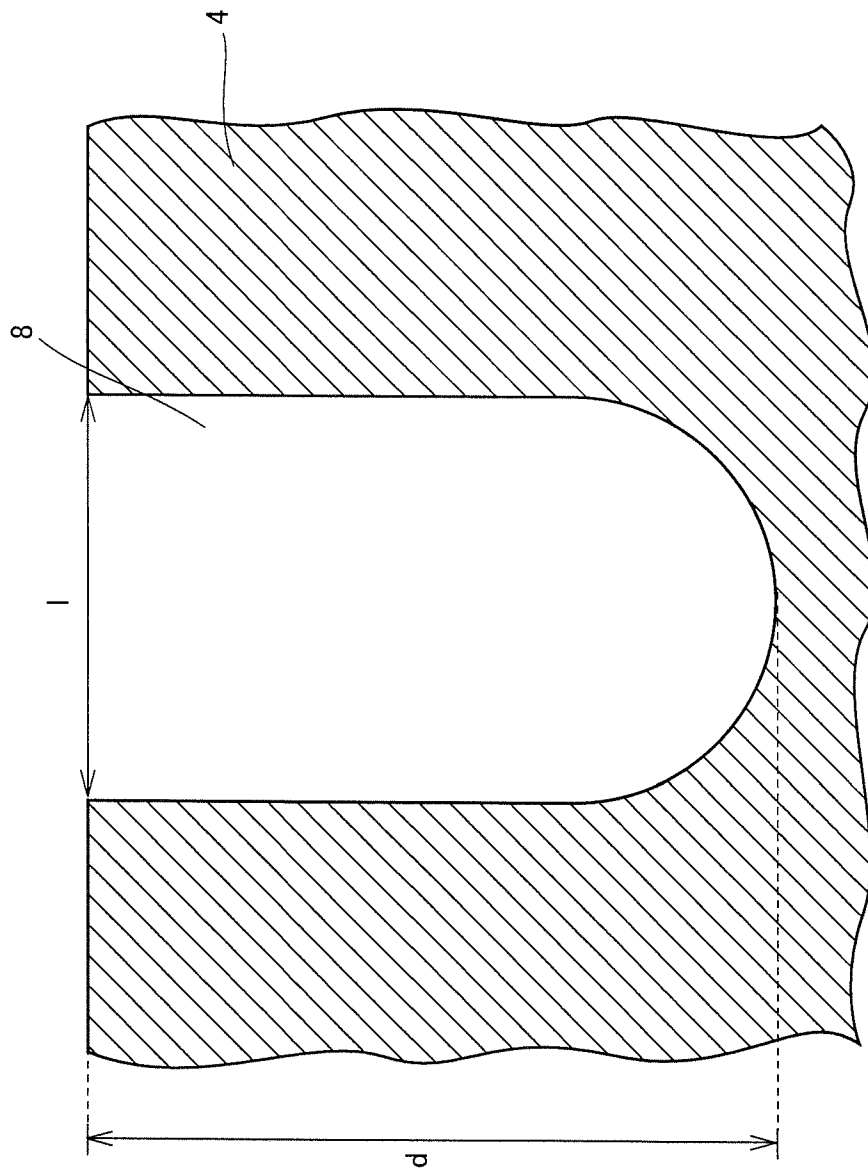
[図9]



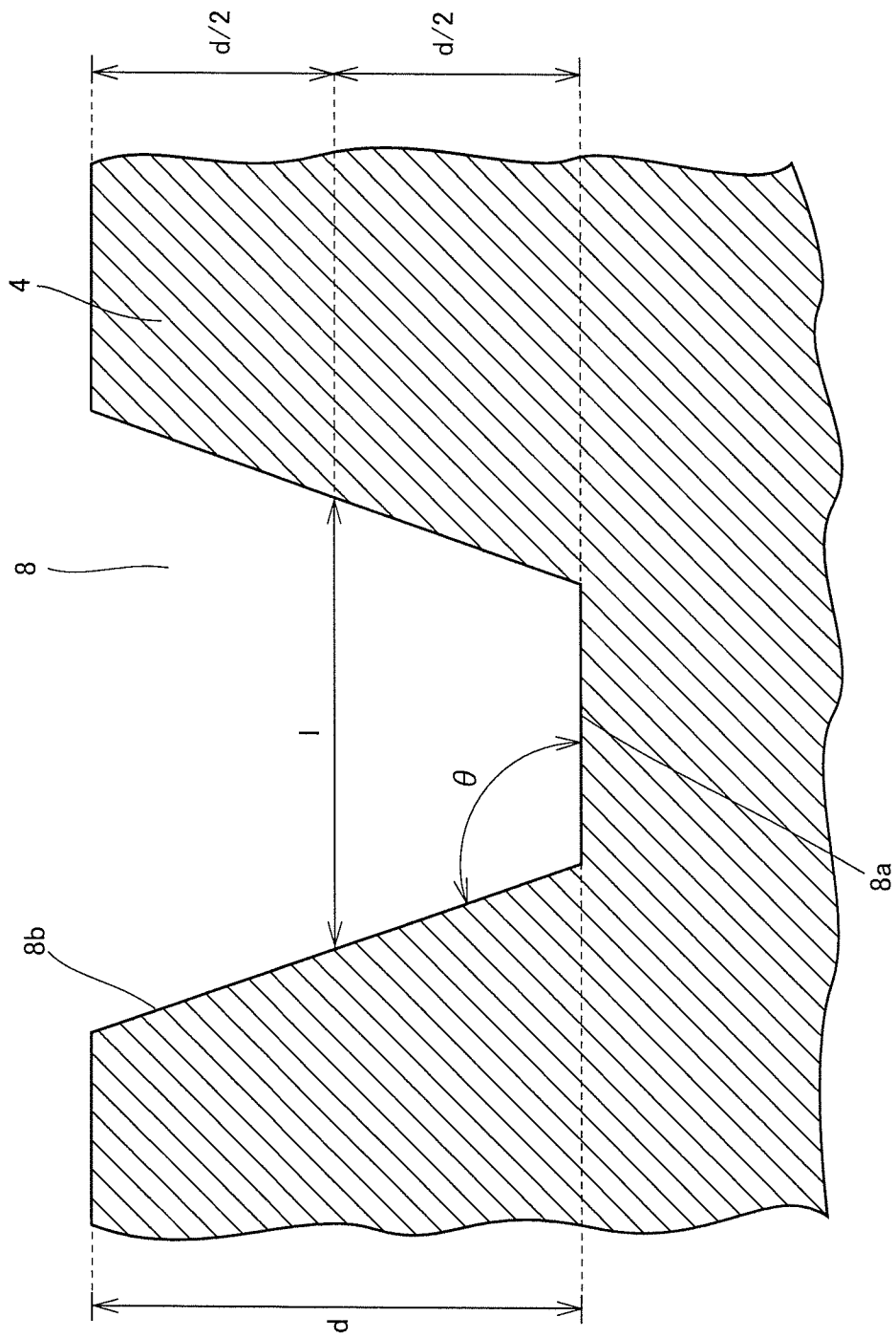
[図10]



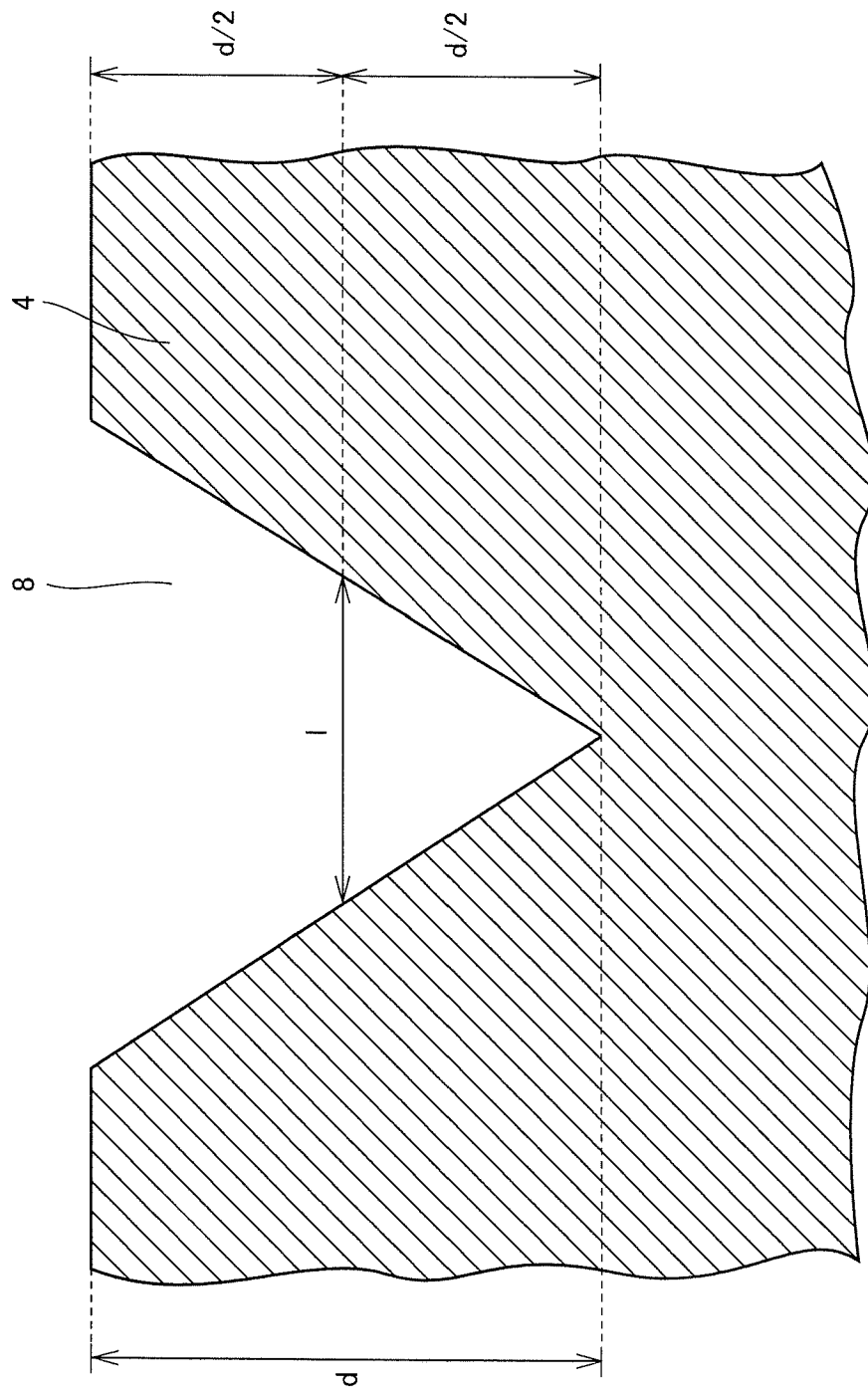
[図11]



[図12]



[図13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/077614

A. CLASSIFICATION OF SUBJECT MATTER

H01L31/04 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2012

Kokai Jitsuyo Shinan Koho 1971-2012 Toroku Jitsuyo Shinan Koho 1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2010-98033 A (Stanley Electric Co., Ltd.), 30 April 2010 (30.04.2010), paragraphs [0016], [0018], [0024]; fig. 1(B), 3 to 4 (Family: none)	1, 3-9 2
Y	JP 2003-298076 A (TDK Corp.), 17 October 2003 (17.10.2003), paragraph [0034]; fig. 2 (Family: none)	2
A	JP 2005-72388 A (Kyocera Corp.), 17 March 2005 (17.03.2005), paragraphs [0034] to [0044]; fig. 1 (Family: none)	9

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
02 February, 2012 (02.02.12)Date of mailing of the international search report
14 February, 2012 (14.02.12)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/077614

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 10-70298 A (Nippon Telegraph and Telephone Corp.), 10 March 1998 (10.03.1998), paragraph [0009]; fig. 1 (Family: none)	9
A	JP 5-308148 A (TDK Corp.), 19 November 1993 (19.11.1993), fig. 24 to 29 (Family: none)	2
A	JP 2000-261025 A (Toyoda Gosei Co., Ltd.), 22 September 2000 (22.09.2000), paragraph [0014]; fig. 1 to 2 (Family: none)	1-9
A	JP 2001-127313 A (Sony Corp.), 11 May 2001 (11.05.2001), paragraph [0048]; fig. 11 (Family: none)	1-9

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L31/04(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L31/04

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2010-98033 A (スタンレー電気株式会社) 2010. 04. 30, 段落【0016】 , 【0018】 , 【0024】 , 図 1(B), 3-4 (ファミリーなし)	1, 3-9 2
Y	JP 2003-298076 A (T D K株式会社) 2003. 10. 17, 段落【0034】 , 図 2 (ファミリーなし)	2

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 2 . 0 2 . 2 0 1 2

国際調査報告の発送日

1 4 . 0 2 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

加藤 昌伸

2 K

3 7 0 0

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2005-72388 A (京セラ株式会社) 2005. 03. 17, 段落【0034】 - 【0044】 , 図 1 (ファミリーなし)	9
A	JP 10-70298 A (日本電信電話株式会社) 1998. 03. 10, 段落【0009】 , 図 1 (ファミリーなし)	9
A	JP 5-308148 A (ティーディーケー株式会社) 1993. 11. 19, 図 24-29 (ファミリーなし)	2
A	JP 2000-261025 A (豊田合成株式会社) 2000. 09. 22, 段落【0014】 , 図 1-2 (ファミリーなし)	1-9
A	JP 2001-127313 A (ソニー株式会社) 2001. 05. 11, 段落【0048】 , 図 11 (ファミリーなし)	1-9