(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2016 年 3 月 24 日 (24.03.2016)

WIPO | PCT

(10) 国际公布号
WO 2016/041227 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01) *G02F 1/133* (2006.01)

(21) 国际申请号: PCT/CN2014/088707

(22) 国际申请日: 2014 年 10 月 16 日 (16.10.2014)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201410483898.2 2014 年 9 月 19 日 (19.09.2014) CN

(71) 申请人: **深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.)** [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号施北娜, Guangdong 518132 (CN)。

(72) 发明人: **肖军城 (XIAO, Juncheng)**; 中国广东省深圳市光明新区塘明大道 9-2 号施北娜, Guangdong 518132 (CN)。

(74) 代理人: **深圳翼盛智成知识产权事务所(普通合伙) (ESSEN PATENT&TRADEMARK AGENCY)**; 中国广东省深圳市福田区天安数码城数码时代大厦 A 座 1409, Guangdong 518040 (CN)。

(81) **指定国** (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

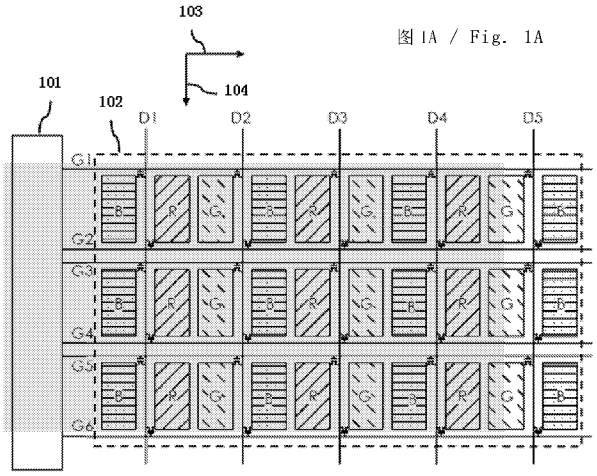
(84) **指定国** (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,

[见续页]

(54) **Title**: DISPLAY PANEL AND DRIVE METHOD THEREFOR

(54) **发明名称** : 显示面板及其驱动方法

图 1A / Fig. 1A



(57) **Abstract**: A display panel, comprising: a colour light filter substrate; a liquid crystal layer; a thin film transistor array substrate, wherein the thin film transistor array substrate includes: a pixel unit array (102), scan line arrays (G1, G2, G3, G4, G5, G6), data line arrays (D1, D2, D3, D4, D5) and a drive circuit (101); the pixel unit array (102) including at least two pixel rows and at least one pixel column combination, the pixel column combination including two pixel columns; both a first scan line and a second scan line in a scan line combination of the scan line arrays (G1, G2, G3, G4, G5, G6) being connected with pixel units in each pixel row; data lines in the data line arrays (D1, D2, D3, D4, D5) being connected with each pixel unit of two pixel columns in the pixel column combination; the drive circuit (101) being used for generating a second drive signal according to a first drive signal; and in each pixel row, the pixel units connected to the first scan lines and the pixel units connected to the second scan lines being alternately arranged. By adopting the display panel, the charging situation of the pixel units in different pixel rows can be balanced, so that non-uniformity in charging can be avoided. Also disclosed is a drive method for the display panel.

(57) **摘要**:

[见续页]

WO 2016/041227 A1

RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种显示面板，包括：彩色滤光片基板；液晶层；薄膜晶体管阵列基板，薄膜晶体管阵列基板包括：像素单元阵列（102）、扫描线阵列（G1，G2，G3，G4，G5，G6）、数据线阵列（D1，D2，D3，D4，D5）和驱动电路（101）；像素单元阵列（102）包括至少两像素行和至少一像素列组合，像素列组合包括两像素列；扫描线阵列（G1，G2，G3，G4，G5，G6）的扫描线组合中的第一扫描线和第二扫描线均与像素行中的像素单元连接；数据线阵列（D1，D2，D3，D4，D5）中的数据线与像素列组合中的两像素列的每一个像素单元连接；驱动电路（101）用于根据第一驱动信号生成第二驱动信号；在像素行中，与第一扫描线连接的像素单元和与第二扫描线连接的像素单元交错排列。该显示面板能使得不同像素行中的像素单元的充电情况平衡，避免出现充电不均的情况。还公开了一种显示面板的驱动方法。

说明书

发明名称: 显示面板及其驱动方法

技术领域

[1] 本发明涉及显示技术领域，特别涉及一种显示面板及其驱动方法。

背景技术

[2] 传统的GOA（Gate driver On Array）技术方案一般是通过在现有的薄膜晶体管阵列基板的制程中将扫描驱动电路形成在该薄膜晶体管阵列基板上，以实现对该薄膜晶体管阵列基板上的像素阵列逐行扫描。

[3] 在实践中，发明人发现现有技术至少存在以下问题：

[4] 在利用扫描驱动电路控制TFT（Thin Film Transistor，薄膜晶体管）开关的开启，以控制对像素单元的充电的过程中，对于不同的像素单元，往往会由于预充电的电位差异而出现充电不均的情况，这会导致整体画面亮暗差异较明显，这样降低了显示面板的显示质量。

[5] 故，有必要提出一种新的技术方案，以解决上述技术问题。

对发明的公开

技术问题

[6] 本发明的目的在于提供一种显示面板及其驱动方法，其能使得不同行像素行中的像素单元的充电情况平衡，避免出现充电不均的情况。

问题的解决方案

技术解决方案

[7] 一种显示面板，所述显示面板包括：一彩色滤光片基板；一液晶层；以及一薄膜晶体管阵列基板，所述薄膜晶体管阵列基板包括：一像素单元阵列，包括至少两像素行和至少一像素列组合，所述像素列组合包括两像素列，所述像素行和所述像素列均由像素单元组成，其中，所述像素行包括至少两所述像素单元，所述像素列包括至少两所述像素单元；一扫描线阵列，包括至少两扫描线组合，至少两所述扫描线组合沿第一方向以阵列的形式排列，所述扫描线组合包括第一扫描线和第二扫描线，所述第一扫描线和所述第二扫描线均与所述像素

行中的所述像素单元连接；一数据线阵列，包括至少两数据线，至少两所述数据线沿第二方向以阵列的形式排列，所述数据线与所述像素列组合中的两所述像素列的每一个所述像素单元连接，其中，所述第二方向与所述第一方向垂直；以及一驱动电路，所述驱动电路与所述扫描线和所述数据线连接，所述驱动电路用于接收第一驱动信号，并用于根据所述第一驱动信号生成第二驱动信号，以及用于通过所述扫描线阵列向所述像素单元阵列发送所述第二驱动信号；其中，在所述像素行中，与所述第一扫描线连接的像素单元和与所述第二扫描线连接的像素单元交错排列；所述驱动电路包括：一信号输入接口，用于接收所述第一驱动信号；一信号输出接口，用于输出所述第二驱动信号；以及一移位寄存器组合，所述移位寄存器组合与所述信号输入接口和所述信号输出接口连接，所述移位寄存器组合用于根据所述第一驱动信号生成所述第二驱动信号；所述第二驱动信号包括第一扫描信号、第二扫描信号；所述信号输出接口包括：至少一第一信号输出端，用于输出所述第一扫描信号；以及至少一第二信号输出端，用于输出所述第二扫描信号；所述驱动电路还包括：一电源信号接收端，用于接收电源信号；以及一第一启动信号接收端，用于接收第一启动信号；所述移位寄存器组合包括：至少一第一移位寄存器，所述第一移位寄存器与所述信号输入接口、所述电源信号接收端、所述第一启动信号接收端和所述第一信号输出端连接，所述第一移位寄存器用于接收所述第一启动信号，并用于在所述第一启动信号的触发下，根据所述第一驱动信号生成所述第一扫描信号，以及用于在生成所述第一扫描信号后生成第二启动信号；以及至少一第二移位寄存器，所述第二移位寄存器与所述信号输入接口、所述电源信号接收端和所述第一移位寄存器连接，所述第二移位寄存器用于接收所述第二启动信号，并用于在所述第二启动信号的触发下，根据所述第一驱动信号生成所述第二扫描信号，以及用于将所述第二扫描信号发送给所述第一移位寄存器，以及用于在生成所述第二扫描信号后生成第三启动信号；相邻的两所述像素列共享同一所述数据线，并且，所述像素列的连接对象中，有且仅有一所述数据线。

[8] 在上述显示面板中，所述第一驱动信号包括第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号；所述信号输入接口包括：一第一信号输入端，用

于接收所述第一时钟信号；一第二信号输入端，用于接收所述第二时钟信号；一第三信号输入端，用于接收所述第三时钟信号；以及一第四信号输入端，用于接收所述第四时钟信号；所述第一移位寄存器与所述第一信号输出端、所述第二信号输出端、所述第三信号输出端、所述第四信号输出端中的任意两者连接，所述第一移位寄存器用于根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第一扫描信号；以及所述第二移位寄存器与所述第一信号输出端、所述第二信号输出端、所述第三信号输出端、所述第四信号输出端中的任意两者连接，所述第二移位寄存器用于根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第二扫描信号。

[9] 在上述显示面板中，所述驱动电路还包括：一第一调节器组合，与所述移位寄存器组合和所述信号输入接口连接，所述第一调节器组合用于在所述移位寄存器组合生成所述第二驱动信号前对所述第一驱动信号进行调节，并用于将调节后的所述第一驱动信号输出给所述移位寄存器组合；所述移位寄存器组合还用于根据调节后的所述第一驱动信号生成所述第二驱动信号。

[10] 在上述显示面板中，所述驱动电路还包括：一第二调节器组合，与所述移位寄存器组合和所述信号输出接口连接，所述第二调节器组合用于在所述移位寄存器组合生成所述第二驱动信号后对所述第二驱动信号进行调节，并将用于调节后的所述第二驱动信号通过所述扫描线阵列输出至所述像素单元阵列。

[11] 一种显示面板，所述显示面板包括：一彩色滤光片基板；一液晶层；以及一薄膜晶体管阵列基板，所述薄膜晶体管阵列基板包括：一像素单元阵列，包括至少两像素行和至少一像素列组合，所述像素列组合包括两像素列，所述像素行和所述像素列均由像素单元组成，其中，所述像素行包括至少两所述像素单元，所述像素列包括至少两所述像素单元；一扫描线阵列，包括至少两扫描线组合，至少两所述扫描线组合沿第一方向以阵列的形式排列，所述扫描线组合包括第一扫描线和第二扫描线，所述第一扫描线和所述第二扫描线均与所述像素行中的所述像素单元连接；一数据线阵列，包括至少两数据线，至少两所述数据线沿第二方向以阵列的形式排列，所述数据线与所述像素列组合中的两所述

像素列的每一个所述像素单元连接，其中，所述第二方向与所述第一方向垂直；以及一驱动电路，所述驱动电路与所述扫描线和所述数据线连接，所述驱动电路用于接收第一驱动信号，并用于根据所述第一驱动信号生成第二驱动信号，以及用于通过所述扫描线阵列向所述像素单元阵列发送所述第二驱动信号；其中，在所述像素行中，与所述第一扫描线连接的像素单元和与所述第二扫描线连接的像素单元交错排列。

[12] 在上述显示面板中，相邻的两所述像素列共享同一所述数据线，并且，所述像素列的连接对象中，有且仅有一所述数据线。

[13] 在上述显示面板中，所述驱动电路包括：一信号输入接口，用于接收所述第一驱动信号；一信号输出接口，用于输出所述第二驱动信号；以及一移位寄存器组合，所述移位寄存器组合与所述信号输入接口和所述信号输出接口连接，所述移位寄存器组合用于根据所述第一驱动信号生成所述第二驱动信号。

[14] 在上述显示面板中，所述第二驱动信号包括第一扫描信号、第二扫描信号；所述信号输出接口包括：至少一第一信号输出端，用于输出所述第一扫描信号；以及至少一第二信号输出端，用于输出所述第二扫描信号；所述驱动电路还包括：一电源信号接收端，用于接收电源信号；以及一第一启动信号接收端，用于接收第一启动信号；所述移位寄存器组合包括：至少一第一移位寄存器，所述第一移位寄存器与所述信号输入接口、所述电源信号接收端、所述第一启动信号接收端和所述第一信号输出端连接，所述第一移位寄存器用于接收所述第一启动信号，并用于在所述第一启动信号的触发下，根据所述第一驱动信号生成所述第一扫描信号，以及用于在生成所述第一扫描信号后生成第二启动信号；以及至少一第二移位寄存器，所述第二移位寄存器与所述信号输入接口、所述电源信号接收端和所述第一移位寄存器连接，所述第二移位寄存器用于接收所述第二启动信号，并用于在所述第二启动信号的触发下，根据所述第一驱动信号生成所述第二扫描信号，以及用于将所述第二扫描信号发送给所述第一移位寄存器，以及用于在生成所述第二扫描信号后生成第三启动信号。

[15] 在上述显示面板中，所述第一驱动信号包括第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号；所述信号输入接口包括：一第一信号输入端，用

于接收所述第一时钟信号；一第二信号输入端，用于接收所述第二时钟信号；一第三信号输入端，用于接收所述第三时钟信号；以及一第四信号输入端，用于接收所述第四时钟信号；所述第一移位寄存器与所述第一信号输出端、所述第二信号输出端、所述第三信号输出端、所述第四信号输出端中的任意两者连接，所述第一移位寄存器用于根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第一扫描信号；以及所述第二移位寄存器与所述第一信号输出端、所述第二信号输出端、所述第三信号输出端、所述第四信号输出端中的任意两者连接，所述第二移位寄存器用于根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第二扫描信号。

[16] 在上述显示面板中，所述移位寄存器组合的每一个移位寄存器用于按第二预定顺序产生扫描信号；其中，所述第二预定顺序为：先由奇数行像素行所对应的至少两个所述移位寄存器逐次生成所述奇数行像素行的扫描信号，再由偶数行像素行所对应的至少两个所述移位寄存器逐次产生所述偶数行像素行的扫描信号。

[17] 在上述显示面板中，所述驱动电路还包括：一第一调节器组合，与所述移位寄存器组合和所述信号输入接口连接，所述第一调节器组合用于在所述移位寄存器组合生成所述第二驱动信号前对所述第一驱动信号进行调节，并用于将调节后的所述第一驱动信号输出给所述移位寄存器组合；所述移位寄存器组合还用于根据调节后的所述第一驱动信号生成所述第二驱动信号。

[18] 在上述显示面板中，所述第一调节器组合包括至少两个第一调节器，所述第一调节器为第一电流调节电阻；所述第一电流调节电阻连接所述移位寄存器组合和所述信号输入接口。

[19] 在上述显示面板中，所述驱动电路还包括：一第二调节器组合，与所述移位寄存器组合和所述信号输出接口连接，所述第二调节器组合用于在所述移位寄存器组合生成所述第二驱动信号后对所述第二驱动信号进行调节，并将用于调节后的所述第二驱动信号通过所述扫描线阵列输出至所述像素单元阵列。

[20] 在上述显示面板中，所述第二调节器组合包括至少两个第二调节器，所述第二

调节器为第二电流调节电阻；所述第二电流调节电阻连接所述移位寄存器组合和所述信号输出接口。

[21] 一种上述显示面板的驱动方法，所述方法包括以下步骤：A、信号输入接口接收所述第一驱动信号；B、所述移位寄存器组合根据所述第一驱动信号生成所述第二驱动信号；以及C、信号输出接口输出所述第二驱动信号。

[22] 在上述驱动方法中，所述第二驱动信号包括第一扫描信号、第二扫描信号；所述步骤B包括以下步骤：b1、所述驱动电路的第一启动信号接收端接收第一启动信号；b2、所述移位寄存器组合的第一移位寄存器接收所述第一启动信号，并在所述第一启动信号的触发下，根据所述第一驱动信号生成所述第一扫描信号，以及在生成所述第一扫描信号后生成第二启动信号；以及b3、所述移位寄存器组合的第二移位寄存器接收所述第二启动信号，并在所述第二启动信号的触发下，根据所述第一驱动信号生成所述第二扫描信号，以及将所述第二扫描信号发送给所述第一移位寄存器，以及在生成所述第二扫描信号后生成第三启动信号。

[23] 在上述驱动方法中，所述第一驱动信号包括第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号；所述方法还包括以下步骤：所述信号输入接口的第一信号输入端接收所述第一时钟信号；所述信号输入接口的第二信号输入端接收所述第二时钟信号；所述信号输入接口的第三信号输入端接收所述第三时钟信号；所述信号输入接口的第四信号输入端接收所述第四时钟信号；所述第一移位寄存器根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第一扫描信号，其中，所述第一移位寄存器与所述第一信号输出端、所述第二信号输出端、所述第三信号输出端、所述第四信号输出端中的任意两者连接；以及所述第二移位寄存器用于根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第二扫描信号，其中，所述第二移位寄存器与所述第一信号输出端、所述第二信号输出端、所述第三信号输出端、所述第四信号输出端中的任意两者连接。

[24] 在上述驱动方法中，所述方法还包括以下步骤：所述移位寄存器组合的每一个

移位寄存器按第二预定顺序产生扫描信号；其中，所述第二预定顺序为：先由奇数行像素行所对应的至少两个所述移位寄存器逐次生成所述奇数行像素行的扫描信号，再由偶数行像素行所对应的至少两个所述移位寄存器逐次产生所述偶数行像素行的扫描信号。

[25] 在上述驱动方法中，在所述步骤A之后，以及在所述步骤B之前，所述方法还包括以下步骤：D、所述驱动电路的第一调节器组合在所述移位寄存器组合生成所述第二驱动信号前对所述第一驱动信号进行调节，并将调节后的所述第一驱动信号输出给所述移位寄存器组合；所述步骤B为：所述移位寄存器组合根据调节后的所述第一驱动信号生成所述第二驱动信号。

[26] 在上述驱动方法中，在所述步骤B之后，以及在所述步骤C之前，所述方法还包括以下步骤：E、所述驱动电路的第二调节器组合在所述移位寄存器组合生成所述第二驱动信号后对所述第二驱动信号进行调节，并将调节后的所述第二驱动信号通过所述扫描线阵列输出至所述像素单元阵列。

发明的有益效果

有益效果

[27] 相对现有技术，本发明能使得不同行像素行中的像素单元的充电情况平衡，避免出现充电不均的情况，有利于使得整体画面的显示不会出现异常，确保整体画面的显示质量。

对附图的简要说明

附图说明

[28] 图1A为本发明的显示面板的第一实施例的示意图；

[29] 图1B为图1A的信号的示意图；

[30] 图2A为本发明的显示面板的第二实施例的示意图；

[31] 图2B为图2A的信号的示意图；

[32] 图3为本发明的显示面板中的驱动电路的第一实施例的示意图；

[33] 图4为本发明的显示面板中的驱动电路的第二实施例的示意图；

[34] 图5为本发明的显示面板中的驱动电路的第三实施例的示意图；

[35] 图6为本发明的显示面板中的驱动电路的第四实施例的示意图；

[36] 图7为本发明的显示面板的驱动方法的第一实施例的流程图；

[37] 图8为图7中移位寄存器组合根据第一驱动信号生成第二驱动信号的步骤的流程图；

[38] 图9为本发明的显示面板的驱动方法的第二实施例的流程图；

[39] 图10为本发明的显示面板的驱动方法的第三实施例的流程图。

实施该发明的最佳实施例

本发明的最佳实施方式

[40] 本说明书所使用的词语“实施例”意指用作实例、示例或例证。此外，本说明书和所附权利要求中所使用的冠词“一”一般地可以被解释为意指“一个或多个”，除非另外指定或从上下文清楚导向单数形式。

[41] 参考图1A和图1B，图1A为本发明的显示面板的第一实施例的示意图，图1B为图1A的信号的示意图。

[42] 本实施例的显示面板的第一实施例包括彩色滤光片（CF，Color Filter）基板、液晶（LC，Liquid Crystal）层以及薄膜晶体管阵列（TFT Array，Thin Film Transistor Array）基板。所述彩色滤光片基板和所述薄膜晶体管阵列基板叠加组合为一体，所述液晶层设置于所述彩色滤光片基板和所述薄膜晶体管阵列基板之间。

[43] 其中，所述薄膜晶体管阵列基板包括像素单元阵列102、扫描线阵列（G1，G2，G3，G4，G5，G6）、数据线阵列（D1，D2，D3，D4，D5）以及驱动电路101。即，所述驱动电路101设置在所述薄膜晶体管阵列基板上，所述驱动电路101是在所述薄膜晶体管阵列基板的制程中形成于所述薄膜晶体管阵列基板上的，所述驱动电路101用于所述薄膜晶体管阵列基板进行逐行扫描。

[44] 所述像素单元阵列102包括至少两像素行和至少一像素列组合，所述像素列组合包括两像素列，所述像素行和所述像素列均由像素单元组成，其中，所述像素行包括至少两所述像素单元，所述像素列包括至少两所述像素单元。

[45] 所述扫描线阵列（G1，G2，G3，G4，G5，G6）包括至少两扫描线组合，至少两所述扫描线组合沿第一方向104以阵列的形式排列，所述扫描线组合包括第一扫描线和第二扫描线，所述第一扫描线和所述第二扫描线均与所述像素行中

的所述像素单元连接。在所述像素行中，与所述第一扫描线连接的像素单元和与所述第二扫描线连接的像素单元交错排列。

[46] 所述数据线阵列（D1，D2，D3，D4，D5）包括至少两数据线，至少两所述数据线沿第二方向103以阵列的形式排列，所述数据线与所述像素列组合中的两所述像素列的每一个所述像素单元连接，其中，所述第二方向103与所述第一方向104垂直。相邻的两像素列共用/共享同一所述数据线（DLS，Data Line Share），并且，所述像素列的连接对象中，有且仅有一所述数据线，即，有且仅有一数据线与任意一像素列连接。

[47] 所述驱动电路101与所述扫描线和所述数据线连接，所述驱动电路101用于接收第一驱动信号，并用于根据所述第一驱动信号生成第二驱动信号，以及用于通过所述扫描线阵列（G1，G2，G3，G4，G5，G6）向所述像素单元阵列102发送所述第二驱动信号。

[48] 在本实施例中，任意相邻的两所述像素行中的第一连接方式和第二连接方式相同，其中，所述第一连接方式为其中一所述像素行中所述像素单元与所述扫描线组合（所述第一扫描线、所述第二扫描线）的连接方式，所述第二连接方式为另一所述像素行中所述像素单元与所述第一扫描线、所述第二扫描线的连接方式。

[49] 在本实施例中，所述数据线阵列（D1，D2，D3，D4，D5）所提供给所述像素单元阵列102的数据信号Data的极性为：正、正、负、负、正、正、……、依此类推。

[50] 在本实施例中，通过将源极（Source）端/数据线的驱动减半，栅极（Gate）端/扫描线的驱动增加一倍，可以实现在不影响显示质量的前提下降低源极（Source）驱动芯片的费用。

[51] 参考图2A和图2B，图2A为本发明的显示面板的第二实施例的示意图，图2B为图2A的信号的示意图。

[52] 本实施例的显示面板的第二实施例与上述第一实施例相似，不同之处在于：

[53] 在本实施例中，任意相邻的两所述像素行中的第一连接方式和第二连接方式不同，其中，所述第一连接方式为其中一所述像素行中所述像素单元与所述扫描

线组合（所述第一扫描线、所述第二扫描线）的连接方式，所述第二连接方式为另一所述像素行中所述像素单元与所述扫描线组合（所述第一扫描线、所述第二扫描线）的连接方式。

[54] 在本实施例中，所述数据线阵列（D1，D2，D3，D4，D5）所提供给所述像素单元阵列102的数据信号Data的极性为：正、负、正、负、正、负、……、依此类推。

[55] 在本实施例的技术方案避免了对像素预充的电位的差异所引起的充电不均，从而避免了不同行的像素充电的电位差异而造成的显示画面的整体亮暗差异。

[56] 此外，本实施例的技术方案还避免了在阻容（RC，Resistance Capacitance）特别大的时候，由于显示面板的整体充电率较差从而引起的不同行的充电率差异更大的情况的出现，因此确保了显示面板的显示质量。

[57] 本实施例的显示面板的第三实施例与上述第一或第二实施例相似，不同之处在于：

[58] 所述驱动电路101包括信号输入接口302、信号输出接口303和移位寄存器组合301。

[59] 如图3所示，图3为本发明的显示面板中的驱动电路101的第一实施例的示意图。

[60] 其中，所述信号输入接口302用于接收所述第一驱动信号。所述信号输出接口303用于输出所述第二驱动信号。所述移位寄存器组合301与所述信号输入接口302和所述信号输出接口303连接，所述移位寄存器组合301用于根据所述第一驱动信号生成所述第二驱动信号。

[61] 在本实施例中，所述移位寄存器组合301中的每一个移位寄存器按第一预定顺序产生扫描信号。其中，该第一预定顺序为所述移位寄存器组合301中的每一个移位寄存器的排列顺序（沿所述第一方向104排列的顺序）。

[62] 例如，由第一移位寄存器SRC1、第二移位寄存器SRC2、第三移位寄存器SRC3、……、第2N+1移位寄存器SRC2N+1等逐次生成所述像素行的扫描信号。

[63] 在本实施例中，所述第二驱动信号包括第一扫描信号、第二扫描信号。

[64] 所述信号输出接口303包括至少一第一信号输出端、至少一第二信号输出端。

所述第一信号输出端用于输出所述第一扫描信号。所述第二信号输出端用于输出所述第二扫描信号。

[65] 所述驱动电路101还包括电源信号接收端和第一启动信号接收端。所述电源信号接收端用于接收电源信号。所述第一启动信号接收端用于接收第一启动信号。

[66] 所述移位寄存器组合301包括至少一第一移位寄存器SRC1（Shift Register Circuit 1）、至少一第二移位寄存器SRC2。其中，对于所述移位寄存器组合301中的每一移位寄存器，电源端VSS用于接收恒定的低电位信号，启动信号接收端ST用于接收上级移位寄存器所发送的启动信号，上级移位寄存器所发送的启动信号用于触发下级移位寄存器（本级移位寄存器）启动/工作，第一接收端CK和第二接收端LC均用于接收驱动信号，输出端Out用于输出所述第二驱动信号，第三接收端CT用于接收下级移位寄存器对上级移位寄存器（本级移位寄存器）的下拉信号。

[67] 所述第一移位寄存器SRC1与所述信号输入接口302、所述电源信号接收端、所述第一启动信号接收端和所述第一信号输出端连接，所述第一移位寄存器SRC1用于接收所述第一启动信号，并用于在所述第一启动信号的触发下，根据所述第一驱动信号生成所述第一扫描信号，以及用于在生成所述第一扫描信号后生成第二启动信号。

[68] 所述第二移位寄存器SRC2与所述信号输入接口302、所述电源信号接收端和所述第一移位寄存器SRC1连接，所述第二移位寄存器SRC2用于接收所述第二启动信号，并用于在所述第二启动信号的触发下，根据所述第一驱动信号生成所述第二扫描信号，以及用于将所述第二扫描信号发送给所述第一移位寄存器SRC1，以及用于在生成所述第二扫描信号后生成第三启动信号。

[69] 在本实施例中，所述第一驱动信号包括第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号。

[70] 所述信号输入接口302包括第一信号输入端LC、第二信号输入端XLC、第三信号输入端CK、第四信号输入端XCK。

[71] 所述第一信号输入端LC用于接收所述第一时钟信号。所述第二信号输入端XL

C用于接收所述第二时钟信号。所述第三信号输入端CK用于接收所述第三时钟信号。所述第四信号输入端XCK用于接收所述第四时钟信号。

[72] 所述第一移位寄存器SRC1与所述第一信号输出端、所述第二信号输出端、所述第三信号输出端、所述第四信号输出端中的任意两者连接，所述第一移位寄存器SRC1用于根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第一扫描信号。

[73] 所述第二移位寄存器SRC2与所述第一信号输出端、所述第二信号输出端、所述第三信号输出端、所述第四信号输出端中的任意两者连接，所述第二移位寄存器SRC2用于根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第二扫描信号。

[74] 本发明的显示面板的第四实施例与上述第一至第三实施例中的任意一个实施例相似，不同之处在于：

[75] 所述移位寄存器组合301还包括至少一第三移位寄存器SRC3、至少一第四移位寄存器SRC4。所述信号输出接口303还包括至少一第三信号输出端、至少一第四信号输出端。

[76] 所述第一信号输入端LC与所述第一移位寄存器SRC1和所述第三移位寄存器SRC3连接，所述第一信号输入端LC还用于向所述第一移位寄存器SRC1和所述第三移位寄存器SRC3提供所述第一时钟信号。所述第二信号输入端XLC与所述第二移位寄存器SRC2和所述第四移位寄存器SRC4连接，所述第二信号输入端XLC还用于向所述第二移位寄存器SRC2和所述第四移位寄存器SRC4提供所述第二时钟信号。所述第三信号输入端CK与所述第一移位寄存器SRC1和所述第三移位寄存器SRC3连接，所述第三信号输入端CK还用于向所述第一移位寄存器SRC1和所述第三移位寄存器SRC3提供所述第三时钟信号。所述第四信号输入端XCK与所述第二移位寄存器SRC2和所述第四移位寄存器SRC4连接，所述第四信号输入端XCK还用于向所述第二移位寄存器SRC2和所述第四移位寄存器SRC4提供所述第四时钟信号。

[77] 本发明的显示面板的第五实施例与上述第四实施例相似，如图4所示，不同之处在于：

[78] 所述第一信号输入端LC与所述第一移位寄存器SRC1和所述第四移位寄存器SRC4连接，所述第一信号输入端LC还用于向所述第一移位寄存器SRC1和所述第四移位寄存器SRC4提供所述第一时钟信号。所述第二信号输入端XLC与所述第二移位寄存器SRC2和所述第三移位寄存器SRC3连接，所述第二信号输入端XLC还用于向所述第二移位寄存器SRC2和所述第三移位寄存器SRC3提供所述第二时钟信号。所述第三信号输入端CK与所述第一移位寄存器SRC1和所述第四移位寄存器SRC4连接，所述第三信号输入端CK还用于向所述第一移位寄存器SRC1和所述第四移位寄存器SRC4提供所述第三时钟信号。所述第四信号输入端XCK与所述第二移位寄存器SRC2和所述第三移位寄存器SRC3连接，所述第四信号输入端XCK还用于向所述第二移位寄存器SRC2和所述第三移位寄存器SRC3提供所述第四时钟信号。

[79] 在本实施例中，所述移位寄存器组合301中的每一个移位寄存器按第二预定顺序产生扫描信号。其中，该第二预定顺序为，先由奇数行像素行所对应的至少两个所述移位寄存器逐次生成所述奇数行像素行的扫描信号，再由偶数行像素行所对应的至少两个所述移位寄存器逐次产生所述偶数行像素行的扫描信号。例如，先由第一移位寄存器SRC1、第三移位寄存器SRC3、第五移位寄存器SRC5、……、第2N+1移位寄存器SRC2N+1等逐次生成所述奇数行像素行的扫描信号，再由所述第二移位寄存器SRC2、所述第四移位寄存器SRC4等逐次产生所述偶数行像素行的扫描信号。

[80] 这样可以使得不同行像素行中的像素单元的充电情况平衡，确保预充电的极性相同，避免出现充电不均的情况。

[81] 本发明的显示面板的第六实施例与上述第一至第五实施例中的任意一个实施例相似，如图5所示，不同之处在于：

[82] 所述驱动电路101还包括第一调节器组合501。

[83] 所述第一调节器组合501与所述移位寄存器组合301和所述信号输入接口302连接，所述第一调节器组合501用于在所述移位寄存器组合301生成所述第二驱动信号前对所述第一驱动信号进行调节，并用于将调节后的所述第一驱动信号输出给所述移位寄存器组合301。

[84] 所述移位寄存器组合301还用于根据调节后的所述第一驱动信号生成所述第二驱动信号。

[85] 在本实施例中，所述第一调节器组合501包括至少两个第一调节器，所述第一调节器为第一电流调节电阻。所述第一电流调节电阻连接所述移位寄存器组合301（包括所述第一移位寄存器SRC1、所述第二移位寄存器SRC2、所述第三移位寄存器SRC3、所述第四移位寄存器SRC4）和所述信号输入接口302（包括第一信号输入端LC、第二信号输入端XLC、第三信号输入端CK、第四信号输入端XCK）。

[86] 本发明的显示面板的第七实施例与上述第一至第五实施例中的任意一个实施例相似，如图6所示，不同之处在于：

[87] 所述驱动电路101还包括第二调节器组合601。

[88] 所述第二调节器组合601与所述移位寄存器组合301和所述信号输出接口303连接，所述第二调节器组合601用于在所述移位寄存器组合301生成所述第二驱动信号后对所述第二驱动信号进行调节，并将用于调节后的所述第二驱动信号通过所述扫描线阵列（G1，G2，G3，G4，G5，G6）输出至所述像素单元阵列102。

[89] 在本实施例中，所述第二调节器组合601包括至少两个第二调节器，所述第二调节器为第二电流调节电阻。所述第二电流调节电阻连接所述移位寄存器组合301（包括所述第一移位寄存器SRC1、所述第二移位寄存器SRC2、所述第三移位寄存器SRC3、所述第四移位寄存器SRC4）和所述信号输出接口303（包括第一信号输出端、第二信号输出端、第三信号输出端、第四信号输出端）。

[90] 在上述第六和第七实施例的技术方案中，通过所述第一调节器对所述第一驱动信号所对应的电流大小的调节作用，以及所述第二调节器对所述第而驱动信号所对应的电流大小的调节作用，可以使得每一像素单元的TFT（薄膜晶体管）开关所接收到的控制信号得到调整/调节，从而能够更好地控制所述像素单元的充电过程，因此可以对充电情况较好的像素单元进行适当的充电限制，以及可以对充电情况较差的像素单元进行适当的充电补偿，进而不同像素单元的充电情况不会具有太大的差异，这样有利于使得整体画面的显示不会出现异常，确保

整体画面的显示质量。

[91] 参考图7，图7为本发明的显示面板的驱动方法的第一实施例的流程图。

[92] 本发明的显示面板的驱动方法的第一实施例适用于上述显示面板，本实施例的驱动方法包括以下步骤：

[93] A、信号输入接口302接收所述第一驱动信号（步骤701）。

[94] B、所述移位寄存器组合301根据所述第一驱动信号生成所述第二驱动信号（步骤702）。

[95] C、信号输出接口303输出所述第二驱动信号（步骤703）。

[96] 如图8所示，图8为图7中所述移位寄存器组合301根据第一驱动信号生成第二驱动信号的步骤的流程图。

[97] 在本实施例中，所述第二驱动信号包括第一扫描信号、第二扫描信号。

[98] 所述步骤B（步骤702）包括以下步骤：

[99] b1、所述驱动电路101的第一启动信号接收端接收第一启动信号（步骤7021）。

[100] b2、所述移位寄存器组合301的第一移位寄存器SRC1接收所述第一启动信号，并在所述第一启动信号的触发下，根据所述第一驱动信号生成所述第一扫描信号，以及在生成所述第一扫描信号后生成第二启动信号（步骤7022）。

[101] b3、所述移位寄存器组合301的第二移位寄存器SRC2接收所述第二启动信号，并在所述第二启动信号的触发下，根据所述第一驱动信号生成所述第二扫描信号，以及将所述第二扫描信号发送给所述第一移位寄存器SRC1，以及在生成所述第二扫描信号后生成第三启动信号（步骤7023）。

[102] 在本实施例中，所述第一驱动信号包括第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号。

[103] 在步骤b2（步骤7022）中，所述根据所述第一驱动信号生成所述第一扫描信号的步骤包括：

[104] 所述第一移位寄存器SRC1根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第一扫描信号。

[105] 在步骤b3（步骤7023）中，所述根据所述第一驱动信号生成所述第二扫描信号

的步骤包括：

[106] 所述第二移位寄存器SRC2根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第二扫描信号。

[107] 如图9所示，图9为本发明的显示面板的驱动方法的第二实施例的流程图。

[108] 本发明的显示面板的驱动方法的第二实施例与上述第一实施例相似，不同之处在于：

[109] 在所述步骤A（步骤701）之后，以及在所述步骤B（步骤702）之前，所述方法还包括以下步骤：

[110] D、所述驱动电路101的第一调节器组合501在所述移位寄存器组合301生成所述第二驱动信号前对所述第一驱动信号进行调节，并将调节后的所述第一驱动信号输出给所述移位寄存器组合301（步骤901）。

[111] 所述步骤B（步骤702）为：

[112] 所述移位寄存器组合301根据调节后的所述第一驱动信号生成所述第二驱动信号。

[113] 如图10所示，图10为本发明的显示面板的驱动方法的第三实施例的流程图。

[114] 本发明的显示面板的驱动方法的第三实施例与上述第一实施例相似，不同之处在于：

[115] 在所述步骤B（步骤702）之后，以及在所述步骤C（步骤703）之前，所述方法还包括以下步骤：

[116] E、所述驱动电路101的第二调节器组合601在所述移位寄存器组合301生成所述第二驱动信号后对所述第二驱动信号进行调节，并将调节后的所述第二驱动信号通过所述扫描线阵列（G1，G2，G3，G4，G5，G6）输出至所述像素单元阵列102（步骤1001）。

[117] 通过所述第一调节器对所述第一驱动信号所对应的电流大小的调节作用，以及所述第二调节器对所述第而驱动信号所对应的电流大小的调节作用，可以使得每一像素单元的TFT（薄膜晶体管）开关所接收到的控制信号得到调整/调节，从而能够更好地控制所述像素单元的充电过程，因此可以对充电情况较好的像素单元进行适当的充电限制，以及可以对充电情况较差的像素单元进行适当的

充电补偿，进而不同像素单元的充电情况不会具有太大的差异，这样有利于使得整体画面的显示不会出现异常，确保整体画面的显示质量。

[118] 尽管已经相对于一个或多个实现方式示出并描述了本发明，但是本领域技术人员基于对本说明书和附图的阅读和理解将会想到等价变型和修改。本发明包括所有这样的修改和变型，并且仅由所附权利要求的范围限制。特别地关于由上述组件执行的各种功能，用于描述这样的组件的术语旨在对应于执行所述组件的指定功能（例如其在功能上是等价的）的任意组件（除非另外指示），即使在结构上与执行本文所示的本说明书的示范性实现方式中的功能的公开结构不等同。此外，尽管本说明书的特定特征已经相对于若干实现方式中的仅一个被公开，但是这种特征可以与如可以对给定或特定应用而言是期望和有利的其他实现方式的一个或多个其他特征组合。而且，就术语“包括”、“具有”、“含有”或其变形被用在具体实施方式或权利要求中而言，这样的术语旨在以与术语“包含”相似的方式包括。

[119] 综上所述，虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，均可作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

权利要求书

[权利要求 1] 一种显示面板，其中

所述显示面板包括：

一彩色滤光片基板；

一液晶层；以及

一薄膜晶体管阵列基板，所述薄膜晶体管阵列基板包括：

一像素单元阵列，包括至少两像素行和至少一像素列组合，所述像素列组合包括两像素列，所述像素行和所述像素列均由像素单元组成，其中，所述像素行包括至少两所述像素单元，所述像素列包括至少两所述像素单元；

一扫描线阵列，包括至少两扫描线组合，至少两所述扫描线组合沿第一方向以阵列的形式排列，所述扫描线组合包括第一扫描线和第二扫描线，所述第一扫描线和所述第二扫描线均与所述像素行中的所述像素单元连接；

一数据线阵列，包括至少两数据线，至少两所述数据线沿第二方向以阵列的形式排列，所述数据线与所述像素列组合中的两所述像素列的每一个所述像素单元连接，其中，所述第二方向与所述第一方向垂直；以及

一驱动电路，所述驱动电路与所述扫描线和所述数据线连接，所述驱动电路用于接收第一驱动信号，并用于根据所述第一驱动信号生成第二驱动信号，以及用于通过所述扫描线阵列向所述像素单元阵列发送所述第二驱动信号；

其中，在所述像素行中，与所述第一扫描线连接的像素单元和与所述第二扫描线连接的像素单元交错排列；

所述驱动电路包括：

一信号输入接口，用于接收所述第一驱动信号；

一信号输出接口，用于输出所述第二驱动信号；以及

一移位寄存器组合，所述移位寄存器组合与所述信号输入接口和

所述信号输出接口连接，所述移位寄存器组合用于根据所述第一驱动信号生成所述第二驱动信号；

所述第二驱动信号包括第一扫描信号、第二扫描信号；

所述信号输出接口包括：

至少一第一信号输出端，用于输出所述第一扫描信号；以及

至少一第二信号输出端，用于输出所述第二扫描信号；

所述驱动电路还包括：

一电源信号接收端，用于接收电源信号；以及

一第一启动信号接收端，用于接收第一启动信号；

所述移位寄存器组合包括：

至少一第一移位寄存器，所述第一移位寄存器与所述信号输入接口、所述电源信号接收端、所述第一启动信号接收端和所述第一信号输出端连接，所述第一移位寄存器用于接收所述第一启动信号，并用于在所述第一启动信号的触发下，根据所述第一驱动信号生成所述第一扫描信号，以及用于在生成所述第一扫描信号后生成第二启动信号；以及

至少一第二移位寄存器，所述第二移位寄存器与所述信号输入接口、所述电源信号接收端和所述第一移位寄存器连接，所述第二移位寄存器用于接收所述第二启动信号，并用于在所述第二启动信号的触发下，根据所述第一驱动信号生成所述第二扫描信号，以及用于将所述第二扫描信号发送给所述第一移位寄存器，以及用于在生成所述第二扫描信号后生成第三启动信号；

相邻的两所述像素列共享同一所述数据线，并且，所述像素列的连接对象中，有且仅有一所述数据线。

[权利要求 2] 根据权利要求1所述的显示面板，其中

所述第一驱动信号包括第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号；

所述信号输入接口包括：

一第一信号输入端，用于接收所述第一时钟信号；

一第二信号输入端，用于接收所述第二时钟信号；

一第三信号输入端，用于接收所述第三时钟信号；以及

一第四信号输入端，用于接收所述第四时钟信号；

所述第一移位寄存器与所述第一信号输出端、所述第二信号输出端、所述第三信号输出端、所述第四信号输出端中的任意两者连接，所述第一移位寄存器用于根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第一扫描信号；以及

所述第二移位寄存器与所述第一信号输出端、所述第二信号输出端、所述第三信号输出端、所述第四信号输出端中的任意两者连接，所述第二移位寄存器用于根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第二扫描信号。

[权利要求 3] 根据权利要求1所述的显示面板，其中

所述驱动电路还包括：

一第一调节器组合，与所述移位寄存器组合和所述信号输入接口连接，所述第一调节器组合用于在所述移位寄存器组合生成所述第二驱动信号前对所述第一驱动信号进行调节，并用于将调节后的所述第一驱动信号输出给所述移位寄存器组合；

所述移位寄存器组合还用于根据调节后的所述第一驱动信号生成所述第二驱动信号。

[权利要求 4] 根据权利要求1所述的显示面板，其中

所述驱动电路还包括：

一第二调节器组合，与所述移位寄存器组合和所述信号输出接口连接，所述第二调节器组合用于在所述移位寄存器组合生成所述第二驱动信号后对所述第二驱动信号进行调节，并将用于调节后的所述第二驱动信号通过所述扫描线阵列输出至所述像素单元阵

列。

[权利要求 5] 一种显示面板，其中

所述显示面板包括：

一彩色滤光片基板；

一液晶层；以及

一薄膜晶体管阵列基板，所述薄膜晶体管阵列基板包括：

一像素单元阵列，包括至少两像素行和至少一像素列组合，所述像素列组合包括两像素列，所述像素行和所述像素列均由像素单元组成，其中，所述像素行包括至少两所述像素单元，所述像素列包括至少两所述像素单元；

一扫描线阵列，包括至少两扫描线组合，至少两所述扫描线组合沿第一方向以阵列的形式排列，所述扫描线组合包括第一扫描线和第二扫描线，所述第一扫描线和所述第二扫描线均与所述像素行中的所述像素单元连接；

一数据线阵列，包括至少两数据线，至少两所述数据线沿第二方向以阵列的形式排列，所述数据线与所述像素列组合中的两所述像素列的每一个所述像素单元连接，其中，所述第二方向与所述第一方向垂直；以及

一驱动电路，所述驱动电路与所述扫描线和所述数据线连接，所述驱动电路用于接收第一驱动信号，并用于根据所述第一驱动信号生成第二驱动信号，以及用于通过所述扫描线阵列向所述像素单元阵列发送所述第二驱动信号；

其中，在所述像素行中，与所述第一扫描线连接的像素单元和与所述第二扫描线连接的像素单元交错排列。

[权利要求 6] 根据权利要求5所述的显示面板，其中

相邻的两所述像素列共享同一所述数据线，并且，所述像素列的连接对象中，有且仅有一所述数据线。

[权利要求 7] 根据权利要求5所述的显示面板，其中

所述驱动电路包括：

一信号输入接口，用于接收所述第一驱动信号；

一信号输出接口，用于输出所述第二驱动信号；以及

一移位寄存器组合，所述移位寄存器组合与所述信号输入接口和所述信号输出接口连接，所述移位寄存器组合用于根据所述第一驱动信号生成所述第二驱动信号。

[权利要求 8] 根据权利要求7所述的显示面板，其中

所述第二驱动信号包括第一扫描信号、第二扫描信号；

所述信号输出接口包括：

至少一第一信号输出端，用于输出所述第一扫描信号；以及

至少一第二信号输出端，用于输出所述第二扫描信号；

所述驱动电路还包括：

一电源信号接收端，用于接收电源信号；以及

一第一启动信号接收端，用于接收第一启动信号；

所述移位寄存器组合包括：

至少一第一移位寄存器，所述第一移位寄存器与所述信号输入接口、所述电源信号接收端、所述第一启动信号接收端和所述第一信号输出端连接，所述第一移位寄存器用于接收所述第一启动信号，并用于在所述第一启动信号的触发下，根据所述第一驱动信号生成所述第一扫描信号，以及用于在生成所述第一扫描信号后生成第二启动信号；以及

至少一第二移位寄存器，所述第二移位寄存器与所述信号输入接口、所述电源信号接收端和所述第一移位寄存器连接，所述第二移位寄存器用于接收所述第二启动信号，并用于在所述第二启动信号的触发下，根据所述第一驱动信号生成所述第二扫描信号，以及用于将所述第二扫描信号发送给所述第一移位寄存器，以及用于在生成所述第二扫描信号后生成第三启动信号。

[权利要求 9] 根据权利要求8所述的显示面板，其中

所述第一驱动信号包括第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号；

所述信号输入接口包括：

一第一信号输入端，用于接收所述第一时钟信号；

一第二信号输入端，用于接收所述第二时钟信号；

一第三信号输入端，用于接收所述第三时钟信号；以及

一第四信号输入端，用于接收所述第四时钟信号；

所述第一移位寄存器与所述第一信号输出端、所述第二信号输出端、所述第三信号输出端、所述第四信号输出端中的任意两者连接，所述第一移位寄存器用于根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第一扫描信号；以及

所述第二移位寄存器与所述第一信号输出端、所述第二信号输出端、所述第三信号输出端、所述第四信号输出端中的任意两者连接，所述第二移位寄存器用于根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第二扫描信号。

[权利要求 10] 根据权利要求8所述的显示面板，其中

所述移位寄存器组合的每一个移位寄存器用于按第二预定顺序产生扫描信号；

其中，所述第二预定顺序为：

先由奇数行像素行所对应的至少两个所述移位寄存器逐次生成所述奇数行像素行的扫描信号，再由偶数行像素行所对应的至少两个所述移位寄存器逐次产生所述偶数行像素行的扫描信号。

[权利要求 11] 根据权利要求7所述的显示面板，其中

所述驱动电路还包括：

一第一调节器组合，与所述移位寄存器组合和所述信号输入接口连接，所述第一调节器组合用于在所述移位寄存器组合生成所述

第二驱动信号前对所述第一驱动信号进行调节，并用于将调节后的所述第一驱动信号输出给所述移位寄存器组合；

所述移位寄存器组合还用于根据调节后的所述第一驱动信号生成所述第二驱动信号。

[权利要求 12] 根据权利要求11所述的显示面板，其中

所述第一调节器组合包括至少两个第一调节器，所述第一调节器为第一电流调节电阻；

所述第一电流调节电阻连接所述移位寄存器组合和所述信号输入接口。

[权利要求 13] 根据权利要求7所述的显示面板，其中

所述驱动电路还包括：

一第二调节器组合，与所述移位寄存器组合和所述信号输出接口连接，所述第二调节器组合用于在所述移位寄存器组合生成所述第二驱动信号后对所述第二驱动信号进行调节，并将用于调节后的所述第二驱动信号通过所述扫描线阵列输出至所述像素单元阵列。

[权利要求 14] 根据权利要求13所述的显示面板，其中

所述第二调节器组合包括至少两个第二调节器，所述第二调节器为第二电流调节电阻；

所述第二电流调节电阻连接所述移位寄存器组合和所述信号输出接口。

[权利要求 15] 一种如权利要求5所述的显示面板的驱动方法，其中

所述方法包括以下步骤：

A、信号输入接口接收所述第一驱动信号；

B、所述移位寄存器组合根据所述第一驱动信号生成所述第二驱动信号；以及

C、信号输出接口输出所述第二驱动信号。

[权利要求 16] 根据权利要求15所述的驱动方法，其中

所述第二驱动信号包括第一扫描信号、第二扫描信号；

所述步骤B包括以下步骤：

b1、所述驱动电路的第一启动信号接收端接收第一启动信号；

b2、所述移位寄存器组合的第一移位寄存器接收所述第一启动信号，并在所述第一启动信号的触发下，根据所述第一驱动信号生成所述第一扫描信号，以及在生成所述第一扫描信号后生成第二启动信号；以及

b3、所述移位寄存器组合的第二移位寄存器接收所述第二启动信号，并在所述第二启动信号的触发下，根据所述第一驱动信号生成所述第二扫描信号，以及将所述第二扫描信号发送给所述第一移位寄存器，以及在生成所述第二扫描信号后生成第三启动信号。

[权利要求 17] 根据权利要求16所述的驱动方法，其中

所述第一驱动信号包括第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号；

所述方法还包括以下步骤：

所述信号输入接口的第一信号输入端接收所述第一时钟信号；

所述信号输入接口的第二信号输入端接收所述第二时钟信号；

所述信号输入接口的第三信号输入端接收所述第三时钟信号；

所述信号输入接口的第四信号输入端接收所述第四时钟信号；

所述第一移位寄存器根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第一扫描信号，其中，所述第一移位寄存器与所述第一信号输出端、所述第二信号输出端、所述第三信号输出端、所述第四信号输出端中的任意两者连接；以及

所述第二移位寄存器用于根据所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号中的任意两者生成所述第二扫描信号，其中，所述第二移位寄存器与所述第一信号

输出端、所述第二信号输出端、所述第三信号输出端、所述第四信号输出端中的任意两者连接。

[权利要求 18] 根据权利要求16所述的驱动方法，其中

所述方法还包括以下步骤：

所述移位寄存器组合的每一个移位寄存器按第二预定顺序产生扫描信号；

其中，所述第二预定顺序为：

先由奇数行像素行所对应的至少两个所述移位寄存器逐次生成所述奇数行像素行的扫描信号，再由偶数行像素行所对应的至少两个所述移位寄存器逐次产生所述偶数行像素行的扫描信号。

[权利要求 19] 根据权利要求15所述的驱动方法，其中

在所述步骤A之后，以及在所述步骤B之前，所述方法还包括以下步骤：

D、所述驱动电路的第一调节器组合在所述移位寄存器组合生成所述第二驱动信号前对所述第一驱动信号进行调节，并将调节后的所述第一驱动信号输出给所述移位寄存器组合；

所述步骤B为：

所述移位寄存器组合根据调节后的所述第一驱动信号生成所述第二驱动信号。

[权利要求 20] 根据权利要求15所述的驱动方法，其中

在所述步骤B之后，以及在所述步骤C之前，所述方法还包括以下步骤：

E、所述驱动电路的第二调节器组合在所述移位寄存器组合生成所述第二驱动信号后对所述第二驱动信号进行调节，并将调节后的所述第二驱动信号通过所述扫描线阵列输出至所述像素单元阵列。

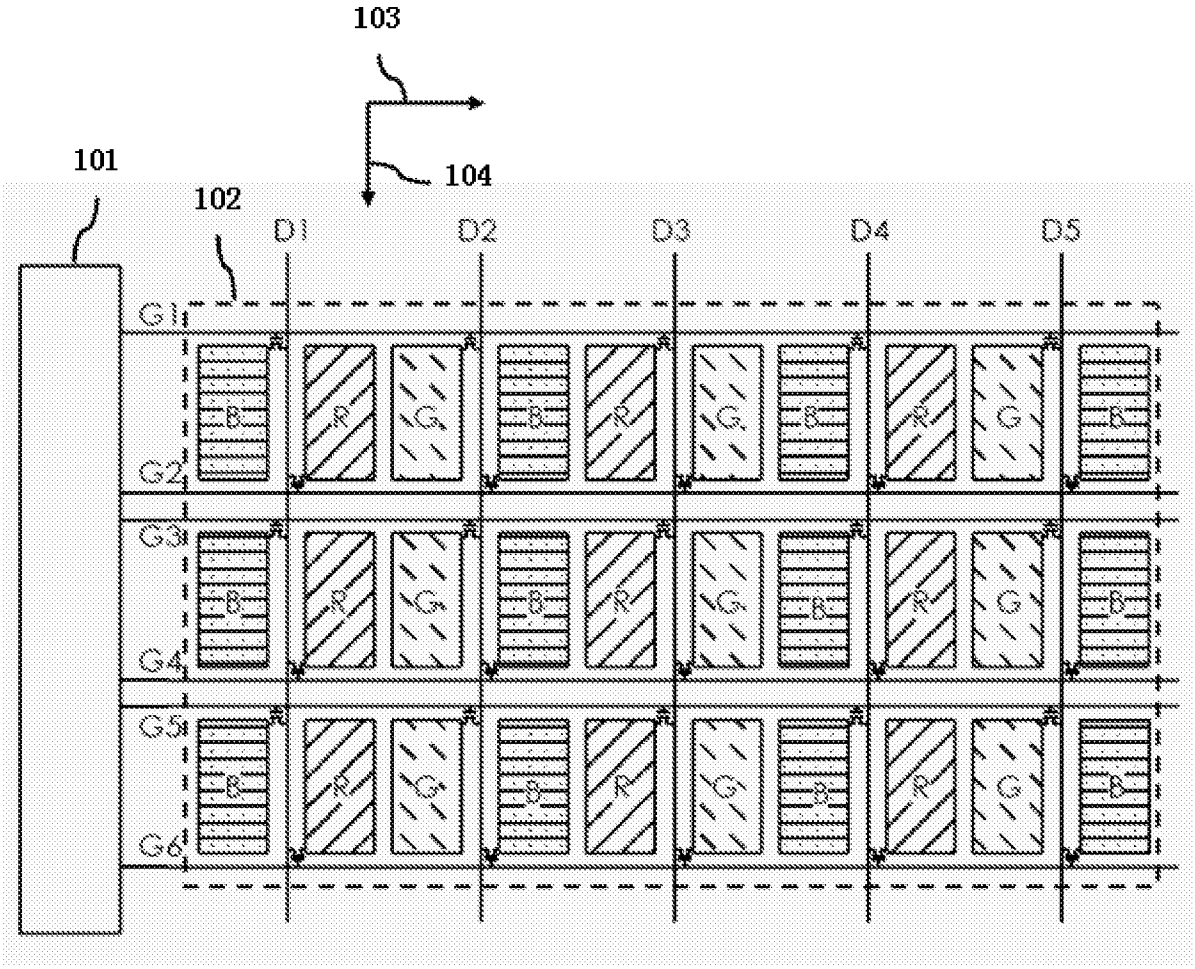


图 1A

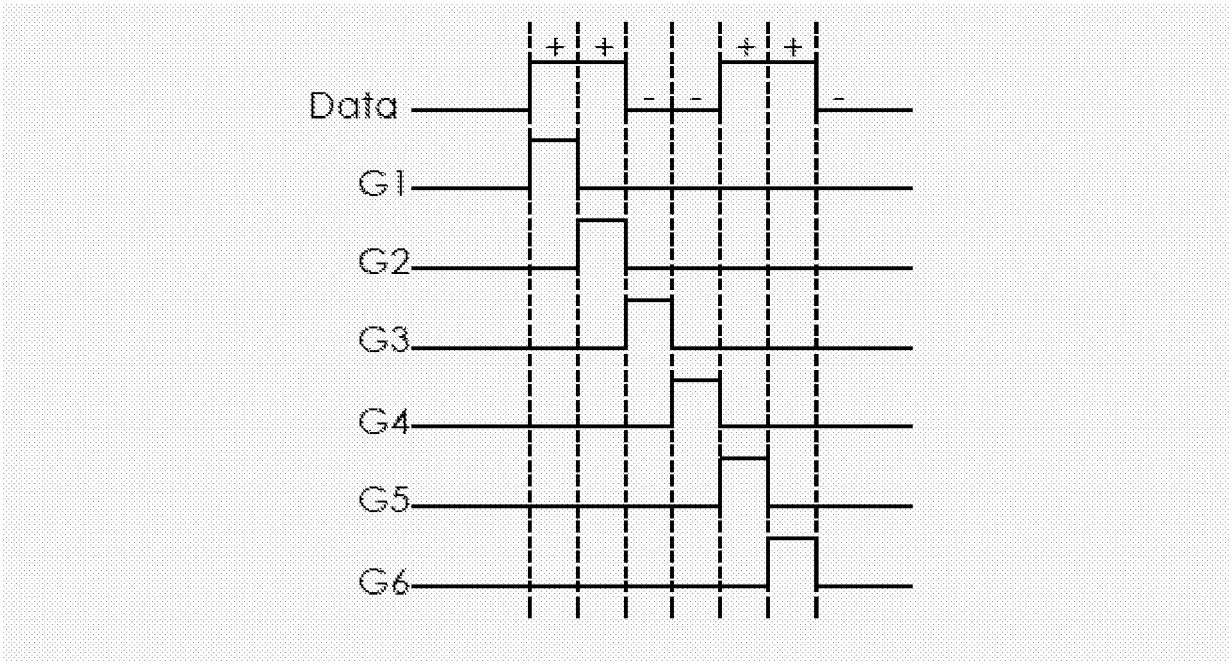


图 1B

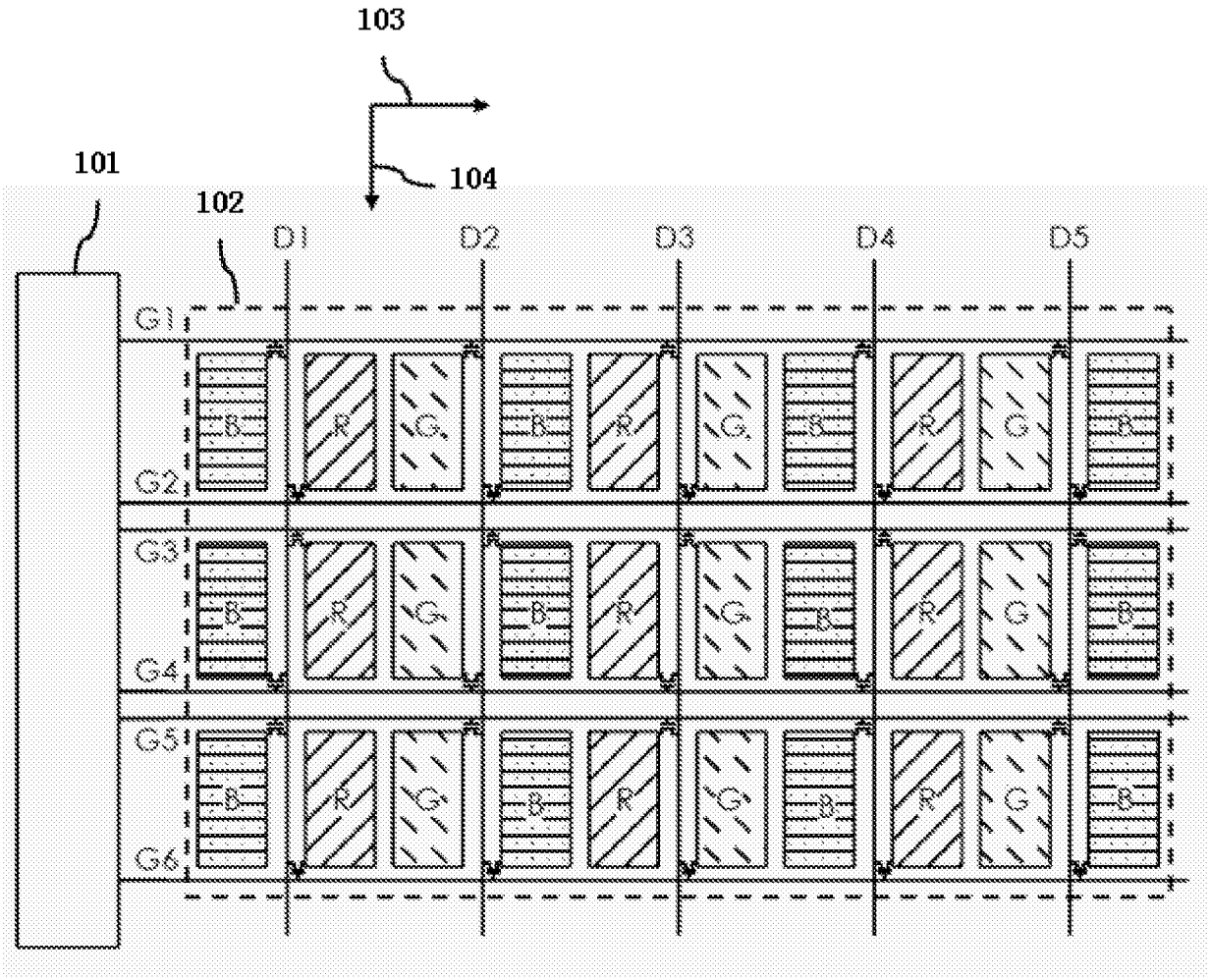


图 2A

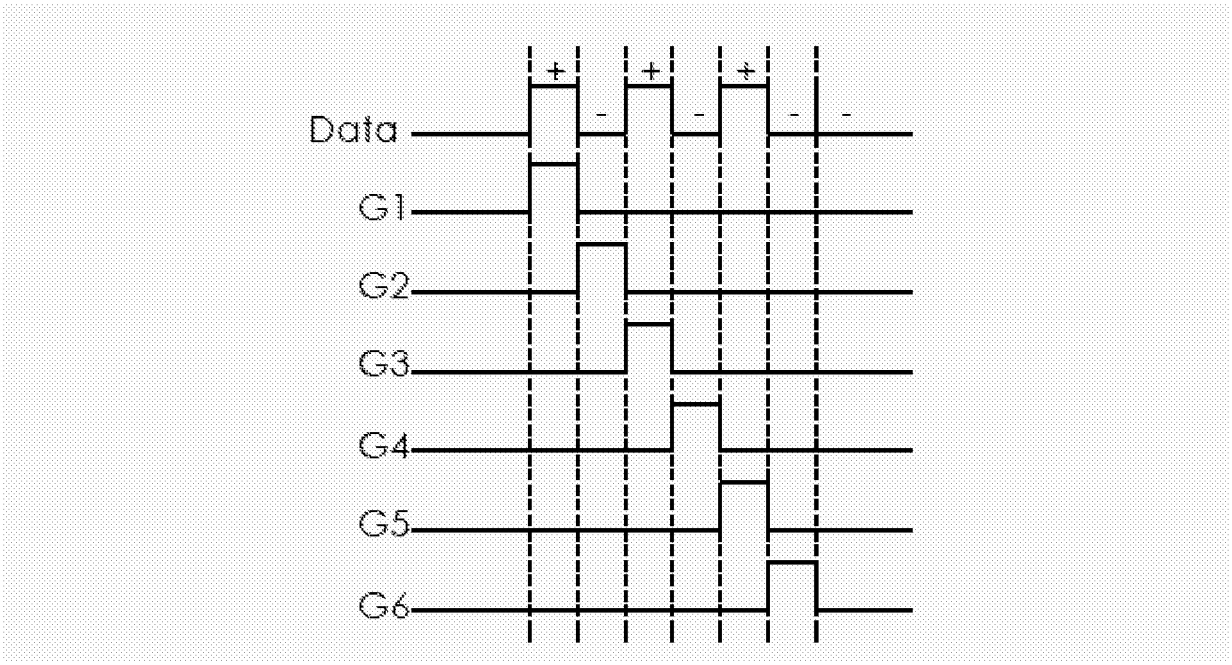


图 2B

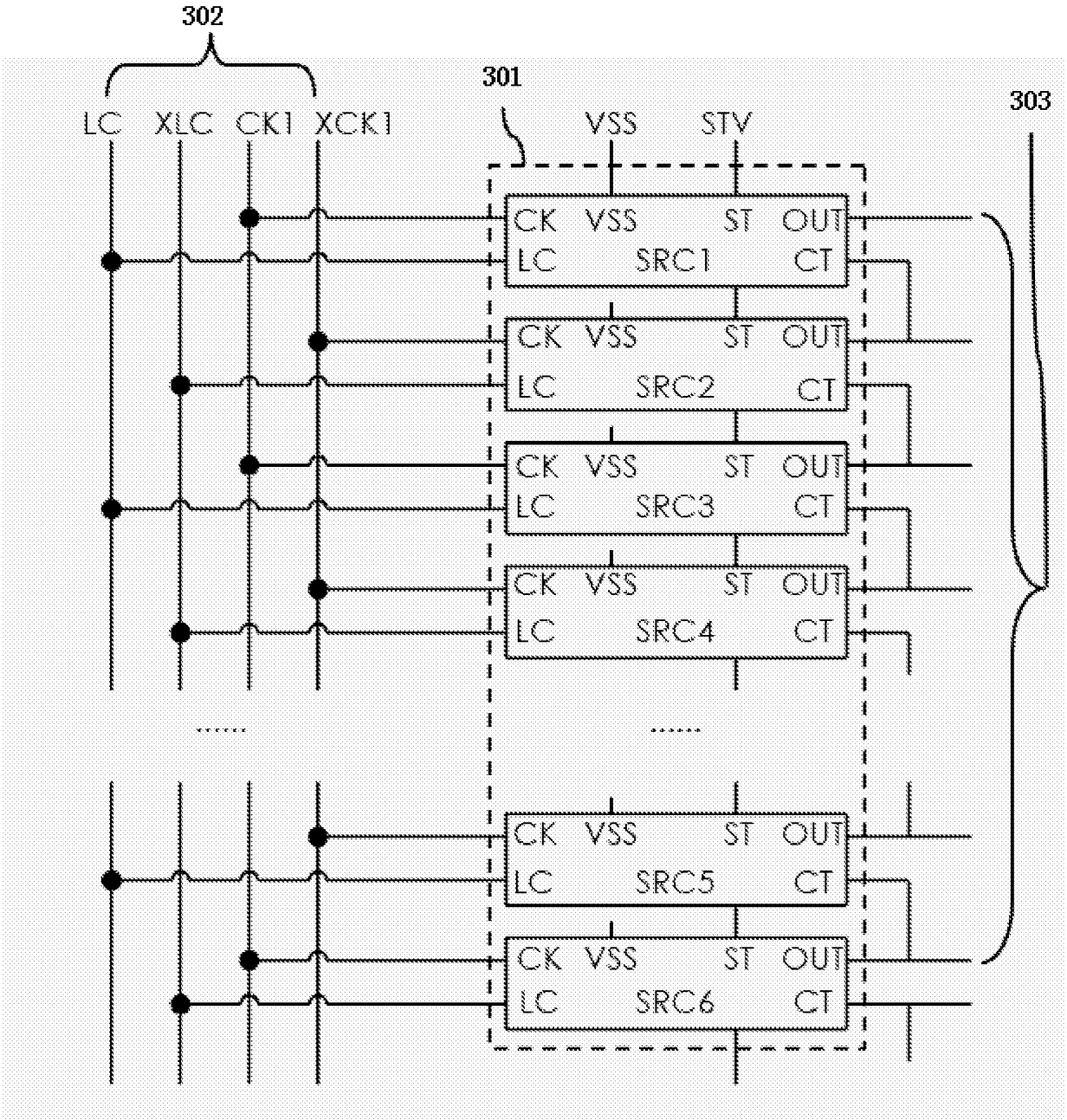

302
301
303
LC
XLC
CK1
XCK1
VSS
STV
CK VSS ST OUT
LC SRC1 CT
CK VSS ST OUT
LC SRC2 CT
CK VSS ST OUT
LC SRC3 CT
CK VSS ST OUT
LC SRC4 CT
CK VSS ST OUT
LC SRC5 CT
CK VSS ST OUT
LC SRC6 CT

图 3

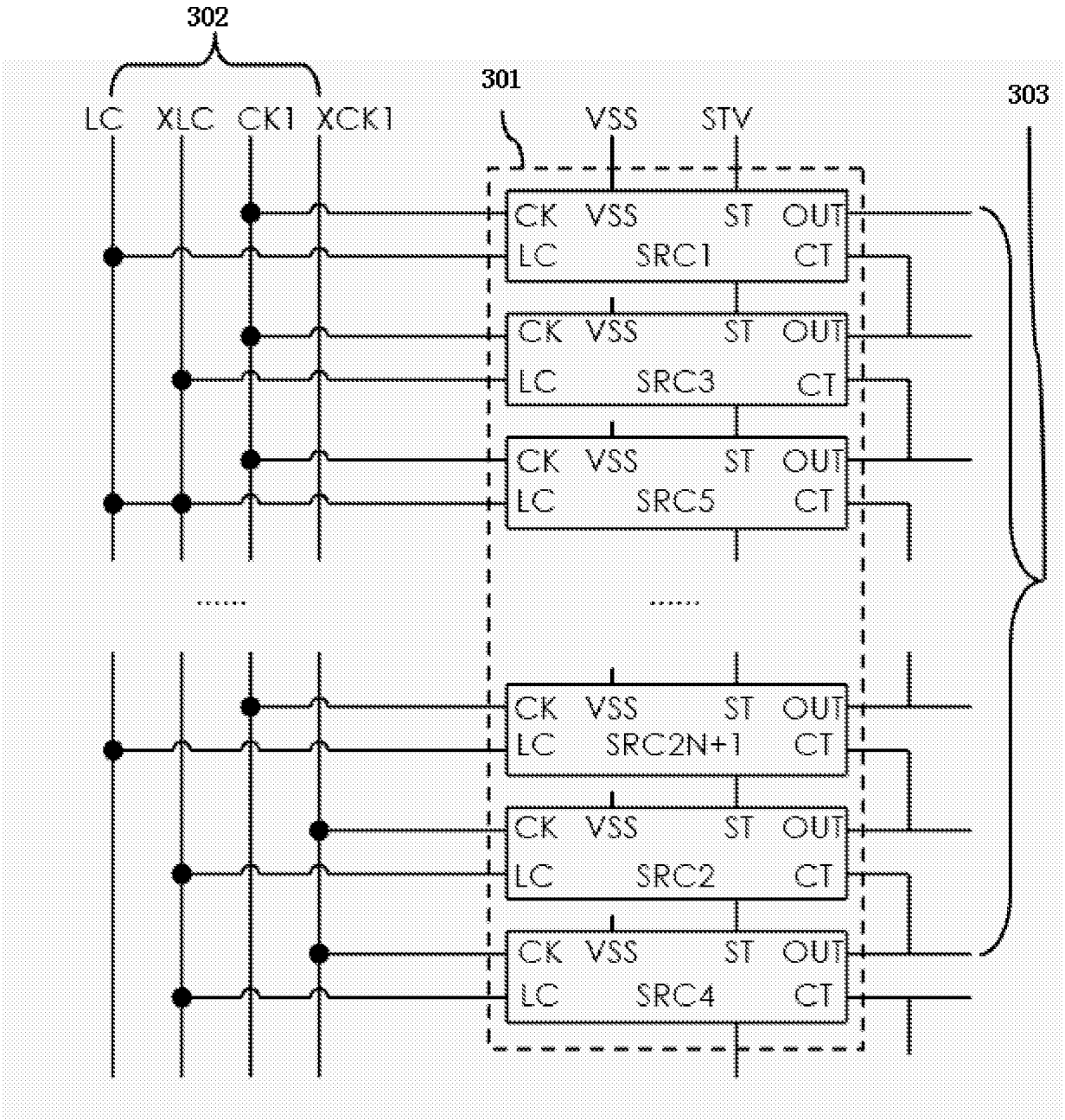

302
301
303
LC
XLC
CK1
XCK1
VSS
STV
CK VSS ST OUT
LC SRC1 CT
CK VSS ST OUT
LC SRC3 CT
CK VSS ST OUT
LC SRC5 CT
.....
.....
CK VSS ST OUT
LC SRC2N+1 CT
CK VSS ST OUT
LC SRC2 CT
CK VSS ST OUT
LC SRC4 CT

图 4

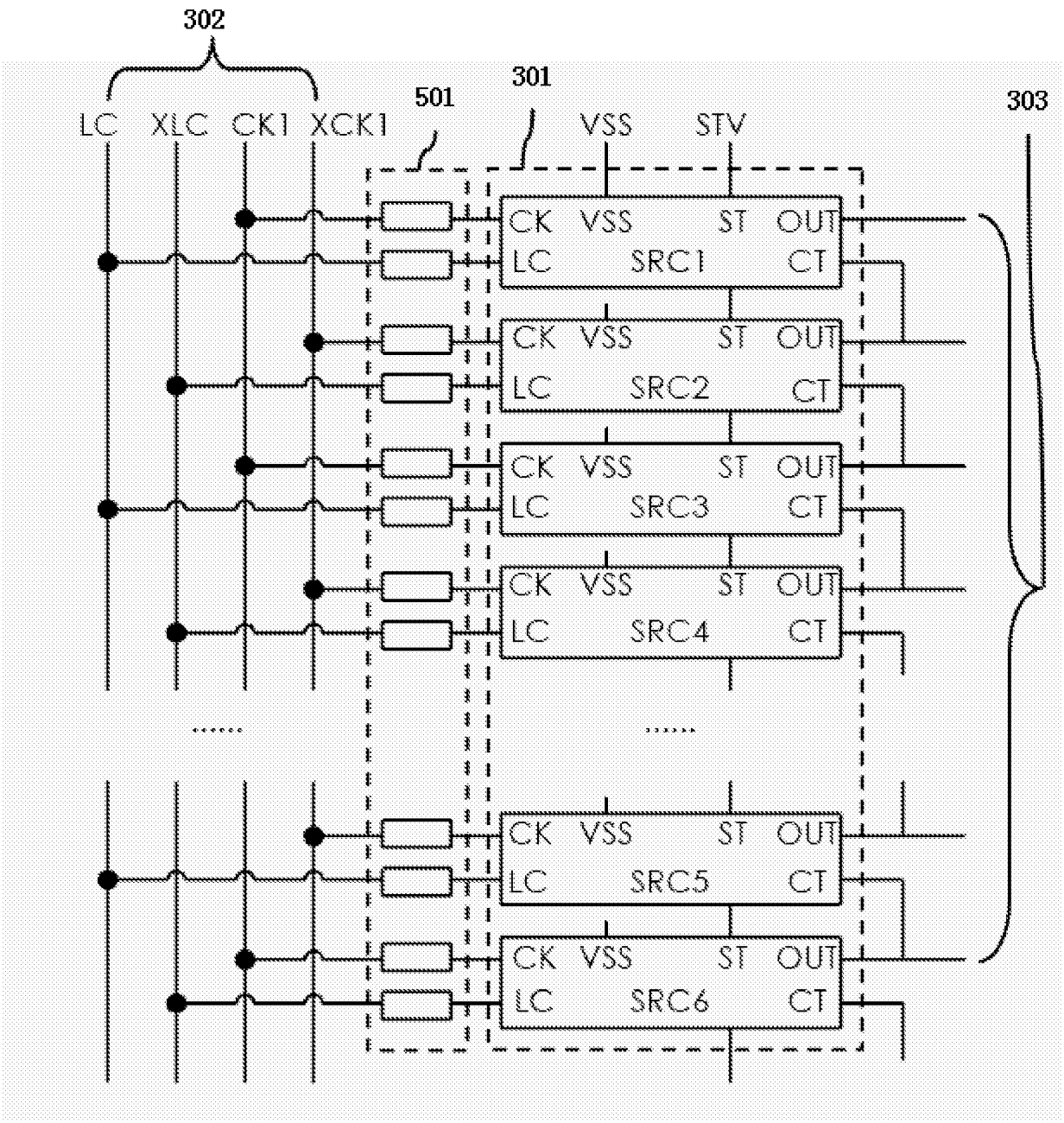

302
LC
XLC
CK1
XCK1
501
301
VSS
STV
303
CK VSS ST OUT
LC SRC1 CT
CK VSS ST OUT
LC SRC2 CT
CK VSS ST OUT
LC SRC3 CT
CK VSS ST OUT
LC SRC4 CT
CK VSS ST OUT
LC SRC5 CT
CK VSS ST OUT
LC SRC6 CT

图 5

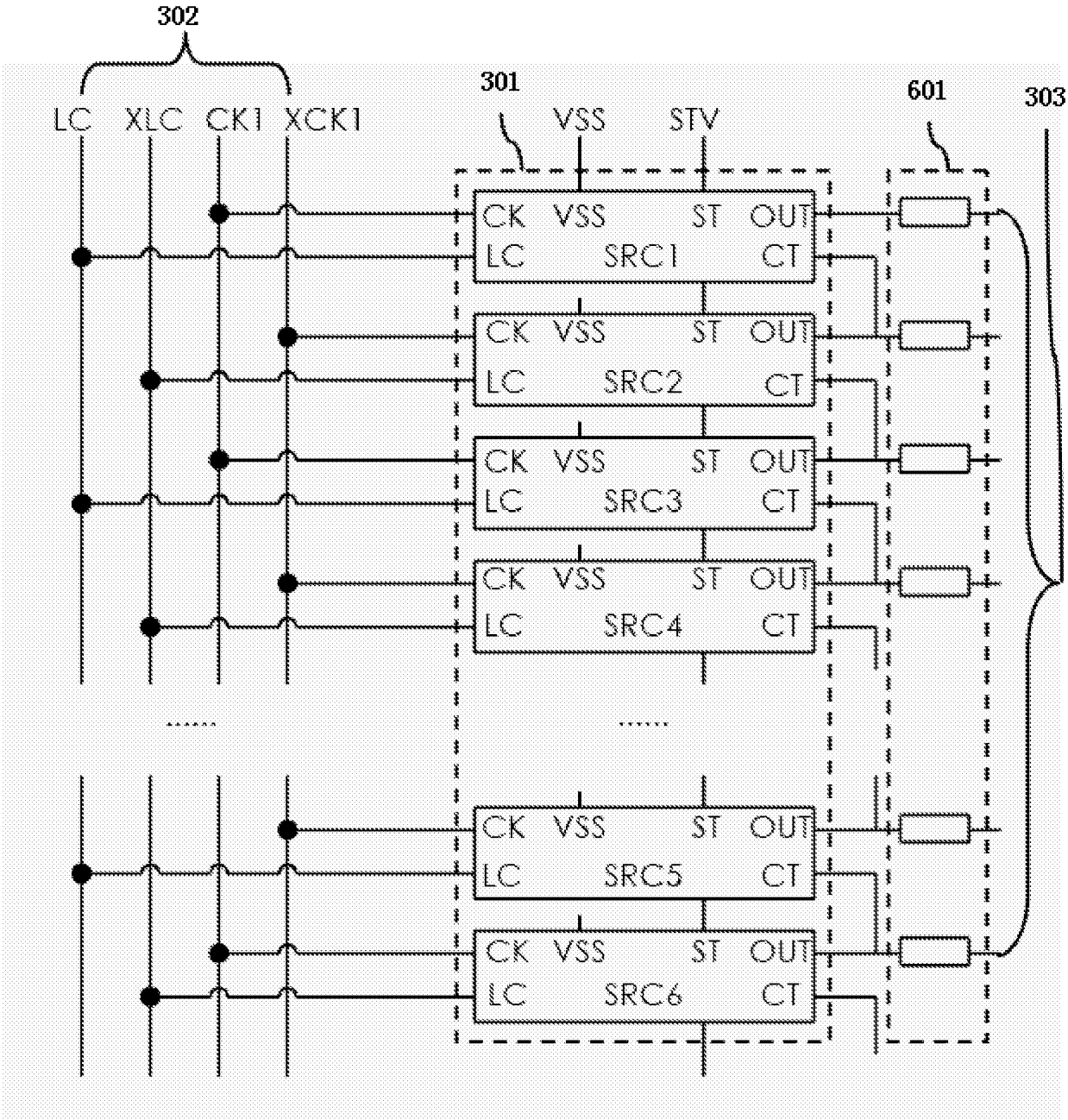

302
301
601
303
LC
XLC
CK1
XCK1
VSS
STV
CK VSS ST OUT
LC SRC1 CT
CK VSS ST OUT
LC SRC2 CT
CK VSS ST OUT
LC SRC3 CT
CK VSS ST OUT
LC SRC4 CT
CK VSS ST OUT
LC SRC5 CT
CK VSS ST OUT
LC SRC6 CT

图 6

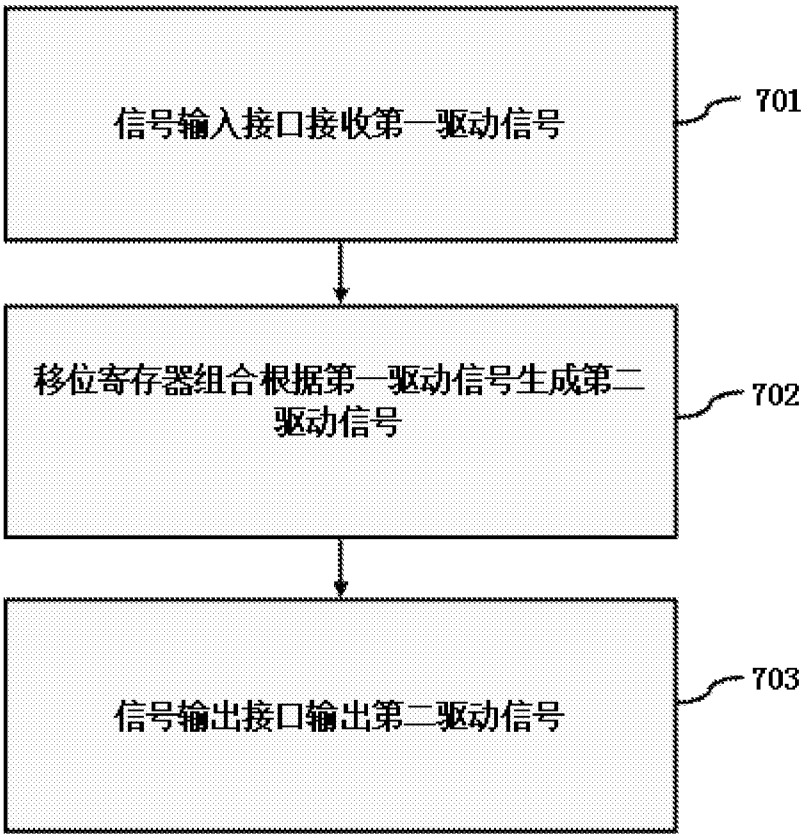

信号输入接口接收第一驱动信号
701
移位寄存器组合根据第一驱动信号生成第二驱动信号
702
信号输出接口输出第二驱动信号
703

图 7

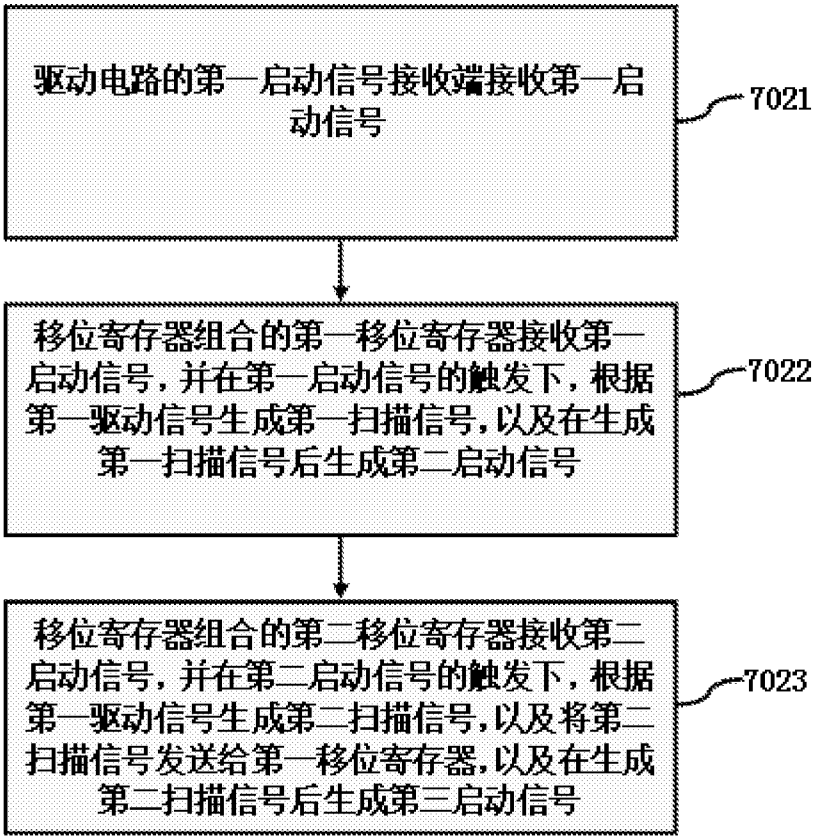

驱动电路的第一启动信号接收端接收第一启动信号
7021
移位寄存器组合的第一移位寄存器接收第一启动信号，并在第一启动信号的触发下，根据第一驱动信号生成第一扫描信号，以及在生成第一扫描信号后生成第二启动信号
7022
移位寄存器组合的第二移位寄存器接收第二启动信号，并在第二启动信号的触发下，根据第一驱动信号生成第二扫描信号，以及将第二扫描信号发送给第一移位寄存器，以及在生成第二扫描信号后生成第三启动信号
7023

图 8

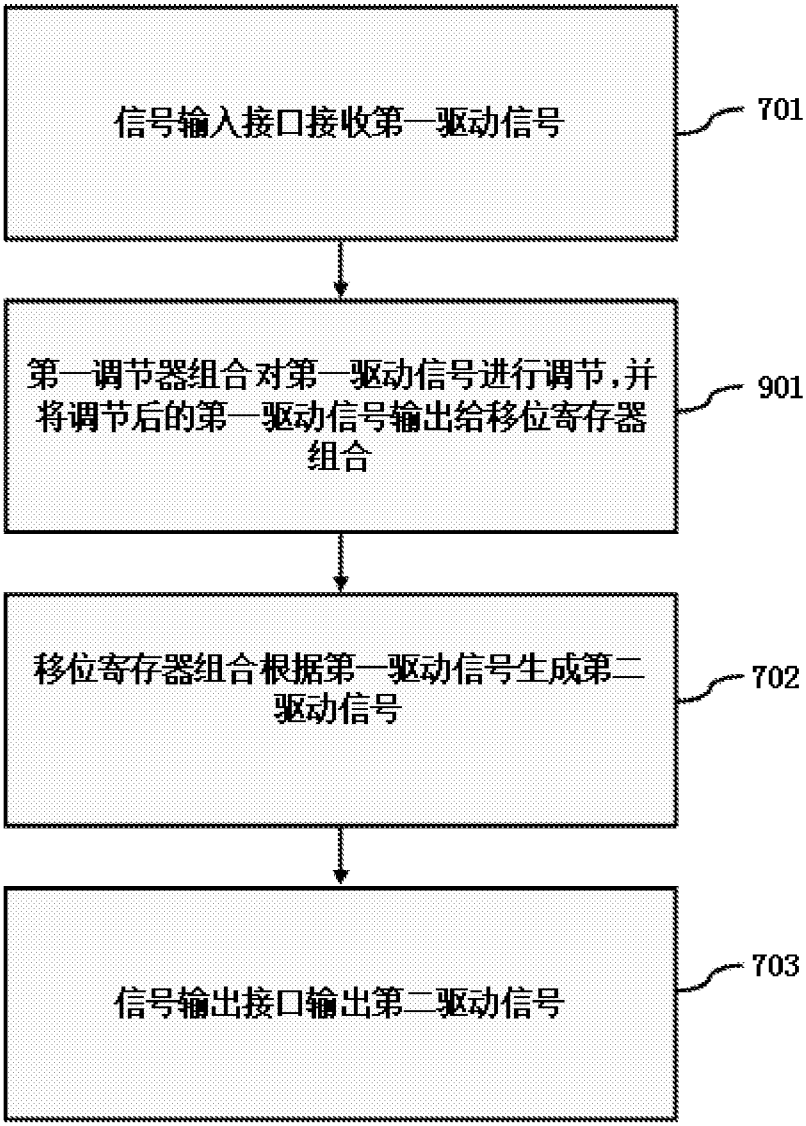

信号输入接口接收第一驱动信号
701
第一调节器组合对第一驱动信号进行调节，并将调节后的第一驱动信号输出给移位寄存器组合
901
移位寄存器组合根据第一驱动信号生成第二驱动信号
702
信号输出接口输出第二驱动信号
703

图 9

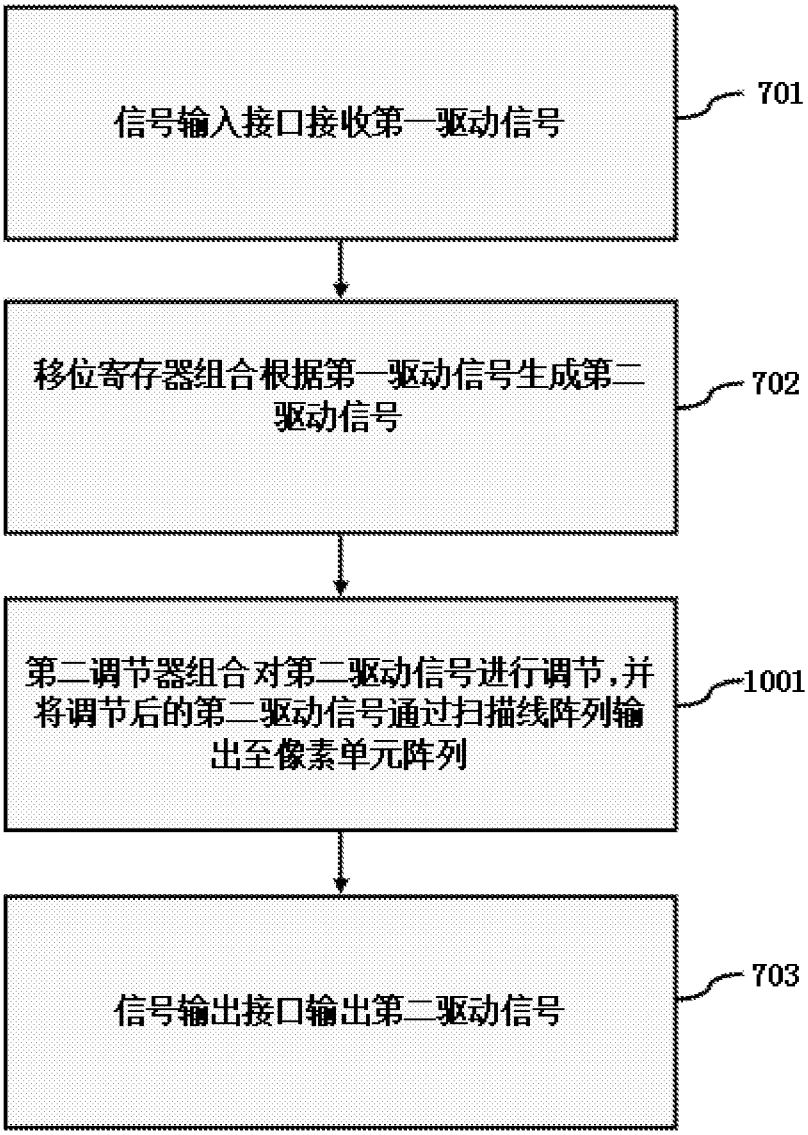

信号输入接口接收第一驱动信号
701
移位寄存器组合根据第一驱动信号生成第二驱动信号
702
第二调节器组合对第二驱动信号进行调节，并将调节后的第二驱动信号通过扫描线阵列输出至像素单元阵列
1001
信号输出接口输出第二驱动信号
703

图 10

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2014/088707

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i; G02F 1/133 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3/-, G02F 1/-, G11C 19/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT: scan, gate, row, first, shift register, charge, adjust

DWPI, SIPOABS: scan+, gate, two, first, second, driv+, shift, register?, charg+, adjust+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101783127 A (CPTF VISUAL DISPLAY (FUZHOU) LTD. et al.), 21 July 2010 (21.07.2010), description, paragraphs 19-42, and figures 1-4	1, 2, 5-10, 15-18
Y	CN 101783127 A (CPTF VISUAL DISPLAY (FUZHOU) LTD. et al.), 21 July 2010 (21.07.2010), description, paragraphs 19-42, and figures 1-4	3, 4, 11-14, 19, 20
X	US 2011221721 A1 (CHUNGHWA PICTURE TUBES LTD.), 15 September 2011 (15.09.2011), description, paragraphs 22-44, and figures 1-4	1, 2, 5-10, 15-18
Y	US 2011221721 A1 (CHUNGHWA PICTURE TUBES LT), 15 September 2011 (15.09.2011), description, paragraphs 22-44, and figures 1-4	3, 4, 11-14, 19, 20
Y	CN 1319830 A (SHARP KABUSHIKI KAISHA), 31 October 2001 (31.10.2001), description, page 4, last paragraph to page 6, paragraph 5, and figure 1	3, 4, 11-14, 19, 20
A	CN 1753072 A (LG. PHILIPS LCD CO., LTD.), 29 March 2006 (29.03.2006), the whole document	1-20

☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
13 April 2015 (13.04.2015)	**14 May 2015 (14.05.2015)**
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer **ZHANG, Wei** Telephone No.: (86-10) **62085782**

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2014/088707

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2006238482 A1 (LG PHILIPS LCD CO., LTD.), 26 October 2006 (26.10.2006), the whole document	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2014/088707

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101783127 A	21 July 2010	CN 101783127 B	03 October 2012
US 2011221721 A1	15 September 2011	TW 201131244 A	16 September 2011
		TW I432828 B	01 April 2014
		US 8427416 B2	23 April 2013
CN 1319830 A	31 October 2001	JP 2001343928 A	14 December 2001
		KR 20010106173 A	29 November 2001
		US 7133013 B2	07 November 2006
		KR 100421828 81	10 March 2004
		TW 544651 B	01 August 2003
		CN 1186757 C	26 January 2005
		US 2001033278 A1	25 October 2001
		JP 3822060 B2	13 September 2006
CN 1753072 A	29 March 2006	KR 1074402 B1	17 October 2011
		KR 20060027593 A	28 March 2006
		CN 100447852 C	31 December 2008
		US 2006061535 A1	23 March 2006
		US 7839374 B2	23 November 2010
US 2006238482 A1	26 October 2006	US 7880714 B2	01 February 2011
		KR 20060111160 A	26 October 2006
		KR 1107714 B1	25 January 2012

国际检索报告

国际申请号
PCT/CN2014/088707

A. 主题的分类

G09G 3/36(2006.01)i; G02F 1/133(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G 3/-,G02F 1/-,G11C 19/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNABS、CNTXT：扫描，选通，门，栅，行，第一,第1, 移位寄存，移位暂存，移位缓存，充电，调整，调节 DWPI、SIPOABS：scan+, gate, two, first, second, driv+, shift, register?, charg+, adjust+

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 101783127 A (福州华映视讯有限公司等) 2010年 7月 21日 (2010-07-21) 说明书第19-42段、图1-4	1，2，5-10，15-18
Y	CN 101783127 A (福州华映视讯有限公司等) 2010年 7月 21日 (2010-07-21) 说明书第19-42段、图1-4	3，4，11-14，19，20
X	US 2011221721 A1 (CHUNGHWA PICTURE TUBES LT) 2011年 9月 15日 (2011-09-15) 说明书第22-44段、图1-4	1，2，5-10，15-18
Y	US 2011221721 A1 (CHUNGHWA PICTURE TUBES LT) 2011年 9月 15日 (2011-09-15) 说明书第22-44段、图1-4	3，4，11-14，19，20
Y	CN 1319830 A (夏普株式会社) 2001年 10月 31日 (2001-10-31) 说明第4页最后1段至第6页第5段、图1	3，4，11-14，19，20
A	CN 1753072 A (LG.菲利浦LCD株式会社) 2006年 3月 29日 (2006-03-29) 全文	1-20

☑ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当天或之后公布的在先申请或专利

"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2015年 4月 13日	2015年 5月 14日

ISA/CN的名称和邮寄地址	受权官员
中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国	张伟
传真号 (86-10)62019451	电话号码 (86-10)62085782

国际检索报告

国际申请号
PCT/CN2014/088707

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	US 2006238482 A1 (LG PHILIPS LCD CO LTD) 2006年 10月 26日 (2006 - 10 - 26) 全文	1-20

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2014/088707

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101783127	A	2010年 7月 21日	CN	101783127	B	2012年 10月 3日
US	2011221721	A1	2011年 9月 15日	TW	201131244	A	2011年 9月 16日
				TWI	432828	B	2014年 4月 1日
				US	8427416	B2	2013年 4月 23日
CN	1319830	A	2001年 10月 31日	JP	2001343928	A	2001年 12月 14日
				KR	20010106173	A	2001年 11月 29日
				US	7133013	B2	2006年 11月 7日
				KR	100421828	B1	2004年 3月 10日
				TW	544651	B	2003年 8月 1日
				CN	1186757	C	2005年 1月 26日
				US	2001033278	A1	2001年 10月 25日
				JP	3822060	B2	2006年 9月 13日
CN	1753072	A	2006年 3月 29日	KR	1074402	B1	2011年 10月 17日
				KR	20060027593	A	2006年 3月 28日
				CN	100447852	C	2008年 12月 31日
				US	2006061535	A1	2006年 3月 23日
				US	7839374	B2	2010年 11月 23日
US	2006238482	A1	2006年 10月 26日	US	7880714	B2	2011年 2月 1日
				KR	20060111160	A	2006年 10月 26日
				KR	1107714	B1	2012年 1月 25日