公告本

申請日期：89 12 13	案號：89126460
類別：	H01L21/66

（以上各欄由本局填註）

發明專利說明書 480640

一、發明名稱	中文	半導體晶圓製程空穴之偵測
	英文	DETECTION OF VOIDS IN SEMICONDUCTOR WAFER PROCESSING
二、發明人	姓名（中文）	1. 伊沙克 馬瑟 2. 龍 傅
	姓名（英文）	1. ISAAC MAZOR 2. LONG VU
	國籍	1. 以色列 2. 美國
	住、居所	1. 以色列海法市迪尼亞區哈格街29號 2. 美國德州圓石市分叉道8305號
三、申請人	姓名（名稱）（中文）	1. 以色列商喬丹菲利應用放射有限公司
	姓名（名稱）（英文）	1. JORDAN VALLEY APPLIED RADIATION LTD.
	國籍	1. 以色列
	住、居所（事務所）	1. 以色列米道海媚市103郵政
	代表人姓名（中文）	1. 亞莫斯 吉佛茲曼
	代表人姓名（英文）	1. AMOS GVIRTZMAN

本案已向

國(地區)申請專利	申請日期	案號	主張優先權
美國 US	1999/12/14	09/461.670	無
專利合作條約PCT	2000/12/05	PCT/IL 00/00819	無

有關微生物已寄存於	寄存日期	寄存號碼
無		

五、發明說明 (1)

發明之領域

本發明係概括關於供非破壞性測試之方法及裝置，尤指測試在生產半導體裝置時所形成之薄膜層。

發明之背景

積體電路製造廠商面對達到更高組件密度及更快時脈速率之不斷要求。響應此等要求，形成在半導體晶圓之平版印刷圖案之臨界尺寸曾穩定縮減。而且，銅因為其高導電性及較佳電遷移特性，已開始替換鋁，作為供半導體裝置金屬層之上選導電材料。然而，銅之化學及物理特性造成在製造過程所必須針對之新問題。減少在晶圓所產生特色之臨界尺寸，使此等問題加重。

圖1為一半導體晶圓20之細節之示意剖面圖，示在晶圓處理所可能出現之嚴重問題之一。在此圖示中，一層間電介質(inter-layer dielectric，簡稱ILD)24形成在一矽基板22。一般為，ILD包含二氧化矽或其他低K絕緣材料。如在此項技藝上所知，藉一種照相平版印刷過程在層24形成一種特色諸如一通道32(亦即凹座)，並將填滿一種導體，一般為銅或鎢。雖然該圖示一在通道32之底部與基板22間之間隙，但在實際上，間隙之寬度可有效為零。由於在照相平版印刷所使用之小臨界尺寸，通道32具有一種高縱橫比，亦即，其高度為與其寬度一樣大或大於其寬度。

在準備以銅填滿通道時，首先在ILD 24敷著一阻擋層26，俾防止銅滲透入至ILD。層26一般包含鉭。必須使阻擋層在所有點足夠厚，以經得起銅滲透，但不厚至過度減

五、發明說明 (2)

低將行敷著在通道之銅之量。將一薄晶種層28，一般包含銅，敷著在阻擋層26，並且通道32之其餘容積予以填滿銅，一般為藉電鍍或物理蒸敷(physical vapor deposition，簡稱PVD)。

通道32應該在層26予以完全填滿銅。在填滿通道之任何不足，將會損害所製造裝置之性能。不幸的是，在晶圓處理參數之種變化，諸如在通道予以填滿銅時偏離規定之壓力及/或溫度，可能導致在通道內形成空穴34。空穴可同樣在晶圓發生在其他凹入結構，諸如溝槽及接觸結構。此等嵌入之空穴實際不可能藉此項技藝上已知之非破壞性缺陷檢查方法，諸如光學或掃描電子顯微鏡(scanning electron microscope，簡稱SEM)表面檢查予以偵測。通常可供找到及評量空穴利用之已知方法，諸如SEM或TEM，配合截面或配合一聚焦之離子束，均具有破壞性，需要至少局部破壞接受測試之晶圓，並且耗費時間而昂貴。

發明總結

發明之概述本發明之一項目的，為提供改進之方法及裝置，供在生產時非破壞性測試半導體晶圓。

本發明某些方面之另一目的，為提供方法及裝置，供在生產時偵測形成在微電子裝置內之空穴。

本發明某些方面之又一目的，為提供方法及裝置，供在生產之過程中驗證敷著在半導體晶圓之層之厚度。

在本發明之有些較佳實施例，在半導體晶圓之表面層形成測試圖案，供用於驗證在晶圓敷著在凹座內之材料之容

五、發明說明 (3)

積。圖案特別用以確定空穴是否已發生在所敷著材料之容積。較佳為，晶圓之表面層包含一在其上藉照相平版印刷形成圖案之電介質層。最佳為，圖案予以形成在晶圓之一刻線。測試圖案包含一測試部位，並較佳為一參考部位。測試部位有多重凹座形成在表面層，其在臨界尺寸及縱橫比為相似於凹座，諸如形成在晶圓之功能區域之通道。參考部位較佳為無此等凹座。在一隨後之過程階段，在晶圓上之通道予以填滿次一層之材料時，一般為一金屬層，諸如銅，在測試部位之凹座同樣予以填滿。因而，如果空穴或其他參差不齊形成在通道內，在測試部位之凹座便可能有類似空穴或參差不齊。

一種X-射線微螢光分析器，包含一激勵源及一個或多個偵測器，用以確定測試圖案凹座是否已適當填滿。在被激勵源照射時，金屬層(或在凹座之其他填滿材料)發出具有一種特徵光譜之螢光X-射線。此發射之強度係與發光材料之質量成比例。X-射線分析器測量來自測試部位之特徵光譜發射之強度，較佳為藉與來自參考部位之發射比較。來自測試部位之發射之強度提供在該部位之金屬之容積，亦即填滿凹座之金屬量之一種指示。如果來自測試部位之強度顯著不同於一預期值，其為金屬層已偏離適當厚度或容積之指示。特別是，如果顯著之空穴已在凹座內形成在金屬內，來自測試部位之發射強度將會實際低於其否則所將會者。依據此等強度變化，X-射線分析器識別懷疑存在空穴之情況，對晶圓實際無破壞性效應。

五、發明說明（4）

在本發明之其他較佳實施例，除了或替代以上所說明，在測試部位作測量外，並在晶圓之一作用裝置區域作X-射線微螢光測量。以一種相似於以上所說明者之方式，分析實測之螢光強度，俾確定空穴是否已在裝置區域形成在填滿之凹座。在裝置區域，而非在測試部位作此等測量，也可提供關於製造過程之其他必要資訊，諸如逐步作用範圍以及供材料敷著及去除階段，在裝置水準之厚度均勻性。

雖然較佳實施例在此處特別參照在半導體晶圓處理之空穴偵測予以說明，但請予察知，本發明之原理也可同樣應用於偵測其他類型之過程缺失。此等原理適用於必須診斷在凹座內之材料層狀況，而凹座之幾何特徵使其他非破壞性測試方法，諸如光學方法，無法工作或不切實際之實際任何情況。

根據本發明之較佳實施例，因此提供一種方法，供在一樣本之表面，測試在一凹座內之材料之敷著及/或去除，包括：

在凹座附近將一激勵束導至樣本之一部位；

測量一自該部位，在材料對螢光為已知之光譜範圍所發出X-射線螢光之強度；以及

響應實測之強度確定敷著在凹座內之材料之量。

較佳為，確定在凹座內之材料之量，包括偵測一在凹座形成在材料內之空穴。要不然或另外，確定材料之量包括確定一層敷著在凹座之材料之厚度。

較佳為，導引激勵束包括將束導引在樣本之一測試部位

五、發明說明 (5)

及一參考部位，並且測量X-射線螢光之強度包括將來自測試部位之螢光與自參考部位所接收之螢光比較。最佳為，測試部位包含凹座，並且參考部位在其表面實際無凹座。

較佳為，確定材料之量包括響應凹座之已知深度，分析實測之螢光。

在一種較佳實施例，樣本包括一半導體晶圓，及凹座包括一蝕刻至晶圓表面之微細凹座。較佳為，敷著在凹座之材料包括一種金屬。另較佳為，照射部位包括照射一在晶圓形成在測試部位之凹座之圖案，以便確定金屬已如何完全填滿蝕刻至晶圓表面之通道。

根據本發明之較佳為實施例，也提供裝置，供測試在樣本表面在一凹座內之材料之敷著，包括：

一激勵源，構形為將一激勵束導至在凹座附近之樣本之部位；

一個或多個X-射線偵測器，構形為接收自該部位所發出之X-射線螢光，並響應所接收之螢光產生訊號；以及

一處理器，耦合為接收來自一個或多個偵測器之訊號，並響應該等訊號測量一在材料對螢光為已知之光譜範圍之螢光之強度，俾確定敷著在凹座內之材料之量。

較佳為，激勵源包括一有X-射線光學裝置之X-射線源，其將來自源之照射聚焦該至部位。最佳為，裝置另予以構形為使照射之焦點在樣本之表面平移。

根據本發明之較佳實施例，提供一種半導體晶圓，包括一在其上形成測試圖案之表面層，測試圖案包括：

五、發明說明 (6)

一測試部位，有許多凹座形成在其表面層，在晶圓生產半導體裝置時，將一種材料敷著在該等凹座；以及

一實際無凹座之參考部位。

自其下列較佳實施例之詳細說明，連同附圖，將會更完全瞭解本發明，在附圖中：

附圖之簡要說明

圖1為示意剖面圖，示在半導體晶圓生產時，一微電子裝置之細節，可用於瞭解本發明之一種應用；

圖2為一根據本發明之較佳實施例，有一測試圖案形成在其上之半導體晶圓之示意頂視圖；

圖3A及3B分別為頂視及剖面圖，示根據本發明較佳實施例之圖2之測試圖案之細節；以及

圖4為一根據本發明之較佳實施例，使用於測試圖2之晶圓之X-射線微螢光分析器之示意側視圖。

本發明較佳實施例之詳細說明

現請參照圖2，其為一根據本發明之較佳實施例，在其上形成一測試圖案42之半導體晶圓40，一般為一矽晶圓之示意頂視圖。晶圓予以劃分成為藉刻線46分開之多重切片44。較佳為，圖案42位於在刻線之一，並為足夠窄，一般約為75微米，俾不在切片顯著照射至線之任一側。多重圖案如圖案42，任選予以形成在晶圓40之不同區域，以使能更徹底及/或不同之測試。

圖3A及3B以頂視及剖面圖分別略示根據本發明較佳實施例之圖案42之細節。較佳為使用如在此項技藝上所知之照

五、發明說明 (7)

相平版印刷技術，在處理晶圓40之適當台，連同在切片44之功能裝置特色形成圖案。在本案實施例，圖案予以形成在圖1中所示電介質層，諸如在層24。要不然，圖案可在晶圓之表面產生在予以形成及蝕刻，或否則作成圖案之實際任何層。較佳為，圖案42予以形成在有一清潔基板之晶圓40之部份，亦即下面之圖案無可能使在下文所說明之測量混淆之諸層。

如圖中所示，圖案42包含三部位，其較佳為相互鄰接，或彼此緊靠，並且較佳為形成在晶圓基板之清潔區域:

・一測試部位50，包含許多凹座56。凹座已予以蝕刻，其在與在切片44上之裝置特色當中之通道及其他凹座填滿之相同過程步驟，及在相同時間填滿另一種材料或材料。因而，在部位50之凹座56一般填滿多重層，諸如阻擋層26以及銅層28及30(圖1)，但為簡明起見，此等多重層在圖3B未予明示。在凹座56也可能發生任何缺陷，諸如由於通道及其他凹座之不適當填滿，而可能發生在附近裝置特色之空穴34。

・一零參考部位52。此部位實際不包含填滿材料。

・一原尺寸參考部位54。此部位有一以其填滿凹座56之材料諸如銅之完全塗層58至一已知深度。

另在下文說明此等部位之重要性。然而，請予察知，圖3A及3B中所示部位之形狀及組態，曾予以選擇僅意在作為例示。一般精於此項技藝者將會明白，部位之其他配置，以及凹座56之其他形狀及配置。再者，雖然使用部位52及

五、發明說明 (8)

54可用於加強在測試圖案42所作測量之準確度，但此等部位並非必要，並且其一或二者可予以省略。也可使用不位於在接受測試之晶圓之參考部位。

圖4為一根據本發明之較佳實施例，用以在測試圖案42評量材料敷著之X-射線微螢光分析器60之示意側視圖。分析器60較佳為在美國專利申請案09/114,789號中所說明之類型，該申請案經予讓渡予本專利申請案受讓人，並且其揭示經予參考併入本文。簡言之，如在該項技藝所已知，一藉高壓電源65所驅動之微焦點X-射線管64，發出具有適當能量範圍及功率通量之X-射線進入X-射線光學裝置66。如在上述專利申請案所說明，光學裝置較佳為包含一多毛細管陣列，但要不然，可使用在此項技藝上所知之任何其他適當X-射線光學裝置，供此目的。另外要不然，可使用在此項技藝上所知之其他類型激勵源，諸如一高能離子束或電子束，或其他類型之X-射線源，代替管64以及其關連之電源及光學裝置。

光學裝置66將X-射線聚焦至一小斑點，較佳為在晶圓40表面不多於約50微米橫寬。小焦斑使能選擇性照射部位50，52及54，同時使圖案42所需要之晶圓"不動產"之量及評量所需要之時間均為最少。較佳為，X-射線斑點之大小及測試圖案42之特色，諸如凹座56之尺寸，予以選擇為致使相對於測試圖案，使用分析器60之測量對斑點之小橫向移位為相對不敏感。因此，可使X-射線斑點對準在圖案，而無需高度準確圖案辨認及定位設備。

五、發明說明（9）

晶圓之照射區域發出螢光X-射線，其被較佳為四或更多此等偵測器，繞焦斑設置並向斑點傾斜之一陣列偵測器68所截留。偵測器68響應截留之光子，而產生電訊號，其被輸送至一處理器70。如在此項技藝上所知，處理器較佳為包含一多頻道，能量分散脈衝處理系統，其確定偵測器所截留X-射線光子之強度光譜。要不然，可使用一種波長-分散X-射線偵測及處理系統。在被來自管64之X-射線激勵之焦斑內之每一元件，發出在特徵光譜線條之X-射線。一既定元件之特徵光譜線條之強度，係與在焦斑內之該元件之質量成比例。因而，處理器70使用確定之強度光譜，以確定在焦斑之區域內存在多少特定材料，諸如鉭及/或銅。結果予以顯示在一監視器72，或否則可予以印出及/或儲存。

如圖4中所示，微螢光分析器60用以檢查在晶圓40上之測試圖案42。較佳為，將晶圓安裝在一活動平台，諸如一X-Y台，以便能依次檢查圖案之部位50，52及54。要不然，在晶圓上掃描管64，光學裝置66及偵測器68。較佳為，分析器60用以在銅光譜測量一條或多條特徵線條，諸如Cu K-alpha線之強度，藉以找到在不同部位之銅之相對濃度。部位52預期在此等線條實際不產生輻射，並因此可用以提供一零基線水準或背景減除。在塗層58具有已知量之銅之部位54，提供一原尺寸校準點。

自部位50所獲得之銅線條之強度，正常化至自部位54所獲得之強度，係與在部位50之銅之絕對量成比例。只要凹

五、發明說明 (10)

座56完全填滿銅，在部位50之銅之量，相對於在部位54者，應該與凹座56之容積成比例，相對於塗層58之已知容積。來自部位50銅線發射之強度於是將會與自部位54所獲得之強度，在相同之正確比例，如下式所列示：

$$\frac{\text{淨_強度(部位_50)}}{\text{容積(凹座_56)}} = \frac{\text{淨_強度(部位_54)}}{\text{容積(銅_層)}}$$

此處較佳為自在部位50或54之各別實測強度減去背景水準，諸如自部位52所獲得者，藉以獲得"淨強度"。凹座之容積較佳為使用在此項技藝上所知之計量工具預先予以驗證。

然而，如果在凹座56之銅內有空穴，在部位50將會有相對較少總量銅。因而，如果自部位50之銅線發射之強度少於如以上方程所列示自部位54所獲得強度之預期正確比例，其為在銅可能有空穴之指示。較佳為，分析器60以正確比例予以規劃程式，並且在自部位50之發射之強度為諸如指示在部位銅不足時，通知分析器之操作者。

分析器60，配合測試圖案42，或配合適合其他目的之其他圖案，可同樣用以確定形成在半導體晶圓或其他樣本之凹座之其他類型之諸層之特性。例如，圖案42也可使用在逐步作用範圍測量，俾確定鉭層26(圖1)是否為適當厚度。鉭測量具有重要性，俾保證阻擋層為足夠厚，以保護下面之電介質不被銅污染，但不厚至實際代替在通道32之銅。

較佳為以下列方式作成逐步作用範圍測量。只要凹座56

五、發明說明（11）

之深度為已知，如果在凹座內之鉭層為適當厚度，便可能計算在部位50應該有多少鉭。凹座之深度可事前已知，或其可如在此項技藝上所知，藉ILD 24之光學測量確定。來自部位50之鉭發射光譜之強度，然後與來自部位54者比較（在此處鉭之量也為已知），俾確定在凹座是否有適當量之鉭，或是否太多或太少。較佳為在施加銅層28及30前，以此方式確定鉭層26之厚度。在另一方面，因為X-射線可能滲透銅，也可在施加銅後測量鉭層，並因而可同時作銅及鉭測量。

雖然在上文所說明之測量方法，利用一種特殊圖案42，但在本發明之其他較佳實施例，在實際裝置特色，諸如通道，溝槽及接觸結構，在切片44作可比較之測量（圖2）。實測之螢光強度以一種相似於以上所說明者之方式予以分析，俾確定空穴是否已在作用裝置區域形成在填滿之凹座。在裝置區域，而非在測試部位作此等測量，也可提供關於製造過程之其他必要資訊，諸如供材料敷著及去除階段，在裝置水準之厚度均勻性。然而，在先前過程階段所形成之下面之結構，可能損害在作用裝置區域所作測量之準確度。

在一種如此之較佳實施例，事前並獨立驗證測試圖案。使用此測試圖案作為參考，供在生產晶圓之所有隨後測量，免除需要在生產晶圓造成已知之測試結構。

雖然在上文特別參照半導體晶圓處理說明較佳實施例，但請予察知，本發明之原理也可同樣應用於偵測其他類型

五、發明說明 (12)

之過程缺失。例如，積體電路及其他微電子裝置之近乎所有習知包裝，均使用電子模製化合物，以保護晶片電路及互相連接不受環境影響。固化之模製化合物可能包含缺陷，諸如空穴，破裂及微粒相關缺陷，其有些可能對裝置可靠性具有影響。可使用在此處所說明，已作必要更改之X-射線微螢光分析器60及方法，以非破壞性偵測此等缺陷。

請予察知，以上所說明之較佳實施例，係予引述意在作為實例，並且本發明不限於在上文所曾特別圖示及說明者。而是，本發明之範圍包括在上文所說明各種特色之組合及子組合，以及一般精於此項技藝者參閱上述說明及在先前技藝所未揭示者，將會想出之種種變化及修改。

項次	圖號	英文	中文
1	(28)	material	材料
2	(30)	material	材料
3	(40)	sample	樣本
4	(50)	region	部位
5	(56)	recess	凹座
6	20	semiconductor wafer	半導體晶圓
7	22	silicon substrate	矽基板
8	24	inter-layer dielectric	層間電介質
9	26	barrier layer	阻擋層
10	28	copper layers	銅層
11	30	copper layers	銅層

五、發明說明 (13)

12	32	via	通道
13	34	void	空穴
14	40	semiconductor wafer	半導體晶圓
15	42	test pattern	測試圖案
16	44	dice	切片
17	46	scribe lines	刻線
17	50	test region	測試部位
19	52	zero reference region	零參考部位
20	54	full-scale reference region	原尺寸參考部位
21	56	recesses	凹座
22	58	coating	塗層
23	60	X-ray microfluorescence analyzer	X-射線微螢光分析器
24	64	microfocus X-ray tube	微焦點X-射線管
25	65	high voltage power supply	高壓電源
26	66	X-ray optics	X-射線光學裝置
27	68	detectors	偵測器
28	70	processor	處理器
29	72	monitor	監視器

圖式簡單說明

四、中文發明摘要　(發明之名稱：半導體晶圓製程空穴之偵測)

一種方法，供測試一種材料(28，30)在一凹座(56)內，在一樣本(40)之表面之敷著及/或去除。將一激勵束在凹座之附近導向至樣本之部位(50)，並測量一自該部位，在材料對螢光為已知之光譜範圍所發出X-射線螢光之強度。響應實測之強度確定敷著在凹座內之材料之量。

英文發明摘要　(發明之名稱：DETECTION OF VOIDS IN SEMICONDUCTOR WAFER PROCESSING)

A method for testing the deposition and/or the removal of a material (28,30) within a recess (56) on the surface of a sample (40). An excitation beam is directed onto a region (50) of the sample in a vicinity of the recess, and an intensity of X-ray fluorescence, emitted from the region in a spectral range in which the material is known to fluoresce, is measured. A quantity of the material that is deposited within the recess is determined responsive to the measured intensity.

六、申請專利範圍

1. 一種在一凹座內一樣本表面上測試一材料敷著之方法，包含:

將一激勵束在凹座之附近導向至樣本之部位；

測量一自該部位，在材料對螢光為已知之光譜範圍所發出X-射線螢光之強度；以及

響應實測之強度確定敷著在凹座內之材料之量。

2. 如申請專利範圍第1項之方法，其中確定在凹座內之材料之量，包含偵測一在凹座形成在材料內之空穴。

3. 如申請專利範圍第1項之方法，其中確定材料之量包含確定一層在凹座所敷著材料之厚度。

4. 如上述申請專利範圍第1-3項中任何一項之方法，其中導引激勵束包含將束導引在樣本之一測試部位及一參考部位，並且其中測量X-射線螢光之強度包含將自測試部位之螢光與自參考部位所接收之螢光比較。

5. 如申請專利範圍第4項之方法，其中測試部位包含凹座，並且其中參考部位在其表面實際無凹座。

6. 如申請專利範圍第1-3項中任何一項之方法，其中確定材料之量包含響應凹座之已知深度，分析實測之螢光。

7. 如申請專利範圍第1-3項中任何一項之方法，其中樣本包含一半導體晶圓，及凹座包含一蝕刻進入晶圓表面之微細凹座。

8. 如申請專利範圍第7項之方法，其中敷著在凹座之材料包含一種金屬。

9. 如申請專利範圍第8項之方法，其中照射該部位包含

六、申請專利範圍

照射一在晶圓形成在測試部位之凹座之圖案，俾確定金屬已如何完全填滿蝕刻進入晶圓表面之通道。

10. 如申請專利範圍第1-3項中任何一項之方法，其中導引激勵束包含以X-射線照射樣本之部位。

11. 一種在一凹座內一樣本表面上測試一材料敷著之裝置，包含：

一激勵源，構形為將一激勵束導至在凹座附近之樣本之部位；

一個或多個X-射線偵測器，構形為接收自該部位所發出之X-射線螢光，並響應所接收螢光產生訊號；以及

一處理器，耦合為接收來自一個或多個偵測器之訊號，並響應該等訊號，測量一在材料對螢光為已知之光譜範圍之螢光之強度，俾確定敷著在凹座內之材料之量。

12. 如申請專利範圍第11項之裝置，其中該裝置予以構形為偵測一在凹座形成在材料內之空穴。

13. 如申請專利範圍第11項之裝置，其中該裝置予以構形為確定一層敷著在凹座之材料之厚度。

14. 如上述申請專利範圍第11-13項中任何一項之裝置，其中激勵源包含一有X-射線光學裝置之X-射線源，其將來自源之照射聚焦至該部位。

15. 如申請專利範圍第14項之裝置，其中該裝置另予以構形為使照射之焦點在樣本之表面平移。

16. 如申請專利範圍第14項之裝置，其中樣本包括一測試部位，包含凹座，及一在其表面實際無凹座之參考部

六、申請專利範圍

位，以及其中處理器適合將來自測試部位之螢光之強度與自參考部位所接收螢光之強度比較。

17. 如上述申請專利範圍第11-13項中任何一項之裝置，其中樣本包含一半導體晶圓，以及凹座包含一蝕刻進入晶圓表面之微細凹座。

18. 一種半導體晶圓，包含一測試圖案形成其上之一表面層，該測試圖案包含：

一測試部位，有許多凹座形成在其表面層，在晶圓上生產半導體裝置時，將一種材料敷著在該等凹座；以及

一實際無凹座之參考部位。

19. 如申請專利範圍第18項之晶圓，其中自測試部位所發出X-射線螢光相對於自參考部位所發出X-射線螢光之比較測量，指示敷著在凹座之材料之容積。

20. 如申請專利範圍第19項之晶圓，其中比較測量指示在敷著在凹座之材料內之空穴之發生。

21. 如申請專利範圍第19或20項之晶圓，其中比較測量指示敷著在凹座內之材料之厚度。

圖式

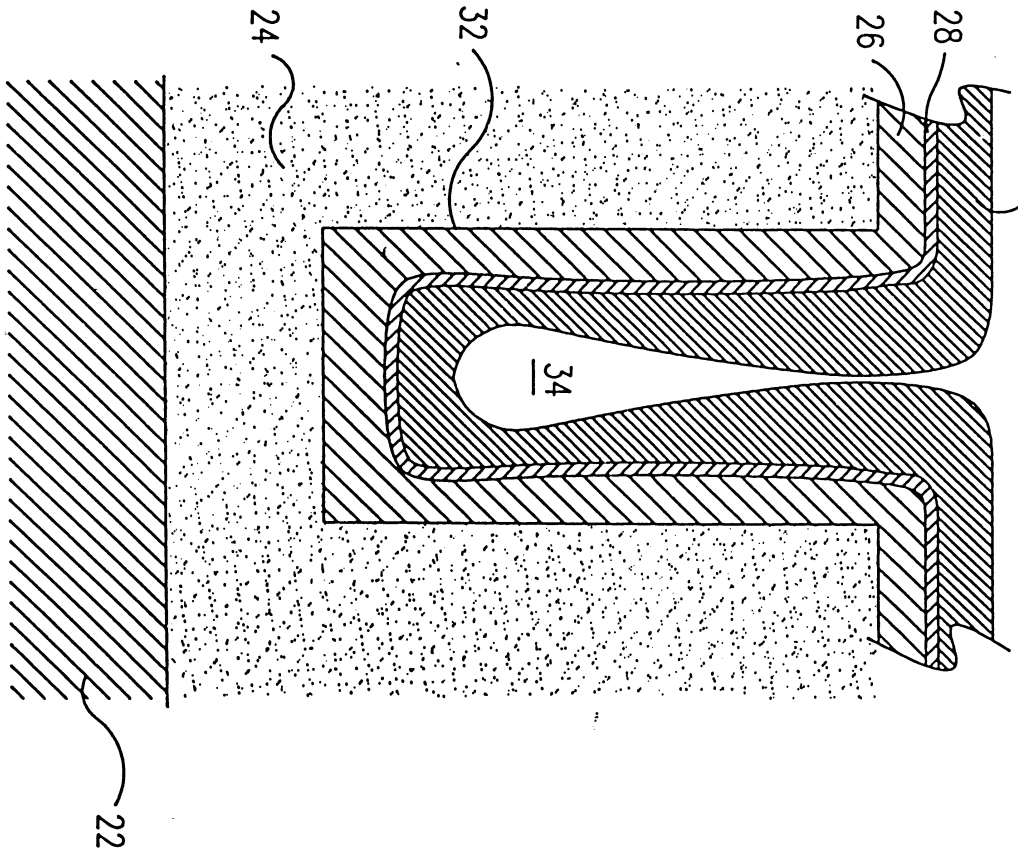


圖1

圖式

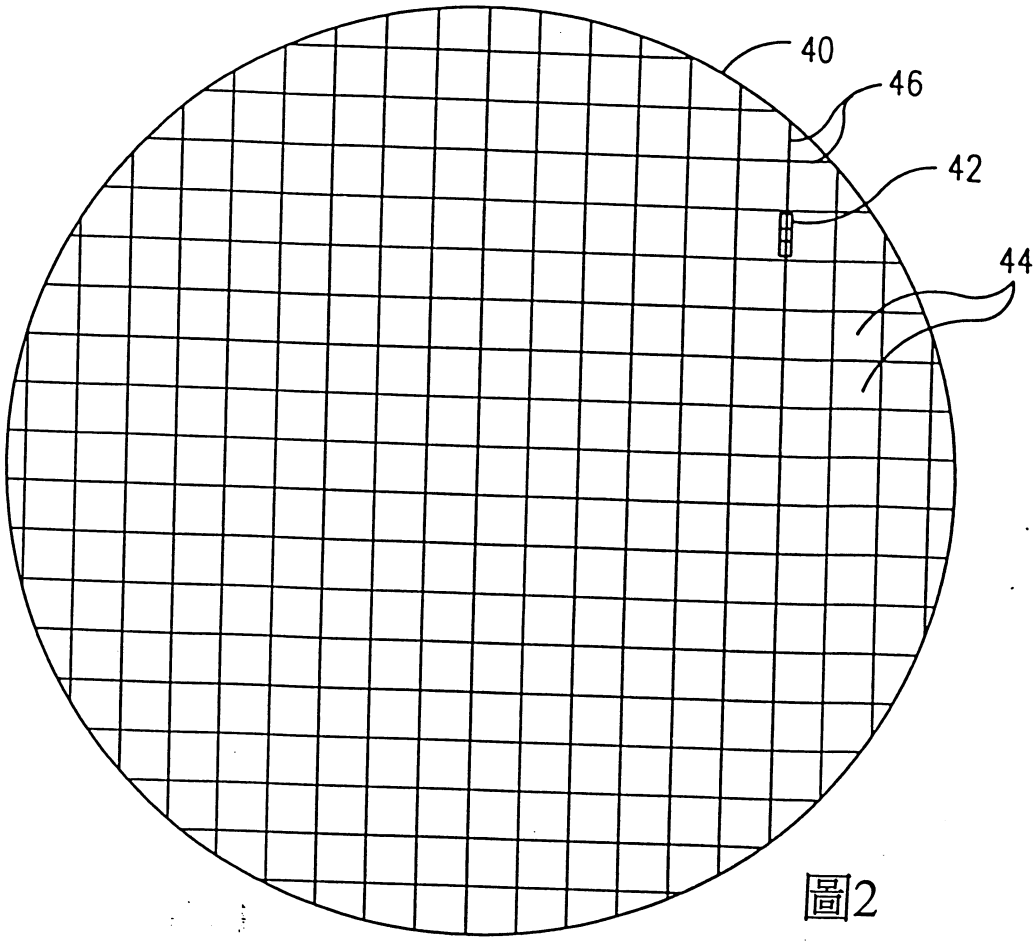


圖2

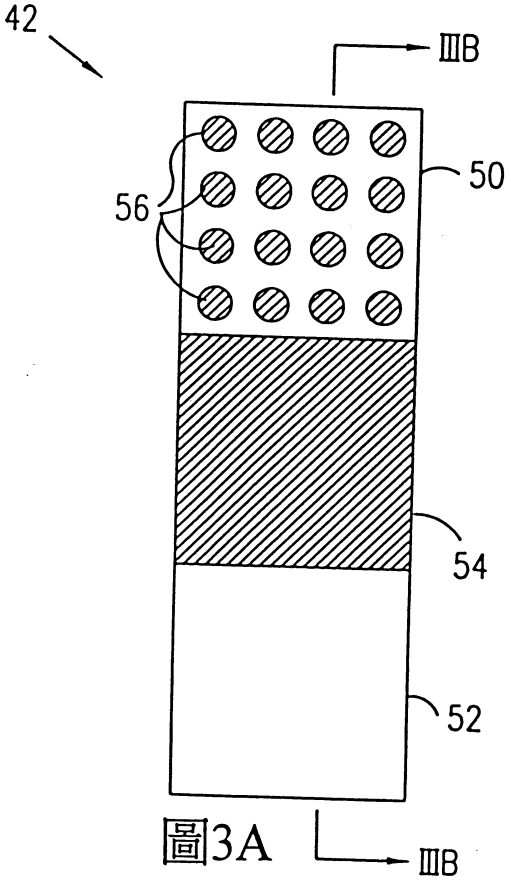


圖3A

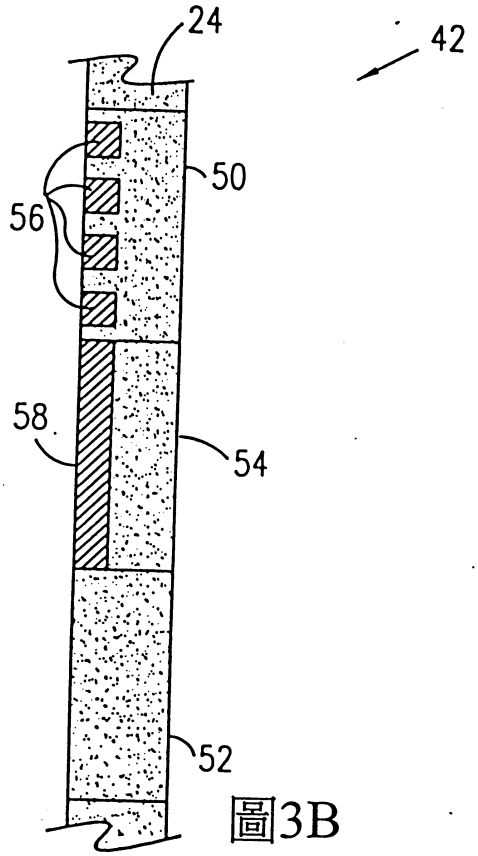


圖3B

圖式

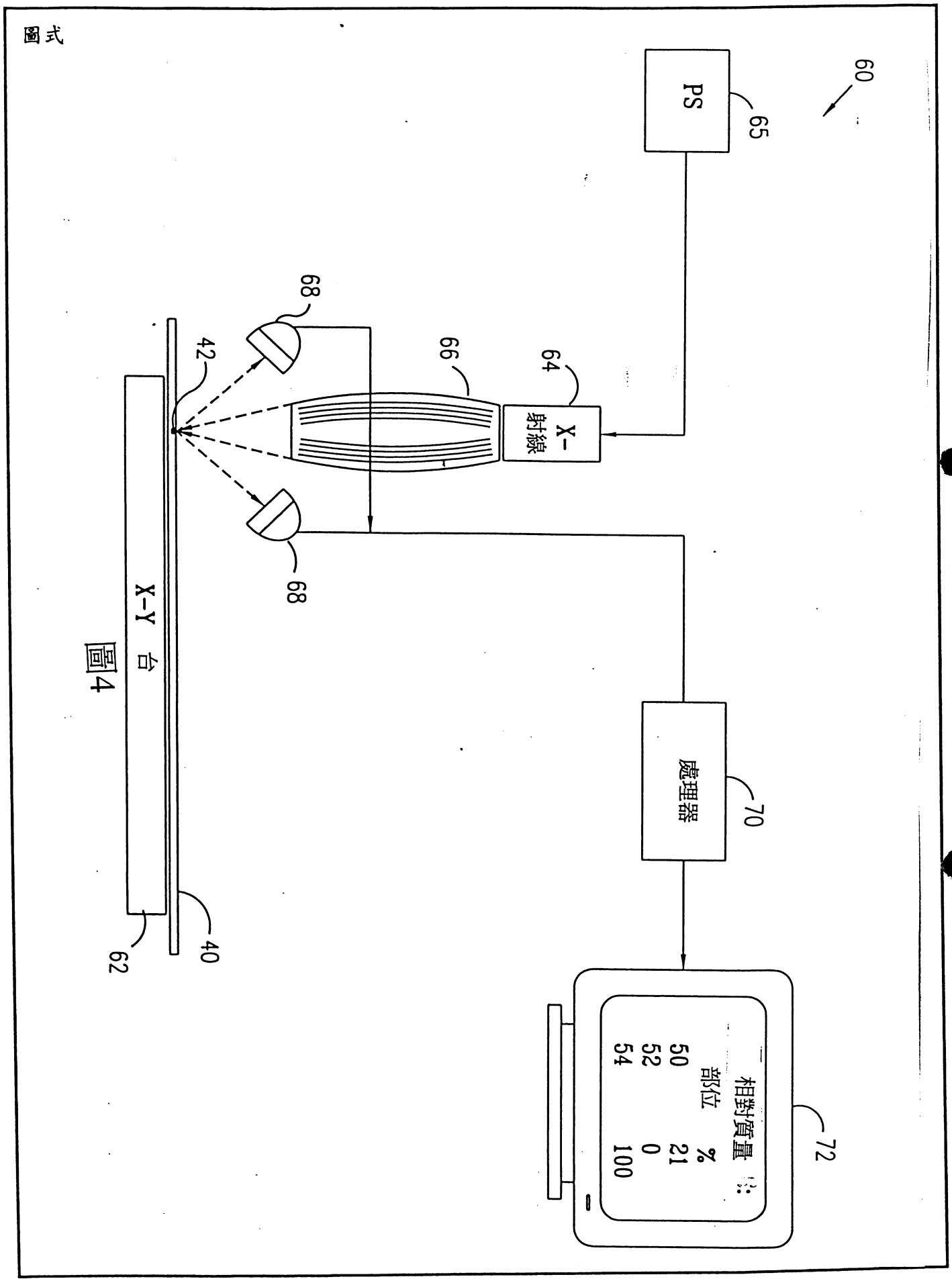

60
PS
65
X-射線
64
66
68
68
42
X-Y 台
40
62
處理器
70
相對質量
部位
%
50
21
52
0
54
100
72

圖4