發明專利說明書 200423185

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號： 93103328

※ 申請日期：93.2.12 ※IPC 分類： H01J37/317

壹、發明名稱：（中文/英文）

不純物導入方法

貳、申 請 人：（共 1 人）

姓名或名稱：（中文/英文）

松下電器產業股份有限公司

MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.

代表人：（中文/英文）

中村邦夫 / NAKAMURA, KUNIO

住居所或營業所地址：（中文/英文）

日本國大阪府門真市大字門真 1006 番地

1006, OAZA-KADOMA, KADOMA-SHI, OSAKA 571-8501 JAPAN

國　籍：（中文/英文）

日本 / JAPAN

參、發明人：（共 1 人）

姓　名：（中文/英文）

佐佐木雄一朗 / SASAKI, YUICHIRO

住居所地址：（中文/英文）

日本國東京都町田市鶴間 1720-1-304

1720-1-304, TSURUMA, MACHIDA-SHI, TOKYO 194-0004 JAPAN

國　籍：（中文/英文）

日本 / JAPAN

肆、聲明事項：

☐ 本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間，其日期為： 年 月 日。

◎本案申請前已向下列國家（地區）申請專利 ☑ 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 日本； 2003.02.19； 特願2003-041123
2.
3.
4.
5.

☐ 主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.
2.

☐ 主張專利法第二十六條微生物：

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

☐ 熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

發明領域

本發明係有關於一種於半導體等之製造程序中導入不純物之不純物導入方法。

【先前技術】

發明背景

一般而言，固體基體表面或薄膜表面上，會形成有構成固體基體之原子與空氣中之氧結合之氧化物膜或以氫作為終端之膜。該膜非常薄，通常為1nm以下。以往，係由氧化物等之膜之上面利用注入離子等方法物理性地導入不純物。即，利用對構成不純物之離子以電場等施加能量，並照射於表面，將前述不純物導入固體基體內部。

然而，近年來隨著裝置細微化，需要形成淺接合之技術。於此，習知之淺接合形成技術，可舉例有低能離子注入技術。低能離子注入係由離子源以某程度之高電壓引出離子後，於後階段減速之方法，且低能離子注入致力於使光束電流值保持某程度之高值，並且可注入低能等。經過前述努力之結果，可形成數10nm左右之淺不純物層，適用於工業上之半導體之製造。

為了形成更淺之接合，近年來，受到矚目之技術可舉例有電漿摻雜技術。所謂電漿摻雜技術，係使含有所需之粒子之電漿接觸半導體基板等被處理體之表面，而於前述被處理體表面導入不純物之技術。其中，由於電漿頂多為

數100V之低能，因此適於形成淺不純物，至今已有形成由數10nm至數10nm左右之淺接合之實驗報告。

且，已有達成最淺之P型接合之實驗，揭示於「積體電路研討會之技術文摘 (Technical Digest of Symposium on VLSI Techonology,Honolulu,P.110(2000))」，其中達成之接合深度為7nm。

又，使用氣體源之氣相摻雜法，已有(1)International Workshop on Junction Technology (IWJT), p. 19(2000)、(2)J.Vac.Sci.Technol. A16, P.1,(1998)、(3)矽技術-No.39 18th June,2002等。其係於常壓氫環境氣體中加熱半導體基板，並供給B_2H_6或PH_3，藉此可形成P型或N型之不純物擴散層之方法。其中，由於氫載體氣體可除去矽上之自然氧化膜，並保持表面清淨，因此具有防止不純物，特別是硼之表面偏析之效果。

又，為了分解氣體，一般需要600℃以上之溫度。例如，「矽技術」(No. 39 18th June,2002)中揭示了將半導體基板加熱至900℃，並供給1ppm之B_2H_6氣體40秒，藉此形成高濃度之淺接合之實驗結果。藉此，接合深度為硼濃度1×10^{18} cm^{-3}之深度，且接合深度係與前述同程度，約7nm。

再者，International Workshop on Junction Technology (IWJT), p.39-40(2002)中，揭示了於室溫下實現氣相摻雜法之技術。前述技術係於在表面上黏著有氧化物等膜之固體基體導入物質時，於除去氧化物等膜後，黏著或導入所需之粒子之方法。根據其報告，不純物導入層之深度為

3~4nm。

如以上說明，現今已有藉電漿摻雜或低能離子注入等方法，形成十幾nm至數十nm左右之淺接合之實驗報告。現在，達成最淺之P型接合之實驗，係形成有7nm左右之淺不純物層。然而，隨著裝置更細微化，需要更簡易且更低阻抗之形成淺不純物層之方法。

由於電漿摻雜技術，可以小加速能將粒子導入半導體基板，因而可形成較離子注入更淺之導入層，為可達成前述要求之技術。然而，由於雖具有加速能，但卻是小能量，故於形成淺度方面有其極限。又，電漿摻雜時，自由基係作為摻雜物供給至基板。由於自由基不帶電荷，因此不會於鞘層間加速而打入基板，但由於是活性，因此會與基板表面反應而導入基板。使用氣體源之氣相摻雜法，係使不具有加速能之摻雜物供給至基板，並藉表面反應形成不純物擴散層之技術。前述技術被視為超越照射具有能之離子於基板之方法之極限。

然而，如前述，使用氣體源之氣相摻雜物之方法為了要分解氣體，一般需要600℃以上之溫度。使用如前述之高溫度時，無法使用光阻劑作為遮蔽材料。因此，藉CVD法形成SiO_2等時，需要濺鍍，而會有增加電晶體形成程序之步驟之課題。

且，使用電漿摻雜或氣相摻雜法等，將不具有自由基或氣體分子等之加速能的摻雜物，或加速能極小之摻雜物導入基板時，會有不易於短時間內形成高濃度之不純物層

之課題。

又，採用於除去氧化物等之膜後，黏著或導入所需之粒子之方法之氣相摻雜法，雖然可於室溫下形成不純物層，但至今尚未有具體之用量之控制方法。

眾所週知，迄今，使半導體基板之結晶矽非晶質化之技術，係使用離子注入鍺或矽之方法。離子注入鍺或矽至矽基板，使表面非晶質化後，再離子注入硼等不純物，接著，進行退火之步驟廣泛受到討論。於離子注入不純物前進行非晶質化之已知優點如下：(1)硼等小之不純物於離子注入時不易導入至深處。(2)由於非晶質化矽與矽相比下，光之吸收係數更高，因此，可於退火時有效率地使不純物活性化。

然而，藉離子注入進行非晶質化，有無法有效率地製造淺非晶質層之課題。

【發明內容】

發明概要

本發明之不純物導入方法包含有：於固體基體表面形成非晶質層之步驟；及於已非晶質化之半導體基板形成淺不純物導入層之步驟，又，形成前述非晶質層之步驟係於前述半導體基板表面照射電漿之步驟，且，形成前述淺不純物層之步驟係於已非晶質化之前述表面導入不純物之步驟。本發明更含有一於導入前述不純物後，使前述不純物電性地活性化之退火步驟。

又，本發明之不純物導入裝置，至少具有：使固體基

體表面非晶質化之裝置；導入不純物之所需之粒子之裝置；及使導入之前述不純物活性化之退火裝置之裝置群。

圖式簡單說明

第1圖係本發明之一實施例之裝置之主要部分截面圖。

第2圖係顯示本發明之一實施例之基板之截面TEM觀察結果之圖。

第3圖係顯示本發明之非晶質層之厚度相對於電漿照射偏壓之圖。

第4圖係顯示本發明之RHEED觀察結果之圖。

第5圖係顯示比較例之RHEED觀察結果之圖。

第6圖係比較本發明之一實施例與比較例之表面電阻值之圖。

第7圖係顯示本發明之一實施例之表面電阻值相對於電漿照射時間之圖。

第8圖係顯示本發明之一實施例之表面電阻值相對於偏電壓之圖。

第9圖係顯示本發明之一實施例之表面電阻值相對於非晶質層厚度之關係之圖。

【實施方式】

較佳實施例之詳細說明

本發明之不純物導入方法，係於固體基體表面照射電漿並形成非晶質層後，進行構成不純物之所需粒子之滲透、黏著、或導入(以下，稱作導入)，或者一面於前述固體基體表面形成非晶質層，一面進行構成不純物之所需粒子

之滲透、黏著、或導入(以下，稱為導入)。其理由為，形成前述非晶質層係有助於導入所需之粒子於固體基體。且，使用於固體基體之一之矽基板時，由於非晶質矽較結晶矽具有更高之光吸收係數，因此，可藉由於表面形成非晶質層而於退火時有效率地使不純物活性化，可實現極淺接合Ultra-Shallow Junction之低電阻化。

於固體基體表面形成極淺之非晶質化層時，係以選擇於固體表面照射電漿之方法為佳。其理由為，與習知之以離子注入之非晶質化相比，使用低能量之電漿，可更有效率地形成淺非晶質層。非晶質層所具有之效果中，僅欲利用可輕易地使不純物以氣體或自由基等之超低能量狀態導入之效果時，可藉進行選自於以電漿照射固體表面之方法、以離子注入固體表面之方法、及於固體表面增加非晶質層之方法之其中一個方法，來形成非晶質層而達成。為了實現良好之生產量，電漿照射於固體表面之時間宜約少於70秒。又，離子注入中，由於注入Ge離子可提升電性特性，因此較佳。

導入不純物之方法，係以使含有所需粒子之氣體、或電漿接觸該業已非晶質化之固體基體表面，而滲透、黏著或導入於固體基體表面或其附近為佳。其理由為，使如氣體，或電漿般不帶有加速能，或加速能量極小之狀態之粒子接觸者，可形成淺不純物層。具體之狀態可舉例有電漿、自由基、氣體、超低能量離子等。不純物導入方法之具體名稱，以氣體狀態導入時，稱作氣體摻雜，此外，使電漿

接觸固體基體表面時，則稱作電漿摻雜。又，以離子注入進行非晶質化時，可有效率地進行退火，並且可以超低能量導入不純物，藉此可發揮新穎性。具體而言，以離子注入進行非晶質化時，不純物之導入係使用使氣體接觸固體基體表面之方法。藉該方法，可形成極淺之不純物導入層。

由於控制、調整非晶質化之固體基體表面之厚度、非晶質化之程度，藉此控制、調整用量與接合深度來導入不純物之方法，可輕易地控制表面電阻值，又可輕易地控制裝置特性，因此較佳。具體而言，非晶質化之固體基體表面之厚度、非晶質化之程度之控制及調整，可利用改變與照射固體表面之電漿有關之偏電壓、照射時間、偏壓功率、離子種類、及鞘層電壓來進行。

電漿係以含有氫、氦等稀有氣體，或氫為佳，因為稀有氣體於化學上穩定，不易與固體基體表面起化學反應，因此，防止所需之粒子與固體基體表面進行表面吸附之機率小。結果，除了藉非晶質化進行不純物導入以外，表面吸附亦可導入不純物。又，由於氦、氫於高溫之擴散係數大，於退火後剩餘在表面之量少，因此，大致不會有電性上之不良影響，因此較佳。由於氦兼具於化學上穩定，且高溫之擴散係數大之兩個特性，因此尤佳。

本發明之不純物導入裝置，至少包含有使固體基體表面非晶質化之裝置、導入所需之粒子之裝置、使導入之前述粒子活性化之退火裝置之裝置群，藉此可實現本發明之處理。

且，由使固體基體表面非晶質化之裝置、導入所需之粒子裝置、及使導入之所需之前述粒子活性化之退火裝置之裝置群中之2者以上組合或一體化者，可使裝置小型化，且可提升生產性，因此較佳。

再者，可以短時間形成高濃度之極淺不純物層，又，可提供用量之控制亦較以往容易，並且可使退火後之表面電阻低電阻化之不純物層之形成方法。

以下，一面參照圖式一面說明本發明之實施例。然而，本發明並沒有限定於以下之實施例。

第1圖係說明本發明之一實施例所使用之裝置100。裝置100包含有高頻電源1、匹配箱2、線圈及天線3、質量流量控制器4及5、渦輪分子泵6、電導閥7、乾式泵8、循環器9、DC電源10、匹配箱11、高頻電源12及下部電極14。矽基板等之被處理體13放置於下部電極上。

第1圖中，矽基板13於搬送至加工室15內後，放置於下部電極14上。加工室15分別連接稀有氣體之導入管16與乙硼烷氣體之導入管17。此外，稀有氣體可利用照射稀有氣體電漿於表面，使矽基板表面非晶質化。乙硼烷氣體係以電漿化進行電漿摻雜，或以氣體狀態導入加工室15而用於氣體摻雜。氣體流量可分別由質量流量控制器4、5控制。

以下之實施例中，說明固體基體本身之表面之非晶質化。然而，本發明並非限定於此，亦可適用於形成在固體基體表面上之薄膜之表面。

(實施例1)

實施例1中，針對照射電漿並形成非晶質層之步驟詳細地說明。

於加工室15內，對被處理體13之矽基板照射電漿。

使用之氣體係於氫、氦或99.975%之氦混合有0.025%之乙硼烷者。

最初，對矽基板照射氫電漿。電漿照射條件係以電漿照射時間5秒~60秒，偏電壓30V~310V來進行。停止電漿照射，並將加工室15內部抽成最初之真空狀態後，以氮氣沖洗，且將基板由加工室15取出。以TEM觀察取出之基板之截面。第2圖係以偏電壓180V電漿照射5秒鐘之氫電漿後之截面TEM照片。可知於矽基板21上形成有4.3nm之厚度之非晶質層22。

又，使用氦電漿時亦可確認非晶質層之形成。且，以實施例2說明使用氦電漿之情況。

此外，使用99.975%之氦氣與0.025%之乙硼烷之混合氣體之電漿，以100V之偏電壓進行60秒鐘之電漿照射。又，以SIMS測出之硼用量係$7.3\times 10^{14}cm^{-2}$。如以上說明般，非晶質層之形成與不純物之導入可同時進行。

(實施例2)

實施例2中，針對藉由非晶質化之電漿照射控制非晶質層之厚度作說明。

於加工室15內，對被處理體13之矽基板照射氦濃度100%之氦氣之電漿。分別以電漿照射時間7秒與30秒，且偏電壓於30V~310V之範圍內改變之條件進行。以橢圓光度

法測量由加工室15取出之基板之非晶質層之厚度。第3圖係偏電壓與非晶質層之厚度之關係。可知道電漿照射可以30秒以下之短時間形成2nm~22nm之範圍之非晶質層。又，利用使偏電壓改變，可控制非晶質層之厚度。且，利用改變照射電漿之時間亦可改變非晶質層之厚度。

(實施例3)

實施例3係顯示本發明之不純物導入方法適用於氣體摻雜之例。檢討於以氣體摻雜導入不純物之情況中，因為有沒有非晶質層所造成之表面電阻值之不同。說明因非晶質化，不純物可輕易地以超低能量導入，且於退火後可低電阻化之情況。

於加工室15內，對被處理體13之矽基板照射氫氣之電漿。電漿照射係以電漿照射時間5秒、偏電壓160V之條件進行。停止電漿照射，並將加工室15內部抽成真空後，使B_2H_6氣體接觸基板表面70秒鐘。70秒後，停止B_2H_6氣體之供給，並抽成真空後，以氮氣沖洗並將基板由加工室15取出。

將取出之基板以1100℃、進行3分鐘之退火後，使用4探針法測量表面電阻值。又，針對僅經過電漿照射之基板，以RHEED觀察，進行以橢圓光度法進行膜厚等之測量。其中，所謂RHEED，係反射高速電子繞射Reflection High-Energy Electron Diffraction。

第4圖係顯示以RHEED進行之表面觀察之結果。如第4圖所示，看不到結晶特有之亮點，可看到因電漿照射，基板之表面非晶質化。又，表面電阻值係5.1E3 ohm/sq。

此外，使電漿照射時間於5秒至70秒之範圍中改變，且偏電壓於45V至210V之範圍中改變來進行實驗。於所有之條件下，基板表面非晶質化。此時，表面電阻值分布於6.5E2 ohm/sq以上、且5.1E3 ohm/sq以下之範圍中。

第6圖係顯示因為有沒有非晶質層所造成之表面電阻值(Sheet resistance)之不同。將已進行非晶質化之本實施例之表面電阻值測量結果，以白圈(○)表示。同時，將無進行非晶質化之比較例1之結果以黑圈(●)表示。實施例之表面電阻值分布於較比較例之表面電阻值小1至2位數之值。形成有非晶質層時，即使B_2H_6氣體不施加加速能量，亦會輕易地導入基板，且有效率地吸收使用於退火之光，藉此，較比較例更加減少了表面電阻值。

(實施例4)

實施例4係檢討以電漿摻雜進行不純物之導入方法時，因為有沒有非晶質層所造成之表面電阻值之不同。說明了藉由非晶質層化，儘管退火後之接合深度相同，亦可低電阻化。

為了使矽基板表面非晶質層化，於加工室15內，對被處理體13之矽基板照射氦濃度100%之氦氣之電漿。電漿照射係以電漿照射時間7秒、且偏電壓150V之條件進行。停止電漿照射，將加工室15內抽成真空。然後，為了進行電漿摻雜，以氦氣稀釋成5%之B_2H_6氣體之電漿以偏電壓200V照射7秒鐘。停止電漿照射，並抽成真空後，以氮氣沖洗且將基板由加工室15取出。接著，為了使不純物電性地活性化，

以升溫速度200℃/秒、降溫速度50℃/秒、最高到達溫度1000℃之峰值快速熱退火(spike RTA)進行退火。測量如前述般作成之試料之表面電阻與SIMS截面。

該試料之表面電阻值為635ohm/sq。以於SIMS截面中硼濃度為1× $10^{18}cm^{-3}$之深度為接合深度時，其接合深度為27.2nm。另外，以比較例2詳細地說明，於不進行非晶質化之情況下，使其他條件相同所作成之試料之表面電阻值為923ohm/sq，且接合深度為28.1nm。即，利用藉由氦電漿照射進行非晶質化，即使接合深度大致相同，亦可低電阻化30%以上。

(實施例5)

實施例5係檢討電漿照射時間與表面電阻值之關係。將結果顯示於第7圖。

於加工室15內，對被處理體13之矽基板照射氫氣之電漿。氫電漿照射，係使電漿照射時間於5秒至70秒之範圍中作改變。偏電壓係以45V(以× 顯示)與160V(以■表示)之兩個條件進行。電漿照射後之處理都以同一條件進行。即，停止電漿照射，並將加工室15內部抽成真空後，使B_2H_6接觸基板表面70秒鐘。於70秒後，停止供給B_2H_6，並抽成真空後，以氮氣沖洗並將基板由加工室15取出。取出之基板，以1100℃進行3分鐘之退火後，使用4探針法測量表面電阻值。

不管偏電壓係45V或160V，隨著電漿照射時間增長，表面電阻逐漸降低。由其結果可知道，利用改變電漿照射

時間，可控制表面電阻值。

又，前述之實驗結果顯示電漿照射時間越長劑量越多。電漿照射時間越長，矽基板表面之非晶質化之程度越高，B_2H_6導入基板之量越多。

(實施例6)

實施例6係檢討偏電壓與表面電阻之關係。其結果顯示於第8圖。於氫電漿照射時間為70秒，且其他條件都相同之情況下，使偏電壓為45V(樣品1)、160V(樣品2)、210V(樣品3)來作成樣品。沒有特別註明之條件，係與實施例5相同。

如第8圖所示，表面電阻值隨著偏電壓之絕對值越大越降低。結果，樣品2及樣品3之表面電阻值降低至1.0E3 ohm/sq。

藉此，可知道利用改變偏電壓，可控制表面電阻值。

又，前述之實驗結果係顯示偏電壓之絕對值越大，劑量越高。偏電壓之絕對值越大，矽基板表面之非結晶化之程度越大，B_2H_6氣體導入至基板之量越多。

(實施例7)

實施例7係檢討非晶質層之厚度與表面電阻值之關係。其結果顯示於第9圖。橫軸之非晶質層之厚度，係以橢圓光度法測量形成於由實施例6作成之樣品1~3之基板表面之非晶質層之厚度值。又，非晶質層之厚度為零之資料，係比較例於測量矽基板時之測量結果。

如第9圖所示，非晶質層之厚度，樣品1約2nm，樣品2及3約3nm。又，可知道隨著非晶質層之厚度增加，表面電

阻值越降低。由結果可知，表面電阻值可利用改變非晶質層之厚度來控制。又，可知道實施例5及6所說明之非晶質化之程度，可由非晶質層之厚度顯現。

又，前述之實驗結果顯示出，非晶質層之厚度越厚劑量越高。此係表示非晶質層之厚度越厚，B_2H_6氣體導入基板之量越多。

(比較例1)

除了沒有藉電漿照射進行非晶質化以外，其他都以與顯示本發明之實施形態之實施例3、5、6、7同一條件進行實驗。比較例1係有關於氣體摻雜，與實施例3對應。於加工室15導入矽基板，並將加工室15內抽成真空後，使B_2H_6氣體接觸基板表面70秒。

於70秒後，停止供給B_2H_6氣體並抽成真空後，以氮沖洗並將基板由加工室15取出。取出之基板，以1100℃，進行3分鐘之退火後，以4探針法測量表面電阻值。又，以二次離子質譜儀(Secondary Ion Mass Spectrometry)(以下，稱作SIMS)測量硼之劑量。且，以RHEED、橢圓光度法進行觀察、測量。

第5圖係以RHEED進行比較例之矽基板之表面觀察之結果。於第5圖所示之照片之上部觀察到亮點，可確認是結晶。又，即使以橢圓光度法測量，亦無法確認表面之非晶質層。

又，表面電阻值為1.7E5 ohm/sq。其係較形成非晶質層之本實施例之表面電阻值大1位數以上。由SIMS之測量結

果可知道硼之劑量係2E12 cm-2。明顯地，不純物大部分都沒有導入。

(比較例2)

除了沒有藉電漿照射進行非晶質化以外，其他都以與實施例4同一條件進行實驗。即，被處理體13之矽基板搬送至加工室15內。接著，為了要進行電漿摻雜，將以氦氣稀釋成5%之B_2H_6氣體之電漿以偏電壓200V照射7秒。停止電漿照射，並抽成真空後，以氮氣清洗且由加工室15取出基板。接著，為了使不純物電性地活性化，升溫速度200℃/秒、降溫速度50℃/秒、最高到達溫度1000℃之峰值快速熱退火(spike RTA)進行退火。測量如前述地作成之試料之表面電阻與SIMS截面。

該試料之表面電阻值係923ohm/sq，且接合深度為28.1nm。其與實施例3之非晶質化之試料相比下，表面電阻高30%以上。

實施形態係說明固體基體表面本身之非晶質化，然而本發明之固體基體表面不僅包含了基體本身之表面，更包含有形成於基體上之薄膜之表面。因此，形成於固體基體上之薄膜之表面之非晶質化亦包含於本發明。

如前述，本實施例之不純物導入方法，可於室溫且極短之時間形成極淺之不純物，可輕易地製造半導體、液晶、生物晶片等主動元件，及電阻、線圈、電容器等被動元件。

產業上之可利用性

如前述，本發明係提供一種不純物導入方法，該不純

物導入方法可於室溫且短時間內形成高濃度之極淺不純物層，且，可形成可輕易地控制劑量且使退火後之表面電阻低電阻化之不純物層。

【圖式簡單說明】

第1圖係本發明之一實施例之裝置之主要部分截面圖。

第2圖係顯示本發明之一實施例之基板之截面TEM觀察結果之圖。

第3圖係顯示本發明之非晶質層之厚度相對於電漿照射偏壓之圖。

第4圖係顯示本發明之RHEED觀察結果之圖。

第5圖係顯示比較例之RHEED觀察結果之圖。

第6圖係比較本發明之一實施例與比較例之表面電阻值之圖。

第7圖係顯示本發明之一實施例之表面電阻值相對於電漿照射時間之圖。

第8圖係顯示本發明之一實施例之表面電阻值相對於偏電壓之圖。

第9圖係顯示本發明之一實施例之表面電阻值與非晶質層厚度之關係之圖。

【圖式之主要元件代表符號表】

1...高頻電源

2...匹配箱

3...線圈、天線

4,5...質量流量控制器

6...渦輪分子泵

7...電導閥

8...乾式泵

9...循環器

10...DC 電源

11...匹配箱

12...高頻電源

13...被處理體

14...下部電極

15...加工室

16,17...導入管

100...裝置

伍、中文發明摘要：

本發明係提供一種包含有於半導體基板表面形成非晶質層之步驟，及於已非晶質化之前述半導體基板形成淺不純物導入層之步驟之不純物導入方法及其使用之裝置，特別，形成非晶質層之步驟係於前述半導體基板表面照射電漿之步驟，而形成淺不純物導入層之步驟則係導入不純物於已非晶質化之前述表面之步驟。

陸、英文發明摘要：

拾、申請專利範圍：

1. 一種不純物導入方法，包含有:

第1步驟，係於固體基體表面形成非晶質層；及

第2步驟，係於已非晶質化之前述固體基體形成淺不純物導入層，

又，前述第1步驟係於前述固體基體表面照射電漿之步驟，且前述第2步驟係於已非晶質化之前述固體基體表面導入不純物之步驟。

2. 如申請專利範圍第1項之不純物導入方法，其中前述第2步驟係以電漿摻雜不純物之步驟。

3. 如申請專利範圍第1項之不純物導入方法，其中前述第2步驟係以離子注入不純物之步驟。

4. 如申請專利範圍第1項之不純物導入方法，其中前述第2步驟係以氣體摻雜不純物之步驟。

5. 如申請專利範圍第1項之不純物導入方法，其中於前述第2步驟後更包含有一退火步驟，且該退火步驟係用以使前述不純物活性化者。

6. 如申請專利範圍第1項之不純物導入方法，其中前述第1步驟係於前述第2步驟之前進行，或與該第2步驟同時進行。

7. 如申請專利範圍第1項之不純物導入方法，其中前述第1步驟與第2步驟係於同一加工室內以連續步驟之方式就地進行。

8. 如申請專利範圍第1項之不純物導入方法，其中前述第

1步驟係於前述固體基體表面照射電漿之步驟，或於前述固體基體附加非晶質層之步驟。

9. 如申請專利範圍第8項之不純物導入方法，其中前述固體基體係矽，且前述第1步驟係利用改變與照射前述固體基體表面之電漿有關之偏電壓、照射時間、偏壓功率、離子種類及鞘層電壓中之至少一個條件來控制前述非晶質層之厚度之步驟。

10. 如申請專利範圍第9項之不純物導入方法，其中前述電漿照射時間係5秒以上、且少於70秒。

11. 如申請專利範圍第8項之不純物導入方法，其中前述電漿係至少包含有選自於稀有氣體、氫及鹵素之其中一者之系之電漿。

12. 如申請專利範圍第1項之不純物導入方法，其中前述第1步驟係於前述固體基體表面注入離子之步驟，且前述第2步驟係於已非晶質化之前述固體基體表面，利用氣體摻雜導入前述不純物之步驟。

13. 申請專利範圍第12項之不純物導入方法，其中前述離子注入係注入選自於Si、Ge之至少一離子。

14. 如申請專利範圍第1項之不純物導入方法，其中前述第2步驟係使含有所需粒子之氣體、或電漿接觸前述非晶質層之步驟，又，於前述固體基體表面導入作為不純物之前述粒子。

15. 如申請專利範圍第1項之不純物導入方法，其中前述第2步驟中，所需之粒子係以電漿、自由基、氣體、及離

子之狀態導入。

16. 一種不純物導入方法，包含有:

照射步驟，係於固體基體表面照射電漿5秒以上、且少於70秒；及

不純物導入步驟，係使選自於含有所需粒子之氣體、電漿、自由基及離子之至少一者接觸前述固體基體表面。

17. 如申請專利範圍第 16 項之不純物導入方法，其中前述照射步驟係利用改變與照射前述固體基體表面之電漿有關之偏電壓、照射時間、偏壓功率、離子種類及鞘層電壓中之至少一條件，來控制導入前述固體基體表面之不純物量。

18. 如申請專利範圍第 16 項之不純物導入方法，其中前述電漿係含有選自於稀有氣體、氫及鹵素之至少一氣體之系之電漿。

19. 如申請專利範圍第 16 項之不純物導入方法，其中於前述不純物導入步驟後更有一退火步驟，且該退火步驟係用以使前述不純物活性化者。

20. 一種不純物導入裝置，包含有:

第1裝置，係用以於固體基體表面形成非晶質層者；

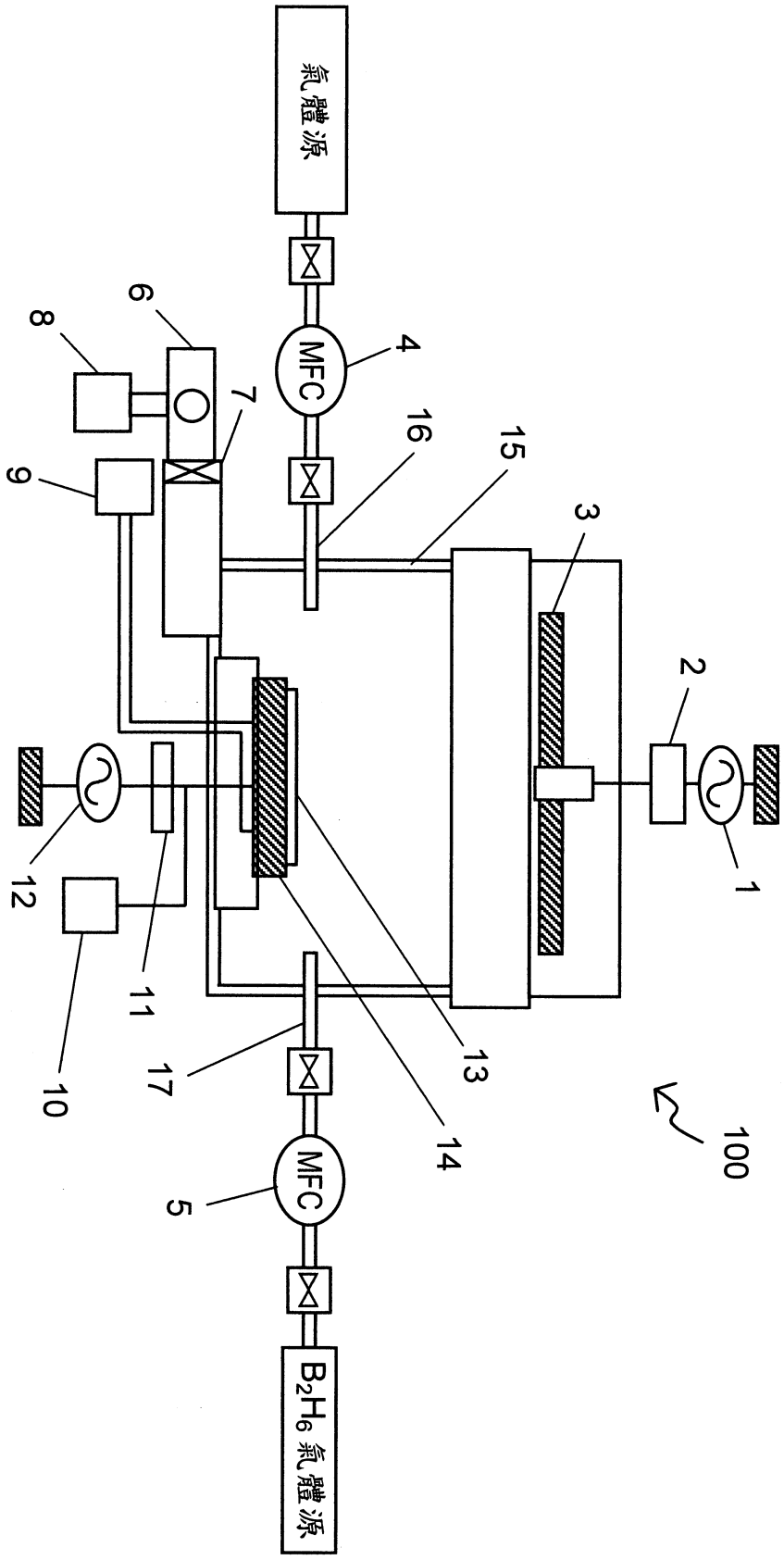
第2裝置，係用以導入所需粒子於前述固體基體表面者；及

第3裝置，係用以退火，以使導入之所需之前述粒子活性化者，

又，該不純物導入方法可依序或同時地於前述固體基體表面形成非晶質層，並且將所需之前述粒子導入前述非晶質層。

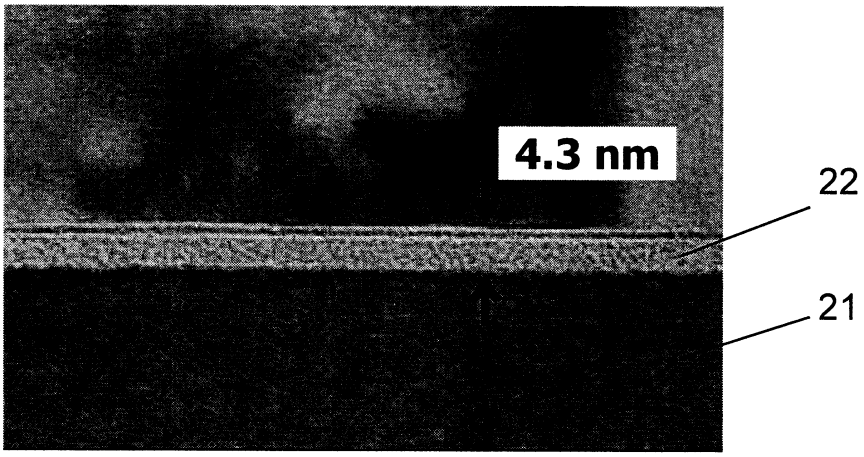
21. 如申請專利範圍第 20 項之不純物導入裝置，係由選自於前述第 1 裝置、第 2 裝置及第 3 裝置之兩者以上之裝置組合或一體化者。

9 3 1 0 3 1 2 d

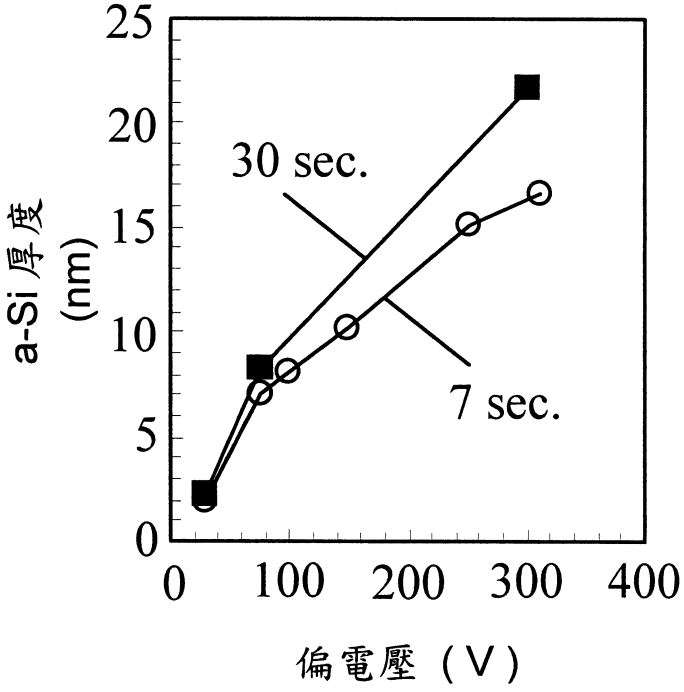


第 1 圖

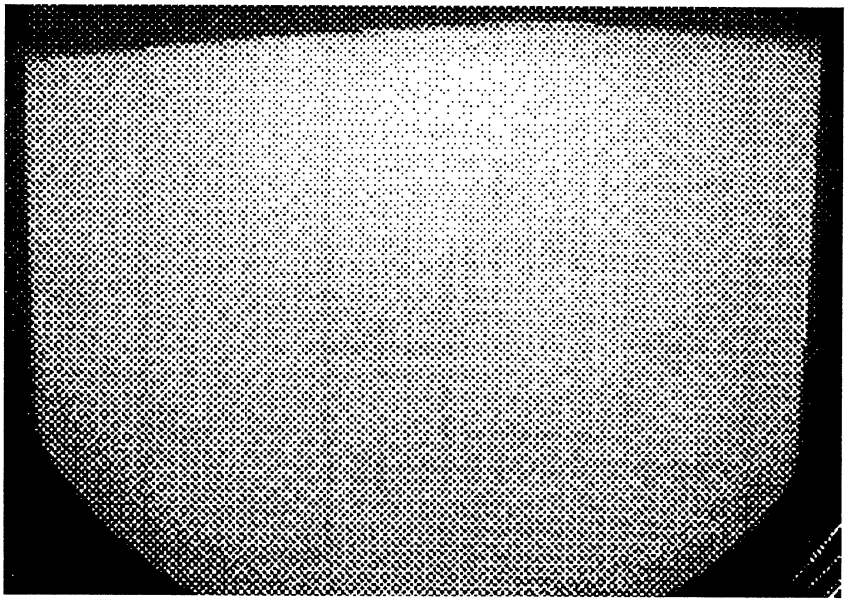
第 2 圖


4.3 nm
22
21

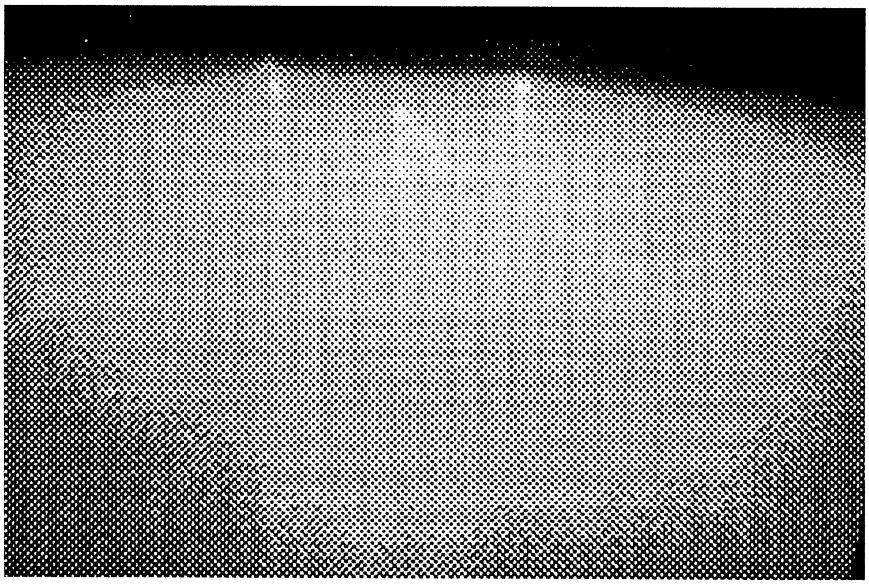
第 3 圖


25
20
15
10
5
0
0
100
200
300
400
30 sec.
7 sec.
a-Si 厚度 (nm)
偏電壓（V）

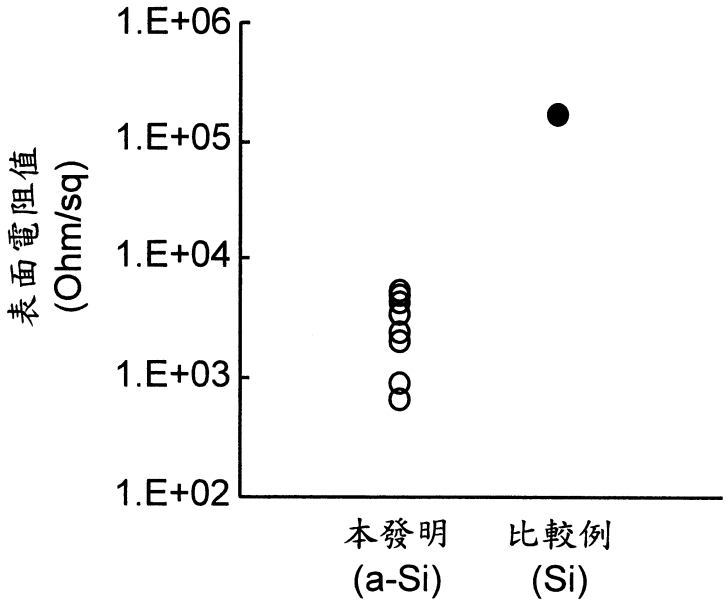
第 4 圖



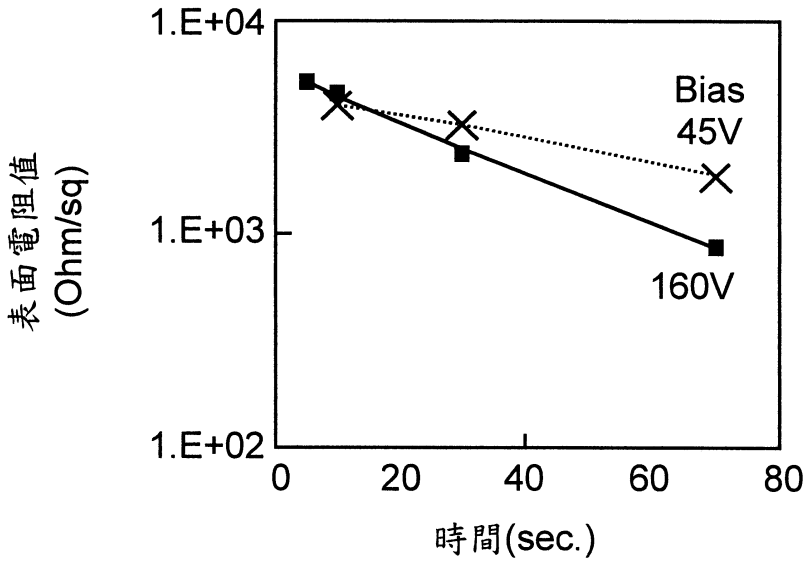
第 5 圖



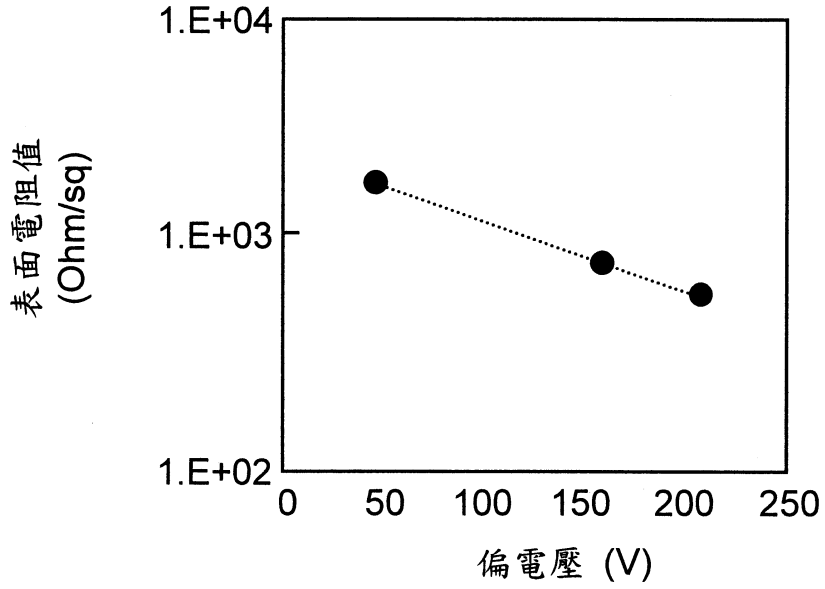
第 6 圖


1.E+06
1.E+05
1.E+04
1.E+03
1.E+02
表面電阻值
(Ohm/sq)
本發明
(a-Si)
比較例
(Si)

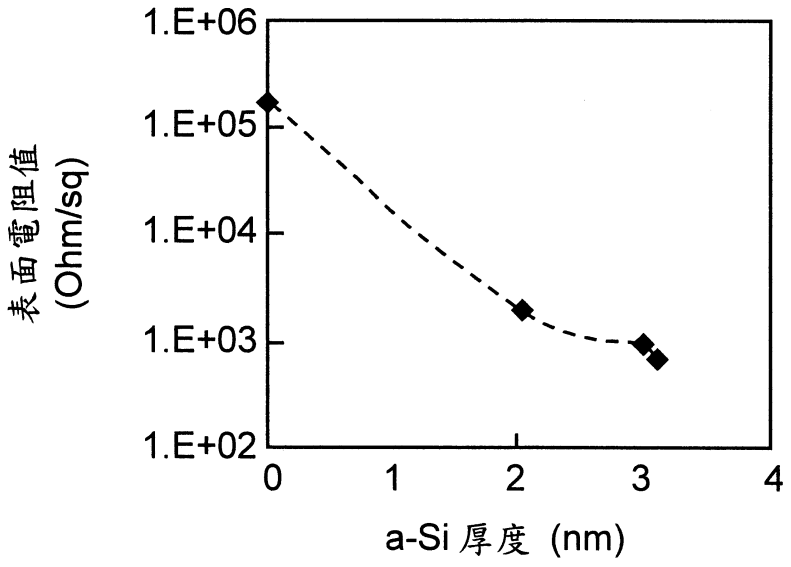
第 7 圖


1.E+04
1.E+03
1.E+02
表面電阻值
(Ohm/sq)
Bias
45V
160V
0
20
40
60
80
時間(sec.)

第 8 圖


1.E+04
1.E+03
1.E+02
表面電阻值
(Ohm/sq)
0
50
100
150
200
250
偏電壓 (V)

第 9 圖


1.E+06
1.E+05
1.E+04
1.E+03
1.E+02
表面電阻值
(Ohm/sq)
0
1
2
3
4
a-Si 厚度 (nm)

柒、指定代表圖：

(一)本案指定代表圖為：第（ 1 ）圖。

(二)本代表圖之元件代表符號簡單說明：

1...高頻電源
2...匹配箱
3...線圈、天線
4,5...質量流量控制器
6...渦輪分子泵
7...電導閥
8...乾式泵
9...循環器
10...DC電源
11...匹配箱
12...高頻電源
13...被處理體
14...下部電極
15...加工室
16,17...導入管
100...裝置

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：