



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0112958
(43) 공개일자 2007년11월28일

(51) Int. Cl.

H01J 1/30 (2006.01)

(21) 출원번호 10-2006-0046559

(22) 출원일자 2006년05월24일

심사청구일자 2006년05월24일

(71) 출원인

경희대학교 산학협력단

경기도 용인시 기흥구 서천동 1 경희대학교 수원 캠퍼스내

(72) 발명자

장 진

서울 서초구 잠원동 65-32 신반포7차아파트 302-908

손용덕

서울특별시 동대문구 회기동 1 경희대학교

문중현

서울특별시 동대문구 회기동 1 경희대학교

(74) 대리인

유미특허법인

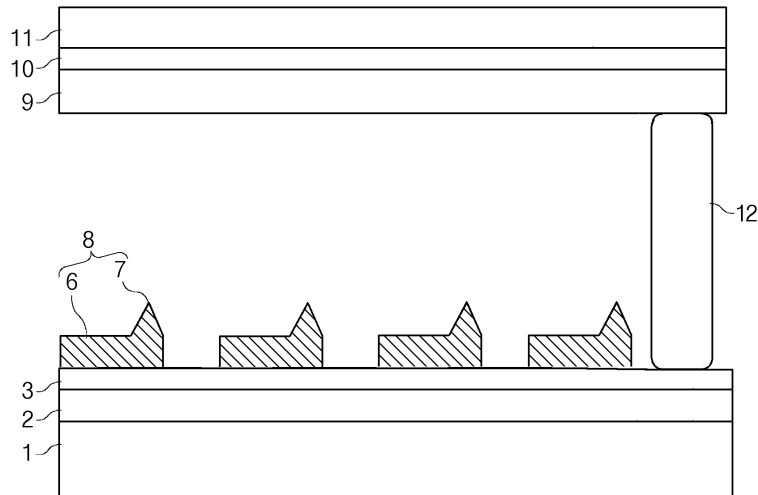
전체 청구항 수 : 총 13 항

(54) 표시 소자 및 그 제조 방법

(57) 요약

본 발명은 제1 기판 위에 제1 전극을 형성하는 단계, 상기 제1 전극 위에 비정질 규소층을 형성하는 단계, 상기 비정질 규소층을 패터닝하여 복수의 비정질 규소 패턴을 형성하는 단계, 상기 비정질 규소 패턴 위에 연속 발진 레이저를 조사하는 단계, 그리고 상기 제1 기판과 마주하는 제2 기판 위에 제2 전극 및 형광체를 형성하는 단계를 포함하는 전계 방출 표시 소자의 제조 방법에 관한 것이다.

대표도 - 도1



특허청구의 범위

청구항 1

서로 마주하는 제1 기판 및 제2 기판,

상기 제1 기판 및 상기 제2 기판 위에 각각 형성되어 있는 제1 전극 및 제2 전극,

상기 제1 전극 위에 형성되어 있으며 비정질 실리콘의 연속 발진 레이저(CW 레이저) 결정화에 의해 형성된 다결정 규소 패턴의 말단에 형성되어 있는 전자 방출부, 그리고

상기 제2 전극 위에 형성되어 있는 형광체

를 포함하는 전계 방출 표시 소자.

청구항 2

제1항에서,

상기 전자 방출부는 비정질 실리콘을 패터닝한 후에 CW 레이저로 결정화하는 전계 방출 표시 소자.

청구항 3

제1항에서,

상기 전자 방출부는 상기 다결정 규소 패턴의 말단에 리즈(ridge) 모양으로 형성되어 있는 전계 방출 표시 소자.

청구항 4

제3항에서,

상기 전자 방출부는 n형 또는 p형 불순물이 도핑되어 있는 전계 방출 표시 소자.

청구항 5

제1항에서,

상기 제1 전극은 투명 도전체를 포함하는 전계 방출 표시 소자.

청구항 6

제1항에서,

상기 제1 전극과 상기 제2 전극은 서로 직교하는 방향으로 형성되어 있고,

상기 제1 전극과 상기 제2 전극이 교차하여 마주하는 복수의 단위 화소에는 하나 이상의 전자 방출부가 형성되어 있는

전계 방출 표시 소자.

청구항 7

제1 기판 위에 제1 전극을 형성하는 단계,

상기 제1 전극 위에 비정질 규소층을 형성하는 단계,

상기 비정질 규소층을 패터닝하여 복수의 비정질 규소 패턴을 형성하는 단계,

상기 비정질 규소 패턴 위에 CW 레이저를 조사하는 단계, 그리고

상기 제1 기판과 마주하는 제2 기판 위에 제2 전극 및 형광체를 형성하는 단계

를 포함하는 전계 방출 표시 소자의 제조 방법.

청구항 8

제7항에서,

상기 CW 레이저를 조사하는 단계는

상기 기판 위에 상기 CW 레이저를 배치하는 단계, 그리고

상기 CW 레이저를 상기 기판의 한 쪽에서 다른 쪽을 향하여 주사하면서 상기 비정질 규소 패턴의 제1 부분을 결정화하고 상기 비정질 규소 패턴의 일부에 제1 전자 방출부를 형성하는 단계

를 포함하는 전계 방출 표시 소자의 제조 방법.

청구항 9

제8항에서,

상기 CW 레이저를 주사하는 단계 후에

상기 CW 레이저를 상기 주사 방향과 반대로 이동하면서 상기 비정질 규소 패턴의 제2 부분을 결정화하고 상기 비정질 규소 패턴의 일부에 제2 전자 방출부를 형성하는 단계를 더 포함하는 전계 방출 표시 소자의 제조 방법.

청구항 10

제7항에서,

상기 CW 레이저는 532nm의 파장을 가지는 전계 방출 표시 소자의 제조 방법.

청구항 11

제7항에서,

상기 비정질 규소 패턴을 형성하는 단계 및 상기 CW 레이저를 조사하는 단계 중 적어도 하나의 단계 후에 상기 비정질 규소 패턴에 불순물을 도핑하는 단계를 더 포함하는 전계 방출 표시 소자의 제조 방법.

청구항 12

제11항에서,

상기 도핑 농도는 10^{10} 내지 10^{19} cm^{-3} 인 전계 방출 표시 소자의 제조 방법.

청구항 13

제7항에서,

상기 비정질 규소층은 두께가 100 내지 200nm로 형성하는 전계 방출 표시 소자의 제조 방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <15> 본 발명은 표시 소자 및 그 제조 방법에 관한 것으로, 보다 상세하게는 전자 방출에 의한 표시 소자 및 그 제조 방법에 관한 것이다.
- <16> 전계 방출 표시 소자(field emission display, FED)는 외부 게이트 전극에서 원뿔형의 전자 방출부에 대하여 수백 볼트의 전압을 가하는 경우 강한 전기장의 영향을 받은 전자 방출부에서 전자가 방출하게 되고, 여기서 방출된 전자가 형광체가 코팅된 애노드 전극에 충돌하게 되어 표시 장치의 역할을 수행하는 장치이다.
- <17> 이러한 전계 방출 표시 소자에서 전자 방출부로서, 실리콘 팁(silicon tip) 또는 몰리브덴(Mo) 등의 금속 팁(metal tip)이 주로 이용되었다. 그러나, 이 경우 동작 전압이 매우 높고 고전류 방출에 의한 팁의 열화로 인하여 누설 전류가 크고 소자 신뢰성 및 성능이 저하된다.

<18> 이를 개선하기 위해 탄소 나노 튜브(carbon nano tube, CNT)를 전자 방출부로 이용한 전계 방출 표시 소자가 제안되었다. 그러나 탄소 나노 튜브는 성장을 제어하기 어려우며 탄소 나노 튜브의 정제 단계를 거친 후 이를 다시 원하는 기판 위에 결합시키고 정렬해야 하는 고난도의 단계가 필요하기 때문에 실제 소자에 응용하는데 한계가 있다.

발명이 이루고자 하는 기술적 과제

<19> 따라서 본 발명이 이루고자 하는 기술적 과제는 이를 해결하기 위한 것으로서 전자 방출 특성을 높이면서도 제조 공정 및 제조 비용을 감소시킬 수 있는 전계 방출 표시 소자 및 그 제조 방법을 제공하는 것이다.

발명의 구성 및 작용

<20> 본 발명의 한 실시예에 따른 전계 방출 표시 소자는 서로 마주하는 제1 기판 및 제2 기판, 상기 제1 기판 및 상기 제2 기판 위에 각각 형성되어 있는 제1 전극 및 제2 전극, 상기 제1 전극 위에 형성되어 있으며 비정질 실리콘의 연속 발진 레이저(CW 레이저) 결정화에 의해 형성된 다결정 규소 패턴의 말단에 형성되어 있는 전자 방출부, 그리고 상기 제2 전극 위에 형성되어 있는 형광체를 포함한다.

<21> 상기 다결정 규소 패턴은 상기 비정질 실리콘을 패터닝한 후에 CW 레이저로 결정화할 수 있다.

<22> 상기 전자 방출부는 상기 다결정 규소 패턴의 말단에 리츠(ridge) 모양으로 형성될 수 있다.

<23> 상기 전자 방출부는 n형 또는 p형 불순물이 도핑되어 있을 수 있다.

<24> 상기 제1 전극은 투명 도전체를 포함할 수 있다.

<25> 상기 제1 전극과 상기 제2 전극은 서로 직교하는 방향으로 형성되어 있고, 상기 제1 전극과 상기 제2 전극이 교차하여 마주하는 복수의 단위 화소에는 하나 이상의 전자 방출부가 형성될 수 있다.

<26> 본 발명의 한 실시예에 따른 전계 방출 표시 소자의 제조 방법은 제1 기판 위에 제1 전극을 형성하는 단계, 상기 제1 전극 위에 비정질 규소층을 형성하는 단계, 상기 비정질 규소층을 패터닝하여 복수의 비정질 규소 패턴을 형성하는 단계, 상기 비정질 규소 패턴 위에 CW 레이저를 조사하는 단계, 그리고 상기 제1 기판과 마주하는 제2 기판 위에 제2 전극 및 형광체를 형성하는 단계를 포함한다.

<27> 상기 CW 레이저를 조사하는 단계는 상기 기판 위에 상기 CW 레이저를 배치하는 단계, 그리고 상기 CW 레이저를 상기 기판의 한 쪽에서 다른 쪽을 향하여 조사하면서 상기 비정질 규소 패턴의 제1 부분을 결정화하고 상기 비정질 규소 패턴의 일부에 제1 전자 방출부를 형성하는 단계를 포함한다.

<28> 상기 CW 레이저를 조사하는 단계 후에 상기 CW 레이저를 상기 조사 방향과 반대로 이동하면서 상기 비정질 규소 패턴의 제2 부분을 결정화하고 상기 비정질 규소 패턴의 일부에 제2 전자 방출부를 형성하는 단계를 더 포함할 수 있다.

<29> 상기 CW 레이저는 532nm의 파장을 가질 수 있다.

<30> 상기 비정질 규소 패턴을 형성하는 단계 및 상기 CW 레이저를 조사하는 단계 중 적어도 하나의 단계 후에 상기 비정질 규소 패턴에 불순물을 도핑하는 단계를 더 포함할 수 있다.

<31> 상기 도핑 농도는 10^{10} 내지 10^{19} cm^{-3} 일 수 있다.

<32> 상기 비정질 규소층은 두께가 100 내지 200nm로 형성할 수 있다.

<33> 이하, 첨부한 도면을 참조하여 본 발명의 일 실시예에 대하여 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

<34> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

<35> 먼저 본 발명의 한 실시예에 따른 전계 방출 표시 소자의 구조에 대하여 도 1을 참조하여 상세하게 설명한다.

- <36> 도 1은 본 발명의 한 실시예에 따른 전계 방출 표시 소자를 도시한 단면도이다.
- <37> 유리, 석영 또는 규소 따위로 만들어진 제1 기관(1) 위에 버퍼층(buffer layer)(2)이 형성되어 있다. 버퍼층(2)은 산화규소(SiO_2) 또는 질화규소(SiN_x) 따위의 절연 물질로 만들어질 수 있으며, 그 두께는 약 300 내지 600nm 정도이다. 버퍼층(2)은 경우에 따라 생략할 수도 있다.
- <38> 버퍼층(2) 위에는 캐소드(cathode)(3)가 형성되어 있다.
- <39> 캐소드(3)는 소정의 패턴, 예컨대 제1 기관(1)의 한 방향을 따라 스트라이프(stripe) 모양으로 형성될 수 있다. 캐소드(3)는 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 금(Ag)이나 금 합금 등 금 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta), 티타늄(Ti), ITO 또는 IZO 따위의 도전체로 만들어질 수 있다. 이 중에서 후술하는 레이저 조사시 반사율을 낮추기 위하여 ITO 또는 IZO 따위의 투명 도전체로 만들어지는 것이 바람직하다.
- <40> 캐소드(3) 위에는 복수의 섬형 규소 패턴(silicon island)(8)이 형성되어 있다. 섬형 규소 패턴(8)은 다결정 규소(polycrystalline silicon) 또는 불순물이 도핑되어 있는 다결정 규소로 이루어질 수 있으며, 제1 기관(1)의 행 및 열 방향을 따라 차례로 배열되어 있다.
- <41> 섬형 규소 패턴(8)은 평평한 부분(6)과 이로부터 돌출되어 있는 리즈(ridge)(7)를 포함한다. 리즈(7)는, 캐소드(3)와 게이트 전극(도시하지 않음)에 소정의 구동 전압을 인가하는 경우, 두 전극간 전압 차이에 의하여 전자가 방출되는 전자 방출부로서 역할을 한다.
- <42> 또한 도시하지는 않았지만, 섬형 규소 패턴(8) 위에 산화막(도시하지 않음) 및 게이트 전극(도시하지 않음)이 차례로 적층되어 있다.
- <43> 다음, 제1 기관(1)과 마주하는 제2 기관(11)의 전면에는 애노드(10)가 형성되어 있고, 애노드(10) 위에는 소정 간격으로 분리되어 있는 블랙 매트릭스(도시하지 않음) 및 이들 사이에 화소 영역과 대응하는 위치에 형광층(9)이 형성되어 있다.
- <44> 또는 도면에는 도시하지 않았지만, 제2 기관(11) 위에 블랙 매트릭스(도시하지 않음) 및 형광층이 형성되고, 그 위에 알루미늄(Al) 따위의 불투명 도전체로 이루어진 애노드가 형성될 수도 있다. 이 경우, 불투명 도전체로 이루어진 애노드는 외부로부터 전자빔 가속에 필요한 전압을 인가받을 수 있으며 메탈 백(metal back) 효과에 의해 화면의 휘도를 높일 수 있다.
- <45> 제1 기관(1)과 제2 기관(11) 사이에는 이들 기관(1, 11) 사이의 간격을 유지하기 위한 스페이서(spacer)(12)가 형성되어 있다. 양 기관(1, 11) 사이의 내부 공간은 진공 상태로 유지됨으로써 전자 방출 표시 소자를 구성한다.
- <46> 그러면 도 1에 도시한 전계 방출 표시 소자를 제조하는 방법에 대하여 도 2a 내지 도 2e를 참조하여 상세하게 설명한다.
- <47> 도 2a 내지 도 2e는 본 발명의 한 실시예에 따른 전계 방출 표시 소자의 제조 방법을 차례로 도시한 단면도이다.
- <48> 먼저, 도 2a에 도시한 바와 같이, 기관(1) 위에 산화규소 또는 질화규소 따위로 만들어진 버퍼층(2)을 화학 기상 증착 방법(chemical vapor deposition, CVD)으로 적층한다.
- <49> 이어서, 버퍼층(2) 위에 ITO를 스퍼터링(sputtering)하고 패터닝하여 스트라이프 모양의 복수의 캐소드(3)를 형성한다.
- <50> 이어서, 캐소드(3) 위에 비정질 규소층(amorphous silicon layer)(4)을 화학 기상 증착 방법으로 적층한다. 비정질 규소층(4)은 약 100 내지 200nm의 두께로 형성될 수 있다.
- <51> 다음, 도 2b에 도시한 바와 같이, 비정질 규소층(4)을 포토리소그래피(photolithography)로 패터닝하여 소정 간격을 두고 규칙적으로 배열되는 비정질 규소 패턴(4a)을 형성한다.
- <52> 다음, 비정질 규소 패턴(4a)에 n형 또는 p형 불순물을 이온 샤워(ion shower) 방법을 이용하여 도핑한다.
- <53> 다음, 도 2c에 도시한 바와 같이, 기관(1)의 한 쪽 위에 CW 레이저(5)를 배치한다. CW 레이저(5)는 가시 광선

영역의 파장, 바람직하게는 532nm의 Nd:YVQ 레이저일 수 있다.

- <54> 이어서, CW 레이저(5)를 기관(1)의 한 방향(F)을 따라 천천히 주사(scanning)한다. 이 때 주사 파워(power) 및 속도는 각각 7W 및 60mm/초이다. CW 레이저(5)는 마이크로 초 단위로 연속적으로 비정질 규소층(4)에 주사되어 에너지가 방향을 가지고 분포되는 thermal flux process 방식으로 결정화가 진행된다.
- <55> 이에 따라, 도 2d에 도시한 바와 같이, CW 레이저(5)에 의해 주사가 진행된 비정질 규소 패턴(4a)은 결정화가 되어 다결정 규소 패턴(8)이 된다.
- <56> 다결정 규소 패턴(8)의 끝 부분에는 리즈(7)가 형성된다. 리즈(7)는 연속적으로 조사되는 CW 레이저에 의하여 용융 상태 규소의 밀도 차이에 의해 부피가 증가하여 형성된다. 리즈(7)의 크기 및 모양은 비정질 규소 패턴의 두께와 모양, CW 레이저의 파워와 주사 속도에 의해 결정된다. 예컨대 비정질 규소 패턴의 두께가 얇거나 주사 속도 및 파워가 낮은 경우 비정질 규소 패턴이 레이저에서 방출되는 열을 흡수하지 못하고 방출하여 작은 크기의 리즈(7)가 형성될 수 있고, 반대의 경우 크기가 큰 리즈(7)가 형성될 수 있다.
- <57> 이와 같은 방법으로 하나의 행에 배열되어 있는 비정질 규소 패턴(6a)에 CW 레이저(5)를 주사하여, 도 2e에 도시된 바와 같이 다결정 규소 패턴(8)을 완성한다.
- <58> 또한 상술한 불순물 도핑 단계를 CW 레이저 조사 후에 수행할 수도 있다. 이 경우 다결정 규소 패턴(8)에 n형 또는 p형 불순물을 이온 샤워 방법을 이용하여 도핑한 후, 약 600℃에서 불순물을 활성화(activation)하는 단계를 더 수행한다.
- <59> 이어서, 도시하지는 않았지만, 반대 방향을 따라 CW 레이저(5)를 주사함으로써 비정질 규소 패턴(6a)의 이웃하는 부분을 결정화하는 동시에 또 다른 리즈(7)를 형성할 수 있다. 이 때 리즈(7)는 비정질 규소 패턴(6a)의 반대쪽에 형성될 수 있다.
- <60> 다음, 제1 기관(1)과 마주하는 제2 기관(11)의 제조 방법에 대하여 간단하게 설명한다.
- <61> 유리 따위로 만들어진 제2 기관(11) 전면의 ITO 따위를 적층하여 애노드(10)를 형성한다. 이어서, 애노드(10) 위에 불투명 도전체 또는 절연체를 형성하고 패터닝하여 소정 간격으로 분리되어 있는 블랙 매트릭스(도시하지 않음)를 형성한다. 다음 소정 간격으로 분리되어 있는 블랙 매트릭스(도시하지 않음) 사이에 적색(red), 녹색(green) 및 청색(blue)의 발광을 일으키는 형광체(9)를 형성한다.
- <62> 다음, 제1 기관(1)의 게이트 전극(도시하지 않음) 위에 약 100 내지 700 μ m 정도의 길이를 가지는 스페이서(12)를 형성한 후, 애노드(10) 및 형광체(9)가 형성되어 있는 제2 기관(11)을 뒤집어서 스페이서(12)와 맞닿도록 올려 놓은 후, 진공으로 밀봉시켜 실장함으로써 전계 방출 표시 소자를 완성한다.
- <63> 상기와 같은 방법으로 형성된 전계 방출 표시 소자는 캐소드(3)와 애노드(10) 사이에 전계가 인가되면 리즈(7)에서 전자를 방출하고, 방출된 전자가 형광체(9)에 충돌함으로써 적색, 녹색 및 청색의 광을 방출한다. 이 때, 게이트 전극(도시하지 않음)과 캐소드(3) 사이에 인가되는 전계로 인하여 형광체(9)에 전자가 용이하게 충돌하여 광을 방출한다.
- <64> 이하 상술한 방법에 따라 형성된 다결정 규소 패턴(8) 및 리즈(7)에 대하여 도 3 내지 도 5를 참고하여 설명한다.
- <65> 도 3은 복수의 다결정 규소 패턴(8)이 규칙적으로 배열되어 있는 사진이고, 도 4는 도 3에서 하나의 다결정 규소 패턴(8)을 확대한 사진이고, 도 5는 도 4의 리즈(7) 부분을 확대한 사진이다.
- <66> 도 3 내지 도 5의 사진에서 보는 바와 같이, 기관의 한 방향을 따라 복수의 다결정 규소 패턴(8)이 나란하게 배열되어 있고, 각 다결정 규소 패턴(8)에는 밝은 부분과 어두운 부분을 포함한다. 이와 같은 밝은 부분과 어두운 부분은 각 위치의 높이를 나타내는 것으로, 어두운 부분은 위로 돌출되어 있는 부분이다. 즉 다결정 규소 패턴(8) 중 밝은 부분은 평평한 부분(6)을 나타내고 어두운 부분은 리즈(7)를 나타낸다.
- <67> 또한 도 3 및 도 4에는 하나의 다결정 규소 패턴(8)에 네 개의 영역이 분리되어 있는데, 이는 CW 레이저(5)가 주사한 횟수와 동일하다. 예컨대 기관의 왼쪽 끝에서 오른쪽을 향하여 제1 주사를 한 경우 첫 번째 영역이 형성되고, 반대로 오른쪽에서 왼쪽을 향하여 제2 주사를 한 경우 두 번째 영역이 형성된다. 세 번째 영역 및 네 번째 영역도 마찬가지로 방법으로 형성될 수 있다. 이 때 각 영역에서 리즈(7)는 CW 레이저(5)가 진행하는 방향의 끝에 형성된다. 예컨대, 왼쪽에서 오른쪽을 향하여 제1 주사하는 경우 다결정 규소 패턴(8)의 오른쪽 끝에 형성되고, 오른쪽에서 왼쪽을 향하여 제2 주사하는 경우 다결정 규소 패턴(8)의 왼쪽 끝에 형성된다. 이에 따

라 하나의 다결정 규소 패턴(8)에서 복수의 리츠(7)가 형성되는 경우, 리츠(7)는 다결정 규소 패턴(8)의 왼쪽 및 오른쪽에 교대로 위치한다.

<68> 리츠(7)는 도 5와 같이, 상부로 돌출되어 있으며 그 끝은 뾰족하다.

<69> 리츠(7)는 CW 레이저의 주사 횟수에 따라 그 개수 및 밀도를 제어할 수 있다. 리츠(7)의 생성 밀도가 지나치게 낮은 경우에는 전자 방출량이 적어 전류 밀도의 세기가 감소하는 한편, 리츠(7)의 생성 밀도가 지나치게 높은 경우에는 이웃하는 리츠(7)의 전계 간섭으로 인한 스크린 효과(screen effect)로 인하여 오히려 전자 방출량이 감소될 수 있다.

<70> 따라서 CW 레이저의 주사 횟수를 적절하게 조절함으로써 전자 방출원인 리츠(7)의 밀도를 최적으로 제어할 수 있다.

<71> 이하, 도 6 및 도 7을 참고하여 본 발명의 한 실시예에 따른 전계 방출 표시 소자의 전류 특성에 대하여 살펴본다.

<72> 도 6은 본 발명의 한 실시예에 따른 전계 방출 표시 소자의 전자 방출 특성을 나타내는 그래프이고, 도 7은 도 6에 따른 전자 방출 특성의 Fowler-Nordheim 그래프이다.

<73> 이는 약 1×10^{-7} Torr의 진공 하에 양 기관(1, 11) 사이의 거리를 $200 \mu\text{m}$ 으로 고정하고 전기장을 변화하면서 전류 밀도를 측정한 결과이다.

<74> 도 6의 그래프에 따르면, 리츠(7)의 전자 방출 특성은 약 $2 \text{ V}/\mu\text{m}$ 에서 턴온이 일어나며 점점 전류가 증가하다가 약 $7 \text{ V}/\mu\text{m}$ 에서 최대 전류 밀도인 약 $1.7 \mu\text{A}/\text{cm}^2$ 을 나타냄을 알 수 있다. 이러한 전류 밀도는 기존에 금속 팁을 사용한 경우 또는 엑시머 레이저를 사용하여 전자 방출부를 제작한 경우와 비교하여 낮은 턴온 전압에서 높은 전류 밀도를 나타내는 것으로, 상술한 방법에 따라 형성된 전자 방출부의 전자 방출 효과가 높다는 것을 확인할 수 있다.

<75> 한편, Fowler-Nordheim 관계식은 다음 (I)과 같이 표현될 수 있다:

$$J = 1.54 \times 10^{-6} \left(\frac{\alpha \beta^2}{\phi} \right) \exp\left(\frac{9.89}{\sqrt{\phi}}\right) E^2 \exp\left(\frac{-6.53 \times 10^7 \phi^{3/2}}{\beta E}\right) \quad (\text{I})$$

<76>

<77> 여기서, ϕ 는 전자 방출부의 일 함수(workfunction)이고, β 는 전계 집중 계수(field enhancement factor)이다. 이러한 전계 집중 계수(β)는 도 7의 그래프에서 기울기에 해당하는 것으로, 그 값이 클수록 전계 방출 효과가 높은 것을 나타낸다. 도 7의 그래프에서 기울기는 약 $3.02 \times 10^4 \text{ cm}^{-1}$ 으로, 기존에 엑시머 레이저를 사용하여 전자 방출부를 제작한 경우의 484 cm^{-1} 에 비하여 현저하게 큰 값을 가짐을 확인할 수 있다.

<78> 이러한 결과는, 전술한 바와 같이 본 발명의 한 실시예에 따른 전계 방출 표시 소자는 규소층의 두께, CW 레이저의 주사 속도 및 파워 등을 조절하여 리츠의 생성 밀도를 제어할 수 있으므로 스크린 효과와 같이 전자 방출 특성을 방해하는 요인을 제거함으로써 전자 방출 효율을 높인 것으로 분석된다.

<79> 상기에서는 본 발명의 한 실시예에 따른 전계 방출 표시 소자에 적용하는 예마 보였지만, 이것은 예시적인 것이며, 동일한 방식으로 진공 형광 표시 장치(vacuum Fluorescent Display, VFD), 형광 램프, 백라이트(backlight) 등에도 동일하게 적용할 수 있음은 당연하다.

<80> 이상에서 본 발명의 바람직한 실시예들에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

<81> CW 레이저에 의해 전자 방출부를 형성함으로써 전자 방출부의 생성 밀도를 손쉽게 제어하여 최적의 전계 방출 특성을 나타낼 수 있다.

도면의 간단한 설명

- <1> 도 1은 본 발명의 한 실시예에 따른 전계 방출 표시소자를 도시한 단면도이고,

<2> 도 2a 내지 도 2e는 본 발명의 한 실시예에 따른 전계 방출 표시 소자의 제조 방법을 차례로 도시한 단면도이고,

<3> 도 3은 복수의 다결정 규소 패턴이 규칙적으로 배열되어 있는 사진이고,

<4> 도 4는 도 3에서 하나의 다결정 규소 패턴(8)을 확대한 사진이고,

<5> 도 5는 도 4의 리츠 부분을 확대한 사진이고,

<6> 도 6은 본 발명의 한 실시예에 따른 전계 방출 표시 소자의 전자 방출 특성을 나타내는 그래프이고,

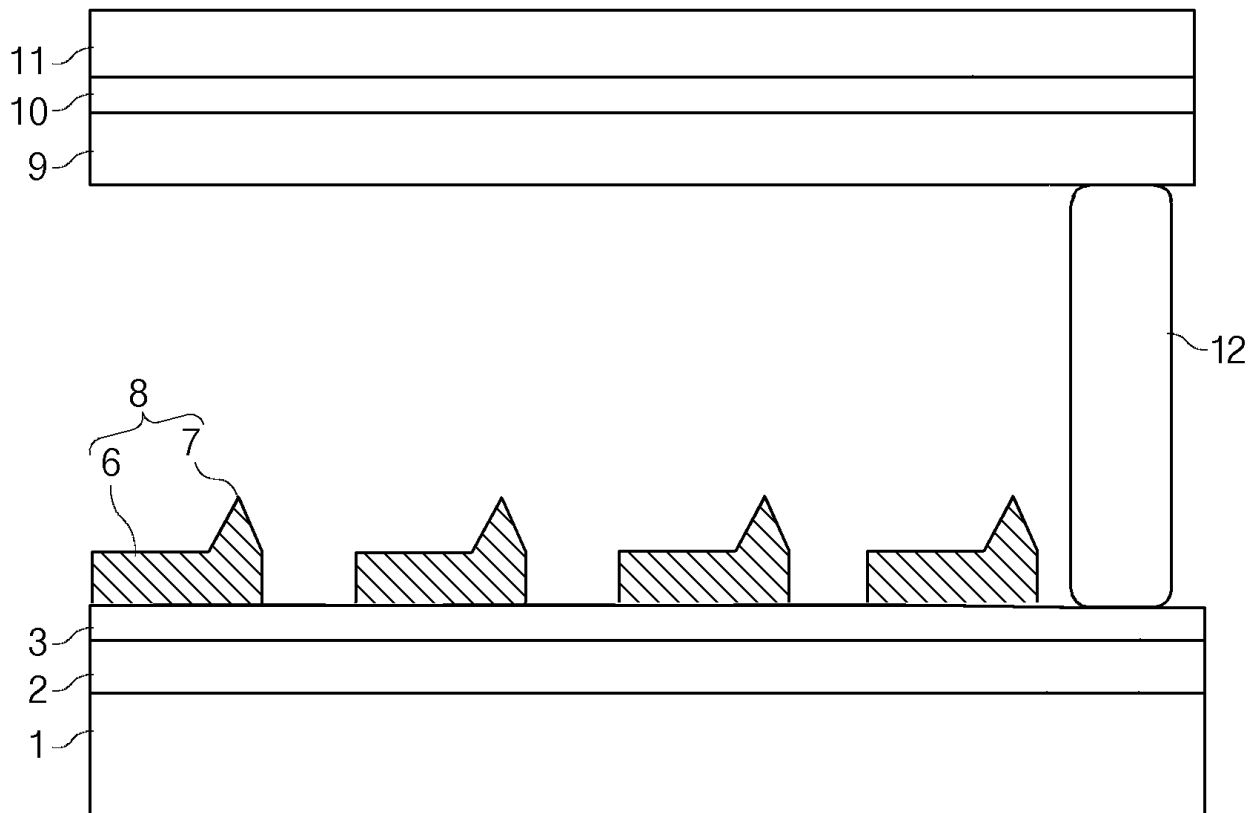
<7> 도 7은 도 6에 따른 전자 방출 특성의 Fowler-Nordheim 그래프이다.

<8> <도면 부호의 설명>

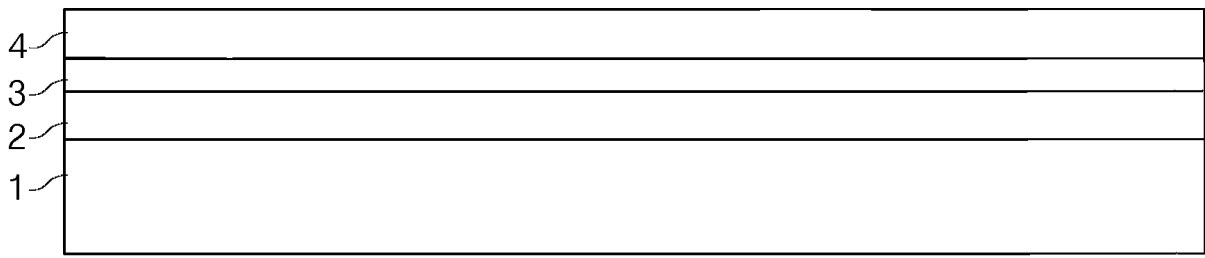
<9> 1, 11: 기판	2: 버퍼층
<10> 3: 캐소드	4: 비정질 규소층
<11> 4a: 비정질 규소 패턴	5: CW 레이저
<12> 6: 평평한 부분	7: 리츠
<13> 8: 다결정 규소 패턴	9: 형광층
<14> 10: 애노드	12: 스페이서

도면

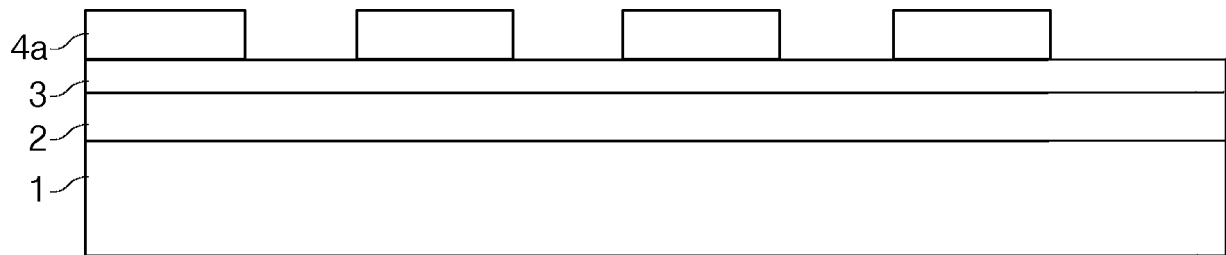
도면1



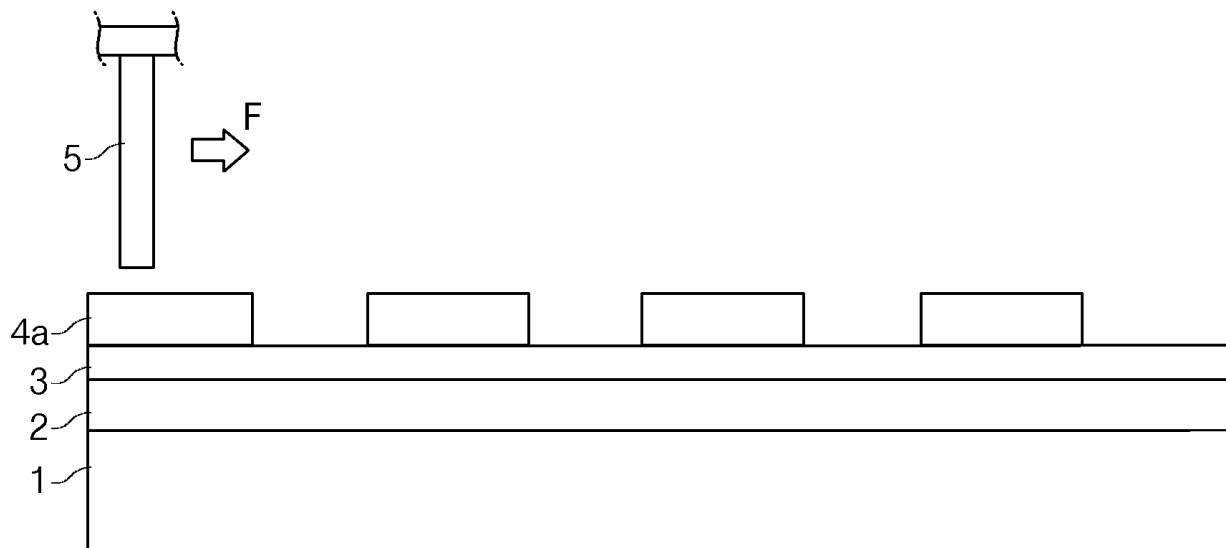
도면2a



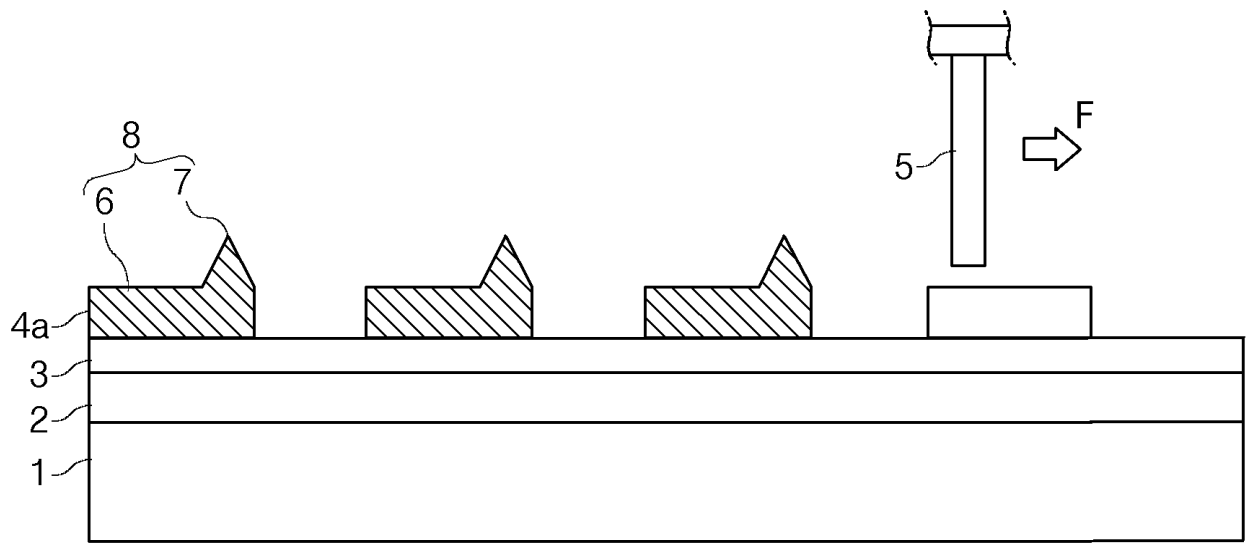
도면2b



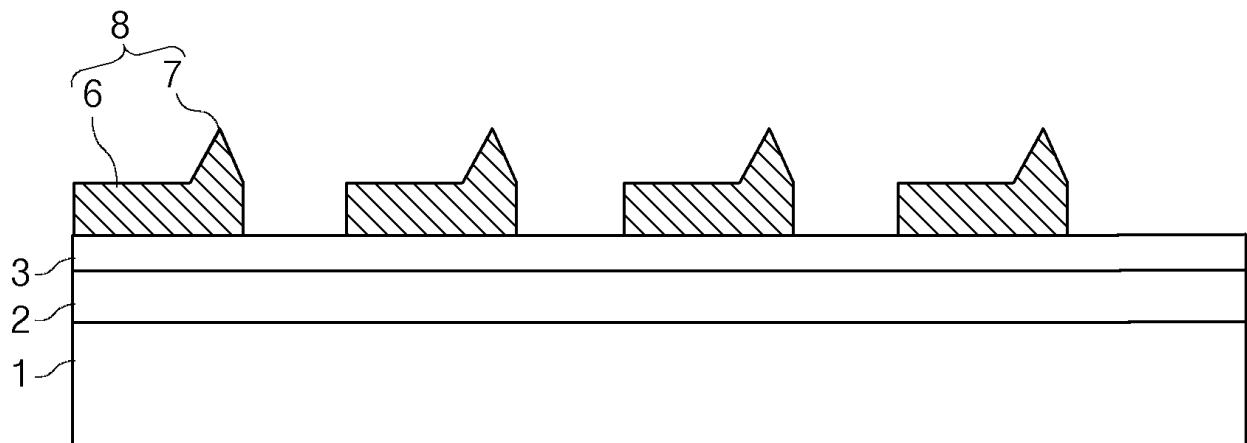
도면2c



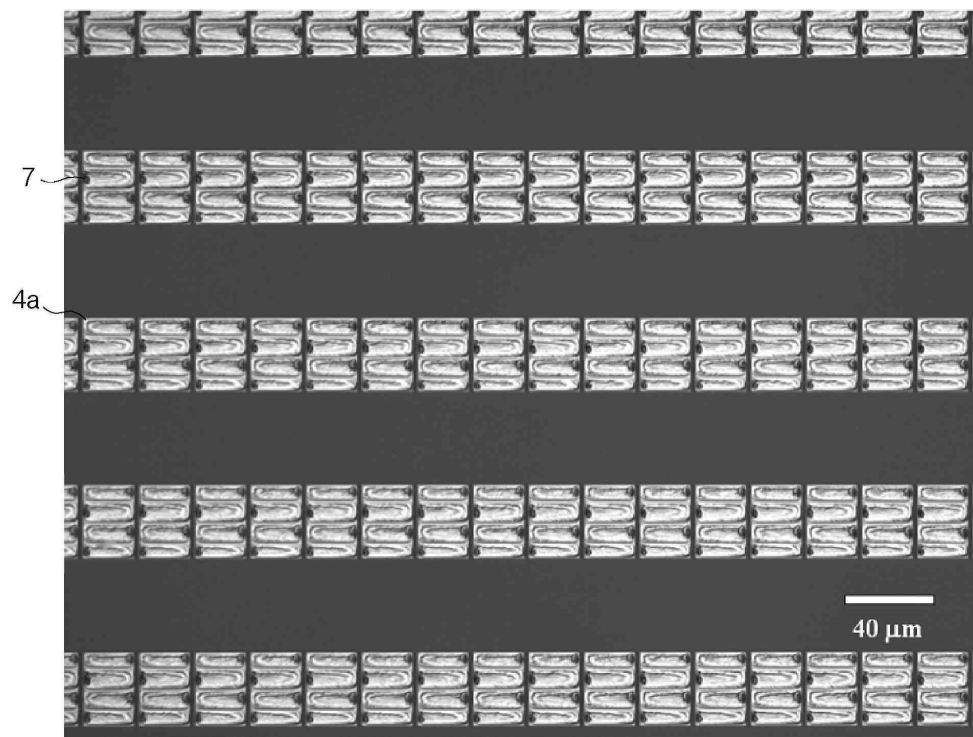
도면2d



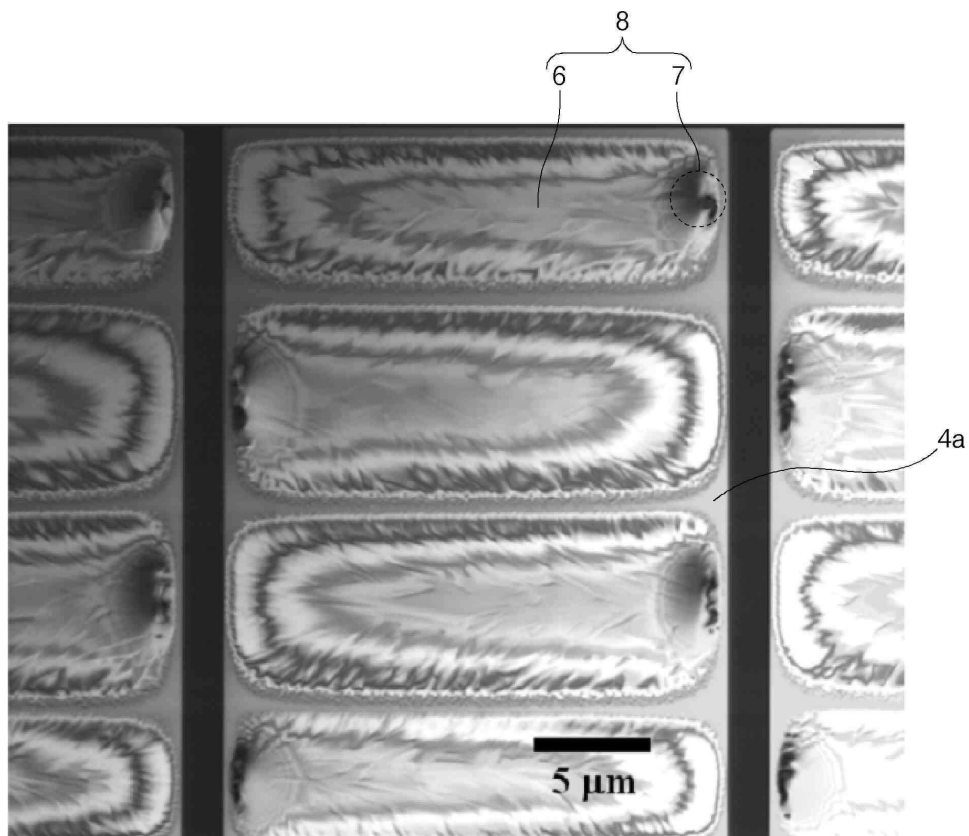
도면2e



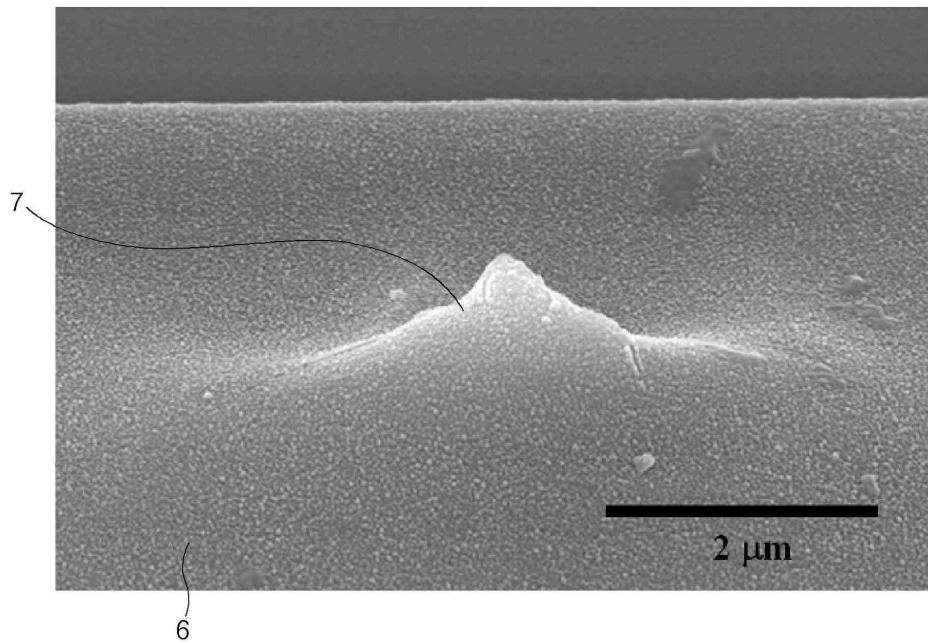
도면3



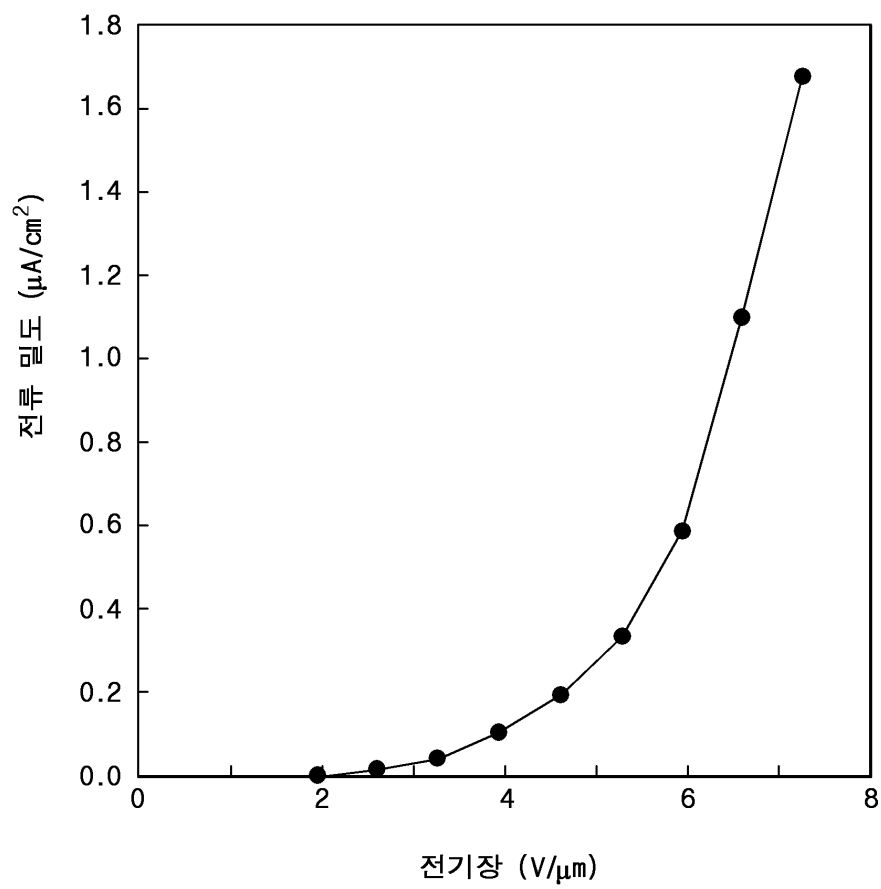
도면4



도면5



도면6



도면7

