



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 10 2004 010 956 A1** 2005.09.22

(12)

Offenlegungsschrift

(21) Aktenzeichen: **10 2004 010 956.7**

(22) Anmeldetag: **03.03.2004**

(43) Offenlegungstag: **22.09.2005**

(51) Int Cl.⁷: **H01L 23/14**
H01L 23/32, H01L 21/58

(71) Anmelder:
Infineon Technologies AG, 81669 München, DE

(74) Vertreter:
Schweiger & Partner, 80803 München

(72) Erfinder:
**Wörner, Holger, 93049 Regensburg, DE; Fürgut,
Edward, 86453 Dasing, DE**

(56) Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:

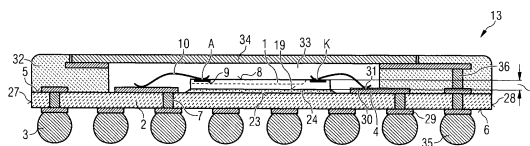
DE 198 40 421 A1
DE 101 57 887 A1
DE 101 29 388 A1
US 2003/0 77 885 A1
US 2002/0 48 906 A1
US 62 61 869 B1
US 58 51 845
EP 05 56 550 A2
WO 03/0 83 930 A1
JP 2003 142 505 A (Patent Abstracts of Japan);

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gemäß § 44 PatG ist gestellt.

(54) Bezeichnung: **Halbleiterbauteil mit einem dünnen Halbleiterchip und einem steifen Verdrahtungssubstrat sowie Verfahren zur Herstellung und Weiterverarbeitung von dünnen Halbleiterchips**

(57) Zusammenfassung: Die Erfindung betrifft ein Halbleiterbauteil (13) mit einem dünnen Halbleiterchip (1) und ein Verfahren zur Herstellung und Weiterverarbeitung derart dünner Halbleiterchips (1). Das Halbleiterbauteil (13) weist neben dem dünnen Halbleiterchip (1) ein Verdrahtungssubstrat (2) auf, das auf seiner Oberseite (5) den Halbleiterchip (1) trägt und auf seiner Unterseite (6) und/oder seinen Randseiten (27, 28) Außenkontakte (3) aufweist. Der Halbleiterchip (1) ist vorzugsweise aus monokristallinem Silicium einer Dicke $d \leq 25 \mu\text{m}$ hergestellt.



Beschreibung

[0001] Die Erfindung betrifft ein Halbleiterbauteil mit einem dünnen Halbleiterchip und einem steifen Verdrahtungssubstrat. Ferner betrifft die Erfindung ein Verfahren zur Herstellung und Weiterverarbeitung von dünnen Halbleiterchips zu Halbleiterbauteilen.

Stand der Technik

[0002] Dünne Halbleiterchips werden durch Dünnen von fertig prozessierten Halbleiterwafern mit Standardabmessungen gewonnen, wobei diese Halbleiterwafer eine Dicke D von 300 μm bis 1.500 μm und einem Durchmesser von einigen 10 cm aufweisen. Der prozessierte und zu dünnende Halbleiterwafer weist auf seiner aktiven Oberseite eine Passivierungsschicht auf. Diese Passivierungsschicht weist frei liegende metallische Kontaktflächen auf, die während des Dünnens in einer Dünnungsanlage nicht beschädigt werden dürfen. Je dünner ein Halbleiterwafer wird, umso kritischer wird eine Weiterverarbeitung der gedünnten Halbleiterchips des gedünnten Halbleiterwafers zu einem Halbleiterbauteil, sodass bei Halbleiterchipdicken von 30 μm eine kritische Dicke erreicht ist, die nicht unterschritten werden kann, da derartige Halbleiterchips nicht mehr selbsttragend sind und ein kritisches Bruchverhalten aufweisen. Bei diesen minimalen Dicken unter 30 μm ist weder ein Handhaben zum Aufbringen auf das Verdrahtungssubstrat noch ein Anbringen von Flipchip-Kontakten ohne erhebliche Einbußen bei der Produktausbeute möglich.

[0003] Dennoch besteht ein Bedarf, die Chipdicke weiter zu verringern, zumal dünnere Halbleiterchiplättchen auch die elektrische Performance verbessern können. So lassen sich mit extrem dünnen Halbleiterchips Durchschaltzeiten und Sperrzeiten von Leistungsdioden und Leistungstransistoren deutlich verringern, wenn es gelingt, Leistungsmodulen mit Halbleiterchips einer Dicke unter 30 μm zu Leistungsmodulen zu integrieren. Jedoch scheint ein unüberwindliches Hindernis das kritische Bruchverhalten derart dünner Halbleiterchips zu sein, sodass ein Handling derart dünner Halbleiterchips bisher nicht möglich ist.

Aufgabenstellung

[0004] Aufgabe der Erfindung ist es, ein Halbleiterbauteil mit einem dünnen Halbleiterchip zu schaffen, wobei das Halbleiterbauteil einen Halbleiterchip aufweist, dessen Dicke $d < 30 \mu\text{m}$ ist. Ferner ist es Aufgabe der Erfindung ein Verfahren zur Herstellung und Weiterverarbeitung eines derart dünnen Halbleiterchips anzugeben.

[0005] Diese Aufgabe wird mit dem Gegenstand der unabhängigen Ansprüche gelöst. Vorteilhafte Weiter-

bildungen der Erfindung ergeben sich aus den abhängigen Ansprüchen.

[0006] Erfindungsgemäß wird ein Halbleiterbauteil mit einem dünnen Halbleiterchip und einem steifen Verdrahtungssubstrat geschaffen. Das Verdrahtungssubstrat weist auf seiner Oberseite den Halbleiterchip und auf seiner Unterseite und/oder seinen Randseiten Außenkontakte auf. Der Halbleiterchip weist monokristallines Halbleitermaterial einer Dichte $d < 100 \mu\text{m}$ auf. Vorzugsweise weist der Halbleiterchip monokristallines Silicium einer Dicke $d \leq 25 \mu\text{m}$ auf.

[0007] Ein derartiges Halbleiterbauteil hat den Vorteil einer Raumersparnis, da mit einem derart dünnen Halbleiterchip flache Halbleiterbauteile realisierbar sind. Darüber hinaus hat dieses Halbleiterbauteil den Vorteil, insbesondere wenn ein derartig gedünnter Halbleiterchip für ein Leistungsbauteil eingesetzt wird, dass Durchlasszeiten und Sperrzeiten verkürzt werden, zumal die Laufzeit der Minoritätsladungsträger in dem monokristallinen Silicium von der Dicke d des Halbleiterchips abhängt. Dazu weisen derartige Leistungshalbleiterbauteile auf der Rückseite des dünnen Halbleiterchips einen großflächigen Rückseitenkontakt auf, und auf der Oberseite des Halbleiterchips mindestens eine Kontaktanschlussfläche, wenn es sich um eine Leistungsdiode handelt und mehrere Kontaktanschlussflächen, wenn mit dem dünnen Halbleiterchip ein Leistungs transistor oder ein Thyristor realisiert werden soll.

[0008] In einer weiteren bevorzugten Ausführungsform der Erfindung weist das steife Verdrahtungssubstrat ein Keramikmaterial auf, dessen thermischer Ausdehnungskoeffizient an den thermischen Ausdehnungskoeffizienten des Halbleiterchips angepasst ist. Mit einem derartigen Keramikmaterial ist der Vorteil verbunden, dass die thermischen Spannungen zwischen dem Keramikmaterial und dem dünnen Halbleiterchip bei thermischer Belastung minimiert sind, sodass keine Mikrorisse in dem dünnen Halbleiterchipmaterial auftreten.

[0009] Das steife Umverdrahtungssubstrat kann derart ausgebildet sein, dass es mehrere dünne Halbleiterchips aufnimmt, die für ein Leistungsmodul erforderlich sind. Um diese Halbleiterchips untereinander zu verdrahten, ist das Verdrahtungssubstrat metallkaschiert und weist metallische Verdrahtungsstrukturen auf seinen Oberflächen, d.h. auf seiner Oberseite und seiner Unterseite auf, und verfügt über Durchkontakte durch das Verdrahtungssubstrat hindurch, um die Verdrahtungsstruktur auf der Oberseite des Verdrahtungssubstrats mit der Verdrahtungsstruktur auf der Unterseite des Verdrahtungssubstrats elektrisch zu verbinden. Dazu kann die Verdrahtungsstruktur auf der Unterseite des Verdrahtungssubstrats Außenkontaktflächen aufweisen, die geeig-

net sind, Lotbälle als Außenkontakte aufzunehmen. Über die Verdrahtungsstruktur auf der Unterseite des Verdrahtungssubstrats und über die Durchkontakte können diese Außenkontakte mit der Verdrahtungsstruktur auf der Oberseite des Verdrahtungssubstrats verbunden sein. Zur Aufnahme des nur wenige μm -dicken Halbleiterchips auf das Verdrahtungssubstrat weist die Verdrahtungsstruktur auf der Oberseite des Verdrahtungssubstrats eine Chipmontagefläche auf, mit welcher der dünne Halbleiterchip über eine Lötsschicht oder über eine elektrisch leitende Klebstoffschicht verbunden ist. Der dünne Halbleiterchip weist auf seiner aktiven Oberseite Kontaktflächen auf, die über Bondverbindung mit der Umverdrahtungsstruktur auf der Oberseite des Verdrahtungssubstrats elektrisch in Verbindung stehen.

[0010] In einer weiteren Ausführungsform der Erfindung ist es vorgesehen, dass der dünne Halbleiterchip auf einer Chipinsel eines Flachleiterrahtens aufgebracht ist und die Kontaktflächen der Oberseite des dünnen Halbleiterchips mit inneren Flachleitern des Flachleiterrahtens über Bondverbindungen in Verbindung stehen. Darüber hinaus ist es möglich, dass die dünnen Halbleiterchips auf einem Verdrahtungssubstrat aus einem Kunststoff als Trägermaterial aufgebracht sind, wobei dieses Trägermaterial aus Kunststoff mit Keramikpartikeln gefüllt ist, um den thermischen Ausdehnungskoeffizienten des Trägermaterials an den thermischen Ausdehnungskoeffizienten des dünnen Halbleiterchips anzupassen.

[0011] In einer weiteren bevorzugten Ausführungsform der Erfindung weist der dünne Halbleiterchip eine Dicke d von $0,5 \mu\text{m} \leq d \leq 25 \mu\text{m}$ auf. Die untere Grenze von $0,5 \mu\text{m}$ ergibt sich durch die begrenzten Möglichkeiten der Dünnungsanlagen, sowie der Dünnungsverfahren, und den damit verbundenen Fertigungstoleranzgrenzen. Vorzugsweise wird eine Dicke $d \leq 10 \mu\text{m}$ angestrebt, bei der bereits die vorteilhaften Effekte einer Laufzeitverkürzung für Minoritätsladungsträger durch den Halbleiterchip wirksam sind, sodass steile Einschalt- und Ausschaltflanken für hohe Stromdichten derartigen Halbleiterchips möglich werden. Ein bevorzugter Bereich für die Dicke d des dünnen Halbleiterchips liegt bei $1,2 \mu\text{m} \leq d \leq 10 \mu\text{m}$. In diesem Bereich ist die Fertigungsausbeute von Halbleiterbauteilen mit dünnen Halbleiterchips am größten, sodass eine preiswerte Massenproduktion möglich ist.

[0012] Ein Verfahren zur Herstellung und Weiterverarbeitung von dünnen Halbleiterchips weist die nachfolgenden Verfahrensschritte auf. Zunächst wird ein zu dünnender monokristalliner Halbleiterwafer vorzugsweise ein Siliciumwafer mit in Zeilen und Spalten angeordneten Halbleiterchippositionen bereitgestellt. Die Halbleiterchippositionen weisen Kontaktflächen zum Verbinden des Halbleiterchips mit entsprechenden Kontaktanschlussflächen auf einem Verdrahtungs-

substrat eines Halbleiterbauteils auf. Eine doppelseitig klebende Folie wird vorbereitend auf eine Oberseite einer formstabilen selbsttragenden Platte, die vorzugsweise ein Standard-Halbleiterwafer ist und als Träger für den Dünnungsprozess dient, aufgebracht.

[0013] Derartige Platten weisen genormte Dicken D auf, die in etwa der Dicke des zu dünnenden Halbleiterwafers entsprechen, und die mit zunehmendem Durchmesser des Wafers zunehmen. Die doppelseitig klebende Folie, die auf diese Platte aufgebracht wird, weist auf ihren beiden Oberseiten Klebstoffschichten auf, die unterschiedliche Eigenschaften haben. Wenn beide Klebstoffschichten aus einem Thermoplast bestehen, so unterscheiden sich die beiden Klebstoffschichten durch die Schmelztemperatur ihrer Thermoplaste. Dabei wird die Klebstoffschicht mit der höheren Schmelztemperatur auf den Standard-Halbleiterwafer aufgebracht und die Klebstoffschicht mit der etwas niedrigeren Schmelztemperatur bleibt für die Aufnahme des zu dünnenden Halbleiterwafers reserviert.

[0014] Bei einer anderen Ausführungsform der Erfindung wird eine thermisch sensitive Klebstoffolie zur Verfügung gestellt, die auf einer Seite einen aushärtbaren Duroplasten aufweist und auf der gegenüberliegenden Seite einen thermoplastischen Klebstoff aufweist. Dabei ist die Zersetzungstemperatur der Klebstoffschicht aus Duroplast höher als die Schmelztemperatur der thermoplastischen Klebstoffschicht. In diesem Fall wird die Platte mit der Klebstoffschicht aus Duroplast verbunden, während die thermoplastische Klebstoffschicht der Folie zur Aufnahme des zu dünnenden Halbleiterwafers frei bleibt.

[0015] Nach dieser Vorbereitung des Trägers wird auf die Platte, bzw. auf die thermoplastische Klebstoffschicht der doppelseitig klebenden Folie der zu dünnende Halbleiterwafer aufgebracht. Dabei entsteht ein Sandwichwafer, dessen Oberseiten von den Rückseiten der übereinander gestapelten Halbleiterwafer gebildet wird. Dieser Sandwichwafer ist mechanisch stabil und kann in eine Dünnungsanlage zum Dünnen des zu dünnenden Halbleiterwafers eingebracht werden. In dieser Dünnungsanlage wird die ursprüngliche Dicke D auf die Dicke $d \leq 25 \mu\text{m}$ heruntergebracht. Nach dem Dünnen des zu dünnenden Halbleiterwafers wird nun der Sandwichwafer in einzelne Sandwichchips entlang der Zeilen und Spalten des gedünnten Halbleiterwafers aufgetrennt. Diese Sandwichchips bilden einen selbsttragenden Stapel aus einem Plattenstück der Platte der Standard-Dicke D , aus einer doppelseitig klebenden Folie und aus einem dünnen Halbleiterchip, der nach dem Dünnen an der Folie haftet und von dem Plattenstück getragen wird.

[0016] Dieser selbsttragende Sandwichchip wird

nun mit der Rückseite des dünnen Halbleiterchips auf eine Chipmontagefläche eines steifen Verdrahtungssubstrats fixiert. Dazu kann ein Duroplast-Klebstoff eingesetzt werden, der zum Fixieren des dünnen Halbleiterchips mit seiner Rückseite auf der Chipmontagefläche unter thermischer Einwirkung ausgehärtet wird. Die Zersetzungstemperatur dieses Duroplast-Klebstoffs auf der Chipmontagefläche ist höher als die Schmelztemperatur des thermoplastischen Klebstoffs der doppelseitig klebenden Folie. Nach dem Aushärten des Duroplast-Klebstoffs ist der dünne Halbleiterchip derart fest mit dem Verdrahtungssubstrat verbunden, dass ein Erwärmen des fixierten Sandwichchips dazu führt, dass der Träger, bzw. das Plattenstück, mitsamt der doppelseitig klebenden Folie von dem dünnen Halbleiterchip im Bereich der thermoplastischen Klebstoffschicht abgestreift und/oder abgehoben werden kann.

[0017] Dieses Verfahren hat den Vorteil, dass durch die Trägerung des sehr dünnen Halbleiterchips, der Halbleiterchip mit den herkömmlichen Verfahren weiterbearbeitet werden kann. Die doppelseitig klebende Folie kann in Form eines thermosensitiven Klebebandes zur Verfügung gestellt werden und erlaubt eine nahezu kraftlose Demontage des Trägers von dem gedünnten Halbleiterchip, wobei der Träger aus einem Halbleiterchipmaterial wie einem Standard-Halbleiterwafer aus Silicium, einem Metall wie Kupfer oder Aluminium, oder einer Keramik bestehen kann. Bei einem geeigneten Maschinenkonzept kann die Demontage des Trägers parallel zu einem Bondprozess durchgeführt werden. Dadurch kann in vorteilhafter Weise die Gesamtprozessdauer nahezu gleich gehalten werden. Die Trägerplatte kann in Verbindung mit dem thermosensitiven Klebeband in vorteilhafter Weise bereits beim Rückätzen des zu dünnenden Halbleiterwafers eingesetzt werden. Somit sind bis auf die Trägermontage selbst keine zusätzlichen Prozessschritte zur Herstellung und Weiterverarbeitung von gedünnten Halbleiterchips erforderlich.

[0018] Ein alternatives Verfahren zur Herstellung und Weiterverarbeitung von dünnen Halbleiterchips weist nachfolgende Verfahrensschritte auf. Zunächst wird ein zu dünnender, monokristalliner Halbleiterwafer vorzugsweise ein Siliciumwafer mit in Zeilen und Spalten angeordneten Halbleiterchippositionen bereitgestellt, wobei die Halbleiterchippositionen Halbleiterchips für Halbleiterbauteile aufweisen. Anschließend wird der Halbleiterwafer auf eine vorgegebene Dicke d gedünnt. Parallel wird eine doppelseitig klebende Folie auf eine Oberseite einer Platte, die vorzugsweise ein Standard-Halbleiterwafer ist, aufgebracht. Dann wird der gedünnte Halbleiterwafer mit seiner Rückseite auf die doppelseitig klebende Folie mittels einer thermoplastischen Klebeschicht unter Bildung eines Sandwichwafers, aufgebracht.

[0019] Dabei bildet die aktive Oberseite des ge-

dünnten Halbleiterwafers die Oberseite des Sandwichwafers. Auf die aktive Oberseite des gedünnten Halbleiterwafers werden nun Flipchip-Kontakte aufgebracht. Anschließend wird der Sandwichwafer in einzelne Sandwichchips entlang der Zeilen und Spalten des gedünnten Halbleiterwafers getrennt, wobei die Sandwichchips einen selbsttragenden Stapel aus einem Plattenstück einer Standarddicke, einer doppelseitig klebenden Folie und einem dünnen Halbleiterchip bilden. Nun werden die Sandwichchips mit den Flipchip-Kontakten des dünnen Halbleiterchips auf einem steifen Verdrahtungssubstrat durch Anlöten der Flipchip-Kontakte fixiert. Abschließend wird der Sandwichchip erwärmt und das Plattenstück mit doppelseitig klebender Folie von dem dünnen Halbleiterchip im Bereich der thermoplastischen Klebstoffschicht der Klebstoffolie abgehoben.

[0020] Dieses Verfahren hat den Vorteil, dass hauchdünne Halbleiterchips mit Flipchip-Kontakten realisiert und auf ein Verdrahtungssubstrat mit ihren Flipchip-Kontakten aufgebracht werden können, ohne dass bei der Bestückung von Verdrahtungssubstraten mit den Halbleiterchips unter Anlöten der Flipchip-Kontakte hohe Ausschussraten in der Fertigung auftreten.

[0021] Ein weiteres alternatives Verfahren zur Herstellung und Weiterverarbeitung von dünnen Halbleiterchips weist nachfolgende Verfahrensschritte auf. Zunächst wird ein zu dünnender, monokristalliner Halbleiterwafer vorzugsweise ein Siliciumwafer mit in Zeilen und Spalten angeordneten Halbleiterchippositionen eingestellt, wobei die Halbleiterchippositionen Halbleiterchips für Halbleiterbauteile aufweisen. Anschließend wird der Halbleiterchip auf eine vorgegebene Dicke gedünnt. Parallel wird eine doppelseitig klebende Folie auf eine Oberseite einer formstabilen selbsttragenden Platte, die vorzugsweise ein Standard-Halbleiterwafer ist, aufgebracht. Dann wird der gedünnte Halbleiterwafer mit seiner aktiven Oberseite auf die doppelseitig klebenden Folie mit einer thermoplastischen Klebeschicht der Folie aufgebracht unter Bildung eines Sandwichwafers, wobei die Rückseiten der Platte und des Halbleiterwafers die Oberseiten des Sandwichwafers bilden.

[0022] Anschließend wird der Sandwichwafer in einzelne Sandwichchips entlang der Zeilen und Spalten des gedünnten Halbleiterwafers getrennt, wobei die Sandwichchips einen selbsttragenden Stapel aus einem Plattenstück einer Standarddicke, einer doppelseitig klebenden Folie und einem dünnen Halbleiterchip bilden. Nun werden die Sandwichchips mit der Rückseite des dünnen Halbleiterchips auf eine Chipmontagefläche eines steifen Verdrahtungssubstrats mittels einer Klebstoffschicht vorzugsweise einer Klebstoffschicht aus einem Duroplast und unter Aushärten der Klebstoffschicht fixiert. Anschließend werden die Sandwichchips erwärmt und das Platten-

stück mit der doppelseitig klebenden Folie wird von dem dünnen Halbleiterchip im Bereich der thermoplastischen Klebstoffschicht abgehoben.

[0023] Dieses Verfahren hat den Vorteil, dass ein Halbleiterwafer parallel zur Präparation einer Platte als Träger der zu bildenden Sandwichwafer gedünnt werden kann, und anschließend die Fertigung unter Bilden von Sandwichchips als stabiles selbsttragendes Zwischenprodukt erfolgt.

[0024] In einer bevorzugten Durchführung des Verfahrens weist der zu dünnende Halbleiterwafer in den Halbleiterpositionen eine oberste Passivierungsschicht mit freiliegenden Kontaktflächen der aktiven Oberseite der Halbleiterchips auf. Die Klebstoffschicht aus einem Thermoplast bedeckt dann vollständig beim Aufbringen der doppelseitig klebenden Folie diese Passivierungsschicht und die freiliegenden Kontaktflächen. Um Luft einschließen und andere Defekte zu vermeiden, wird vorzugsweise der Aufklebevorgang im Vakuum durchgeführt.

[0025] Als formstabile selbsttragende Platte kann vorzugsweise ein Standard-Halbleiterwafer aus einem monokristallinen Siliciumwafer eingesetzt werden, der den gleichen Außendurchmesser aufweist wie der zu dünnende Halbleiterwafer. Außerdem weist der Standard-Halbleiterwafer auch die gleichen Außenrandmarkierungen auf, um eine korrekte Justage für spätere Aussägen ein derartiger Halbleiterchips entlang der Halbleiterchippositionen zu gewährleisten. Auf diese Oberseite des Silicium-Halbleiterwafers wird vorzugsweise die doppelseitig klebende Folie mit einer Klebstoffschicht aus einem Duroplast aufgebracht. Da die Zersetzungstemperatur von Duroplasten deutlich höher ist als die Schmelztemperatur von Thermoplasten. Danach wird der zu dünnende Halbleiterwafer mit seiner aktiven Oberseite und seinen zu schützenden Kontaktflächen auf die thermoplastische Klebstoffschicht der Folie aufgebracht. Nach diesem Vorgang hat sich ein Sandwichhalbleiter gebildet, der mehr als die doppelte Dicke eines Standard-Halbleiterwafers aufweist und folglich ebene und stabile Rückseiten für einen Dünnungsprozess zur Verfügung stellt.

[0026] Beim Dünnungsprozess wird zunächst ein chemomechanischer Abtrag mittels einer Läppanlage und anschließend ein chemomechanisches Polieren in einer Polieranlage durchgeführt. Dabei überwiegt mit fortschreitender Dünnung des Halbleiterwafers der chemische Abtrag. Bei diesem Dünnungsprozess wird der zu dünnende Wafer auf eine Dicke $d \leq 100 \mu\text{m}$, vorzugsweise zwischen $0,5 \mu\text{m} \leq d < 25 \mu\text{m}$ gedünnt, wobei ein noch bevorzugter Dickenbereich bei $1,2 \mu\text{m} \leq d \leq 10 \mu\text{m}$ liegt.

[0027] Zusammenfassend ist festzustellen, dass ein zu bondender Halbleiterchip zunächst geträgert wird

und mit dem Träger auch montiert wird. Der Träger wird dabei mit dem Halbleiterchip durch ein doppelseitig klebendes Band, bzw. eine Folie, verbunden, von dem mindestens eine Seite einen thermisch löslichen Klebstoff aufweist. Nach Fixieren des Halbleiterchips durch ein Kleben oder Löten auf einer Chipmontagefläche eines Verdrahtungssubstrats wird der Träger unter Aufheizen wieder entfernt. Zurückbleibende Klebstoffreste können, falls erforderlich ist, in einem Lösungs- und Reinigungsschritt von der aktiven Oberseite des gedünnten Halbleiterchips abgetragen werden.

[0028] Die Erfindung wird nun anhand der beigefügten Figuren näher erläutert.

Ausführungsbeispiel

[0029] [Fig. 1](#) zeigt einen schematischen Querschnitt durch ein Halbleiterbauteil einer Ausführungsform der Erfindung;

[0030] [Fig. 2](#) zeigt einen schematischen Querschnitt durch einen Sandwichwafer vor einem Dünnen eines zu dünnenden Halbleiterwafers;

[0031] [Fig. 3](#) zeigt einen schematischen Querschnitt durch einen Sandwichwafer mit gedünntem Halbleiterwafer;

[0032] [Fig. 4](#) zeigt einen schematischen Querschnitt durch einen Sandwichwafer auf einem Säge Tisch vor einem Auftrennen des Sandwichwafers in einzelne Sandwichchips;

[0033] [Fig. 5](#) zeigt einen schematischen Querschnitt durch einen Sandwichchip, der über einem Verdrahtungssubstrat eines Halbleiterbauteils angeordnet ist;

[0034] [Fig. 6](#) zeigt einen schematischen Querschnitt eines Sandwichchips nach Aufsetzen des Sandwichchips auf das Verdrahtungssubstrat;

[0035] [Fig. 7](#) zeigt einen schematischen Querschnitt durch einen dünnen Halbleiterchip, der auf dem Verdrahtungssubstrat fixiert ist.

[0036] [Fig. 1](#) zeigt einen schematischen Querschnitt durch ein Halbleiterbauteil **13** einer Ausführungsform der Erfindung. Das Halbleiterbauteil **13** weist einen $10 \mu\text{m}$ dünnen Halbleiterchip **1** auf, der auf einem Verdrahtungssubstrat **2** montiert ist. Das Verdrahtungssubstrat **2** weist eine Keramikplatte auf, die dem Halbleiterbauteil **13** Stabilität liefert und in ihrem thermischen Ausdehnungskoeffizienten dem dünnen Halbleiterchip **1** angepasst ist. Das Verdrahtungssubstrat **2** weist eine Oberseite **5** auf, auf der der Halbleiterchip **1** montiert ist und die eine Verdrahtungsstruktur **4** mit metallischen Leiterbahnen **30** und

Bondkontaktanschlussflächen **31** aufweist.

[0037] Auf einer Unterseite **6**, die der Oberseite **5** gegenüberliegt, weist das steife Verdrahtungssubstrat **2** eine Anordnung von Außenkontaktflächen **29** auf, die Außenkontakte **3** in Form von Lotbällen tragen. Die Außenkontaktflächen **29** sind über Durchkontakte **7** mit der Verdrahtungsstruktur **4** auf der Oberseite **5** verbunden. In dem gezeigten Querschnitt des Halbleiterbauteils **13** ist lediglich ein Halbleiterchip **1** abgebildet, der als Leistungsdiode in dem Halbleiterbauteil **13** angeschlossen ist, wobei das Halbleiterbauteil **13** ein Leistungsmodul mit einem Brückengleichrichter aus mindestens vier derartigen Halbleiterchips aufweist.

[0038] Der Vorteil eines derart dünnen Halbleiterchips **1** von 10 µm für die Dioden dieses Leistungsmoduls liegt in der Möglichkeit, hohe Ströme bei gleichzeitig kurzen Anstiegs- und Abfallflanken zu schalten. Ein derartiges Halbleiterbauteil **13** kann eine Moldkappe aufweisen oder, wie hier in dem Beispiel gezeigt, in einem Hohlraumgehäuse untergebracht sein. Dieses hier gezeigte Hohlraumgehäuse weist zusätzlich zu dem steifen Verdrahtungssubstrat **2** einen Keramikrahmen **32** auf, der einen Hohlraum **33** umschließt, welcher von einer elektrischen Streufelder abschirmenden Metallabdeckung **34** abgeschlossen wird. Diese Metallabdeckung **34** kann über eine Masseleitung **36** und einen äußeren Masseanschluss **35** zur Abschirmung auf Massepotenzial gelegt werden. Die übrigen Außenkontakte **3** auf der Unterseite **6** des Verdrahtungssubstrats **2** sind über Durchkontakte **7** mit der Verdrahtungsstruktur **4** und über die Bondverbindungen **10** mit den Elektroden A und K auf der aktiven Oberseite **8** des dünnen Halbleiterchips **1** elektrisch verbunden.

[0039] Die Anodenelektrode A und die Kathodenelektrode K des als Leistungsdiode geschalteten dünnen Halbleiterchips **1** sind somit über die Bondverbindungen **10** mit der Verdrahtungsstruktur **4** auf der Oberseite **5** des Verdrahtungssubstrats **2** verbunden. Dazu weist der Halbleiterchip **1** auf seiner aktiven Oberseite **8**, die Kontaktflächen **9** auf, die während des Dünnens des Halbleiterchips **1** auf die jeweils erforderliche Dicke, vorzugsweise $d \leq 10$ mm, geschützt sind und erhalten bleiben.

[0040] Die Rückseite **19** des dünnen Halbleiterchips **1** ist über einen Duroplast-Klebstoff **24** auf einer Chipmontagefläche **23** des Verdrahtungssubstrats **2** fixiert. Das Aufbringen eines derart dünnen Halbleiterchips **1** auf ein Verdrahtungssubstrat **2** bildet eine große Herausforderung an die Technologie und wird in den anschließenden [Fig. 2](#) bis [Fig. 7](#) näher erläutert. In diesen

[0041] [Fig. 2](#) bis [Fig. 7](#) werden Komponenten mit gleichen Funktionen, wie in [Fig. 1](#), mit gleichen Be-

zugszeichen gekennzeichnet und nicht extra erörtert.

[0042] Während bei der in [Fig. 1](#) gezeigten Ausführungsform der Erfindung die Außenkontakte **3** auf der Unterseite **6** des Verdrahtungssubstrats **2** angeordnet sind, können die Außenkontakte **3** auch auf den Randseiten **27** und **28** angeordnet sein, um eine Stromzuführung oder Signalführung zu dem Halbleiterbauteil **13** zu gewährleisten. Ferner kann anstelle des keramischen Hohlgehäuses auch eine Moldkappe den dünnen Halbleiterchip **1** umschließen.

[0043] [Fig. 2](#) zeigt einen schematischen Querschnitt durch einen Sandwichwafer **18** vor einem Dünnen eines zu dünnenden Halbleiterwafers **11**. Da es das Ziel dieses Verfahrens ist, nicht nur einen dünnen Halbleiterchip herzustellen, sondern diesen so lange wie möglich auch im Weiterverarbeitungsverfahren durch einen Träger in Form eines Halbleiterchips mit einer Standard-Dicke D zu handhaben und zu schützen, kommt es bei dem Sandwichwafer **18** darauf an, eine doppelseitig klebende Folie **14** bereitzustellen, deren Klebstoffschichten **26** und **17** in ihrem thermischen Verhalten unterschiedlich sind. Während die Klebstoffschicht **26** mit der die doppelseitig klebende Folie **14** auf eine spiegelglanzpolierte Oberseite **15** eines Standard-Halbleiterwafers **16** aufgeklebt ist, aus einem Duroplast in diesem Ausführungsbeispiel des Verfahrens besteht, weist die Klebstoffschicht **17**, auf die der zu dünnende Halbleiterwafer **11** mit seiner aktiven Oberseite **8** und den darauf befindlichen Kontaktflächen **9** zu kleben ist, einen Thermoplast auf.

[0044] Eine derartige thermoplastische Klebstoffschicht **17** hat den Vorteil, dass sie bei Erreichen einer Schmelztemperatur aufschmilzt. Somit können relativ kräftefrei die mit einer thermoplastischen Klebstoffschicht **17** verbundenen Teile wieder voneinander gelöst werden. Die Klebstoffschicht **26** aus einem Duroplast hingegen, muss einer Zersetzungstemperatur ausgesetzt werden, um Teile, die durch einen Duroplast miteinander verbunden sind, freizugeben. Somit bildet der in [Fig. 2](#) gezeigte Sandwichwafer **18** eine selbsttragende und formstabile Einheit, die nun in eine Dünnungsanlage eingebracht werden kann. Dazu wird die Rückseite **20** des Standardhalbleiterwafers **16** auf einen Halter geklebt und die Rückseite **19** des zu dünnenden Halbleiterwafers **11** einem chemomechanischen Abtrag ausgesetzt.

[0045] [Fig. 3](#) zeigt einen schematischen Querschnitt durch einen Sandwichwafer **18** mit gedünntem Halbleiterwafer **11**, der aus der Dünnungsanlage herauskommt. Bei dem Dünnungsvorgang wird der in [Fig. 2](#) gezeigte zu dünnende Halbleiterwafer **11** auf eine Dicke $d \leq 25$ µm und in diesem Durchführungsbeispiel der Erfindung auf eine Dicke d von 10 µm gedünnt. Dabei bleiben die auf der aktiven Oberseite **8** des gedünnten Halbleiterwafers **11** angeordneten

Kontaktflächen **9** unversehrt. Die Rückseite **19** des gedünnten Halbleiterwafers **11** kann nun mit dem Träger aus einem Standard-Halbleiterwafer **16** auf einen Säge Tisch, der in [Fig. 4](#) zeigt wird, geklebt werden.

[0046] [Fig. 4](#) zeigt einen schematischen Querschnitt durch einen Sandwichwafer **18** auf einem Säge Tisch **25** vor einem Auftrennen in einzelne Sandwichchips **21**. Die in [Fig. 4](#) gezeigten vertikalen und gestrichelten Linien **37** zeigen die Sägespuren entlang der Halbleiterchippositionen **12** des dünnen Halbleiterwafers **11**. Auf dem Säge Tisch **25** können nun beide Halbleiterwafer **11** und **16** des Sandwichwafers **18** gemeinsam in einzelne Sandwichchips **21** entlang der gestrichelten Linien **37** getrennt werden, sodass weiter zu verarbeitende Halbleiterchipstapel entstehen, die aus einem Halbleiterchip einer Standard-Dicke D und einem dünnen Halbleiterchip **1** bestehen, zwischen denen eine thermosensitive Folie angeordnet ist.

[0047] [Fig. 5](#) zeigt einen schematischen Querschnitt durch einen Sandwichchip **21**, der über einem Verdrahtungssubstrat **2** eines Halbleiterbauteils angeordnet ist. Ein derartiger Sandwichchip **21** ist äußerst stabil und kann mit herkömmlichen Singulier- und Bestückungswerkzeugen weiter verarbeitet werden. In [Fig. 5](#) wird nun in Pfeilrichtung B dieser Sandwichchip **21** auf einem steifen Verdrahtungssubstrat **2** abgesetzt, das eine Chipmontagefläche **23** aufweist, die ihrerseits mit einem Duroplast-Klebstoff **24** bedeckt ist.

[0048] [Fig. 6](#) zeigt einen schematischen Querschnitt eines Sandwichchips **21** nach Aufsetzen des Sandwichchips **21** auf das Verdrahtungssubstrat **2**. Durch Erwärmen des in [Fig. 6](#) gezeigten Aufbaus kann der Duroplast **24** auf der Chipmontagefläche **23** des Verdrahtungssubstrats **2** aushärten, sodass der dünne Halbleiterchip **1** auf dem Verdrahtungssubstrat **2** fixiert ist.

[0049] [Fig. 7](#) zeigt einen schematischen Querschnitt durch einen dünnen Halbleiterchip **1**, der auf einem Verdrahtungssubstrat **2** fixiert ist und von dem durch Aufschmelzen der thermoplastischen Klebstoffschicht **17** der Klebefolie **14** nun der tragende Halbleiterchip **22** mit der Klebstoffschicht **26** anhaftenden Klebstofffolie **14** in Pfeilrichtung C abgehoben wird. Anschließend kann eine Verdrahtungsstruktur auf dem steifen Verdrahtungssubstrat **2** über Bondverbindungen mit den Kontaktflächen **9** des dünnen Halbleiterchips **1** verbunden werden. Danach können weitere Verfahrensschritte zum Verpacken des dünnen Halbleiterchips **1** in einem Gehäuse und zum Anschließen von Außenkontakten an das Gehäuse zur Komplettierung eines Halbleiterbauteils oder eines Halbleitermoduls durchgeführt werden.

[0050] Anstelle eines Duroplasten auf der Chipmontagefläche **23** kann auch eine Lötsschicht vorgesehen werden, die den dünnen Halbleiterchip **1** auf dem Verdrahtungssubstrat **2** fixiert. Außerdem kann anstelle des Duroplast-Klebstoffs **26** der Folie **14** ein thermoplastischer Klebstoff mit höherer Schmelztemperatur als die thermoplastische Klebstoffschicht **17** der doppelseitig klebenden Folie **14** vorgesehen werden. Aufgrund derartiger Temperaturunterschiede kann über die Temperatur der jeweilige Weiterverarbeitungsschritt unterstützt werden.

Bezugszeichenliste

1	Halbleiterchip
2	Umverdrahtungssubstrat
3	Außenkontakt
4	Verdrahtungsstruktur
5	Oberseite
6	Unterseite
7	Durchkontakt
8	Oberseite des Halbleiterchips
9	Kontaktfläche
10	Bondverbindung
11	Halbleiterwafer
12	Halbleiterchipposition
13	Halbleiterbauteil
14	Folie
15	Oberseite
16	Halbleiterwafer
17	Klebstoffschicht
18	Sandwichwafer
19	Rückseite
20	Rückseite
21	Sandwichchip
22	Halbleiterchips
23	Chipmontagefläche
24	Klebstoffschicht
25	Säge Tisch
26	Klebstoffschicht
27	Randseite
28	Randseite
29	Außenkontaktfläche
30	metallische Leiterbahn
31	Bondkontaktanschlussfläche
32	Keramikrahmen
33	Hohlraum
34	Abdeckung
35	Masseanschluss
36	Masseleitung
37	gestrichelte Linie
A	Anodenelektrode
B	Pfeilrichtung
C	Pfeilrichtung
d	Dicke des Halbleiterchips
D	Dicke der Halbleiterwafers
K	Kathodenelektrode

Patentansprüche

1. Halbleiterbauteil mit einem dünnen Halbleiterchip (1) und einem steifen Verdrahtungssubstrat (2), wobei das Verdrahtungssubstrat (2) auf seiner Oberseite (5) den Halbleiterchip (1) und auf seiner Unterseite (6) und/oder seinen Randseiten Außenkontakte (3) aufweist, und wobei der Halbleiterchip (1) monokristallines Halbleitermaterial einer Dicke d $100 \leq \mu\text{m}$ aufweist.

2. Halbleiterbauteil nach Anspruch 1, dadurch gekennzeichnet, dass das Halbleiterbauteil (13) einen Halbleiterchip (1) aus monokristallinem Silicium einer Dicke $d \leq 25 \mu\text{m}$ aufweist.

3. Halbleiterbauteil nach Anspruch 1 oder nach Anspruch 2, dadurch gekennzeichnet, dass das steife Verdrahtungssubstrat (2) ein Keramikmaterial aufweist, dessen thermischer Ausdehnungskoeffizient an den thermischen Ausdehnungskoeffizienten des Halbleiterchips angepasst ist.

4. Halbleiterbauteil nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass das steife Verdrahtungssubstrat (2) metallkaschiert ist und metallische Verdrahtungsstrukturen (4) auf seinen Oberflächen (5, 6) und Durchkontakte (7) durch das Verdrahtungssubstrat (2) aufweist.

5. Halbleiterbauteil nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der dünne Halbleiterchip (1) auf seiner aktiven Oberseite (8) Kontaktflächen (9) aufweist, die über Bondverbindungen (10) mit Verdrahtungsstrukturen (4) des Verdrahtungssubstrats (2) elektrisch in Verbindung stehen.

6. Halbleiterbauteil nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, dass der dünne Halbleiterchip (1) eine Dicke d von $0,5 \mu\text{m} \leq d \leq 25 \mu\text{m}$ aufweist.

7. Halbleiterbauteil nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, dass der dünne Halbleiterchip (1) eine Dicke $d \leq 10 \mu\text{m}$ aufweist.

8. Halbleiterbauteil nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, dass der dünne Halbleiterchip (1) eine Dicke d von $1,2 \mu\text{m} \leq d \leq 10 \mu\text{m}$ aufweist.

9. Verfahren zur Herstellung und Weiterverarbeitung von dünnen Halbleiterchips (1), das nachfolgende Verfahrensschritte aufweist:

– Bereitstellen eines zu dünnenden, monokristallinen Halbleiterwafers (11) mit in Zeilen und Spalten angeordneten Halbleiterchippositionen (12), wobei die Halbleiterchippositionen (12) Halbleiterchips (1) für Halbleiterbauteile (13) aufweisen;

– Aufbringen einer doppelseitig klebenden Folie (14) auf eine Oberseite (15) einer formstabilen selbsttragenden Platte;

– Aufbringen der Platte und der doppelseitig klebenden Folie (14) mit einer thermoplastischen Klebeschicht (17) der Folie (14) auf den zu dünnenden Halbleiterwafer (11), unter Bildung eines Sandwichwafers (18), wobei die Rückseiten (19) der Platte und des Halbleiterwafers (11) die Oberseiten des Sandwichwafers (18) bilden;

– Einbringen des Sandwichwafers (18) in eine Dünnungsanlage und Dünnen des zu dünnenden Halbleiterwafers (11) auf eine vorgegebene Dicke d ;

– Trennen des Sandwichwafers (18) in einzelne Sandwichchips (21) entlang der Zeilen und Spalten des gedünnten Halbleiterwafers (11), wobei die Sandwichchips (21) einen selbsttragenden Stapel aus einem Plattenstück einer Standarddicke (D), eine doppelseitig klebende Folie (14) und einen dünnen Halbleiterchip (1) aufweisen;

– Fixieren eines Sandwichchips (21) mit der Rückseite (19) des dünnen Halbleiterchips (1) auf eine Chipmontagefläche (23) eines steifen Verdrahtungssubstrats (2) mittels einer Klebstoffschicht (24) und Aushärten der Klebstoffschicht (24);

– Erwärmen des fixierten Sandwichchips (21) und Abheben des Standard-Halbleiterchips (22) mit doppelseitig klebender Folie (14) von dem dünnen Halbleiterchip (1) im Bereich der thermoplastischen Klebstoffschicht (17).

10. Verfahren zur Herstellung und Weiterverarbeitung von dünnen Halbleiterchips (1), das nachfolgende Verfahrensschritte aufweist:

– Bereitstellen eines zu dünnenden, monokristallinen Halbleiterwafers (11) mit in Zeilen und Spalten angeordneten Halbleiterchippositionen (12), wobei die Halbleiterchippositionen (12) Halbleiterchips (1) für Halbleiterbauteile (13) aufweisen;

– Dünnen des Halbleiterwafers (11) auf eine vorgegebene Dicke (d);

– Aufbringen einer doppelseitig klebenden Folie (14) auf eine Oberseite (15) einer formstabilen selbsttragenden Platte (16);

– Aufbringen des gedünnten Halbleiterwafers mit seiner Rückseite auf die doppelseitig klebende Folie (14), unter Bildung eines Sandwichwafers (18), wobei die Rückseiten der Platte und die Oberseite des Halbleiterwafers (11) die Oberseiten des Sandwichwafers (18) bilden;

– Aufbringen von Flipchip-Kontakten auf die Oberseite des gedünnten Halbleiterwafers (11) des Sandwichwafers (18);

– Trennen des Sandwichwafers (18) in einzelne Sandwichchips (21) entlang der Zeilen und Spalten des gedünnten Halbleiterwafers (11), wobei die Sandwichchips (21) einen selbsttragenden Stapel aus einem Plattenstück mit einer Standarddicke (D), einer doppelseitig klebenden Folie (14) und einem dünnen Halbleiterchip (1) mit Flipchip-Kontakten aufwei-

sen;

- Fixieren eines Sandwichchips (21) unter Anlöten der Flipchip-Kontakte des dünnen Halbleiterchips (1) auf einem steifen Verdrahtungssubstrat (2);
- Erwärmen des fixierten Sandwichchips (21) und Abheben des Plattenstücks mit doppelseitig klebender Folie (14) von dem dünnen Halbleiterchip (1) im Bereich der thermoplastischen Klebstoffschicht (17) der Klebstofffolie (14).

11. Verfahren zur Herstellung und Weiterverarbeitung von dünnen Halbleiterchips (1), das nachfolgende Verfahrensschritte aufweist:

- Bereitstellen eines zu dünnenden, monokristallinen Halbleiterwafers (11) mit in Zeilen und Spalten angeordneten Halbleiterchippositionen (12), wobei die Halbleiterchippositionen (12) Halbleiterchips (1) für Halbleiterbauteile (13) aufweisen;
- Dünnen des Halbleiterwafers (11) auf eine vorgegebene Dicke (d);
- Aufbringen einer doppelseitig klebenden Folie (14) auf eine Oberseite (15) einer formstabilen, selbsttragenden Platte;
- Aufbringen des gedünnten Halbleiterwafers (11) auf die doppelseitig klebende Folie (14) mit seiner aktiven Oberseite unter Bildung eines Sandwichwafers (18), wobei die Rückseiten (19) der Platte und des Halbleiterwafers (11) die Oberseiten des Sandwichwafers (18) bilden;
- Trennen des Sandwichwafers (18) in einzelne Sandwichchips (21) entlang der Zeilen und Spalten des gedünnten Halbleiterwafers (11), wobei die Sandwichchips (21) einen selbsttragenden Stapel aus einem Plattenstück einer Standarddicke (D), einer doppelseitig klebenden Folie (14) und einem dünnen Halbleiterchip (1) aufweisen;
- Fixieren eines Sandwichchips (21) mit der Rückseite (19) des dünnen Halbleiterchips (1) auf einer Chipmontagefläche (23) eines steifen Verdrahtungssubstrats (2) mittels einer Klebstoffschicht (24) und Aushärten der Klebstoffschicht (24);
- Erwärmen des fixierten Sandwichchips (21) und Abheben Plattenstücks mit doppelseitig klebender Folie (14) von dem dünnen Halbleiterchip (1) im Bereich der thermoplastischen Klebstoffschicht (17).

12. Verfahren nach einem der Ansprüche 9 bis 11, dadurch gekennzeichnet, dass der zu dünnende Halbleiterwafer (11) in den Halbleiterchippositionen (12) eine oberste Passivierungsschicht mit freiliegenden Kontaktflächen (9) der aktiven Oberseite (8) des Halbleiterchips (1) aufweist, die von der Klebstoffschicht (17) aus einem Thermoplast beim Aufbringen der doppelseitig klebenden Folie (14) vollständig bedeckt werden.

13. Verfahren nach einem der Ansprüche 9 bis 12, dadurch gekennzeichnet, dass als Standard-Halbleiterwafer (16) ein monokristalliner spiegelglanzpolierter Silicium-Halbleiterwafer eingesetzt

wird, der den gleichen Außendurchmesser aufweist wie der zu dünnende Halbleiterwafer (11).

14. Verfahren nach einem der Ansprüche 9 bis 13, dadurch gekennzeichnet, dass das zunächst auf die spiegelglanzpolierte Oberseite (15) des Standard-Halbleiterwafers (16) die doppelseitig klebende Folie (14) mit einer Klebstoffschicht (26) aus einem Duroplast aufgebracht wird.

15. Verfahren nach einem der Ansprüche 9 bis 14, dadurch gekennzeichnet, dass die doppelseitig klebende Folie (14) auf die aktive Oberseite (8) des Halbleiterwafers (11) bei Schmelztemperaturen der thermoplastischen Klebstoffschicht (17) der Folie (14) aufgebracht wird.

16. Verfahren nach einem der Ansprüche 9 bis 15, dadurch gekennzeichnet, dass das Aufbringen einer doppelseitig klebenden Folie (14) auf die aktive Oberseite (8) des Halbleiterwafers (11) unter Vakuum durchgeführt wird.

17. Verfahren nach einem der Ansprüche 9 bis 16, dadurch gekennzeichnet, dass das Dünnen des Halbleiterwafers (11) zunächst durch chemomechanischen Abtrag in einer Läppanlage und anschließend in einer chemomechanischen Polieranlage erfolgt.

18. Verfahren nach einem der Ansprüche 9 bis 17, dadurch gekennzeichnet, dass das nach Einbringen des Sandwichwafers (18) in eine Dünnungsanlage der zu dünnenden Halbleiterwafers (11) auf eine Dicke $d \leq 100 \mu\text{m}$ gedünnt wird.

19. Verfahren nach einem der Ansprüche 9 bis 18, dadurch gekennzeichnet, dass das nach Einbringen des Sandwichwafers (18) in eine Dünnungsanlage der zu dünnenden Halbleiterwafers (11) auf eine Dicke $0,5 \mu\text{m} \leq d \leq 25 \mu\text{m}$ gedünnt wird.

20. Verfahren nach einem der Ansprüche 9 bis 19, dadurch gekennzeichnet, dass das nach Einbringen des Sandwichwafers (18) in eine Dünnungsanlage der zu dünnenden Halbleiterwafers (11) auf eine Dicke $1,2 \mu\text{m} \leq d \leq 10 \mu\text{m}$ gedünnt wird.

Es folgen 3 Blatt Zeichnungen

FIG 1

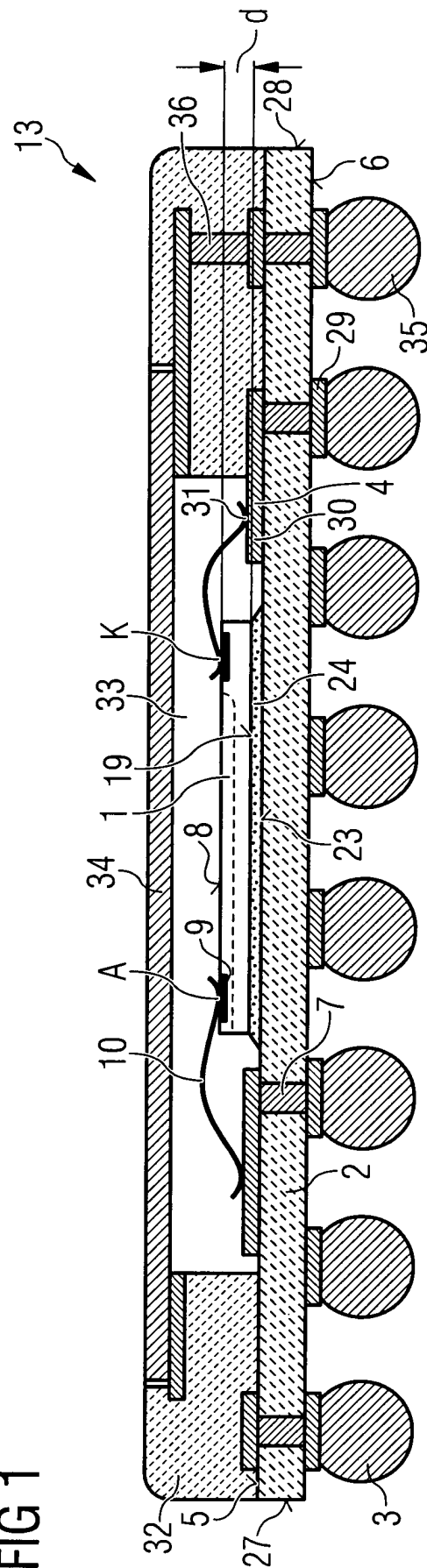


FIG 2

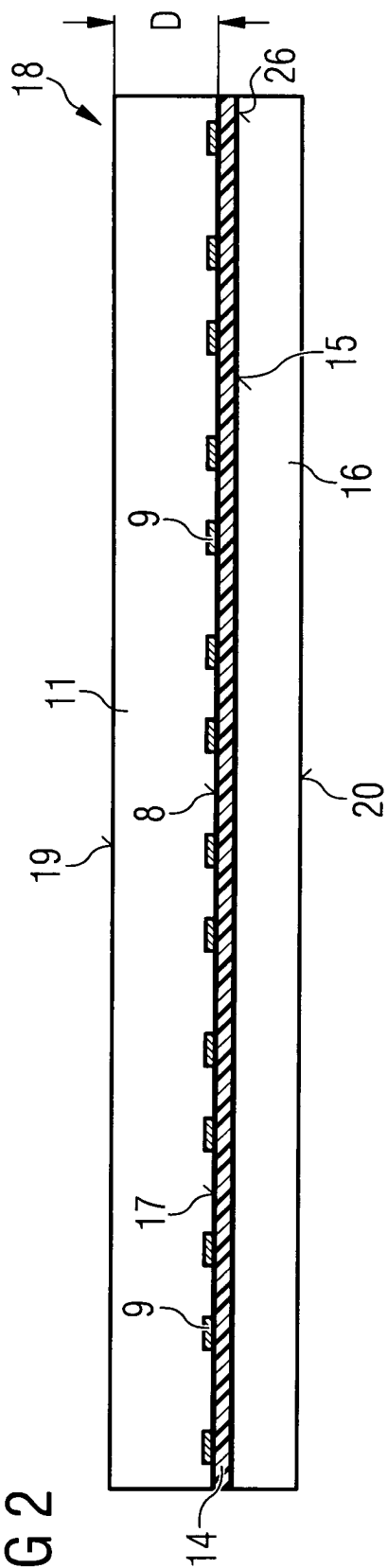


FIG 3

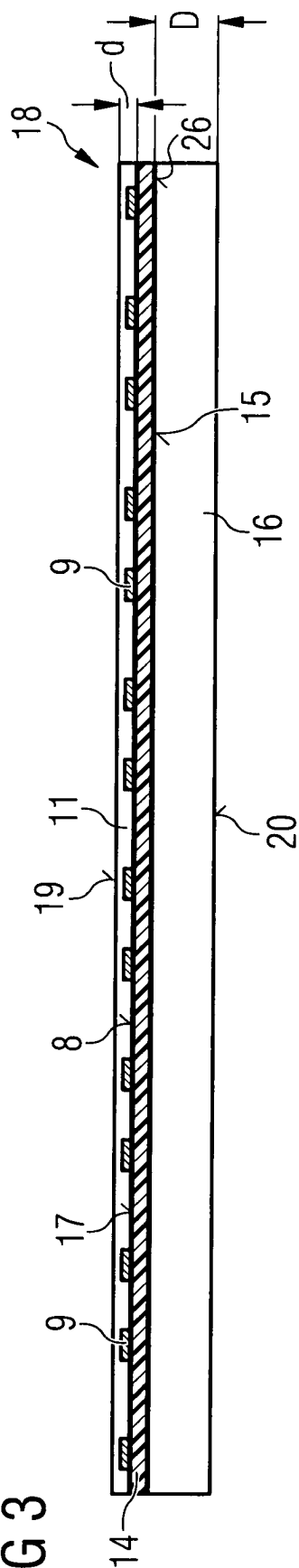


FIG 4

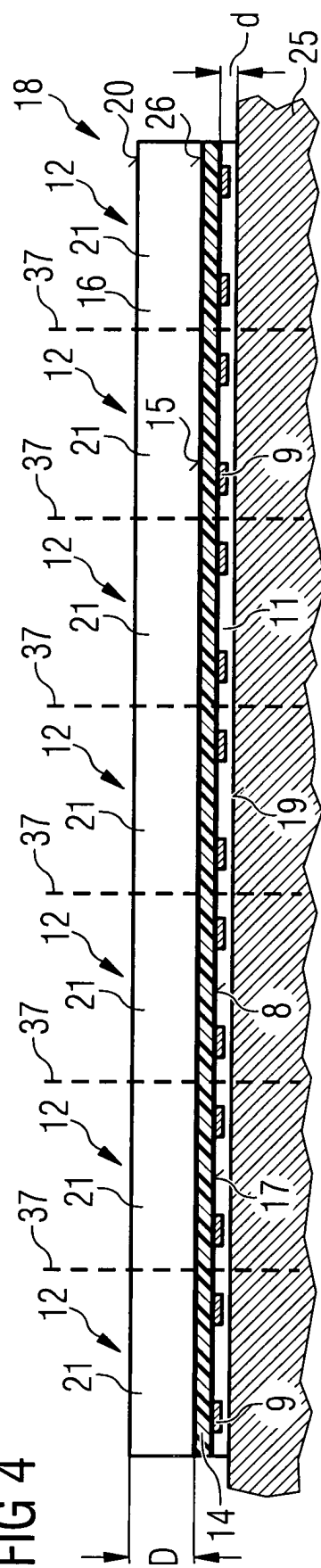


FIG 5

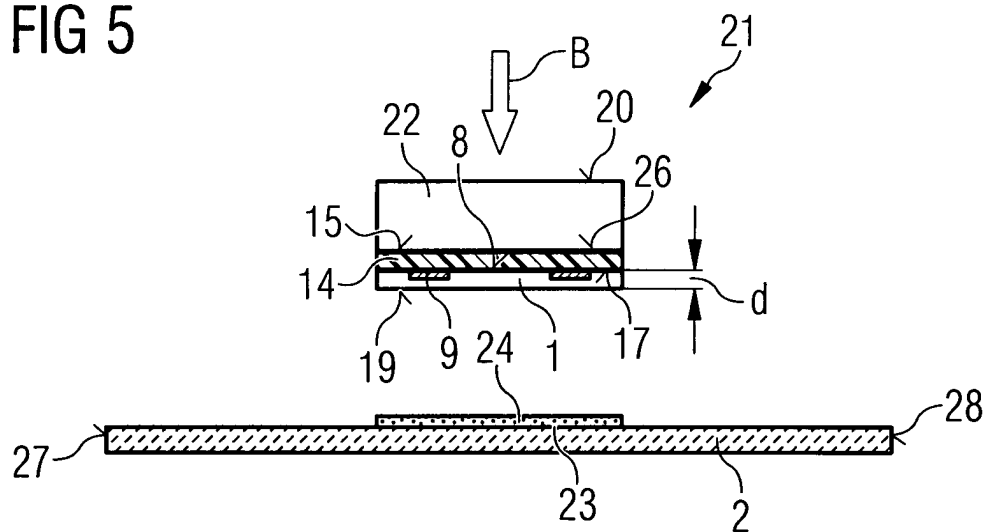


FIG 6

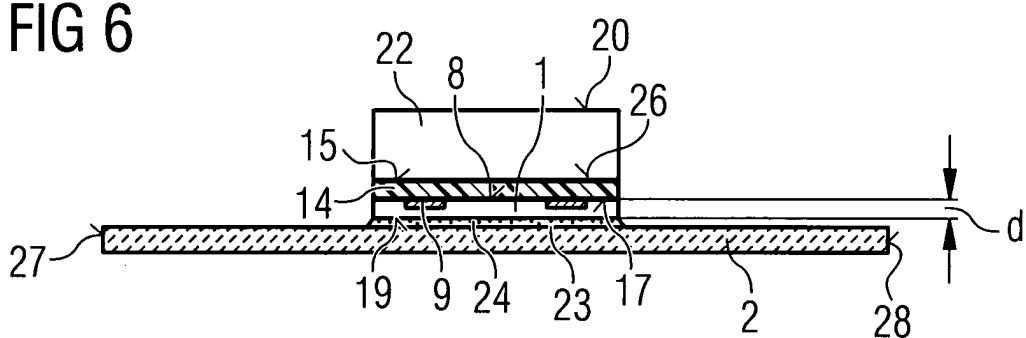


FIG 7

