



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0015480
(43) 공개일자 2025년02월03일

(51) 국제특허분류(Int. Cl.)
H03B 19/14 (2006.01) H01P 5/02 (2006.01)
H03B 19/18 (2006.01)
(52) CPC특허분류
H03B 19/14 (2013.01)
H01P 5/02 (2013.01)
(21) 출원번호 10-2023-0096969
(22) 출원일자 2023년07월25일
심사청구일자 2023년07월25일

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
이재성
서울특별시 강남구 삼성로51길 37, 111동 2505호 (대치동, 래미안 대치 팰리스(1단지))
김우용
서울특별시 동대문구 제기로4길 45, 105호 (제기동, 더리빙플러스)
유정환
서울특별시 동대문구 이문로 137, 306호 (이문동)
(74) 대리인
송인호, 윤형근, 최관락

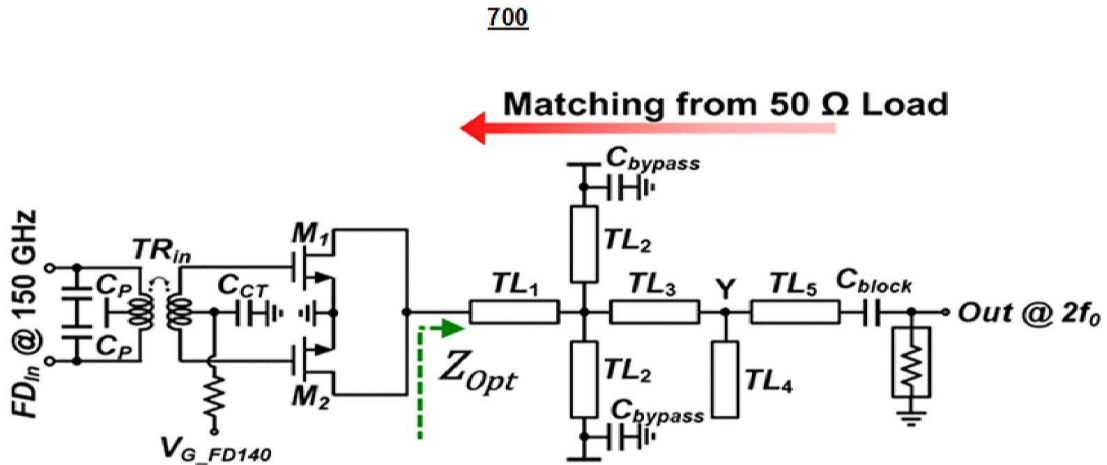
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 광대역 주파수 체배기 정합 장치 및 그 방법

(57) 요약

광대역 주파수 체배기 정합 장치 및 그 방법이 개시된다. 광대역 주파수 체배기의 정합 방법은, 출력 포트에서부터 순차적으로 로드풀(loadpull) 정합을 위해 출력 포트(Y)를 50Ω으로 설정한 후 상기 출력 포트에 오픈 스텐브(open stub, TL₄)를 연결하는 단계; 상기 출력 포트(Y)에 직렬 전송 선로(TL₃)를 연결하는 단계; 및 상기 직렬 전송 선로(TL₃) 전단에 듀얼 쇼트 스텐브(short stub, TL₂)를 연결하는 단계를 포함한다.

대표도 - 도8



(52) CPC특허분류

H03B 19/18 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1615013209
과제번호	KA163379
부처명	국토교통부
과제관리(전문)기관명	국토교통과학기술진흥원
연구사업명	차세대대인보안검색기술개발
연구과제명	차세대 대인 보안검색 기술개발
기 여 율	1/1
과제수행기관명	한국전자통신연구원
연구기간	2023.01.01 ~ 2023.12.31

명세서

청구범위

청구항 1

광대역 주파수 체배기의 정합 방법에 있어서,

출력 포트에서부터 순차적으로 로드풀(loadpull) 정합을 위해 출력 포트(Y)를 50Ω 으로 설정한 후 상기 출력 포트에 오픈 스텐브(open stub, TL_4)를 연결하는 단계;

상기 출력 포트(Y)에 직렬 전송 선로(TL_3)를 연결하는 단계; 및

상기 직렬 전송 선로(TL_3) 전단에 듀얼 숏 스텐브(short stub, TL_2)를 연결하는 단계를 포함하는 광대역 주파수 체배기의 정합 방법.

청구항 2

제1 항에 있어서,

상기 듀얼 숏 스텐브(TL_2)는 상기 직렬 전송 선로(TL_3)를 기준으로 대칭 구조로 연결되는 것을 특징으로 하는 광대역 주파수 체배기의 정합 방법.

청구항 3

제2 항에 있어서,

상기 숏 스텐브(TL_2)의 종단에는 바이패스 커패시터가 연결되는 것을 특징으로 하는 광대역 주파수 체배기의 정합 방법.

청구항 4

제1 항에 있어서,

직렬 전송 선로(TL_1)를 상기 복수의 숏 스텐브(TL_2) 전단에 연결하는 단계를 더 포함하는 광대역 주파수 체배기의 정합 방법.

청구항 5

광대역 주파수 체배기의 정합 장치에 있어서,

출력 포트에서부터 순차적으로 로드풀(loadpull) 정합을 위해 출력 포트(Y)를 50Ω 으로 설정한 후 상기 출력 포트에 연결된 오픈 스텐브(open stub, TL_4);

상기 출력 포트(Y)에 직렬로 연결되는 직렬 전송 선로(TL_3); 및

상기 직렬 전송 선로(TL_3) 전단에 연결되는 듀얼 숏 스텐브(short stub, TL_2)를 포함하되,

상기 듀얼 쇼트 스템브(TL₂)는 대칭 구조로 연결되는 것을 특징으로 하는 광대역 주파수 체배기의 정합 장치.

청구항 6

제5 항에 있어서,

상기 듀얼 쇼트 스템브의 종단에는 바이패스 커패시터가 연결되는 것을 특징으로 하는 광대역 주파수 체배기의 정합 장치.

발명의 설명

기술 분야

[0001] 본 발명은 광대역 주파수 체배기 정합 장치 및 그 방법에 관한 것이다.

배경 기술

[0003] 현대에 사용되는 통신시스템 및 레이더 시스템은 초고속 대용량 데이터 전송 및 고정밀 거리 분해능 등을 요구하므로, 광대역 특성을 갖는 회로 설계가 반드시 필요하다. 광대역 특성을 구현하기 위해 가장 쉽게 접근할 수 있는 방법은 바로 시스템의 동작 주파수를 높이는 것이다.

[0004] 시스템의 동작 주파수를 높이는 방법은 크게 두 가지가 있는데, 하나는 높은 주파수 대역에서 발진기를 설계하는 것이고, 두 번째는 낮은 주파수 대역에서 신호를 공급한 후 주파수 체배기를 거쳐 높은 동작 주파수 신호를 구현하는 방법이다.

[0005] 반도체 소자 기반 주파수 체배기를 이용한 높은 동작 주파수 구현 방법은, 높은 주파수 발진기에 비해 매우 안정적인 신호를 공급할 수 있고 비교적 넓은 대역폭을 구현할 수 있다는 점에서 유리하지만, 광대역 특성을 가지도록 정합 네트워크를 구현하기 어렵다는 불리함이 있다. 또한 동작 주파수가 높아지면 소자의 기생 성분들로 인해 출력 정합이 더욱 어려워지고, 정합을 하더라도 출력 전력과 대역폭의 손실을 유발한다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 광대역 주파수 체배기 정합 장치 및 그 방법을 제공하기 위한 것이다.

[0008] 또한, 본 발명은 주파수 체배기의 출력 부분의 새로운 정합 방법을 제시하여, 기존 정합 방법에 비해 출력 전력과 대역폭을 향상시키고, 앞에서 언급한 출력 전력 및 대역폭 손실을 줄일 수 있는 광대역 주파수 체배기 정합 장치 및 그 방법을 제공하기 위한 것이다.

과제의 해결 수단

[0010] 본 발명의 일 측면에 따르면, 광대역 주파수 체배기의 정합 방법이 제공된다.

[0011] 본 발명의 일 실시예에 따르면, 광대역 주파수 체배기의 정합 방법에 있어서, 출력 포트에서부터 순차적으로 로드풀(loadpull) 정합을 위해 출력 포트(Y)를 **50Ω**으로 설정한 후 상기 출력 포트에 오픈 스템브(open stub, TL₄)를 연결하는 단계; 상기 출력 포트(Y)에 직렬 전송 선로(TL₃)를 연결하는 단계; 및 상기 직렬 전송 선로(TL₃) 전단에 듀얼 쇼트 스템브(short stub, TL₂)를 연결하는 단계를 포함하는 광대역 주파수 체배기의 정합 방법이 제공될 수 있다.

- [0012] 상기 듀얼 숏 스텐브(TL₂)는 상기 직렬 전송 선로(TL₃)를 기준으로 대칭 구조로 연결될 수 있다.
- [0013] 상기 숏 스텐브(TL₂)의 종단에는 바이패스 커패시터가 연결될 수 있다.
- [0014] 직렬 전송 선로(TL₁)를 상기 복수의 숏 스텐브(TL₂) 전단에 연결하는 단계를 더 포함한다.
- [0016] 본 발명의 다른 측면에 따르면, 광대역 주파수 체배기의 정합 장치가 제공된다.
- [0017] 본 발명의 일 실시예에 따르면, 광대역 주파수 체배기의 정합 장치에 있어서, 출력 포트에서부터 순차적으로 로드풀(loadpull) 정합을 위해 출력 포트(Y)를 50Ω으로 설정한 후 상기 출력 포트에 연결된 오픈 스텐브(open stub, TL₄); 상기 출력 포트(Y)에 직렬로 연결되는 직렬 전송 선로(TL₃); 및 상기 직렬 전송 선로(TL₃) 전단에 연결되는 듀얼 숏 스텐브(short stub, TL₂)를 포함하되, 상기 듀얼 숏 스텐브(TL₂)는 대칭 구조로 연결되는 것을 특징으로 하는 광대역 주파수 체배기의 정합 장치가 제공될 수 있다.
- [0018] 상기 듀얼 숏 스텐브의 종단에는 바이패스 커패시터가 연결될 수 있다.

발명의 효과

- [0020] 본 발명의 일 실시예에 따른 발명은 광대역 주파수 체배기 정합 장치 및 그 방법을 제공함으로써, 주파수 체배기의 출력 부분을 새로운 정합 방법으로 고조파 성분을 추출하며, 기존 정합 방법에 비해 출력 전력과 대역폭의 상승을 가져올 수 있다.
- [0021] 또한, 본 발명은 고조파 신호가 아닌 기본 신호 성분을 효과적으로 제거함으로써, 시스템 구성에서의 악영향을 제거할 수 있는 이점도 있다.

도면의 간단한 설명

- [0023] 도 1은 종래의 주파수 체배기 구조를 도시한 도면.
- 도 2는 종래의 푸시-푸시 구조 주파수 체배기의 출력 정합 전의 회로를 도시한 도면.
- 도 3은 도 2 회로에서의 로드풀 시뮬레이션 결과를 도시한 도면.
- 도 4는 종래의 푸시-푸시 구조 주파수 체배기의 출력 정합 회로를 도시한 도면.
- 도 5는 도 4에서 직렬 전송 선로의 길이에 따른 임피던스 변화를 나타낸 도면.
- 도 6은 도 4에서 직렬 전송 선로에 따른 로드풀 시뮬레이션 결과와 숏 스텐브의 길이에 따른 임피던스를 도시한 도면.
- 도 7은 본 발명의 일 실시예에 따른 광대역 주파수 체배기의 정합 방법을 나타낸 순서도.
- 도 8은 본 발명의 일 실시예에 따른 광대역 주파수 체배기의 정합 구조를 나타낸 도면.
- 도 9는 본 발명의 일 실시예에 따른 출력 정합 구조에서 임피던스 변화 및 전송 선로의 길이를 도시한 도면.
- 도 10은 종래와 본 발명의 일 실시예에 따른 정합 결과를 비교한 도면.
- 도 11은 종래와 본 발명의 일 실시예에 따른 주파수 체배기의 출력 정합 구조에 따른 출력 반사계수를 비교한 도면.
- 도 12는 종래와 본 발명의 일 실시예에 따른 주파수 체배기의 출력 정합 구조에 따른 출력 전력을 비교한 도면.
- 도 13은 본원발명의 광대역 출력 정합 방법으로 구현된 300GHz 대역 광대역 주파수 체배기의 칩 사진을 도시한 도면.

도 14은 도 13의 출력 정합 네트워크의 레이아웃 사진을 도시한 도면.

도 15는 본 발명의 일 실시예에 따른 300 GHz 주파수 체배기의 측정 결과를 도시한 도면.

발명을 실시하기 위한 구체적인 내용

- [0024] 본 명세서에서 사용되는 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "구성된다" 또는 "포함한다" 등의 용어는 명세서상에 기재된 여러 구성 요소들, 또는 여러 단계들을 반드시 모두 포함하는 것으로 해석되지 않아야 하며, 그 중 일부 구성 요소들 또는 일부 단계들은 포함되지 않을 수도 있고, 또는 추가적인 구성 요소 또는 단계들을 더 포함할 수 있는 것으로 해석되어야 한다. 또한, 명세서에 기재된 "...부", "모듈" 등의 용어는 적어도 하나의 기능이나 동작을 처리하는 단위를 의미하며, 이는 하드웨어 또는 소프트웨어로 구현되거나 하드웨어와 소프트웨어의 결합으로 구현될 수 있다.
- [0025] 이하, 첨부된 도면들을 참조하여 본 발명의 실시예를 상세히 설명한다.
- [0027] 도 1은 종래의 주파수 체배기 구조를 도시한 도면이고, 도 2는 종래의 푸시-푸시 구조 주파수 체배기의 출력 정합 전의 회로를 도시한 도면이고, 도 3은 도 2 회로에서의 로드풀 시뮬레이션 결과를 도시한 도면이고, 도 4는 종래의 푸시-푸시 구조 주파수 체배기의 출력 정합 회로를 도시한 도면이고, 도 5는 도 4에서 직렬 전송 선로의 길이에 따른 임피던스 변화를 나타낸 도면이고, 도 6은 도4에서 직렬 전송 선로에 따른 로드풀 시뮬레이션 결과와 슛 스텐브의 길이에 따른 임피던스를 도시한 도면이다.
- [0028] 도 2은 주파수 2 체배기 회로도이며, 가장 간단한 구조로 효과적인 기본 신호가 가능하여 가장 일반적으로 쓰이고 있다. 주파수 2체배기에서 제2 고조파 성분을 추출하고 기본 신호를 제거하기 위해 드레인-공통 노드를 갖는 푸시-푸시 구조가 가장 널리 사용되며, 출력 정합부는 주파수 대역(140GHz)에서 한 개의 전송 선로만 사용하여 제2 고조파 성분을 추출한다.
- [0029] 300GHz 대역에서 주파수 2 체배기를 설계하는 경우, 로드풀 정합을 통해 출력 정합을 구현한다. 도 2에서 왼쪽 (①)을 바라보는 임피던스를 공통-드레인 임피던스(Z_{Drain})이라 하며, 오른쪽(②)으로 바라보는 임피던스를 로드 임피던스(Z_{Load})라고 할 때, 로드 임피던스를 변화시키면서 로드풀 시뮬레이션한 결과가 도 3에 도시된 바와 같다.
- [0030] 주파수 2체배기에서 가장 높은 출력을 달성하기 위해서는 도 3에서 출력 전력이 가장 높은 이상적인 임피던스 지점(Z_{opt})과 Z_{Load} 가 같도록 출력 정합 네트워크를 설계한다.
- [0031] 로드 풀 정합 지점(Z_{opt})과 공통 드레인(Z_{Drain})이 공액 정합(conjugate matching)이 이루어지면 출력 포트에서 바라봤을 때, 50Ω 정합이 동시에 달성될 수 있다.
- [0032] 종래의 경우, 로드풀 정합 달성을 위해 도 4에 도시된 바와 같이 직렬 전송 선로(TL_s)와 슛 스텐브(TL_{feed})를 이용한 정합 구조가 사용된다. 도 5에는 직렬 전송선로(TL_s)의 길이에 따라 공통-드레인 노드에서 바라보는 임피던스의 변화가 도시되어 있다.
- [0033] 도 6에는 직렬 전송 선로의 길이에 따른 로드풀 시뮬레이션 결과(Z_{opt})가 도시되어 있다. Z_{Load} 와 Z_{opt} 가 서로 가까워지도록 TL_s 와 TL_{feed} 를 선택하면 출력 전력이 가장 높아지도록 출력 네트워크를 설계할 수 있다. 도 6에서 610, $TL_s=0^{\mu\text{m}}$, -2.7dBm인 지점에 Z_{Load} 가 위치하도록 출력 네트워크를 구성하면 되는데, 이때, TL_{feed} 의 길이는 $40^{\mu\text{m}}$ 이다.
- [0034] 그러나 $40^{\mu\text{m}}$ 라는 짧은 전송 선로 길이는 실제 레이아웃 상에서 비아(via)로 인한 인덕턴스 성분들과 회로의 각 노드와의 연결 등을 고려할 경우 구현 가능한 짧은 거리이다. 또한, 슛 스텐브의 특성상 길이가 짧은 경우 협대역한 정합 특성을 보이게 되어 광대역 특성을 가지는 주파수 체배기 회로에서는 이상적인 로드풀 정합을 수

행할 수 없는 문제점이 있다.

- [0035] 물론, 직렬 전송 선로의 길이가 $100\ \mu\text{m}$ 인 경우 충분히 긴 TL_{feed} 를 사용할 수 있으나, 이의 경우 출력 전력 및 대역폭이 저하되는 문제점이 있다(도 6의 620).
- [0037] 도 7은 본 발명의 일 실시예에 따른 광대역 주파수 체배기의 정합 방법을 나타낸 순서도이고, 도 8은 본 발명의 일 실시예에 따른 광대역 주파수 체배기의 정합 구조를 나타낸 도면이고, 도 9는 본 발명의 일 실시예에 따른 출력 정합 구조에서 임피던스 변화 및 전송 선로의 길이를 도시한 도면이고, 도 10은 종래와 본 발명의 일 실시예에 따른 정합 결과를 비교한 도면이고, 도 11은 종래와 본 발명의 일 실시예에 따른 주파수 체배기의 출력 정합 구조에 따른 출력 반사계수를 비교한 도면이며, 도 12는 종래와 본 발명의 일 실시예에 따른 주파수 체배기의 출력 정합 구조에 따른 출력 전력을 비교한 도면이고, 도 13은 본원발명의 광대역 출력 정합 방법으로 구현된 300GHz 대역 광대역 주파수 체배기의 칩 사진을 도시한 도면이고, 도 14는 도 13의 출력 정합 네트워크의 레이아웃 사진을 도시한 도면이며, 도 15는 본 발명의 일 실시예에 따른 300 GHz 주파수 체배기의 측정 결과를 도시한 도면이다.
- [0038] 이하에서 설명되는 방법은 로드풀(loadpull) 정합 시뮬레이션으로, 로드풀 정합 시뮬레이션은 이상적인 출력 임피던스를 찾기 위해 로드 임피던스를 변화하면서 출력 전력을 스미스 차트상에 나타내는 시뮬레이션이다.
- [0039] 단계 710에서 광대역 주파수 체배기 정합 장치(700)는 출력 포트(Y)를 50Ω 으로 설정한다.
- [0040] 이어, 단계 715에서 광대역 주파수 체배기 정합 장치(700)는 출력 포트에 연결된 직렬 전송 선로(TL_5)에 오픈 스텐브(open stub, TL_4)를 연결한다.
- [0041] 본 발명의 일 실시예에서 직렬 전송 선로(TL_5)는 짧은 전송 선로이고, 커패시터(C_1)는 DC 차단 커패시터로 충분히 큰 커패시터와 충분히 짧은 전송 선로를 사용하여 출력 정합에 영향을 미치지 않는 것을 가정하기로 한다. 본 발명의 일 실시예에서는 직렬 전송 선로(TL_5)의 길이는 약 $17\ \mu\text{m}$ 인 것을 가정하기로 한다.
- [0042] 오픈 스텐브(TL_4)에 의해 도 9의 910에 도시된 바와 같이 임피던스가 변화하게 된다. 여기서, 오픈 스텐브(TL_4)의 길이는 $80\ \mu\text{m}$ 일 수 있다.
- [0043] 본 발명의 일 실시예에서, 오픈 스텐브(TL_4)는 커패시터 부하(capacitive load)로 사용될 수 있다.
- [0044] 단계 720에서 광대역 주파수 체배기 정합 장치(700)는 직렬 전송 선로(TL_3)를 연결한다. 여기서, 직렬 전송 선로(TL_3)의 길이는 $30\ \mu\text{m}$ 일 수 있다.
- [0045] 직렬 전송 선로(TL_3)가 직렬 전송 선로(TL_5)와 오픈 스텐브(TL_4) 접점 사이에 연결됨에 따라 도 9의 920과 같이 낮은 임피던스로 변화하게 된다.
- [0046] 단계 725에서 광대역 주파수 체배기 정합 장치(700)는 직렬 전송 선로(TL_3) 전단에 듀얼 쇼트 스텐브(short stub, TL_2)를 연결한다. 여기서, 쇼트 스텐브의 길이는 $40\ \mu\text{m}$ 일 수 있다.
- [0047] 도 8에서 보여지는 바와 같이 듀얼 쇼트 스텐브(short stub, TL_2)는 직렬 전송 선로(TL_3)를 기준으로 대칭 구조로 연결될 수 있다.
- [0048] 듀얼 쇼트 스텐브(short stub, TL_2)가 연결됨에 따라 주파수에 따른 임피던스 변화(impedance trace)의 모양이 도 9의 930과 같이 둥글게 바뀌게 된다. 둥근 모양의 임피던스 변화(impedance trace)는 로드(load)를 바라보는 임피던스가 넓은 주파수 대역에서 최적의 임피던스 지점(loadpull 지점)과 가까워지기 때문에 광대역 정합되는 특성이 있다. 로드풀 지점과 더 가깝게 임피던스를 이동시키기 위해서 쇼트 스텐브(short stub, TL_2)는 낮은 특성

저항의 전송 선로가 사용된다. 듀얼 쇼트 스텐브(short stub, TL_2)는 인덕티브 로드(inductive load)로 사용될 수 있다.

[0049] 듀얼 쇼트 스텐브(short stub, TL_2)는 트랜지스터 드레인에 전원을 공급하는 DC 피드 역할을 수행할 수 있다. 또한, 듀얼 쇼트 스텐브(short stub, TL_2)는 AC 접지 부분을 위해 바이패스 커패시터(C_{bypass})가 추가 될 수 있다. 즉, 듀얼 쇼트 스텐브(short stub, TL_2)의 일단은 대칭 구조로 직렬 전송 선로(TL_3) 전단 접점에서 각각 연결되고, 타단에는 각각 바이패스 커패시터(C_{bypass})가 추가될 수 있다.

[0050] 단계 930에서 광대역 주파수 체배기 정합 장치(700)는 직렬 전송 선로(TL_1)을 연결한다. 여기서, 직렬 전송 선로(TL_1)는 광대역 주파수 체배기의 트랜지스터의 드레인과의 접점과 연결될 수 있다.

[0051] 이와 같이, 직렬 전송 선로(TL_1)가 연결되면, 도 9의 940과 같이 로드풀 지점(Z_{opt})과 정합될 수 있다. 도 9의 940과 같이 로드풀 지점(Z_{opt})을 감싸는 형태이므로 넓은 주파수 대역에서 정합되고 출력 네트워크가 광대역 특성을 보이는 것과 같음을 알 수 있다.

[0052] 도 10 및 도 11은 종래와 본 발명의 일 실시예에 따른 주파수 체배기의 출력 정합 구조에 따른 출력 반사계수와 출력 전력을 비교한 도면이다.

[0053] 도 11에서 보여지는 바와 같이, 종래에 비해 $S_{22} = -10\text{dB}$ 를 기준으로 출력 반사계수의 대역폭이 24GHz에서 98GHz로 약 4배 정도 광대역 특성을 보이는 것을 확인할 수 있다.

[0054] 또한, 도 12에서 보여지는 바와 같이, 종래의 최대 출력 전력은 약 -5dBm 이나, 본원발명의 출력 정합 구조에서는 최대 출력 전력이 약 -3dBm 으로 증가하고, 대역폭이 52GHz에서 56GHz로 더 광대역해진 것을 알 수 있다.

[0055] 또한, 종래의 출력 정합 구조에서는 전송 선로의 길이가 29mm인 반면, 본원발명은 전송 선로의 길이가 170 μm 로 짧아 칩 소모 면적을 줄일 수 있는 이점도 있다.

[0056] 도 13는 본원발명의 광대역 출력 정합 방법으로 구현된 300GHz 대역 광대역 주파수 체배기의 칩 사진을 도시한 도면이고, 도 14은 도 13의 출력 정합 네트워크의 레이아웃 사진을 도시한 도면이다. 충분한 입력 전력을 공급하기 위해 300GHz 대역 광대역 주파수 체배기는 5단의 전력 증폭기(power amplifier)와 집적되었으며, 도 15에 도시된 바와 같이 주파수 체배기 측정 결과와 같이 최대 출력 전력이 304 GHz에서 -3 dBm , 이를 기준으로 한 3-dB 대역폭은 272-340 GHz로 약 68 GHz의 넓은 대역폭을 구현한 것을 확인할 수 있다.

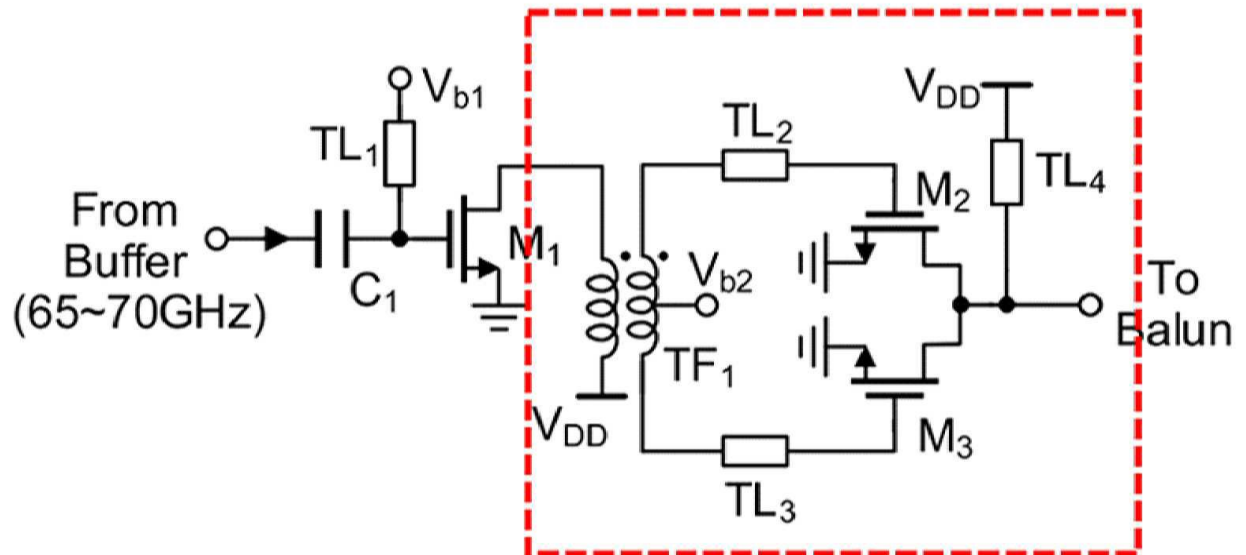
[0058] 본 발명의 실시 예에 따른 장치 및 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 컴퓨터 판독 가능 매체에 기록되는 프로그램 명령은 본 발명을 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 분야 통상의 기술자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media) 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다.

[0059] 상술한 하드웨어 장치는 본 발명의 동작을 수행하기 위해 하나 이상의 소프트웨어 모듈로서 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다.

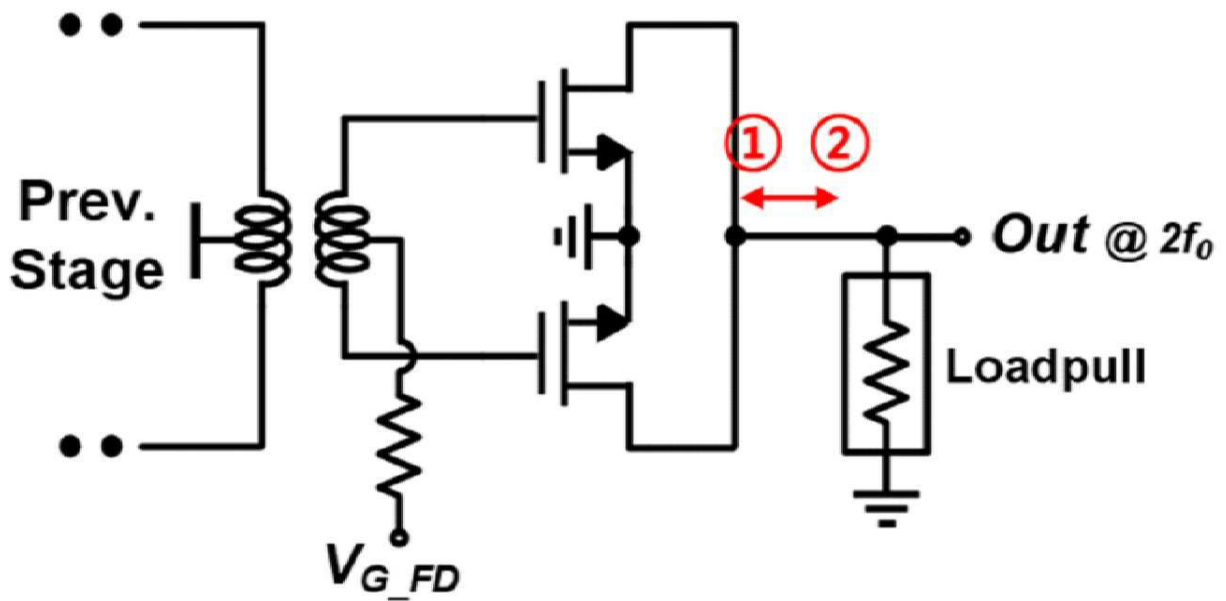
[0060] 이제까지 본 발명에 대하여 그 실시 예들을 중심으로 살펴보았다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시 예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

도면

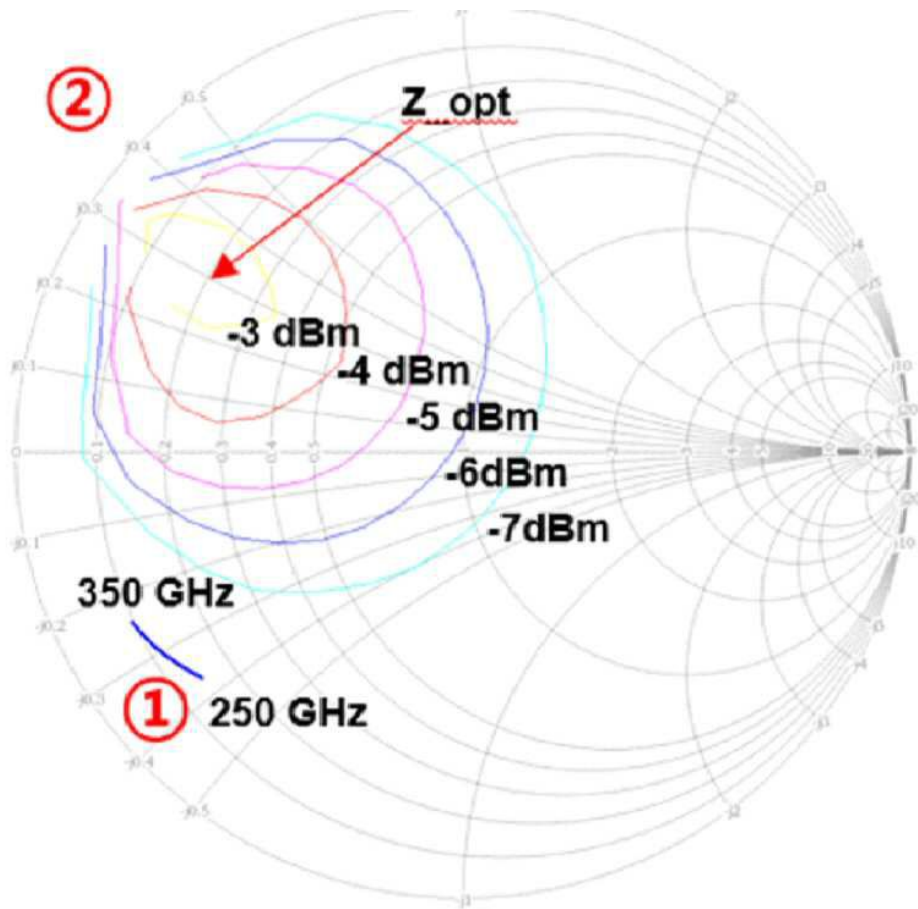
도면1



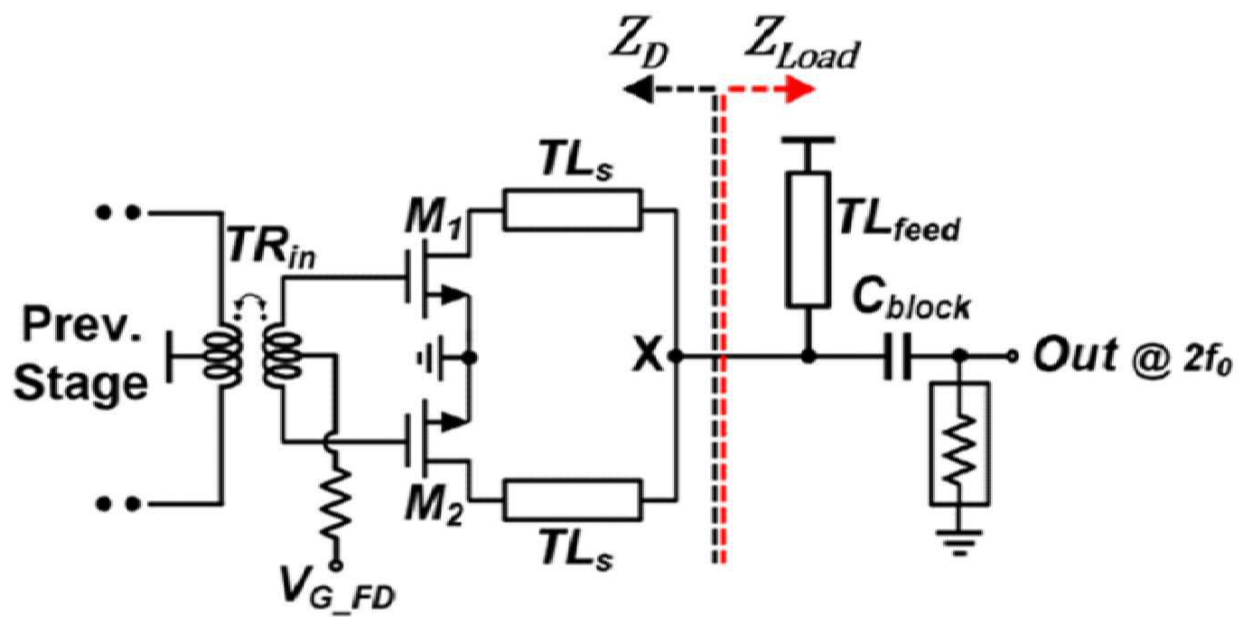
도면2



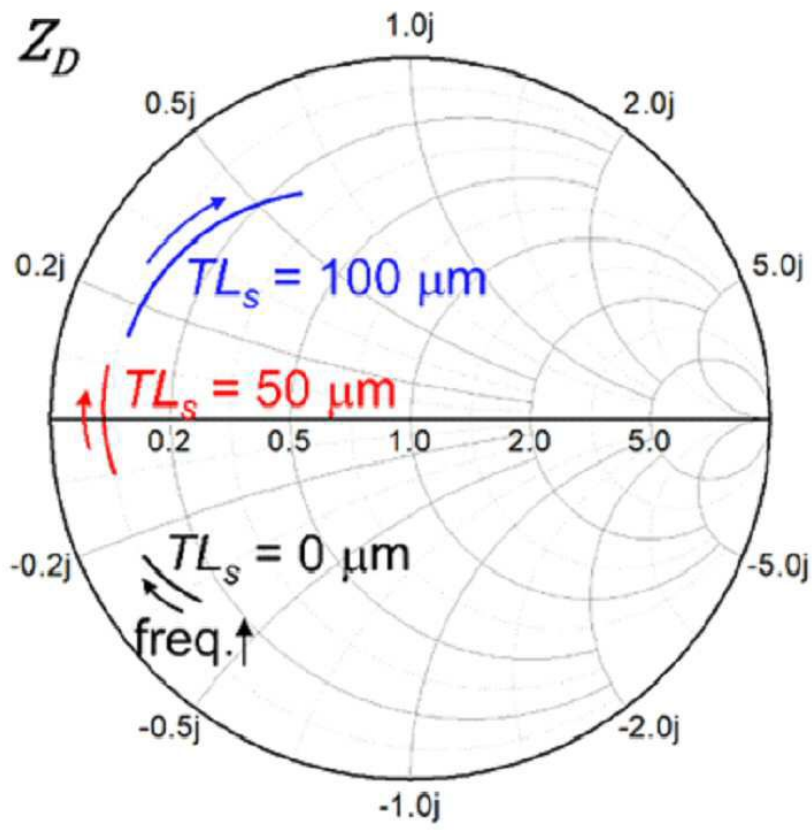
도면3



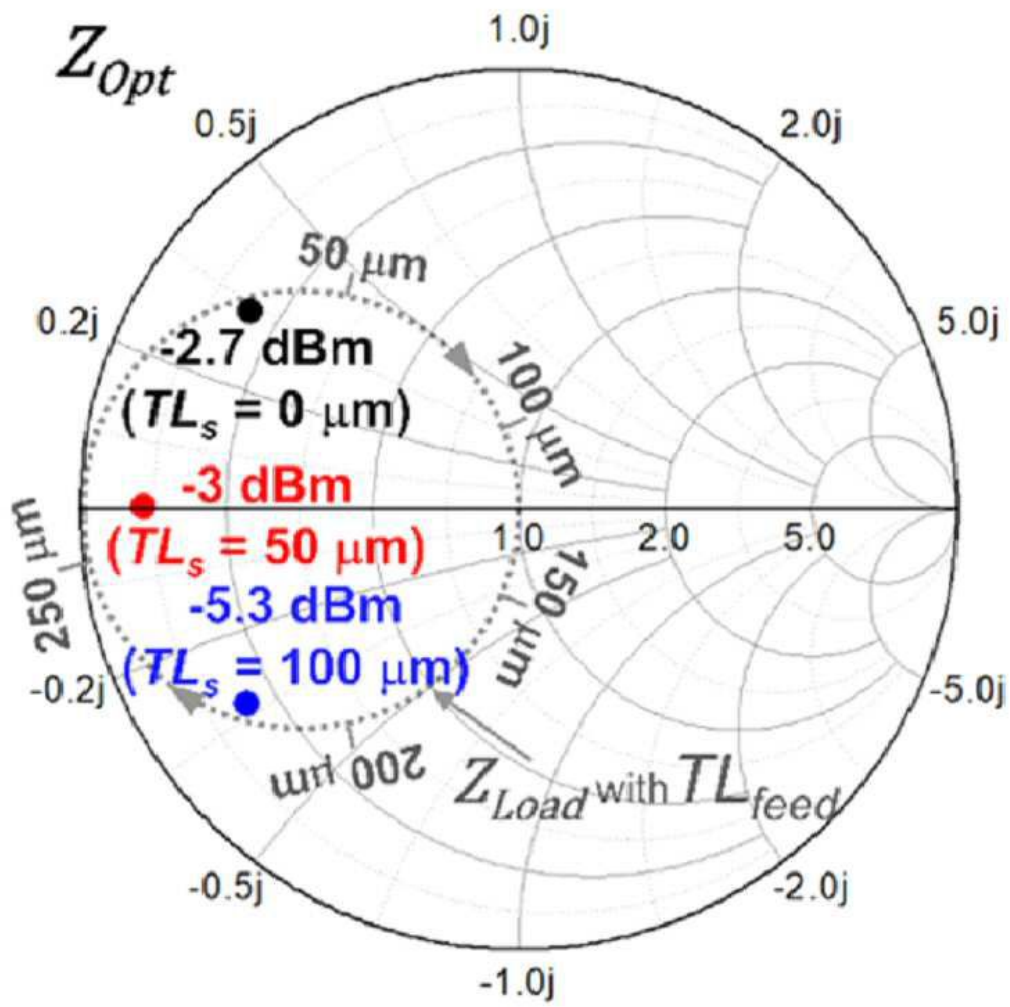
도면4



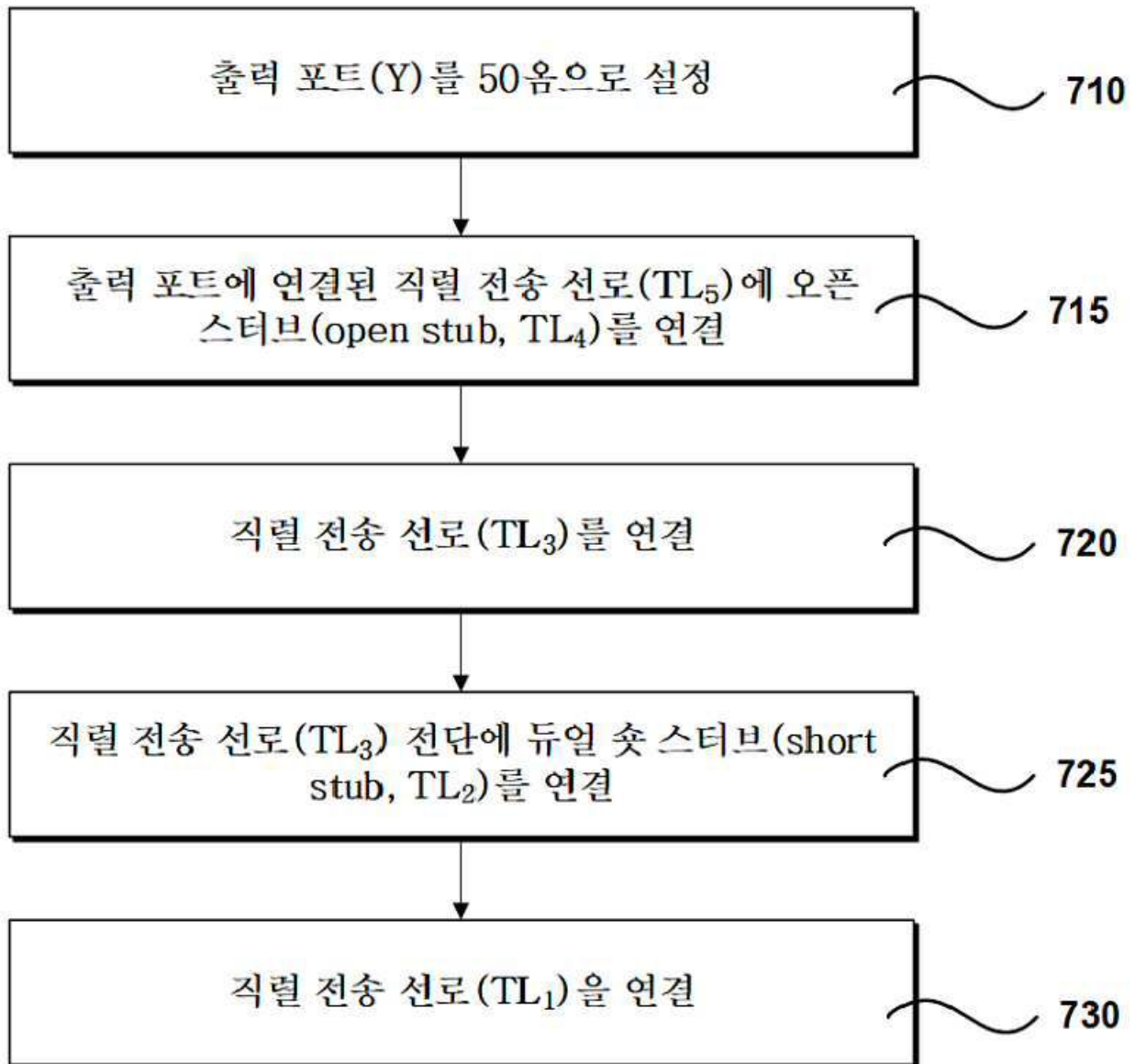
도면5



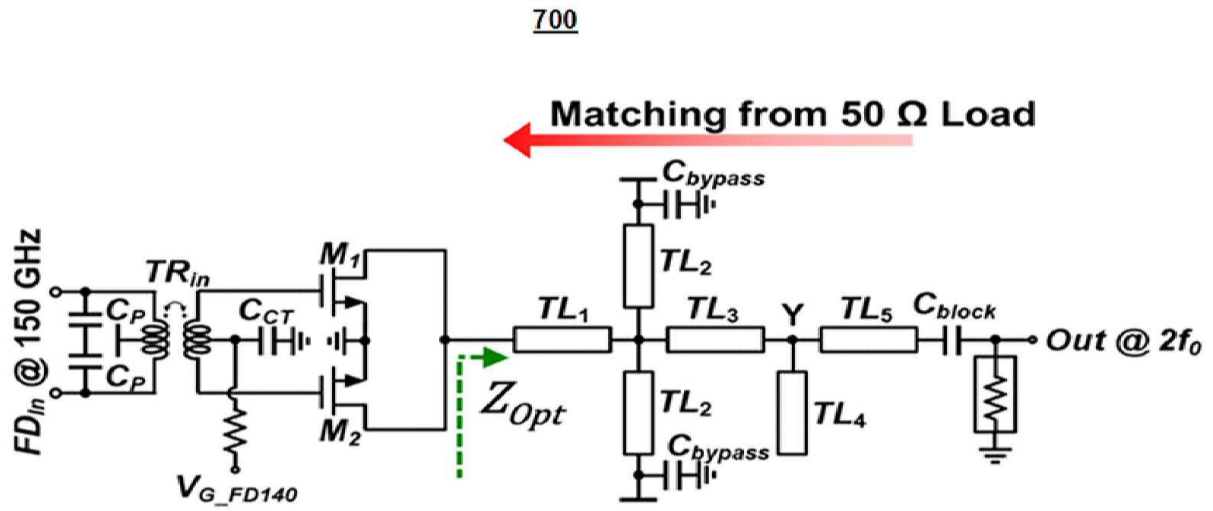
도면6



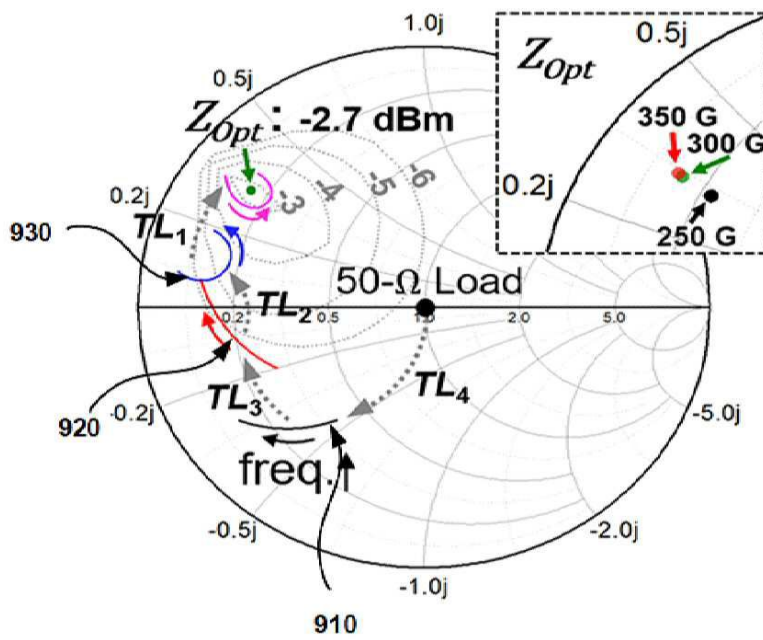
도면7



도면8

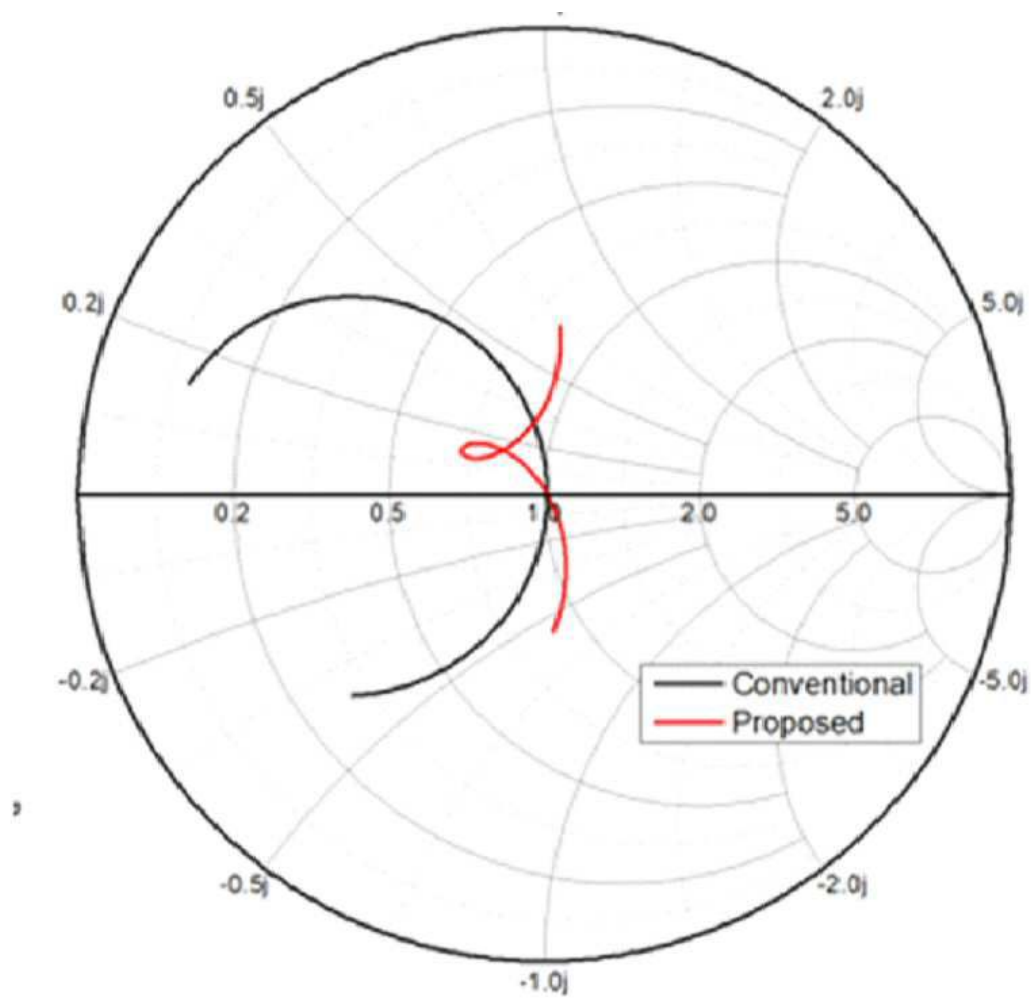


도면9

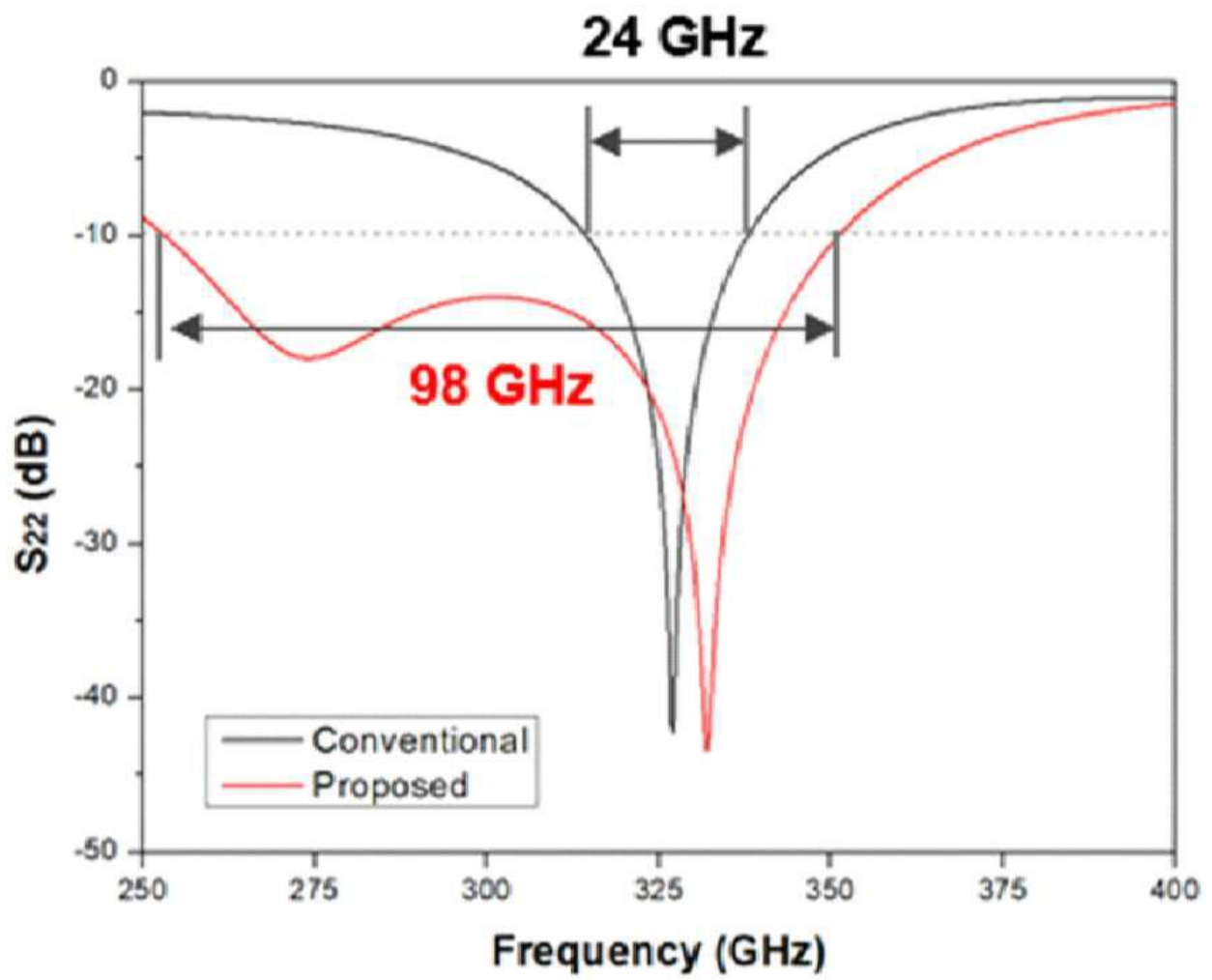


Component	Value
$M_{1,2}$	$1 \times 18 \mu\text{m}$
TL_1	$20 \mu\text{m}$
TL_2	$40 \mu\text{m}$
TL_3	$30 \mu\text{m}$
TL_4	$80 \mu\text{m}$
TL_5	$17 \mu\text{m}$
C_{CT}	25 fF
C_P	19 fF
C_{bypass}	$56 \times 4 \text{ fF}$
C_{block}	58 fF

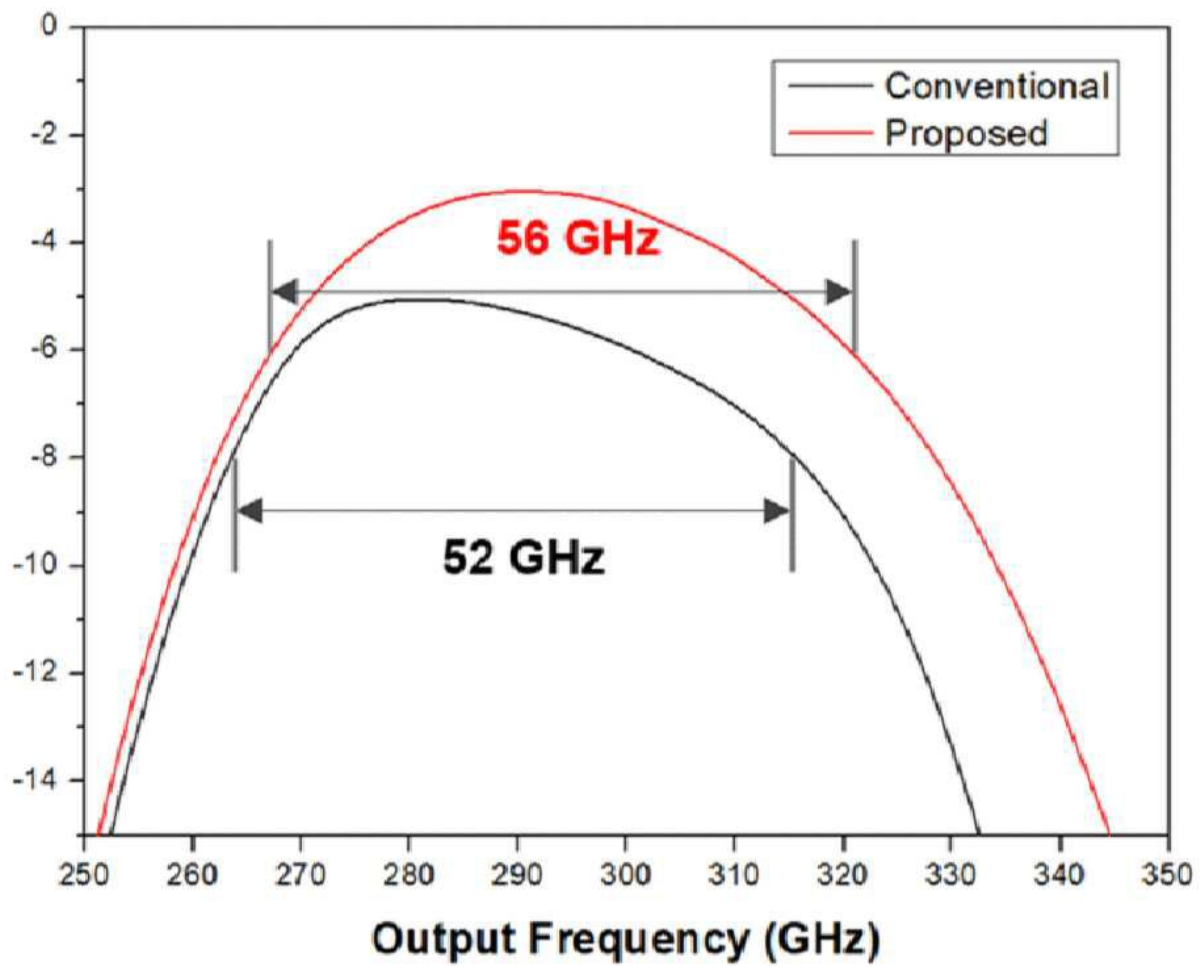
도면10



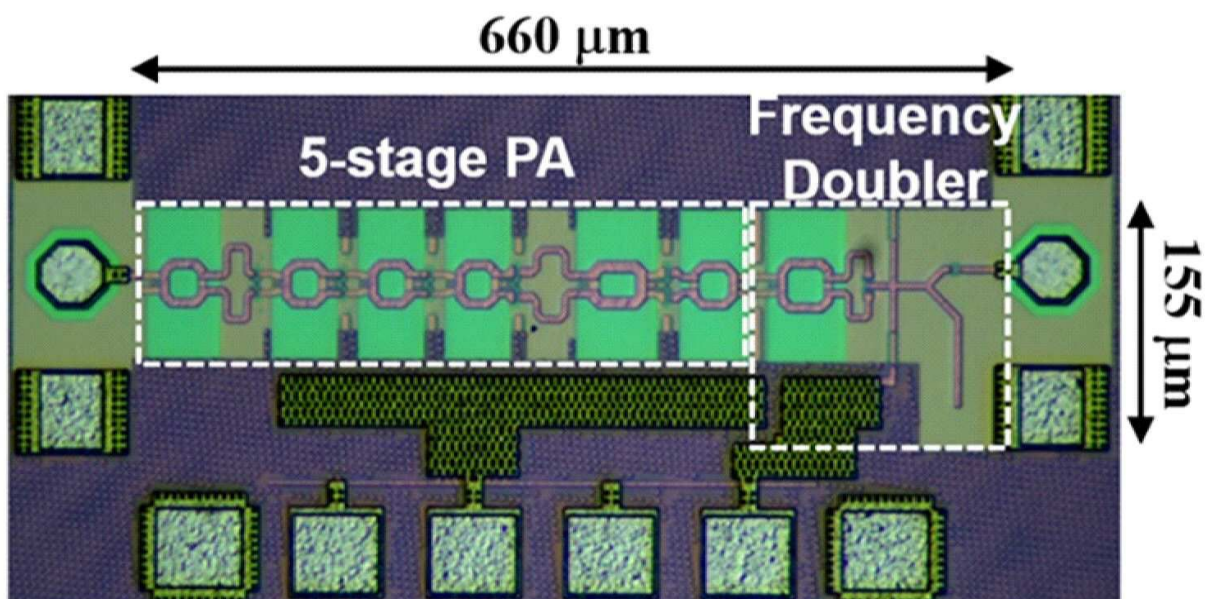
도면11



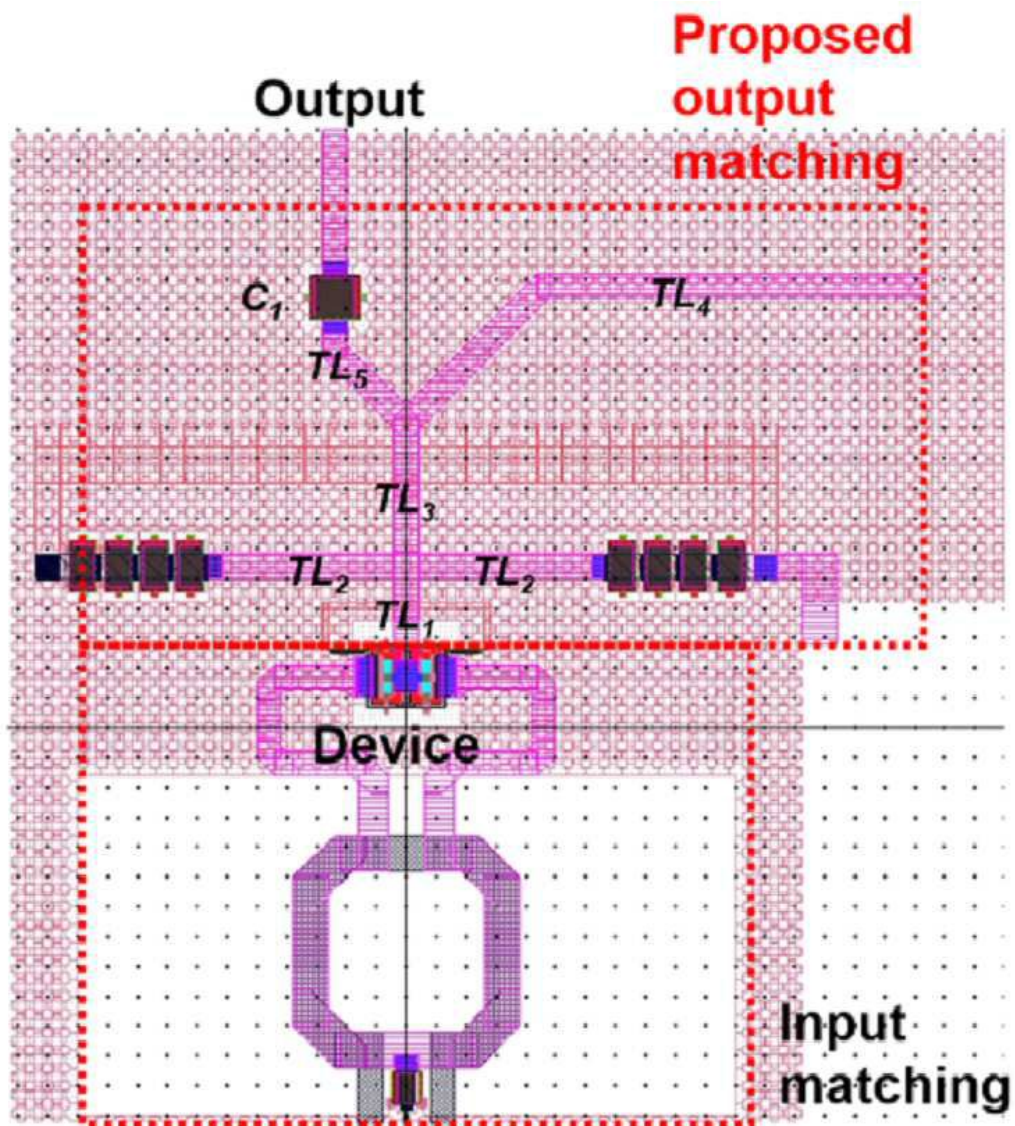
도면12



도면13



도면14



도면15

