

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4310830号
(P4310830)

(45) 発行日 平成21年8月12日(2009.8.12)

(24) 登録日 平成21年5月22日(2009.5.22)

(51) Int.Cl.

H04N 9/07 (2006.01)

F 1

H04N 9/07

A

請求項の数 10 (全 28 頁)

(21) 出願番号 特願平10-358579
 (22) 出願日 平成10年12月17日(1998.12.17)
 (65) 公開番号 特開2000-184385(P2000-184385A)
 (43) 公開日 平成12年6月30日(2000.6.30)
 審査請求日 平成17年8月4日(2005.8.4)

(73) 特許権者 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100086298
 弁理士 船橋 國則
 (72) 発明者 広田 功
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内

審査官 松田 岳士

最終頁に続く

(54) 【発明の名称】 固体撮像素子およびその駆動方法並びにカメラシステム

(57) 【特許請求の範囲】

【請求項 1】

行列状に配された複数個のセンサ部と、
 前記複数個のセンサ部の各々に対応して配されるとともに、行方向において同一色が2
 画素ごとに繰り返される補色カラーコーディングのカラーフィルタと、
 前記複数個のセンサ部に対して一列おきごとに配された第1の転送部群および他の一列
 おきごとに配された第2の転送部群からなる垂直転送部と、
 前記複数個のセンサ部のうち、一行おきに位置するセンサ部群の各信号電荷を前記第1
 の転送部群に、他の一行おきに位置するセンサ部群の各信号電荷を前記第2の転送部群に
 読み出す第1の駆動系と、

前記第1、第2の転送部群の各々において前記複数個のセンサ部から読み出された列方
 向に隣り合う2画素の信号電荷を加算する第2の駆動系とを備え、

前記カラーフィルタは、行方向に4画素繰り返しの4色フィルタを有し、1行おきに第
 1色、第2色、第3色、第4色を配した場合、他の一行は第3色、第4色、第1色、第2
 色となるフィルタ配列である

固体撮像素子。

【請求項 2】

前記第1の駆動系は、一列おきでかつ一行おきに位置するセンサ部群および他の一列お
 きでかつ他の一行おきに位置するセンサ部群の各信号電荷と、一列おきでかつ他の一行お
 きに位置するセンサ部群および他の一列おきでかつ一行おきに位置するセンサ部群の各信

号電荷とを独立に読み出す

請求項 1 記載の固体撮像素子。

【請求項 3】

前記第1の駆動系は、一列おきでかつ一行おきに位置するセンサ部群の各信号電荷と、他の一列おきでかつ他の一行おきに位置するセンサ部群の各信号電荷と、一列おきでかつ他の一行おきに位置するセンサ部群の各信号電荷と、他の一列おきでかつ一行おきに位置するセンサ部群の各信号電荷とを独立に読み出す

請求項 1 記載の固体撮像素子。

【請求項 4】

前記第1の駆動系は、各センサ部からの信号電荷の読み出し部に2層構造のゲート電極を有し、一列おきでかつ一行おきに位置するセンサ部群および他の一列おきでかつ他の一行おきに位置するセンサ部群の各信号電荷を第1層目のゲート電極を通して読み出し、一列おきでかつ他の一行おきに位置するセンサ部群および他の一列おきでかつ一行おきに位置するセンサ部群の各信号電荷を第2層目のゲート電極を通して読み出す

10

請求項 1 記載の固体撮像素子。

【請求項 5】

行列状に配された複数個のセンサ部の各々に対応して配されるとともに、行方向において同一色が2画素ごとに繰り返される補色カラーコーディングのカラーフィルタを有し、

前記カラーフィルタは、行方向に4画素繰り返しの4色フィルタを有し、1行おきに第1色、第2色、第3色、第4色を配した場合、他の一行は第3色、第4色、第1色、第2色となるフィルタ配列である

20

固体撮像素子の駆動に当たって、

前記複数個のセンサ部のうち、一行おきに位置するセンサ部群の各信号電荷を一列おきごとに配される第1の垂直転送部群に、他の一行おきに位置するセンサ部群の各信号電荷を他の一列おきごとに配される第2の垂直転送部群にそれぞれ読み出し、

前記第1、第2の垂直転送部群の各々において前記複数個のセンサ部から読み出された列方向に隣り合う2画素の信号電荷を加算する

固体撮像素子の駆動方法。

【請求項 6】

一列おきでかつ一行おきに位置するセンサ部群および他の一列おきでかつ他の一行おきに位置するセンサ部群の各信号電荷と、一列おきでかつ他の一行おきに位置するセンサ部群および他の一列おきでかつ一行おきに位置するセンサ部群の各信号電荷とを独立に読み出す

30

請求項 5 記載の固体撮像素子の駆動方法。

【請求項 7】

水平転送部において、ピットシフトを行うことによって行方向の信号電荷の加算を行う

請求項 6 記載の固体撮像素子の駆動方法。

【請求項 8】

電荷検出部において、リセット動作を間引くことによって列方向の信号電荷の加算を行う

40

請求項 6 記載の固体撮像素子の駆動方法。

【請求項 9】

行列状に配された複数個のセンサ部の各々に対応して配されるとともに、行方向において同一色が2画素ごとに繰り返される補色カラーコーディングのカラーフィルタを有し、前記複数個のセンサ部のうち、一行おきに位置するセンサ部群の各信号電荷を一列おきごとに配される第1の転送部群に、他の一行おきに位置するセンサ部群の各信号電荷を他の一列おきごとに配される第2の転送部群に読み出し、前記第1、第2の転送部群の各々において前記複数個のセンサ部から読み出された列方向に隣り合う2画素の信号電荷を加算して出力可能な固体撮像素子と、

静止画モードと動画モードとを択一的に設定可能な撮像モード設定手段と、

50

前記撮像モード設定手段によって設定された撮像モードに応じて、静止画モードではフレーム読み出しを行うように、動画モードでは水平2画素混合読み出しによって色差信号を線順次配列でかつ点順次出力とし、垂直圧縮処理を行うように前記固体撮像素子を駆動する駆動手段と、

前記固体撮像素子の出力信号を処理する信号処理手段とを備え、

前記カラーフィルタは、行方向に4画素繰り返しの4色フィルタを有し、1行おきに第1色、第2色、第3色、第4色を配した場合、他の一行は第3色、第4色、第1色、第2色となるフィルタ配列である

カメラシステム。

【請求項10】

10

前記撮像モード設定手段は、前記固体撮像素子の各行ごとに信号を得るプログレッシブ動作モードをも択一的に設定可能であり、

前記信号処理手段は、前記撮像モード設定手段によってプログレッシブ動作モードが設定されたとき、前記固体撮像素子から出力される信号を奇数ビットと偶数ビットに分離し、一行おきの信号と他の一行おきの信号とを独立に処理する

請求項9記載のカメラシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

20

本発明は、固体撮像素子およびその駆動方法並びにカメラシステムに関し、特に静止画／動画に兼用可能なカラー方式の固体撮像素子およびその駆動方法、並びに当該固体撮像素子を撮像デバイスとして用いたカメラシステムに関する。

【0002】

【従来の技術】

近年、ビデオカメラへのスチル機能搭載への期待などを背景に、静止画／動画兼用可能な固体撮像素子の開発が進められている。一般に、静止画は正方格子、動画は13.5MHzをベースとして考えられている。したがって、両者を兼用するには、いずれかの方式で補間／圧縮が必要となる。ここで、静止画が高画素ノンフォーマットであるのに対して、動画はNTSC／PALなどの放送方式で律促されるため、静止画用高画素の固体撮像素子からのダウンコンバージョンにより、NTSC／PALなどのテレビジョン信号を作り出すことが最も効率的と考えられる。

30

【0003】

ダウンコンバージョンの方法として、手振れ補正のような有効画素領域の中心領域を切り出す方式を用いた場合には、高画素時に放送方式の切り出しを行うと静止画／動画間の画角の変化が大きくなるとともに、多くの画素情報を捨てる結果となって効率が悪い。このような理由から、ダウンコンバージョンの方法として従来は、信号電荷の転送過程での混合（垂直加算）によって静止画／動画の垂直圧縮処理を行う手法が採られている。

【0004】

この信号電荷の転送過程での垂直圧縮処理を実行するには、カラーフィルタのカラーコーディングが最大の課題となる。すなわち、原色R（赤）、G（緑）、B（青）の場合は縦ストライプとして垂直加算するのが無難であるのに対して、補色はC（シアン）、Y（イエロー）、G（グリーン）、M（マゼンタ）の4色あり、縦ストライプとした場合には水平方向の色解像度の点で不利となる。そこで、水平転送部によるシフト加算（以下、水平シフト加算と称す）の手法を探って水平駆動周波数については常に一定とする。

40

【0005】

ところが、C、Y、G、Mが例えば図17に示すように配列された補色市松カラーコーディングでは、インターレース動作に対応するために、垂直方向において2画素分の信号電荷を混合（以下、垂直2画素混合と称す）することによって得られる色差信号Cr（G+C、M+Y）、Cb（M+C、G+Y）が、垂直方向で交互に得られる線順次となるため、色差信号Cr、Cbを保持したままの垂直混合は不可能であった。なお、図17において

50

て、左側が奇数(ODD)フィールドを、右側が偶数(EVEN)フィールドをそれぞれ示している。

【0006】

これに対して、垂直混合を可能とし、水平シフト加算を実現するために、図18に示す如き補色カラーコーディングが提案されている(文献; 1997年映像情報メディア学会年次大会(ITE'97: 1997 ITE Annual Convention)「ハイビジョン/NTSC出力を有する単板カラー撮像の検討」pp37~pp38参照)。この補色カラーコーディングによれば、図18から明らかなように、色差信号Cr(G+C, M+Y), Cb(M+C, G+Y)が五の目状に得られることになる。

【0007】

10
このように、色差信号Cr, Cbが五の目状の配置となる従来の補色カラーコーディングでは、図19に示すように、先に水平転送部にラインシフトされた1ライン分の信号電荷を、水平ブランкиング期間で2ビット(2画素分)シフトした後に、次の1ライン分の信号電荷をラインシフトすることにより、同じカラー成分の信号同士を垂直混合できる。すなわち、色差信号Cr, Cbを保持したまま垂直混合を実現できる。

【0008】

【発明が解決しようとする課題】

しかしながら、色差信号Cr, Cbが五の目状の配置、即ち色差信号Cr, Cbが水平方向および垂直方向で交互に得られる補色カラーコーディングの場合には、上述したように、水平2ビットシフトを伴う垂直混合、即ち2画素分だけ離れた同じ色成分の信号同士の加算によって垂直圧縮処理を実現することになるため、水平方向の色解像度が通常の水平2繰り返しコーディングに対して水平4繰り返しと同程度(即ち、1/2)に低下するという課題がある。

【0009】

本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、任意の垂直圧縮と水平の出力データレートの圧縮が可能で、かつ解像度のバランスがとれた動画、静止画およびプログレッシブ動作に対応可能な固体撮像素子およびその駆動方法ならびにカメラシステムを提供することにある。

【0012】

【課題を解決するための手段】

30
本発明による固体撮像素子は、
行列状に配された複数個のセンサ部と、
これら複数個のセンサ部の各々に対応して配されるとともに、行方向において同一色が2画素ごとに繰り返される補色カラーコーディングのカラーフィルタと、
複数個のセンサ部に対して一列おきごとに配された第1の転送部群および他の一列おきごとに配された第2の転送部群からなる垂直転送部と、
複数個のセンサ部のうち、一行おきに位置するセンサ部群の各信号電荷を第1の転送部群に、他の一行おきに位置するセンサ部群の各信号電荷を第2の転送部群に読み出す第1の駆動系と、

第1, 第2の転送部群の各々において複数個のセンサ部から読み出された列方向に隣り合う2画素の信号電荷を加算する第2の駆動系とを備え、

前記カラーフィルタは、行方向に4画素繰り返しの4色フィルタを有し、1行おきに第1色、第2色、第3色、第4色を配した場合、他の一行は第3色、第4色、第1色、第2色となるフィルタ配列である構成となっている。

【0013】

上記構成の固体撮像素子およびその駆動方法において、複数個のセンサ部のうち、一行おき(例えば、奇数行)に位置するセンサ部群の各信号電荷を一列おき(例えば、奇数列)ごとに配された第1の転送部群に、他の一行おき(例えば、偶数行)に位置するセンサ部群の各信号電荷を他の一列おき(例えば、偶数列)ごとに配された第2の転送部群にそれぞれ読み出す。このとき、カラーフィルタが行方向において同一色が2画素ごとに繰り

返される補色カラーコーディングとなっていることから、同一の色の信号電荷が同一の転送部に読み出される。そして、第1，第2の転送部群の各々において複数個のセンサ部から読み出された列方向に隣り合う2画素の信号電荷が加算される。

【0014】

本発明によるカメラシステムは、行列状に配された複数個のセンサ部のうち、一行おきに位置するセンサ部群の各信号電荷を一列おきごとに配される第1の転送部群に、他の一行おきに位置するセンサ部群の各信号電荷を他の一列おきごとに配される第2の転送部群に読み出し、第1，第2の転送部群の各々において複数個のセンサ部から読み出された列方向に隣り合う2画素の信号電荷を加算して出力可能な固体撮像素子を撮像デバイスとして用いる。

10

ここで、固体撮像素子は、複数個のセンサ部の各々に対応して配されるとともに、行方向において同一色が2画素ごとに繰り返される補色カラーコーディングのカラーフィルタを有する。また、カラーフィルタは、行方向に4画素繰り返しの4色フィルタを有し、1行おきに第1色、第2色、第3色、第4色を配した場合、他の一行は第3色、第4色、第1色、第2色となるフィルタ配列である。

そして、この固体撮像素子に対して静止画モードと動画モードとを逐一的に設定可能な撮像モード設定手段と、この撮像モード設定手段によって設定された撮像モードに応じて、静止画モードではフレーム読み出しを行うように、動画モードでは水平2画素混合読み出しによって色差信号を線順次配列でかつ点順次出力とし、垂直圧縮処理を行うように固体撮像素子を駆動する駆動手段と、固体撮像素子の出力信号を処理する信号処理手段とを備えている。

20

【0015】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。なお、以下の説明では、CCD型撮像素子（以下、CCD撮像素子と称す）に適用した場合を例に挙げて説明するが、これに限定されるものではなく、画素から読み出した信号電荷を垂直 水平転送する構造の固体撮像素子全般に適用可能である。

【0016】

図1は、本発明の第1実施形態に係るCCD撮像素子を示す概略構成図であり、例えばIS（インターレーススキャン）-IT（インターライントランスマスク）方式の単板カラ-CCD撮像素子に適用した場合を例に採って示している。

30

【0017】

図1において、本実施形態に係るCCD撮像素子10は、行列状に配された複数個のセンサ部（画素）11、これらセンサ部11の垂直列ごとに配された複数本の垂直CCD（垂直転送部）12、センサ部11と垂直CCD12との間に介在する読み出しゲート部13、垂直CCD12の一方の端部側に配された水平CCD（水平転送部）14、水平CCD14の転送先側の端部に配された電荷検出部16および出力回路17を有する構成となっている。

【0018】

また、CCD撮像素子10の撮像エリア（画素エリア）18上には、例えば補色市松カラーコーディングのカラーフィルタ19が配される。このカラーフィルタ19は、例えば図2に示すように、奇数行がM/C/G/Y、偶数行がG/Y/M/Cのカラーコーディング、即ち同一色が水平方向（列方向）において4画素ごとに繰り返され、垂直方向（行方向）において2画素ごとに繰り返される水平4繰り返し、垂直2繰り返しのカラーコーディングとなっている。

40

【0019】

かかる構成のCCD撮像素子10において、センサ部11は例えばPN接合のフォトダイオードからなり、入射光をその光量に応じた電荷量の信号電荷に光電変換して蓄積する。行列状に配された複数個のセンサ部11に対して、一列おきごと、例えば奇数（ODD）列ごとに垂直CCD12が配され、他の一列ごとに、例えば偶数（EVEN）列ごとに

50

垂直 C C D 1 2 e が配されている。

【 0 0 2 0 】

読み出しゲート部 1 3 は、後述する読み出しパルス X S G が印加されることにより、一例として、一行おきに位置するセンサ部群、例えば奇数行のセンサ部 1 1 の信号電荷を奇数列の垂直 C C D 1 2 o に、他の一行おきに位置するセンサ部群、例えば偶数行のセンサ部 1 1 の信号電荷を偶数列の垂直 C C D 1 2 e に読み出す構成となっている。この読み出しゲート部 1 3 の具体的な構成については後述する。

【 0 0 2 1 】

垂直 C C D 1 2 は、例えば図 3 のタイミングチャートに示す 4 相の垂直転送クロック V 1 ~ V 4 によって転送駆動されることにより、水平プランキング期間の一部において 1 走査線（1 ライン）に相当する信号電荷を単位として垂直転送（ラインシフト）して水平 C C D 1 4 に移送する。

10

【 0 0 2 2 】

水平 C C D 1 4 は、例えば図 3 のタイミングチャートに示す 2 相の水平転送クロック H 1 , H 2 によって転送駆動されることにより、垂直 C C D 1 2 からラインシフトされた 1 走査線に相当する信号電荷を、水平プランキング期間後の水平走査期間において順次水平転送して電荷検出部 1 6 に供給する。この水平 C C D 1 4 の動作は通常モードでの転送動作である。

【 0 0 2 3 】

電荷検出部 1 6 は、例えばフローティング・ディフュージョン・アンプによって構成されている。すなわち、水平 C C D 1 4 から信号電荷が注入されるフローティングディフュージョン F D と、電荷を排出するリセットドレイン R D と、フローティングディフュージョン F D とリセットドレイン R Dとの間に配されたリセットゲート R G とからなり、水平 C C D 1 4 から順次供給される信号電荷を検出し、これを信号電圧に変換する。リセットドレイン R D には、所定のリセットドレイン電圧 V R D が印加されている。

20

【 0 0 2 4 】

図 4 は、センサ部 1 1 、垂直 C C D 1 2 および読み出しゲート部 1 3 の具体的な構成の一例を示す平面パターン図である。図 4 において、垂直 C C D 1 2 は、垂直方向に平行に延在し、かつ水平方向に交互に配された転送チャネル 2 1 o , 2 1 e と、これら転送チャネル 2 1 o , 2 1 e の上方に垂直方向に順に配され、かつ水平方向に平行に延在する 4 相の垂直転送クロック V 1 ~ V 4 に対応した転送電極 2 2 -1 ~ 2 2 -4 とを有する構成となっている。転送電極 2 2 -1 ~ 2 2 -4 は、2 ライン（垂直 2 画素）を 1 単位として形成されている。

30

【 0 0 2 5 】

これらの転送電極 2 2 -1 ~ 2 2 -4 において、例えば、2 相目、4 相目の垂直転送クロック V 2 , V 4 が印加される転送電極 2 2 -2 , 2 2 -4 が 1 層目のポリシリコン（図中、一点鎖線で示す）によって形成され、1 相目、3 相目の垂直転送クロック V 1 , V 3 が印加される転送電極 2 2 -1 , 2 2 -3 が 2 層目のポリシリコン（図中、二点鎖線で示す）によって形成されている。そして、1 層目のポリシリコンからなる転送電極 2 2 -2 , 2 2 -4 と、2 層目のポリシリコンからなる転送電極 2 2 -1 , 2 2 -3 とは、転送チャネル 2 1 o , 2 1 e 上において、鋸歯状に形成されてセンサ部 1 1 の略中央部で互いにオーバーラップしている。

40

【 0 0 2 6 】

ここで、センサ部 1 1 の周囲には、図 4 にハッチングで示すように、一行おき（本例では、奇数行）の各センサ部 1 1 o について奇数列の転送チャネル 2 1 o 側の一部分を除いて、他の一行おき（本例では、偶数行）の各センサ部 1 1 e については偶数列の転送チャネル 2 1 e 側の一部分を除いて、素子分離用のチャネルトップ部 2 3 が形成されている。これに対して、転送電極 2 2 -1 ~ 2 2 -4 は、転送チャネル 2 1 o , 2 1 e 上だけでなく、センサ部 1 1 の開口縁まで幅広に形成されることで、チャネルトップ部 2 3 が形成されていない部分において読み出しゲート部 1 3 のゲート電極を兼ねている。

50

【 0 0 2 7 】

一方、転送電極 2 2 -1~2 2 -4に印加される4相の垂直転送クロック $V_{1~V_4}$ は、低レベル、中間レベルおよび高レベルの3値をとるように設定されており、その3値目の高レベルのパルスが読み出しパルス XSG となる。そして、この読み出しパルス XSG が各転送電極 2 2 -1~2 2 -4を通して読み出しゲート部 1 3 に印加されることにより、各センサ部 1 1 からの信号電荷の読み出しが行われる。

【 0 0 2 8 】

具体的には、1相目の垂直転送クロック V_1 に読み出しパルス XSG が立つことにより、偶数行の一列おきの各センサ部 1 1 e の信号電荷が、左方向の矢印で示すように、偶数列の垂直 CCD 1 2 e に読み出される。10 2相目の垂直転送クロック V_2 に読み出しパルス XSG が立つことにより、奇数行の一列おきの各センサ部 1 1 o の信号電荷が、右方向の矢印で示すように、奇数列の垂直 CCD 1 2 o に読み出される。

【 0 0 2 9 】

3相目の垂直転送クロック V_3 に読み出しパルス XSG が立つことにより、奇数行の他の一列おきの各センサ部 1 1 o の信号電荷が、左方向の矢印で示すように、奇数列の垂直 CCD 1 2 o に読み出される。4相目の垂直転送クロック V_4 に読み出しパルス XSG が立つことにより、偶数行の他の一列おきの各センサ部 1 1 e の信号電荷が、右方向の矢印で示すように、偶数列の垂直 CCD 1 2 e に読み出される。

【 0 0 3 0 】

このように、図 4 に示す画素構造によれば、奇数行 - 奇数列、偶数行 - 偶数列、奇数行 - 偶数列、偶数行 - 奇数列の 4 系統の画素の信号電荷を独立して読み出すことができる。また、この独立読み出しを 4 相の垂直転送クロック $V_{1~V_4}$ - 4 端子で実現でき、この点では従来の画素構造と同じであるのも特長の一つである。20

【 0 0 3 1 】

さらに、信号電荷の右読み出しは 1 層目のポリシリコン (V_2, V_4) で行い、左読み出しは 2 層目のポリシリコン (V_1, V_3) で行う構成を探っていることから、例えば製造装置の何らかの問題で、両者の読み出しパルス XSG の電圧に差が生じた場合などには、例えば 2 層目のポリシリコンの読み出し側だけ読み出しゲートのゲート長を変えたり、またはセンサ部のポテンシャルを変えたりすることにより、読み出しパルス XSG の電圧のバランスをとることができる。30

【 0 0 3 2 】

なお、上述したセンサ部 1 1 、垂直 CCD 1 2 および読み出しゲート部 1 3 の構成は一例に過ぎず、これに限定されるものではなく、例えば特開平 7 - 59012 号公報に開示されている構成のものなど、一行おきに位置するセンサ部群の各信号電荷を一列おきごとに配された第 1 の垂直 CCD 群に、他の一行おきに位置するセンサ部群の各信号電荷を他の一列おきごとに配された第 2 の垂直 CCD 群にそれぞれ読み出す構成のものであれば良い。40

【 0 0 3 3 】

上述したように、垂直 2 繰り返しのカラーコーディングのカラーフィルタ 1 9 を有する CCD 摄像素子 1 0 において、垂直 CCD 1 2 を一列おきごとに配された第 1 の垂直 CCD 群（本例では、奇数列の垂直 CCD 1 2 o の集合）と、他の一列おきごとに配された第 2 の垂直 CCD 群（本例では、偶数列の垂直 CCD 1 2 e の集合）とに分類し、一行おきに位置するセンサ部群（本例では、奇数行のセンサ部 1 1 o の集合）の信号電荷を奇数列の垂直 CCD 1 2 o に読み出し、他の一行おきに位置するセンサ部群（本例では、偶数行のセンサ部 1 1 e の集合）の信号電荷を偶数列の垂直 CCD 1 2 e に読み出すようにしたことにより、水平 2 画素分の信号電荷を垂直 CCD 1 2 o , 1 2 e 内で混合して出力することができる。

【 0 0 3 4 】

この水平 2 画素混合により、色差（クロマ）信号 Cr, Cb が垂直方向において順に配列されるいわゆる線順次配列となる。ここで、補色カラーコーディングと色差信号 Cr, C50

bとの関係について、図5に示す一般的な補色カラーコーディングを例に採って説明する。

【0035】

通常、CCD撮像素子ではフィールド読み出しを行うことから、第1フィールドでは、a₁, a₂の垂直2画素の組み合わせで信号電荷の混合が行われる。したがって、水平CCDで転送される信号電荷の順番は、a₁ラインを考えると、(G + Cy), (Mg + Ye), (G + Cy), (Mg + Ye), ……となる。なお、第2フィールドでは、bの垂直2画素の組み合わせとなる。

【0036】

この順番で出力される信号電荷を電気信号に変換し、これを後段の色信号処理系で処理して輝度信号Yと色差信号Cr, Cbを構成するには、Y信号は隣り同士を加え、色差信号Cr, Cbは減ずるようにする。すなわち、Y信号は、

$$\begin{aligned} Y\text{信号} &= |(G + Cy) + (Mg + Ye)| \times 1/2 \\ &= 1/2(2B + 3G + 2R) \end{aligned}$$

の近似信号を用いる。色差信号Crは、

$$Cr = (Mg + Ye) - (G + Cy)$$

の近似信号を用いる。

【0037】

次に、a₂ラインを考えると、水平CCDからは、(Mg + Cy), (G + Ye), (Mg + Cy), (G + Ye), ……の順番で出力されることから、これによりY信号を構成すると、

$$\begin{aligned} Y\text{信号} &= |(G + Ye) + (Mg + Cy)| \times 1/2 \\ &= 1/2(2B + 3G + 2R) \end{aligned}$$

となり、a₁ラインと同一構成でバランスする。同様に、色差信号Cbは、

$$Cb = (G + Ye) - (Mg + Cy)$$

で近似される。第2フィールドも同様である。

【0038】

一方、本実施形態に係るCCD撮像素子10では、図2に示す垂直2繰り返しの補色カラーコーディングに対して、フィールド読み出しを行って垂直CCD12o, 12e内で水平2画素混合を行うことにより、水平CCD14からは、図6の動作説明図から明らかのように、各ラインa₁, a₂, a₃, a₄, ……において、…, M + C, Y + M, G + Y, C + G, M + C, Y + M, G + Y, C + G, …の順に信号電荷が出力される。

【0039】

ここで、下線を付したのが色差信号Crを、下線を付さないのが色差信号Cbをそれぞれ表している。なお、ここでは、MgをM、CyをC、YeをYと記すものとし、以下の説明でも同様とする。このように、垂直2繰り返しの補色カラーコーディングに対して、水平2画素混合を行うことにより、色差信号Cr, Cbが線順次配列でかつ点順次で出力されることになる。

【0040】

また、後段の色信号処理系（図示せず）において、線順次配列でかつ点順次出力の色差信号Cr, Cbを、奇数ビットと偶数ビットとに分離して奇数行と偶数行の各信号を独立に処理することによって輝度信号Yと色差信号Cr/Cbを得て、所定の処理を行えば垂直2ライン分の輝度信号Yを得ることができるため、全画素の信号電荷を独立に読み出したのと同じプログレッシブ（PS）動作が可能となる。

【0041】

また、ラインごとに輝度信号が交互に配置されているため、水平2画素混合であるにもかかわらず、高い水平解像度が得られ、垂直/水平解像度のバランスが良いものとなる。さらに、垂直CCD12o, 12eの各々には同じ色のみが存在することになることから、垂直方向で加算圧縮することが容易に可能となるため、フレームレートを上げることができる。なお、垂直方向での加算圧縮は、水平CCD14において、その水平転送動作を停

10

20

30

40

50

止した状態で、垂直転送（ラインシフト）動作を2ライン分、又はそれ以上行うことによつて実現できる。

【0042】

以上、1本の垂直CCD12(12o/12e)に対して両側のセンサ部11(11o/11e)から信号電荷を読み出して垂直CCD12内で水平2画素分を混合して読み出すフィールド読み出しの場合を例に探つて説明したが、次に1本の垂直CCD12(12o/12e)に対して片側のセンサ部11(11o/11e)のみから読み出すフレーム読み出しの場合について説明する。

【0043】

なお、フィールド読み出しの場合は、図4に基づく説明から明らかなように、4相の垂直転送クロックV1~V4の各々に読み出しパルスXSGを立たせることにより、1本の垂直CCD12に対する両側のセンサ部11からの信号電荷の読み出しを実現している。
10

【0044】

これに対して、フレーム読み出しの場合は、図4において、2相目、4相目の垂直転送クロックV2,V4にのみ読み出しパルスXSGを立てることで、1本の垂直CCD12に対して奇数行奇数列および偶数行偶数列の各センサ部11からのみ、即ち図の右側方向(→)にのみ信号電荷を読み出すことができる。また、1相目、3相目の垂直転送クロックV1,V3にのみ読み出しパルスXSGを立たせることで、1本の垂直CCD12に対して奇数行偶数列および偶数行奇数列の各センサ部11からのみ、即ち図の左側方向(←)にのみ信号電荷を読み出すことができる。
20

【0045】

このように、垂直2繰り返しの補色カラーコーディングに対して、第1のフィールドでは、2相目、4相目の垂直転送クロックV2,V4に読み出しパルスXSGを立てることによってフレーム読み出しを行うことで、水平CCD14からは、図7の動作説明図から明らかなように、各ラインa1,a2,a3,a4,...において、...,M,Y,G,C,M,Y,G,C,M,...の順に信号電荷が出力される。
20

【0046】

また、第2のフィールドでは、1相目、3相目の垂直転送クロックV1,V3に読み出しパルスXSGを立てることによってフレーム読み出しを行うことで、水平CCD14からは、図8の動作説明図から明らかなように、各ラインb1,b2,b3,...において、...,G,C,M,Y,G,C,M,Y,G,...の順に信号電荷が出力される。
30

【0047】

以上から明らかなように、フレーム読み出しを行うことによって片フィールドでM/Y/G/C独立の信号電荷を得ることができることから、後段の色信号処理系における信号処理によって輝度信号Yおよび色差信号Cr,Cbの合成ができる。しかも、フィールド読み出しの場合と同様に、垂直CCD12の各々には同じ色のみが存在することになることから、垂直方向で加算圧縮を行うことにより、フレームレートを上げることができる。

【0048】

また、水平CCD14において例えば垂直2画素分の信号電荷を加算した後、水平CCD14を1ビットシフト(1段分転送)してさらに2画素分の信号電荷を加算する駆動を行うことにより、水平CCD14からは、...,2G+2C,2C+2M,2M+2Y,2Y+2G,2G+2C,2C+2M,2M+2Y,2Y+2G,...の順に信号電荷が出力される。ここで、下線を付したのが色差信号Crを、下線を付さないのが色差信号Cbをそれぞれ表している。
40

【0049】

このように、フレーム読み出しの場合であっても、垂直/水平各2画素の計4画素分の信号電荷の加算圧縮処理を行うことにより、フィールド読み出しの場合と同様に、色差信号Cr,Cbが点順次で出力されることになる。これにより、フィールド読み出し時と同一の信号処理が可能となる。
50

【 0 0 5 0 】

ところで、垂直 C C D 1 2 や水平 C C D 1 4 などで加算圧縮を行う場合には、加算回数（加算する画素数）が多くなると、信号電荷量が垂直 C C D 1 2 や水平 C C D 1 4 の各転送段の取り扱い電荷量を超えてオーバーフローしてしまい、隣接する転送段へ漏れ込む結果となることから、圧縮率の向上にも限界が生じることになる。

【 0 0 5 1 】

これに対して、フレーム読み出しの場合には、センサ部 1 2 からの信号電荷の読み出しが 1 / 2 となり、情報量が半分となることから、2 倍の加算圧縮が可能となるため、より高い圧縮率を実現できる利点がある。この場合、垂直 C C D 1 2 は 2 画素混合をベースとし、水平 C C D 1 4 は 4 画素混合をベースとして取り扱い電荷量を最適化するのが適当である。10

【 0 0 5 2 】

図 9 は、本発明の第 2 実施形態に係る C C D 撮像素子を示す概略構成図であり、第 1 実施形態の場合と同様に、I S - I T 方式の単板カラー C C D 撮像素子に適用した場合を例に探って示している。

【 0 0 5 3 】

図 9 において、本実施形態に係る C C D 撮像素子 3 0 は、行列状に配された複数個のセンサ部 3 1 、これらセンサ部 3 1 の垂直列ごとに配された複数本の垂直 C C D 3 2 、センサ部 3 1 と垂直 C C D 3 2 との間に介在する読み出しゲート部 3 3 、垂直 C C D 3 2 の一方の端部側に配された水平 C C D 3 4 、水平 C C D 3 4 の転送先側の端部に配された電荷検出部 3 6 および出力回路 3 7 の各構成要素に加え、垂直 C C D 3 2 と水平 C C D 3 4 との間（垂直出力ゲート部）に設けられたホールドゲート部 3 5 o , 3 5 e を備えた構成となっている。ホールドゲート部 3 5 o , 3 5 e は、任意の圧縮率を得る場合に用いられるものである。20

【 0 0 5 4 】

上記構成の C C D 撮像素子 3 0 において、その撮像エリア（画素エリア） 3 8 上には、先の実施形態の場合と同様に、図 2 に示す例えば水平 4 繰り返し、垂直 2 繰り返しの補色市松カラーコーディングのカラーフィルタが配される。また、センサ部 3 1 、垂直 C C D 3 2 および読み出しゲート部 3 3 の具体的な構成についても、図 4 の平面パターン図に示す構成となっているが、この構成に限られるものではないことは、先の実施形態の場合と同じである。30

【 0 0 5 5 】

図 1 0 は、ホールドゲート部 3 5 o , 3 5 e を含む垂直出力ゲート部の具体的な構成の一例を示す平面パターン図である。ここで、垂直 C C D 3 2 o , 3 2 e については、図 4 に基づいて先の実施形態で説明したように、垂直方向に平行に延在する複数本の転送チャネル 2 1 と、これら転送チャネル 2 1 の上方に垂直方向に順に配され、かつ水平方向に平行に延在する 4 相の垂直転送クロック V 1 ~ V 4 に対応した転送電極 2 2 -1 ~ 2 2 -4 を有する構成となっている。

【 0 0 5 6 】

一方、水平 C C D 3 4 は、水平方向に延在しかつ垂直 C C D 3 2 の複数本の転送チャネル 2 1 o , 2 1 e の各々に連結された転送チャネル 4 1 と、この転送チャネル 4 1 の上方に水平方向に順に配された 2 相の水平転送クロック H 1 , H 2 に対応した転送電極 4 2 -1 ~ 4 2 -4 を有する構成となっている。そして、転送電極 4 2 -1 , 4 2 -2 には 2 相目の水平転送クロック H 2 が印加され、転送電極 4 2 -3 , 4 2 -4 には 1 相目の水平転送クロック H 1 が印加される。40

【 0 0 5 7 】

これらの転送電極 4 2 -1 ~ 4 2 -4 において、転送電極 4 2 -1 , 4 2 -3 が 1 層目のポリシリコンによって形成されてストレージ部を構成し、転送電極 4 2 -2 , 4 2 -4 が 2 層目のポリシリコンによって形成されてストレージ部を構成している。また、転送電極 4 2 -3 , 4 2 -4 は、垂直 C C D 3 2 の転送チャネル 2 1 o , 2 1 e の部分まで延在している。そして、50

特に転送電極 42-4は逆L字状に屈曲した形状を有している。

【0058】

ホールドゲート部 35o, 35e は、垂直 CCD32o, 32e の転送電極 22-1~22-2 と同様に水平方向に延在するストレージ電極 43 と、転送チャネル 21o, 21e の上方に各々独立して配されたホールド電極 44o, 44e とから構成されている。ストレージ電極 43 は、2層目のポリシリコンによって垂直 CCD32o, 32e の転送電極 22-4 とオーバーラップした状態で形成されている。ホールド電極 44o, 44e は、1層目のポリシリコンによってストレージ電極 43 および水平 CCD34 の転送電極 42-4 とオーバーラップした状態で形成されている。

【0059】

このホールドゲート部 35o, 35e において、共通のストレージ電極 43 には、所定の直流電圧がストレージ電圧 VStorage として与えられる。一方、ホールド電極 44o, 44e には、ホールド電圧 VHOLD1, 2 が別々に与えられる。すなわち、ホールド電極 44o には、図に点線で示す如く配線で引き出すことでホールド電圧 VHOLD1 が与えられ、ホールド電極 44e には、同様に配線で引き出すことでホールド電圧 VHOLD2 が与えられる。

【0060】

このホールド電圧 VHOLD1, 2 として、通常の動作モードのときには共に “H” レベルが印加され、任意の圧縮率を得る圧縮モードでは “L” レベル / “H” レベルが適宜印加される。図 11 に、図 10 の X-X 線に沿った断面でのポテンシャル分布を示す。このポテンシャル分布図から明らかなように、ストレージ電極 43 の下のポテンシャルは深い状態にある。一方、“H” レベルが印加されたときのホールド電極 44o (44e) のポテンシャルは、ストレージ電極 43 の下のポテンシャルよりもさらに深くなるように設定されている。

【0061】

そして、ホールド電圧 VHOLD1 が “H” レベルのときは、ホールド電極 44o の下のポテンシャルが深い状態となるため、垂直 CCD32o によって転送してきた信号電荷が、そのままホールドゲート部 35o を通過して水平 CCD34 へ転送される。一方、ホールド電圧 VHOLD1 が “L” レベルのときは、ホールド電極 44o の下のポテンシャルが浅い状態となるため、そのポテンシャルバリアによって垂直 CCD32o から水平 CCD34 への信号電荷の転送が阻止され、その阻止された信号電荷はストレージ電極 26 の下に溜まることになる。

【0062】

なお、ホールドゲート部 35o, 35e としては、上記構成のものに限定されるものではなく、要は、垂直 CCD32 から水平 CCD34 への信号電荷の転送を、列ごとに制御できる構成のものであれば良い。

【0063】

また、必要に応じて、ホールドゲート部 35o, 35e に隣接してオーバーフローゲートおよびオーバーフロードレイン（電荷排出部）を設けることも可能である。これによれば、転送阻止した信号電荷が所定量を超えたときに、オーバーフローゲートからオーバーフロードレインへ排出されることになるため、隣接する転送チャネルへ溢れ出るのを未然に防止できる。

【0064】

次に、上記構成の垂直出力ゲート部 (VOG) を備えた本実施形態に係る CCD 摄像素子 30 において、任意の圧縮率を得るために圧縮モードの動作について説明する。

【0065】

先ず、垂直 2 : 3 加算 - 1 / 1 . 25 圧縮を行う場合の圧縮モードの動作について、図 12 の動作説明図を用いて説明する。

【0066】

ここで、M, C, G, Y の各画素において、添え字 x は行番号を、添え字 y は列番号をそ

10

20

30

40

50

れぞれ表している。例えば、M 8 9 は 8 行 9 列目のマゼンタの画素を表している。また、B o は奇数列のホールド電極 4 4 o の部分（以下、ブロック部 B o と称す）を、B e は偶数列のホールド電極 4 4 e の部分（以下、ブロック部 B e と称す）をそれぞれ示している。さらに、S t はストレージ電極 4 3 の部分（以下、ストレージ部 S t と称す）を、D はオーバーフロードレインをそれぞれ示している。

【0067】

センサ部 3 1 から垂直 C C D 3 2 へ信号電荷を読み出して水平 2 画素混合を行った状態から 1 ライン転送を行うことになる。この 1 ライン転送の際に、ホールド電圧 V Hold 1 , V Hold 2 を“L”レベルとしてブロック部 B o , B e を共に転送阻止状態とすることにより、ストレージ部 S t には、+ G 1 1 , M 2 1 + C 2 2 , Y 1 2 + M 1 3 , G 2 3 + Y 2 4 , C 1 4 + G 1 5 , M 2 5 + C 2 6 , Y 1 6 + M 1 7 , G 2 7 + Y 2 8 , C 1 8 + G 1 9 , M 2 9 + の各信号電荷が蓄積される。ここで、下線を付したのが色差信号 C r を、下線を付さないのが色差信号 C b をそれぞれ表している。

【0068】

このように、センサ部 3 1 から垂直 C C D 3 2 へ信号電荷を読み出し、ライン転送でブロック部 B o , B e を共に転送阻止状態とし、ストレージ部 S t に第 1 ラインの信号電荷を蓄積した状態から第 1 フィールドの読み出し動作を行う。この第 1 フィールドでは、先ず、ホールド電圧 V Hold 1 , V Hold 2 を“H”レベルとし、ブロック部 B o , B e を共に転送状態とすることで、ストレージ部 S t に蓄積されていた信号電荷を水平 C C D 2 4 へ転送する。以下、このストレージ部 S t から水平 C C D 2 4 への転送を V O G 転送と称す。

【0069】

その後、ホールド電圧 V Hold 1 , V Hold 2 を“L”レベルとしてブロック部 B o , B e を共に転送阻止状態とする。そして、この状態で 1 ライン転送を行う。この 1 ライン転送により、ストレージ部 S t には、+ G 3 1 , M 4 1 + C 4 2 , Y 3 2 + M 3 3 , G 4 3 + Y 4 4 , C 3 4 + G 3 5 , M 4 5 + C 4 6 , Y 3 6 + M 3 7 , G 4 7 + Y 4 8 , C 3 8 + G 3 9 , M 4 9 + の各信号電荷が蓄積される。

【0070】

さらに、ホールド電圧 V Hold 1 を“H”レベルとして奇数列のブロック部 B o を転送状態とする一方、ホールド電圧 V Hold 2 については“L”レベルを維持して偶数列のブロック部 B e を転送阻止状態のまます。そして、この状態で V O G 転送を行って奇数列の信号電荷 + G 3 1 , Y 3 2 + M 3 3 , C 3 4 + G 3 5 , Y 3 6 + M 3 7 , C 3 8 + G 3 9 のみを水平 C C D 3 4 へ転送する。

【0071】

その結果、水平 C C D 3 4 では、3 行分の画素（垂直 3 画素）の信号電荷の混合が行われる。すなわち、水平 C C D 3 4 には、+ G 1 1 + G 3 1 , M 2 1 + C 2 2 , Y 1 2 + M 1 3 + Y 3 2 + M 3 3 , G 2 3 + Y 2 4 , C 1 4 + G 1 5 + C 3 4 + G 3 5 , M 2 5 + C 2 6 , Y 1 6 + M 1 7 + Y 3 6 + M 3 7 , G 2 7 + Y 2 8 , C 1 8 + G 1 9 + C 3 8 + G 3 9 , M 2 9 + の各信号電荷が順に並ぶことになる。そして、これらの信号電荷を順次水平転送する。

【0072】

次に、ホールド電圧 V Hold 1 を“L”レベルとして奇数列のブロック部 B o を転送阻止状態とする一方、ホールド電圧 V Hold 2 を“H”レベルとして偶数列のブロック部 B e を転送状態とする。そして、この状態で V O G 転送を行うことにより、それまで偶数列のブロック部 B e で転送阻止され、ストレージ部 S t に蓄積されていた偶数列の信号電荷 M 4 1 + C 4 2 , G 4 3 + Y 4 4 , M 4 5 + C 4 6 , G 4 7 + Y 4 8 , M 4 9 + を水平 C C D 3 4 へ転送する。

【0073】

その後、ホールド電圧 V Hold 1 , V Hold 2 を“L”レベルとしてブロック部 B o , B e を共に転送阻止状態とする。そして、この状態で 1 ライン転送を行う。この 1

10

20

40

50

ライン転送により、ストレージ部 S t には、+ G 5 1 , M 6 1 + C 6 2 , Y 5 2 + M 5 3
, G 6 3 + Y 6 4 , C 5 4 + G 5 5 , M 6 5 + C 6 6 , Y 5 6 + M 5 7 , G 6 7 + Y 6 8
, C 5 8 + G 5 9 , M 6 9 + の各信号電荷が蓄積される。

【0074】

さらに、ホールド電圧 V Hold 1 を “H” レベルとして奇数列のブロック部 B o を転送状態とする一方、ホールド電圧 V Hold 2 については “L” レベルを維持し、偶数列のブロック部 B e を転送阻止状態のままとする。そして、この状態で VOG 転送を行うことにより、奇数列の信号電荷 + G 5 1 , Y 5 2 + M 5 3 , C 5 4 + G 5 5 , Y 5 6 + M 5 7 , C 5 8 + G 5 9 のみを水平 CCD 3 4 へ転送する。

【0075】

その結果、水平 CCD 3 4 では、2 行分の画素（垂直 2 画素）の信号電荷の混合が行われる。すなわち、水平 CCD 3 4 には、+ G 5 1 , M 4 1 + C 4 2 , Y 5 2 + M 5 3 , G 4 3 + Y 4 4 , C 5 4 + G 5 5 , M 4 5 + C 4 6 , Y 5 6 + M 5 7 , G 4 7 + Y 4 8 , C 5 8 + G 5 9 , M 4 9 + の各信号電荷が順に並ぶことになる。そして、これらの信号電荷を順次水平転送する。

【0076】

次に、ホールド電圧 V Hold 1 を “L” レベルとして奇数列のブロック部 B o を転送阻止状態とする一方、ホールド電圧 V Hold 2 を “H” レベルとして偶数列のブロック部 B e を転送状態とする。そして、この状態で VOG 転送を行うことにより、それまでブロック部 B e で転送阻止され、ストレージ部 S t に蓄積されていた偶数列の信号電荷 M 6 1 + C 6 2 , G 6 3 + Y 6 4 , M 6 5 + C 6 6 , G 6 7 + Y 6 8 , M 6 9 + を水平 CCD 3 4 へ転送する。

【0077】

その後、ホールド電圧 V Hold 1 , V Hold 2 を “L” レベルとしてブロック部 B o , B e を共に転送阻止状態とする。そして、この状態で 1 ライン転送を行う。この 1 ライン転送により、ストレージ部 S t には、+ G 7 1 , M 8 1 + C 8 2 , Y 7 2 + M 7 3 , G 8 3 + Y 8 4 , C 7 4 + G 7 5 , M 8 5 + C 8 6 , Y 7 6 + M 7 7 , G 8 7 + Y 8 8 , C 7 8 + G 7 9 , M 8 9 + の各信号電荷が蓄積される。

【0078】

さらに、ホールド電圧 V Hold 1 , V Hold 2 を “H” レベルとしてブロック部 B o , B e を共に転送状態とし、この状態で VOG 転送を行う。その結果、水平 CCD 3 4 では、垂直 3 画素の信号電荷の混合が行われる。すなわち、水平 CCD 3 4 には、+ G 7 1 , M 6 1 + C 6 2 + M 8 1 + C 8 2 , Y 7 2 + M 7 3 , G 6 3 + Y 6 4 + G 8 3 + Y 8 4 , C 7 4 + G 7 5 , M 6 5 + C 6 6 + M 8 5 + C 8 6 , Y 7 6 + M 7 7 , G 6 7 + Y 6 8 + G 8 7 + Y 8 8 , C 7 8 + G 7 9 , M 6 9 + M 8 9 + の各信号電荷が順に並ぶことになる。そして、これらの信号電荷を順次水平転送する。

【0079】

以上の垂直 3 画素混合 垂直 2 画素混合 垂直 3 画素混合 ……の各動作の繰り返しにより、垂直 2 : 3 加算 - 1 / 1 . 25 圧縮モードにおける第 1 フィールドでの圧縮処理が実行される。

【0080】

次に、第 2 フィールドでの読み出し動作について説明する。先ず、ホールド電圧 V Hold 1 を “H” レベルとして奇数列のブロック部 B o を転送状態とする一方、ホールド電圧 V Hold 2 を “L” レベルとして偶数列のブロック部 B e を転送阻止状態とする。そして、この状態で VOG 転送を行うことにより、奇数列の信号電荷 + G 1 1 , Y 1 2 + M 1 3 , C 1 4 + G 1 5 , Y 1 6 + M 1 7 , C 1 8 + G 1 9 のみを水平 CCD 3 4 へ転送する。

【0081】

このとき、偶数列の信号電荷 M 2 1 + C 2 2 , G 2 3 + Y 2 4 , M 2 5 + C 2 6 , G 2 7 + Y 2 8 , M 2 9 + の各信号電荷はストレージ部 S t に蓄積された状態にある。そして、

10

20

30

40

50

水平 C C D 3 4 内の信号電荷 $+ G 1 1$, $Y 1 2 + M 1 3$, $C 1 4 + G 1 5$, $Y 1 6 + M 1$
 7 , $C 1 8 + G 1 9$ についてはそのまま水平転送する。この第 2 フィールドの初期動作により、以降の垂直混合において第 1 フィールドと異なる画素の組み合わせが実現される。

【 0 0 8 2 】

続いて、ホールド電圧 V_{Hold} 1 を “L” レベルとして奇数列のブロック部 B_o を転送阻止状態とする一方、ホールド電圧 V_{Hold} 2 を “H” レベルとして偶数列のブロック部 B_e を転送状態とする。そして、この状態で VOG 転送を行うことにより、それまでブロック部 B_e で転送阻止され、ストレージ部 S_t に蓄積されていた偶数列の信号電荷 $M 2 1 + C 2 2$, $G 2 3 + Y 2 4$, $M 2 5 + C 2 6$, $G 2 7 + Y 2 8$, $M 2 9 +$ を水平 C C D 3 4 へ転送する。

10

【 0 0 8 3 】

その後、ホールド電圧 V_{Hold} 1, V_{Hold} 2 を “L” レベルとしてブロック部 B_o , B_e を共に転送阻止状態とする。そして、この状態において 1 ライン転送を行うことにより、ストレージ部 S_t には、 $+ G 3 1$, $M 4 1 + C 4 2$, $Y 3 2 + M 3 3$, $G 4 3$
 $+ Y 4 4$, $C 3 4 + G 3 5$, $M 4 5 + C 4 6$, $Y 3 6 + M 3 7$, $G 4 7 + Y 4 8$, $C 3 8$
 $+ G 3 9$, $M 4 9 +$ の各信号電荷が蓄積される。

【 0 0 8 4 】

さらに、ホールド電圧 V_{Hold} 1, V_{Hold} 2 を “H” レベルとしてブロック部 B_o , B_e を共に転送状態とし、この状態で VOG 転送を行う。これにより、水平 C C D 3 4 では、垂直 3 画素の信号電荷の混合が行われる。すなわち、水平 C C D 3 4 には、 $+ G 3 1$, $M 2 1 + C 2 2 + M 4 1 + C 4 2$, $Y 3 2 + M 3 3$, $G 2 3 + Y 2 4 + G 4 3 +$
 $Y 4 4$, $C 3 4 + G 3 5$, $M 2 5 + C 2 6 + M 4 5 + C 4 6$, $Y 3 6 + M 3 7$, $G 2 7 + Y 2 8 + G 4 7 + Y 4 8$, $C 3 8 + G 3 9$, $M 2 9 + M 4 9 +$ の各信号電荷が順に並ぶことになる。そして、これらの信号電荷を順次水平転送する。

20

【 0 0 8 5 】

この VOG 転送後、ホールド電圧 V_{Hold} 1, V_{Hold} 2 を “L” レベルとしてブロック部 B_o , B_e を共に転送阻止状態とする。そして、この状態で 1 ライン転送を行うことにより、ストレージ部 S_t には、 $+ G 5 1$, $M 6 1 + C 6 2$, $Y 5 2 + M 5 3$, $G 6 3 + Y 6 4$, $C 5 4 + G 5 5$, $M 6 5 + C 6 6$, $Y 5 6 + M 5 7$, $G 6 7 + Y 6 8$, $C 5 8 + G 5 9$, $M 6 9 +$ の各信号電荷が蓄積される。

30

【 0 0 8 6 】

その後、ホールド電圧 V_{Hold} 1, V_{Hold} 2 を “H” レベルとしてブロック部 B_o , B_e を共に転送状態とした状態で VOG 転送を行う。これにより、水平 C C D 3 4 には、ストレージ部 S_t に蓄積されていた $+ G 5 1$, $M 6 1 + C 6 2$, $Y 5 2 + M 5 3$, $G 6 3 + Y 6 4$, $C 5 4 + G 5 5$, $M 6 5 + C 6 6$, $Y 5 6 + M 5 7$, $G 6 7 + Y 6 8$, $C 5 8 + G 5 9$, $M 6 9 +$ の各信号電荷がそのまま転送される。そして、これらの信号電荷を順次水平転送する。その結果、垂直 2 画素混合の出力が得られる。

【 0 0 8 7 】

この VOG 転送後、ホールド電圧 V_{Hold} 1, V_{Hold} 2 を “L” レベルとしてブロック部 B_o , B_e を共に転送阻止状態とする。そして、この状態で 1 ライン転送を行うことにより、ストレージ部 S_t には、 $+ G 7 1$, $M 8 1 + C 8 2$, $Y 7 2 + M 7 3$, $G 8 3 + Y 8 4$, $C 7 4 + G 7 5$, $M 8 5 + C 8 6$, $Y 7 6 + M 7 7$, $G 8 7 + Y 8 8$, $C 7 8 + G 7 9$, $M 8 9 +$ の各信号電荷が蓄積される。

40

【 0 0 8 8 】

その後、ホールド電圧 V_{Hold} 1, V_{Hold} 2 を “H” レベルとしてブロック部 B_o , B_e を共に転送状態とした状態で VOG 転送を行う。これにより、水平 C C D 3 4 には、ストレージ部 S_t に蓄積されていた $+ G 7 1$, $M 8 1 + C 8 2$, $Y 7 2 + M 7 3$, $G 8 3 + Y 8 4$, $C 7 4 + G 7 5$, $M 8 5 + C 8 6$, $Y 7 6 + M 7 7$, $G 8 7 + Y 8 8$, $C 7 8 + G 7 9$, $M 8 9 +$ の各信号電荷がそのまま転送される。

【 0 0 8 9 】

50

続いて、ホールド電圧 V_{Hold1} , V_{Hold2} を “L” レベルとしてブロック部 B_o , B_e を共に転送阻止状態とする。そして、この状態で 1 ライン転送を行うことにより、ストレージ部 S_t には、次の 2 行分の画素の各信号電荷が蓄積される。

【0090】

この 1 ライン転送後、ホールド電圧 V_{Hold1} を “H” レベルとして奇数列のブロック部 B_o を転送状態にする一方、ホールド電圧 V_{Hold2} については “L” レベルを維持して偶数列のブロック部 B_e を転送阻止状態のまます。そして、この状態で $V_O G$ 転送を行うことにより、奇数列の信号電荷 $\underline{+G91}, \underline{+Y92+M93}, \underline{+C94+G95}, \underline{+Y96+M97}, \underline{+C98+G99}$ のみを水平 $CCD34$ へ転送する。

【0091】

その結果、水平 $CCD34$ では、垂直 3 画素の信号電荷の混合が行われる。すなわち、水平 $CCD34$ には、 $\underline{+G71+G91}, M81+C82, \underline{Y72+M73+Y92+M93}, G83+Y84, \underline{C74+G75+C94+G95}, M85+C86, \underline{Y76+M77+Y96+M97}, G87+Y88, \underline{C78+G79+C98+G99}, M89+$ の各信号電荷が順に並ぶことになる。そして、これらの信号電荷を順次水平転送する。

【0092】

以上の垂直 2 画素混合 垂直 3 画素混合 垂直 2 画素混合 ……の各動作の繰り返しにより、垂直 2 : 3 加算 - 1 / 1 . 2 5 圧縮モードにおける第 2 フィールドでの圧縮処理が実行される。

【0093】

上述したように、垂直 3 画素混合 垂直 2 画素混合 垂直 3 画素混合 垂直 2 画素混合 ……の各動作を繰り返し、かつ第 1 フィールドと第 2 フィールドで混合する画素の組み合せを変えることにより、本来垂直 4 画素分の情報を用いて 2 ライン分の情報を得るために対して、垂直 5 画素分の情報を用いることになるので、色差信号 C_r, C_b を保持しながら垂直 1 / 1 . 2 5 (= 5 / 4) の圧縮処理を実現できる。

【0094】

図 12において、 \circ は第 1 フィールドの各ラインの重心を、 \times は第 2 フィールドの各ラインの重心をそれぞれ示している。同図から明らかのように、第 1 フィールドと第 2 フィールドで各ラインの重心が 1 / 5 画素ピッチ分だけずれることが分かる。しかし、この重心のずれは極わずかであり、実用上、無視できるレベルのものである。なお、必要があれば、後段の信号処理系において、隣接画素の信号を用いて重心ずれを補完することもできる。

【0095】

続いて、垂直 3 : 3 加算 - 1 / 1 . 5 圧縮を行う場合の圧縮モードの動作について、図 13 の動作説明図を用いて説明する。この垂直 1 / 1 . 5 圧縮の場合にも、先述した垂直 1 / 1 . 2 5 圧縮の場合と同様に、センサ部 31 から垂直 $CCD32$ へ信号電荷を読み出して水平 2 画素混合を行った状態から 1 ライン転送を行うことになる。

【0096】

1 ライン転送の際に、ホールド電圧 V_{Hold1}, V_{Hold2} を “L” レベルとし、ブロック部 B_o, B_e を共に転送阻止状態とすることにより、ストレージ部 S_t には、 $\underline{+G11}, M21+C22, \underline{Y12+M13}, G23+Y24, \underline{C14+G15}, M25, \underline{+C26}, \underline{Y16+M17}, G27+Y28, \underline{C18+G19}, M29+$ の各信号電荷が蓄積される。ここで、下線を付したのが色差信号 C_r を、下線を付さないのが色差信号 C_b をそれぞれ表している。

【0097】

このように、センサ部 31 から垂直 $CCD32$ へ信号電荷を読み出し、ライン転送でブロック部 B_o, B_e を共に転送阻止状態とし、ストレージ部 S_t に第 1 ラインの信号電荷を蓄積した状態から第 1 フィールドの読み出し動作を行う。この第 1 フィールドでは、先ず、ホールド電圧 V_{Hold1}, V_{Hold2} を “H” レベルとしてブロック部 B_o, B_e を共に転送状態とする。この状態で $V_O G$ 転送を行うことにより、ストレージ部 S_t

10

20

30

40

50

に蓄積されていた信号電荷を水平 C C D 2 4 へ転送する。

【 0 0 9 8 】

その後、ホールド電圧 V Hold 1 , V Hold 2 を “ L ” レベルとしてブロック部 B o , B e を共に転送阻止状態とする。そして、この状態で 1 ライン転送を行う。この 1 ライン転送により、ストレージ部 S t には、+ G 3 1 , M 4 1 + C 4 2 , Y 3 2 + M 3 3 , G 4 3 + Y 4 4 , C 3 4 + G 3 5 , M 4 5 + C 4 6 , Y 3 6 + M 3 7 , G 4 7 + Y 4 8 , C 3 8 + G 3 9 , M 4 9 + の各信号電荷が蓄積される。

【 0 0 9 9 】

さらに、ホールド電圧 V Hold 1 を “ H ” レベルとして奇数列のブロック部 B o を転送状態とする一方、ホールド電圧 V Hold 2 については “ L ” レベルを維持して偶数列のブロック部 B e を転送阻止状態のまます。そして、この状態で V O G 転送を行つて奇数列の信号電荷 + G 3 1 , Y 3 2 + M 3 3 , C 3 4 + G 3 5 , Y 3 6 + M 3 7 , C 3 8 + G 3 9 のみを水平 C C D 3 4 へ転送する。

10

【 0 1 0 0 】

その結果、水平 C C D 3 4 では、垂直 3 画素の信号電荷の混合が行われる。すなわち、水平 C C D 3 4 には、+ G 1 1 + G 3 1 , M 2 1 + C 2 2 , Y 1 2 + M 1 3 + Y 3 2 + M 3 3 , G 2 3 + Y 2 4 , C 1 4 + G 1 5 + C 3 4 + G 3 5 , M 2 5 + C 2 6 , Y 1 6 + M 1 7 + Y 3 6 + M 3 7 , G 2 7 + Y 2 8 , C 1 8 + G 1 9 + C 3 8 + G 3 9 , M 2 9 + の各信号電荷が順に並ぶことになる。そして、これらの信号電荷を順次水平転送する。

【 0 1 0 1 】

次に、ホールド電圧 V Hold 1 を “ L ” レベルとして奇数列のブロック部 B o を転送阻止状態とする一方、ホールド電圧 V Hold 2 を “ H ” レベルとして偶数列のブロック部 B e を転送状態とする。そして、この状態で V O G 転送を行うことにより、それまで偶数列のブロック部 B e で転送阻止され、ストレージ部 S t に蓄積されていた偶数列の信号電荷 M 4 1 + C 4 2 , G 4 3 + Y 4 4 , M 4 5 + C 4 6 , G 4 7 + Y 4 8 , M 4 9 + を水平 C C D 3 4 へ転送する。

20

【 0 1 0 2 】

その後、ホールド電圧 V Hold 1 , V Hold 2 を “ L ” レベルとしてブロック部 B o , B e を共に転送阻止状態とする。そして、この状態で 1 ライン転送を行う。この 1 ライン転送により、ストレージ部 S t には、+ G 5 1 , M 6 1 + C 6 2 , Y 5 2 + M 5 3 , G 6 3 + Y 6 4 , C 5 4 + G 5 5 , M 6 5 + C 6 6 , Y 5 6 + M 5 7 , G 6 7 + Y 6 8 , C 5 8 + G 5 9 , M 6 9 + の各信号電荷が蓄積される。

30

【 0 1 0 3 】

次に、ホールド電圧 V Hold 1 , V Hold 2 を “ H ” レベルとしてブロック部 B o , B e を共に転送状態とする。この状態で V O G 転送を行うことにより、それまでストレージ部 S t に蓄積されていた + G 5 1 , M 6 1 + C 6 2 , Y 5 2 + M 5 3 , G 6 3 + Y 6 4 , C 5 4 + G 5 5 , M 6 5 + C 6 6 , Y 5 6 + M 5 7 , G 6 7 + Y 6 8 , C 5 8 + G 5 9 , M 6 9 + の各信号電荷を水平 C C D 2 4 へ転送する。

【 0 1 0 4 】

その結果、水平 C C D 3 4 では、垂直 3 画素の信号電荷の混合が行われる。すなわち、水平 C C D 3 4 には、+ G 5 1 , M 4 1 + C 4 2 + M 6 1 + C 6 2 , Y 5 2 + M 5 3 , G 4 3 + Y 4 4 + G 6 3 + Y 6 4 , C 5 4 + G 5 5 , M 4 5 + C 4 6 + M 6 5 + C 6 6 , Y 5 6 + M 5 7 , G 4 7 + Y 4 8 + G 6 7 + Y 6 8 , C 5 8 + G 5 9 , M 6 9 + M 6 9 + の各信号電荷が順に並ぶことになる。そして、これらの信号電荷を順次水平転送する。

40

【 0 1 0 5 】

その後、ホールド電圧 V Hold 1 , V Hold 2 を “ L ” レベルとしてブロック部 B o , B e を共に転送阻止状態とする。そして、この状態で 1 ライン転送を行う。この 1 ライン転送により、ストレージ部 S t には、+ G 7 1 , M 8 1 + C 8 2 , Y 7 2 + M 7 3 , G 8 3 + Y 8 4 , C 7 4 + G 7 5 , M 8 5 + C 8 6 , Y 7 6 + M 7 7 , G 8 7 + Y 8 8 , C 7 8 + G 7 9 , M 8 9 + の各信号電荷が蓄積される。

50

【0106】

続いて、ホールド電圧 V_{Hold1} , V_{Hold2} を “H” レベルとしてブロック部 B_o , B_e を共に転送状態とする。この状態で VOG 転送を行うことにより、それまでストレージ部 S_t に蓄積されていた $+G71, M81+C82, Y72+M73, G83+Y84, C74+G75, M85+C86, Y76+M77, G87+Y88, C78+G79, M89+$ の各信号電荷を水平 CCD24 へ転送する。

【0107】

その後、ホールド電圧 V_{Hold1} , V_{Hold2} を “L” レベルとしてブロック部 B_o , B_e を共に転送阻止状態とする。そして、この状態で 1 ライン転送を行う。この 1 ライン転送により、ストレージ部 S_t には、次の 2 行分の各画素の信号電荷が蓄積される 10。

【0108】

さらに、ホールド電圧 V_{Hold1} を “H” レベルとして奇数列のブロック部 B_o を転送状態とする一方、ホールド電圧 V_{Hold2} については “L” レベルを維持し、偶数列のブロック部 B_e を転送阻止状態のままでする。そして、この状態で VOG 転送を行うことにより、奇数列の信号電荷 $+G91, Y92+M93, C94+G95, Y96+M97, C98+G99$ のみを水平 CCD34 へ転送する。

【0109】

その結果、水平 CCD34 では、垂直 2 画素の信号電荷の混合が行われる。すなわち、水平 CCD34 には、 $+G71+G91, M81+C82, Y72+M73+Y92+M93, G83+Y84, C74+G75+C94+G95, M85+C86, Y76+M77+Y96+M97, G87+Y88, C78+G79+C98+G99, M89+$ の各信号電荷が順に並ぶことになる。そして、これらの信号電荷を順次水平転送する。 20

【0110】

以上の垂直 3 画素混合 垂直 3 画素混合 垂直 3 画素混合 ……の各動作の繰り返しにより、垂直 3 : 3 加算 - 1 / 1 . 5 圧縮モードにおける第 1 フィールドでの圧縮処理が実行される。

【0111】

次に、第 2 フィールドでの読み出し動作について説明する。先ず、ホールド電圧 V_{Hold1} を “H” レベルとして奇数列のブロック部 B_o を転送状態とする一方、ホールド電圧 V_{Hold2} を “L” レベルとして偶数列のブロック部 B_e を転送阻止状態とする。そして、この状態で VOG 転送を行うことにより、奇数列の信号電荷 $+G11, Y12+M13, C14+G15, Y16+M17, C18+G19$ のみを水平 CCD34 へ転送する。 30

【0112】

このとき、偶数列の信号電荷 $M21+C22, G23+Y24, M25+C26, G27+Y28, M29+$ の各信号電荷はストレージ部 S_t に蓄積された状態にある。そして、水平 CCD34 内の信号電荷 $+G11, Y12+M13, C14+G15, Y16+M17, C18+G19$ についてはそのまま水平転送する。この第 2 フィールドの初期動作により、以降の垂直混合において第 1 フィールドと異なる画素の組み合わせが実現される。 40

【0113】

続いて、ホールド電圧 V_{Hold1} を “L” レベルとして奇数列のブロック部 B_o を転送阻止状態とする一方、ホールド電圧 V_{Hold2} を “H” レベルとして偶数列のブロック部 B_e を転送状態とする。そして、この状態で VOG 転送を行うことにより、それまでブロック部 B_e で転送阻止され、ストレージ部 S_t に蓄積されていた偶数列の信号電荷 $M21+C22, G23+Y24, M25+C26, G27+Y28, M29+$ を水平 CCD34 へ転送する。

【0114】

その後、ホールド電圧 V_{Hold1} , V_{Hold2} を “L” レベルとしてブロック部 B_o , B_e を共に転送阻止状態とする。そして、この状態において 1 ライン転送を行うこ 50

とにより、ストレージ部 S t には、+ G 3 1, M 4 1 + C 4 2, Y 3 2 + M 3 3, G 4 3 + Y 4 4, C 3 4 + G 3 5, M 4 5 + C 4 6, Y 3 6 + M 3 7, G 4 7 + Y 4 8, C 3 8 + G 3 9, M 4 9 + の各信号電荷が蓄積される。

【 0 1 1 5 】

さらに、ホールド電圧 V Hold 1, V Hold 2 を “H” レベルとしてブロック部 B o, B e を共に転送状態とし、この状態で VOG 転送を行う。これにより、水平 CCD 3 4 では、垂直 3 画素の信号電荷の混合が行われる。すなわち、水平 CCD 3 4 には、+ G 3 1, M 2 1 + C 2 2 + M 4 1 + C 4 2, Y 3 2 + M 3 3, G 2 3 + Y 2 4 + G 4 3 + Y 4 4, C 3 4 + G 3 5, M 2 5 + C 2 6 + M 4 5 + C 4 6, Y 3 6 + M 3 7, G 2 7 + Y 2 8 + G 4 7 + Y 4 8, C 3 8 + G 3 9, M 2 9 + M 4 9 + の各信号電荷が順に並ぶことになる。そして、これらの信号電荷を順次水平転送する。10

【 0 1 1 6 】

その後、ホールド電圧 V Hold 1, V Hold 2 を “L” レベルとしてブロック部 B o, B e を共に転送阻止状態とする。そして、この状態において 1 ライン転送を行う。これにより、ストレージ部 S t には、+ G 5 1, M 6 1 + C 6 2, Y 5 2 + M 5 3, G 6 3 + Y 6 4, C 5 4 + G 5 5, M 6 5 + C 6 6, Y 5 6 + M 5 7, G 6 7 + Y 6 8, C 5 8 + G 5 9, M 6 9 + の各信号電荷が蓄積される。

【 0 1 1 7 】

次に、ホールド電圧 V Hold 1, V Hold 2 を “H” レベルとしてブロック部 B o, B e を共に転送状態とする。そして、この状態で VOG 転送を行うことにより、それまでストレージ部 S t に蓄積されていた+ G 5 1, M 6 1 + C 6 2, Y 5 2 + M 5 3, G 6 3 + Y 6 4, C 5 4 + G 5 5, M 6 5 + C 6 6, Y 5 6 + M 5 7, G 6 7 + Y 6 8, C 5 8 + G 5 9, M 6 9 + の各信号電荷を水平 CCD 3 4 へ転送する。20

【 0 1 1 8 】

その後、ホールド電圧 V Hold 1, V Hold 2 を “L” レベルとしてブロック部 B o, B e を共に転送阻止状態とする。そして、この状態において 1 ライン転送を行う。これにより、ストレージ部 S t には、+ G 7 1, M 8 1 + C 8 2, Y 7 2 + M 7 3, G 8 3 + Y 8 4, C 7 4 + G 7 5, M 8 5 + C 8 6, Y 7 6 + M 7 7, G 8 7 + Y 8 8, C 7 8 + G 7 9, M 8 9 + の各信号電荷が蓄積される。

【 0 1 1 9 】

さらに、ホールド電圧 V Hold 1 を “H” レベルとして奇数列のブロック部 B o を転送状態とする一方、ホールド電圧 V Hold 2 を “L” レベルとして偶数列のブロック部 B e を転送阻止状態とする。そして、この状態で VOG 転送を行うことにより、奇数列の信号電荷 + G 7 1, Y 7 2 + M 7 3, C 7 4 + G 7 5, Y 7 6 + M 7 7, C 7 8 + G 7 9 のみを水平 CCD 3 4 へ転送する。30

【 0 1 2 0 】

その結果、水平 CCD 3 4 では、垂直 3 画素の信号電荷の混合が行われる。すなわち、水平 CCD 3 4 には、+ G 5 1 + G 7 1, M 6 1 + C 6 2, Y 5 2 + M 5 3 + Y 7 2 + M 7 3, G 6 3 + Y 6 4, C 5 4 + G 5 5 + C 7 4 + G 7 5, M 6 5 + C 6 6, Y 5 6 + M 5 7 + Y 7 6 + M 7 7, G 6 7 + Y 6 8, C 5 8 + G 5 9 + C 7 8 + G 7 9, M 6 9 + の各信号電荷が順に並ぶことになる。そして、これらの信号電荷を順次水平転送する。40

【 0 1 2 1 】

続いて、ホールド電圧 V Hold 1 を “L” レベルとして奇数列のブロック部 B o を転送阻止状態とする一方、ホールド電圧 V Hold 2 を “H” レベルとして偶数列のブロック部 B e を転送状態とする。そして、この状態で VOG 転送を行うことにより、それまでブロック部 B e で転送阻止され、ストレージ部 S t に蓄積されていた偶数列の信号電荷 M 8 1 + C 8 2, G 8 3 + Y 8 4, M 8 5 + C 8 6, G 8 7 + Y 8 8, M 8 9 + を水平 CCD 3 4 へ転送する。

【 0 1 2 2 】

その後、ホールド電圧 V Hold 1, V Hold 2 を “L” レベルとしてブロック部 50

B_o, B_e を共に転送阻止状態とする。そして、この状態で 1 ライン転送を行う。この 1 ライン転送により、ストレージ部 S_t には、次の 2 行分の各画素の信号電荷 $\underline{+ G 9 1}, M 10 1 + C 10 2, \underline{Y 9 2 + M 9 3}, G 10 3 + Y 10 4, \underline{C 9 4 + G 9 5}, M 10 5 + C 10 6, \underline{Y 9 6 + M 9 7}, G 10 7 + Y 10 8, \underline{C 9 8 + G 9 9}, M 10 9 +$ が蓄積される。

【 0 1 2 3 】

さらに、ホールド電圧 $V_{Hold 1}, V_{Hold 2}$ を “H” レベルとしてブロック部 B_o, B_e を共に転送状態とする。そして、この状態で $V_O G$ 転送を行うことで、水平 $C_{CD 3 4}$ では、垂直 3 画素の信号電荷の混合が行われる。すなわち、水平 $C_{CD 3 4}$ には $\underline{+ G 9 1}, M 8 1 + C 8 2 + M 10 1 + C 10 2, \underline{Y 9 2 + M 9 3}, G 8 3 + Y 8 4 + G 10 3 + Y 10 4, \underline{C 9 4 + G 9 5}, M 8 5 + C 8 6 + M 10 5 + C 10 6, \underline{Y 9 6 + M 9 7}, G 8 7 + Y 8 8 + G 10 7 + Y 10 8, \underline{C 9 8 + G 9 9}, M 8 9 + M 10 9 +$ の各信号電荷が順に並ぶことになる。そして、これらの信号電荷を順次水平転送する。

【 0 1 2 4 】

以上の垂直 3 画素混合 垂直 3 画素混合 垂直 3 画素混合 ……の各動作の繰り返しにより、垂直 3 : 3 加算 - 1 / 1 . 5 圧縮モードにおける第 2 フィールドでの圧縮処理が実行される。

【 0 1 2 5 】

上述したように、垂直 3 画素混合 垂直 3 画素混合 垂直 3 画素混合 ……の動作を繰り返し、かつ第 1 フィールドと第 2 フィールドで混合する画素の組み合わせを変えることにより、本来垂直 4 画素分の情報を用いて 2 ライン分の情報を得るのに対して、垂直 6 画素分の情報を用いることになるので、色差信号 C_r, C_b を保持しながら垂直 1 / 1 . 5 (= 6 / 4) の圧縮処理を実現できる。

【 0 1 2 6 】

図 13において、 \circ は第 1 フィールドの各ラインの重心を、 \times は第 2 フィールドの各ラインの重心をそれぞれ示している。同図から明らかなように、第 1 フィールドと第 2 フィールドで各ラインの重心が 1 / 3 画素ピッチ分だけずれ、そのずれは垂直 1 / 1 . 2 5 の圧縮の場合よりも大きくなる。したがって、必要があれば、後段の信号処理系において、隣接画素の信号を用いて重心ずれを補完することができる。

【 0 1 2 7 】

また、第 2 フィールドについてのみ、垂直 3 画素につき 1 画素の信号電荷の読み出しを行わない、いわゆる間引き動作を行うことにより、重心を合わせることも可能である。この場合の動作について、図 14 の動作説明図を用いて以下に説明する。なお、この間引き動作を適用する場合には、後述するように、CCD 撮像素子の画素部の配線系に変更を加える必要がある。

【 0 1 2 8 】

先ず、第 2 フィールドにおいては、垂直 3 画素につき 1 画素の間引き動作が行われる。本例では、図 14 から明らかなように、2 行目の $M 2 1, C 2 2, G 2 3, Y 2 4, M 2 5, C 2 6, G 2 7, Y 2 9, M 2 9, \dots\dots, 5$ 行目の $G 5 1, Y 5 2, M 5 3, C 5 4, G 5 5, Y 5 6, M 5 7, C 5 8, G 5 9, \dots\dots, 8$ 行目の $M 8 1, C 8 2, G 8 3, Y 8 4, M 8 5, C 8 6, G 8 7, Y 8 9, M 8 9, \dots\dots$ の各画素の信号電荷を間引くようする。この間引き動作は、周知の技術によって容易に実現できる。

【 0 1 2 9 】

具体的には、図 15 の画素部の配線図から明らかなように、2 系統の垂直転送クロック $V_1 \sim V_4, V_1 \sim V_4$ を用意するとともに、その配線パターンについても 2 系統 ($5 1 \sim 5 4, 5 1 \sim 5 4$) 設け、常に読み出しを行う画素については配線パターン $5 1 \sim 5 4$ を通して垂直転送クロック $V_1 \sim V_4$ を与え、読み出しを間引く画素については配線パターン $5 1 \sim 5 4$ を通して垂直転送クロック $V_1 \sim V_4$ を与えるようにする。

【 0 1 3 0 】

そして、第 1 フィールドでは、2 系統の垂直転送クロック $V_1 \sim V_4, V_1 \sim V_4$

10

20

30

40

50

4 の全てに読み出しパルス X S G を立てるようになると、全画素の信号電荷を読み出すことができる。一方、第 2 フィールドでは、垂直転送クロック V 1 ~ V 4 にのみ読み出しパルス X S G を立て、垂直転送クロック V 1 ~ V 4 には読み出しパルス X S G を立てないようにすることで、2 行単位で 1 行おきに信号電荷を読み出すことができる。すなわち、垂直 3 画素につき 1 画素の間引き動作が行われる。

【 0 1 3 1 】

このようにして、第 2 フィールドにおいて、垂直 3 画素につき 1 画素の間引き動作によって読み出された信号電荷は、以下のようにして出力される。先ず、ホールド電圧 V_Ho1d1 を “H” レベルとして奇数列のブロック部 B_o を転送状態とする一方、ホールド電圧 V_Ho1d2 を “L” レベルとして偶数列のブロック部 B_e を転送阻止状態とする。
そして、この状態で VOG 転送を行うことにより、奇数列の信号電荷 + G 1 1 , Y 1 2 + M 1 3 , C 1 4 + G 1 5 , Y 1 6 + M 1 7 , C 1 8 + G 1 9 のみを水平 CCD34 へ転送する。

10

【 0 1 3 2 】

このとき、偶数列の信号電荷 M 2 1 , C 2 2 , G 2 3 , Y 2 4 , M 2 5 , C 2 6 , G 2 7 , Y 2 8 , M 2 9 + の各信号電荷については間引き動作によって読み出しが行われていないことから、ストレージ部 S_t には信号電荷は蓄積されていない。そして、水平 CCD34 内の信号電荷 + G 1 1 , Y 1 2 + M 1 3 , C 1 4 + G 1 5 , Y 1 6 + M 1 7 , C 1 8 + G 1 9 についてはそのまま水平転送する。この第 2 フィールドの初期動作により、以降の垂直混合において第 1 フィールドと異なる画素の組み合わせが実現される。

20

【 0 1 3 3 】

続いて、ホールド電圧 V_Ho1d1 を “L” レベルとして奇数列のブロック部 B_o を転送阻止状態とする一方、ホールド電圧 V_Ho1d2 を “H” レベルとして偶数列のブロック部 B_e を転送状態とする。そして、この状態で VOG 転送を行うのであるが、ストレージ部 S_t には信号電荷が何ら蓄積されていないことから、水平 CCD34 への信号電荷の転送は行われない。すなわち、この VOG 転送では空送りが行われる。したがって、水平 CCD34 における偶数列の垂直 CCD32e に対応したパケット（転送段）は空の状態となる。

【 0 1 3 4 】

次いで、ホールド電圧 V_Ho1d1 , V_Ho1d2 を “L” レベルとしてブロック部 B_o , B_e を共に転送阻止状態とする。そして、この状態において 1 ライン転送を行うことにより、ストレージ部 S_t には、 + G 3 1 , M 4 1 + C 4 2 , Y 3 2 + M 3 3 , G 4 3 + Y 4 4 , C 3 4 + G 3 5 , M 4 5 + C 4 6 , Y 3 6 + M 3 7 , G 4 7 + Y 4 8 , C 3 8 + G 3 9 , M 4 9 + の各信号電荷が蓄積される。

30

【 0 1 3 5 】

さらに、ホールド電圧 V_Ho1d1 , V_Ho1d2 を “H” レベルとしてブロック部 B_o , B_e を共に転送状態とし、この状態で VOG 転送を行うことにより、水平 CCD34 では、垂直 3 画素の信号電荷の混合が行われる。ただし、水平 CCD34 の偶数列の垂直 CCD32e に対応したパケットは空であることから、水平 CCD34 には、 + G 3 1 , M 4 1 + C 4 2 , Y 3 2 + M 3 3 , G 4 3 + Y 4 4 , C 3 4 + G 3 5 , M 4 5 + C 4 6 , Y 3 6 + M 3 7 , G 4 7 + Y 4 8 , C 3 8 + G 3 9 , M 4 9 + の各信号電荷が順に並ぶことになる。そして、これらの信号電荷を順次水平転送する。

40

【 0 1 3 6 】

次に、ホールド電圧 V_Ho1d1 , V_Ho1d2 を “L” レベルとしてブロック部 B_o , B_e を共に転送阻止状態とし、1 ライン転送を行う。このとき、5 行目の画素 G 5 1 , Y 5 2 , M 5 3 , C 5 4 , G 5 5 , Y 5 6 , M 5 7 , C 5 8 , G 5 9 については間引き動作によって読み出しが行われていないことから、ストレージ部 S_t には、信号電荷が蓄積されない。続いて、ホールド電圧 V_Ho1d1 , V_Ho1d2 を “H” レベルとしてブロック部 B_o , B_e を共に転送状態とし、VOG 転送を行う。このとき、ストレージ部 S_t には信号電荷が蓄積されていないことから、空送りが行われる。

50

【0137】

その後、ホールド電圧 V_{Hold1} , V_{Hold2} を “L” レベルとしてブロック部 B_o , B_e を共に転送阻止状態とし、1ライン転送を行う。これにより、ストレージ部 S_t には、 $+G71$, $M61+C62$, $Y72+M73$, $G63+Y64$, $C74+G75$, $M65+C66$, $Y76+M77$, $G67+Y68$, $C78+G79$, $M69+$ の各信号電荷が蓄積される。

【0138】

さらに、ホールド電圧 V_{Hold1} , V_{Hold2} を “H” レベルとしてブロック部 B_o , B_e を共に転送状態とし、VOG 転送を行うことにより、それまでストレージ部 S_t に蓄積されていた $+G71$, $M61+C62$, $Y72+M73$, $G63+Y64$, $C74+G75$, $M65+C66$, $Y76+M77$, $G67+Y68$, $C78+G79$, $M69+$ の各信号電荷を水平 CCD34 へ転送する。
10

【0139】

その結果、水平 CCD34 では、垂直 3 画素の信号電荷の混合が行われる。ただし、前の段階で水平 CCD34 には信号電荷が転送されていないことから、水平 CCD34 には、今回転送された $+G71$, $M61+C62$, $Y72+M73$, $G63+Y64$, $C74+G75$, $M65+C66$, $Y76+M77$, $G67+Y68$, $C78+G79$, $M69+$ の各信号電荷が順に並ぶことになる。そして、これらの信号電荷を順次水平転送する。

【0140】

上述したように、間引き動作が可能な CCD 撮像素子において、第 2 フィールドのみ垂直 3 画素に 1 画素の間引き読み出しを行うとともに、垂直 3 画素混合 垂直 3 画素混合 … の動作を繰り返すことにより、色差信号 C_r , C_b を保持しながら垂直 1 / 1 . 5 (= 6 / 4) の圧縮処理を実現できるとともに、第 2 フィールドの重心ずれをなくすことができる。
20

【0141】

以上、垂直 2 : 3 加算 - 1 / 1 . 25 圧縮および垂直 3 : 3 加算 - 1 / 1 . 5 圧縮を例に採って説明したが、垂直 3 : 4 加算 - 1 / 1 . 75 圧縮や、垂直 4 : 4 加算 - 1 / 2 . 0 圧縮なども同様に可能である。ただし、1 / 2 . 0 を超える圧縮率は水平 CCD34 の画素加算数が 4 を超えることから、水平 CCD34 の取り扱い電荷量を超える可能性があるため、その場合には、フレーム読み出しによってセンサ部 31 で 1 / 2 . 0 に圧縮後、水平 CCD34 でさらに垂直圧縮を行うようにすれば良い。
30

【0142】

その結果、垂直 4 : 5 加算 - 1 / 2 . 25 圧縮、垂直 5 : 5 加算 - 1 / 2 . 5 圧縮、垂直 5 : 6 加算 - 1 / 2 . 75 圧縮、垂直 6 : 6 加算 - 1 / 3 . 0 圧縮、垂直 6 : 7 加算 - 1 / 3 . 25 圧縮、垂直 7 : 7 加算 - 1 / 3 . 5 圧縮、垂直 7 : 8 加算 - 1 / 3 . 75 圧縮、垂直 8 : 8 加算 - 1 / 4 . 0 圧縮など、水平 CCD34 の取り扱い電荷量の範囲で実現できる。

【0143】

また、先述したように、ホールドゲート部 35o, 35e のストレージ部 S_t に隣接してオーバーフローゲートおよびオーバーフロードレインからなる電荷排出部を設け、ストレージ部 S_t で垂直加算を行うようにすれば、水平 CCD34 でオーバーフローすることなく、垂直 8 : 8 加算 - 1 / 4 . 0 圧縮を超える圧縮加算も可能である。
40

【0144】

ただし、水平方向に関しては、基本的に圧縮できないため、水平駆動周波数は最初に設定した画素数で決まることになる。例えば、1 / 2 . 0 圧縮を例に採って計算すると、NTSC 垂直有効 485 ラインの 2 倍の 970 画素からダウンコンバートが可能となる。さらに、手振れ補正領域を 20 % 設定すれば、垂直 1164 画素となる。画素のアスペクトレシオを 1 : 1 とすれば、4 : 3 TV フォーマットでは水平 $1164 \times 4 / 3 = 1552$ 画素 (181 万画素) となり、16 : 9 TV フォーマットでは水平 $1164 \times 16 / 9 = 2069$ 画素 (241 万画素) となる。
50

【 0 1 4 5 】

水平駆動周波数は $\{ 1552 \times 63.56 / (63.56 - 10.9) \} / 63.56 \mu s = 29.5 \text{ MHz}$ で、垂直 $1/2.0$ 圧縮 NTSC 駆動が、また、 $\{ 1552 \times 64 / (64 - 12) \} / 64 \mu s = 29.85 \text{ MHz}$ で、垂直 $1/2.0$ 圧縮手振れ補正領域 1% もしくは、垂直 $1/1.75$ 圧縮手振れ補正領域 16% の PAL 駆動が、そして 18 1万画素フレーム読み出しのデジタルスチルカメラが、また 16:9 時垂直 1164 から 1080 を切り出せば、1080P (P は Progressive の頭文字) で 8% 手振れ補正が可能なデジタル TV 対応の高画素 CCD 撮像素子が容易に実現できる。

【 0 1 4 6 】

NTSC や PAL でのプログレッシブスキャン (PS) 動作には、水平駆動周波数を 2 倍 10 にし、圧縮率を $1/1.0$ とすれば良い。さらに画素数を増やせば、高解像度化や手振れ補正領域の増大化が可能となる。

【 0 1 4 7 】

水平 CCD 34 の取り扱い電荷量の範囲で実現できる最大圧縮率 $1/4.0$ 、 NTSC 手振れ補正量 20% で計算すると、垂直 ; $485 \times 4 \times 1.2 = 2328$ 画素、水平 ; $2328 \times 4 / 3 = 3104$ 画素で、723 万画素の CCD 撮像素子からのダウンコンバートが可能となる。

【 0 1 4 8 】

水平 3104 画素だと TV 方式時の出力データレートが高くなるが、例えば、水平駆動周波数が高くとも、電荷検出部 36 のリセットゲート周波数を半減し、リセット動作を 1 回間引くことによってフローティングディフュージョン FD で水平 2 画素加算を行えば、フレーム読み出しの M/Y/G/C 独立読み出しから、M+Y と G+C や、Y+G と C+M などの色差信号を水平駆動周波数の $1/2$ のレートで出力することができる。 20

【 0 1 4 9 】

すなわち、水平 $3104 / 2 = 1552$ 画素相当のデータ出力に水平圧縮が可能になる。後段の CDS (相関二重サンプリング) 回路、AGC (自動利得制御) 回路、A/D コンバータ、信号処理 IC にとって有利な圧縮手段である。後段の信号処理 IC は、30 MHz 弱で 723 万画素の情報を処理することになる。輝度信号のみ (白黒出力) で良い場合には、M/Y/G/C の 4 色の画素情報を全てフローティングディフュージョン FD で加算することで、出力データレートを $1/4$ に低減することができる。 30

【 0 1 5 0 】

なお、上記各実施形態においては、CCD 撮像素子 10, 30 に搭載するカラーフィルタとして、M/Y/G/C の補色フィルタを用いた場合を例に採って説明したが、補色フィルタに限らず原色フィルタを用いた場合においても同様のことと言える。

【 0 1 5 1 】

図 16 は、第 1 又は第 2 本実施形態に係る CCD 撮像素子を撮像デバイスとして用いた本発明に係るカメラシステムの一例を示す概略構成図である。本カメラシステムは、CCD 撮像素子 61、光学系の一部を構成するレンズ 62、CCD 駆動回路 63、撮像モード設定部 64 および信号処理回路 65 を有する構成となっている。CCD 撮像素子 61 は、垂直 2 繰り返しのカラーコーディングを持つカラーフィルタを搭載している。 40

【 0 1 5 2 】

かかる構成のカメラシステムにおいて、被写体 (図示せず) からの入射光 (像光) は、光学系のレンズ 62 によって図示せぬカラーフィルタを通して CCD 撮像素子 61 の撮像面上に結像される。CCD 撮像素子 61 は、CCD 駆動回路 63 により、撮像モード設定部 64 で設定された撮像モードに応じて駆動される。ここで、撮像モード設定部 64 は、静止画、動画 (NTSC / PAL / ハイビジョン) および PS (プログレッシブスキャン) の各撮像モードの設定が可能となっている。

【 0 1 5 3 】

CCD 駆動回路 63 は、静止画モードでは、周知のフレーム読み出しを行うように CCD 撮像素子 61 を駆動する。動画モードでは、先述したように、水平 2 画素混合読み出しに 50

よって色差信号 C r , C b を線順次配列でかつ点順次出力とし、水平 C C D での垂直圧縮処理を行うように C C D 摄像素子 6 1 を駆動する。この動画モードでの動作により、先述したように、色差信号 C r , C b を保持したまま垂直混合処理が行われ、N T S C / P A L などのテレビジョン信号へのダウンコンバージョンが実行される。

【 0 1 5 4 】

信号処理回路 6 5 は、P S モードが設定されたときに、水平 2 画素混合読み出しによって線順次配列でかつ点順次出力で得られる色差信号 C r , C b を、奇数ビットと偶数ビットとに分離し、奇数行と偶数行の各信号を独立に処理する。これにより、各行ごとに信号電荷を独立に読み出したのと同じプログレッシブ (P S) 動作を実現できる。

【 0 1 5 5 】

以上により、任意の垂直圧縮と水平の出力データレートの圧縮が可能で、しかも垂直 / 水平の解像度のバランスがとれた静止画 / 動画 / P S の各撮像モードに対応可能なカメラシステムを実現できる。これにより、デジタルスチルカメラ用多画素 C C D 摄像素子を撮像デバイスとして用いることで、画質を低下させることなく、N T S C 方式や P A L 方式などのテレビジョン画像のモニタリングが可能となる。

【 0 1 5 6 】

【発明の効果】

以上説明したように、本発明によれば、行列状に配された複数個のセンサ部の各々に対応して配されるとともに、行方向において同一色が 2 画素ごとに繰り返される補色カラーコーディングのカラーフィルタを有する固体撮像素子において、複数個のセンサ部のうち、一行おきに位置するセンサ部群の各信号電荷を一列おきごとに配された第 1 の転送部群に、他の一行おきに位置するセンサ部群の各信号電荷を他の一列おき第 2 の転送部群に読み出し、列方向に隣り合う 2 画素の信号電荷を同一の転送部内で加算するようにしたことにより、垂直加算圧縮時でもフレーム読み出し時でも色差信号を保持できるため、任意の垂直圧縮と水平の出力データレートの圧縮が可能になるとともに、垂直 / 水平の解像度のバランスをとることもできることになる。

【図面の簡単な説明】

【図 1】本発明の第 1 実施形態に係る C C D 摄像素子を示す概略構成図である。

【図 2】カラーコーディングの一例を示す図である。

【図 3】通常モードでのタイミングチャートである。

【図 4】センサ部周辺の具体的な構成の一例を示す平面パターン図である。

【図 5】一般的な補色カラーコーディングを示す図である。

【図 6】フィールド読み出し時の動作説明図である。

【図 7】フレーム読み出し時の動作説明図（その 1 ）である。

【図 8】フレーム読み出し時の動作説明図（その 2 ）である。

【図 9】本発明の第 2 実施形態に係る C C D 摄像素子を示す概略構成図である。

【図 1 0】垂直出力ゲート部の具体的な構成の一例を示す平面パターン図である。

【図 1 1】垂直出力ゲート部のポテンシャル図である。

【図 1 2】垂直 2 : 3 加算 - 1 / 1 . 2 5 圧縮時の動作説明図である。

【図 1 3】垂直 3 : 3 加算 - 1 / 1 . 5 圧縮時の動作説明図である。

【図 1 4】重心ずれの補完を行う際の動作説明図である。

【図 1 5】重心ずれ補完を実現するための配線パターン図である。

【図 1 6】本発明に係るカメラシステムの一例を示すブロック図である。

【図 1 7】従来例（その 1 ）の場合の色差信号 C r , C b の配置関係を示す図である。

【図 1 8】従来例（その 2 ）の場合の色差信号 C r , C b の配置関係を示す図である。

【図 1 9】従来例（その 2 ）の場合における垂直圧縮の動作説明図である。

【符号の説明】

1 0 , 3 0 , 6 1 ... C C D 摄像素子、1 1 (1 1 o , 1 1 e) , 3 1 ... センサ部、1 2 (1 2 o , 1 2 e) , 3 2 (3 2 o , 3 2 e) ... 垂直 C C D 、1 3 , 3 3 ... 読み出しゲート部、1 4 , 3 4 ... 水平 C C D 、1 6 , 3 6 ... 電荷検出部、3 5 o , 3 5 e ... ホールドゲー

10

20

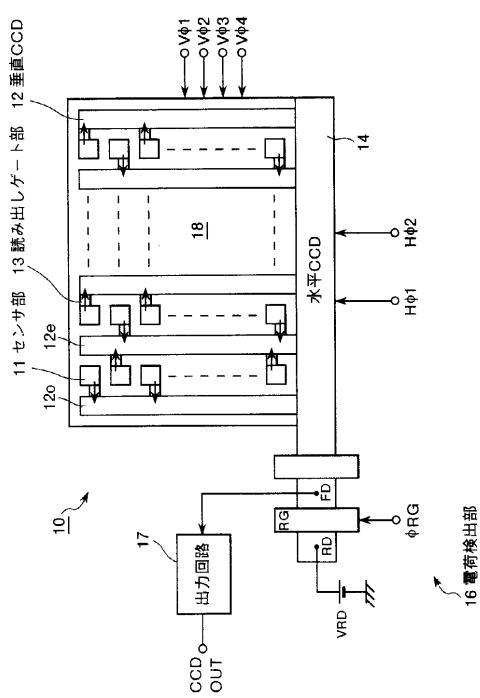
30

40

50

T 部

【図1】

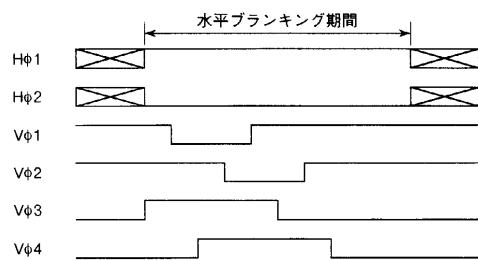


【図2】

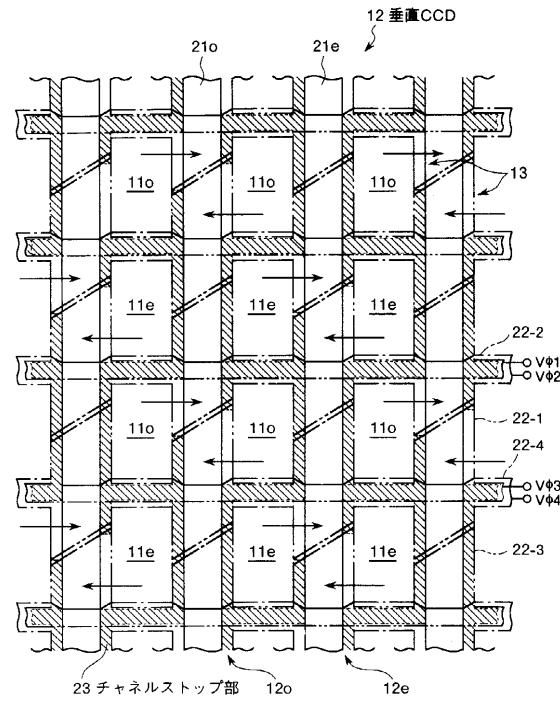
M	C	G	Y	M	C	G	Y
G	Y	M	C	G	Y	M	C
M	C	G	Y	M	C	G	Y
G	Y	M	C	G	Y	M	C

19

【図3】



【 図 4 】

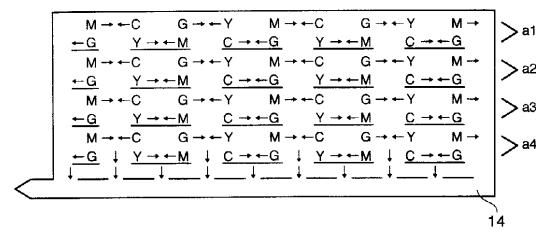


11e 偶数行のセンサ部

【 四 5 】

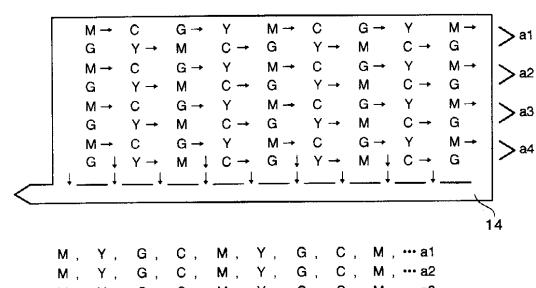
	Cy	Ye	Cy	Ye	a1
b	G	Mg	G	Mg	
	Cy	Ye	Cy	Ye	a2
	Mg	G	Mg	G	

【四六】



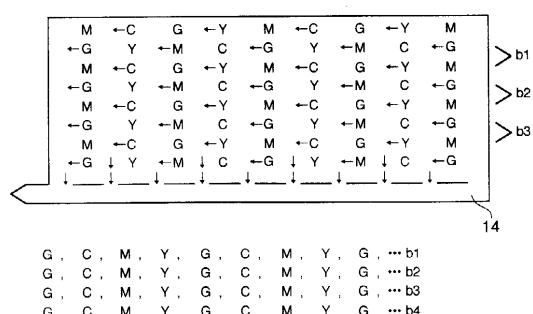
+G, M + C, Y + M, G + Y, C + G, M + C, Y + M, G + Y, C + G, M + ... a1
+G, M + C, Y + M, G + Y, C + G, M + C, Y + M, G + Y, C + G, M + ... a2
+G, M + C, Y + M, G + Y, C + G, M + C, Y + M, G + Y, C + G, M + ... a3
+G, M + C, Y + M, G + Y, C + G, M + C, Y + M, G + Y, C + G, M + ... a4

(7)



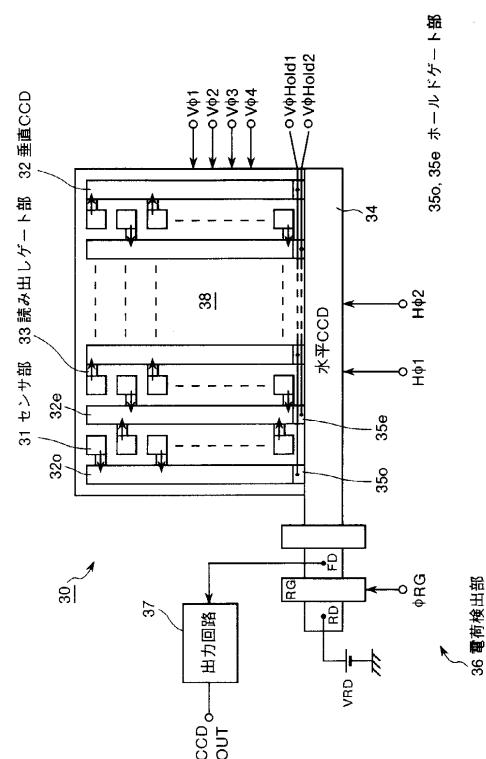
M, Y, G, C, M, Y, G, C, M, ... a1
M, Y, G, C, M, Y, G, C, M, ... a2
M, Y, G, C, M, Y, G, C, M, ... a3
M, Y, G, C, M, Y, G, C, M, ... a4

【 义 8 】

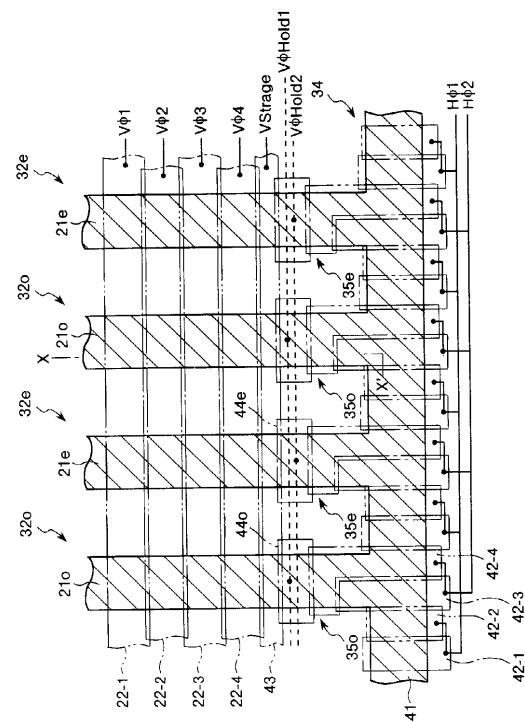


G, C, M, Y, G, C, M, Y, G, ... b1
G, C, M, Y, G, C, M, Y, G, ... b2
G, C, M, Y, G, C, M, Y, G, ... b3
G, C, M, Y, G, C, M, Y, G, ... b4

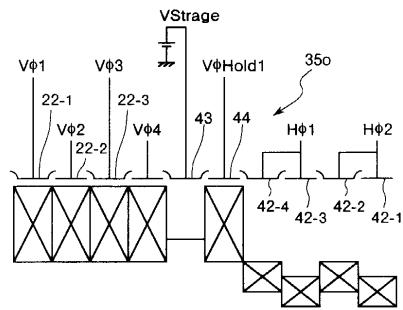
(9)



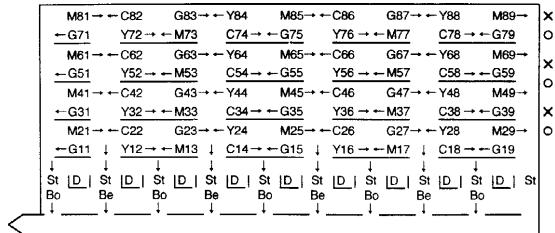
【図10】



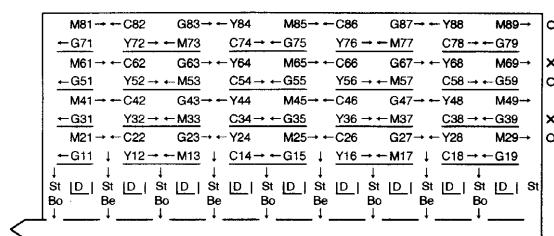
【図11】



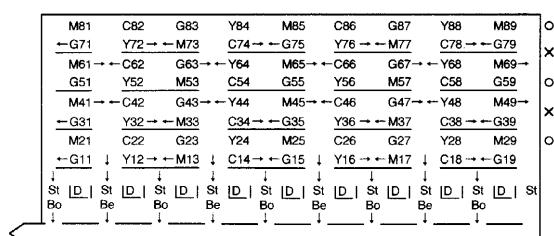
【図12】



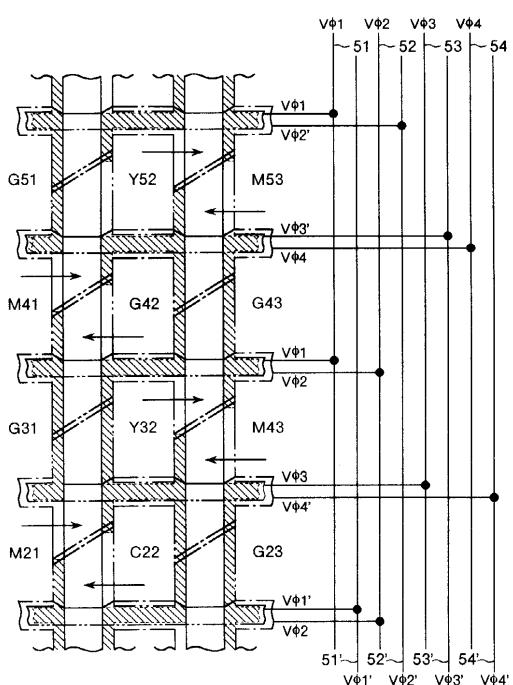
【図13】



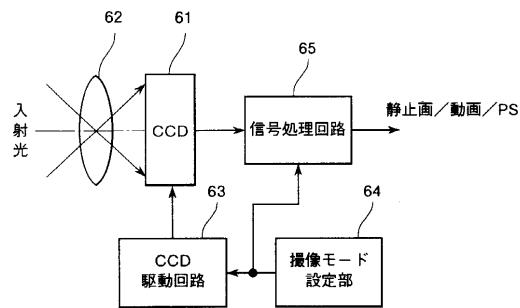
【図14】



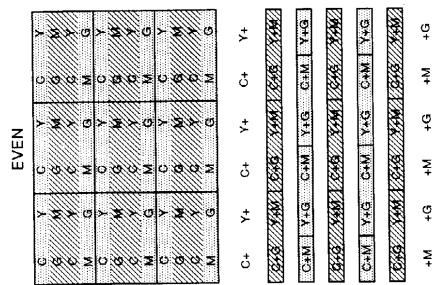
【図15】



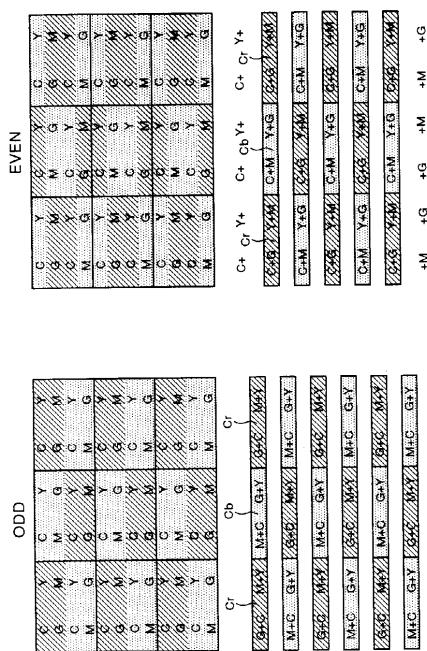
【図16】



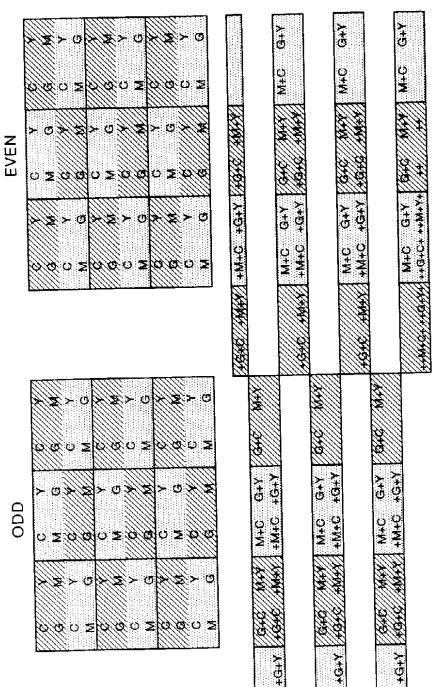
【図17】



【 図 1 8 】



【 図 1 9 】



フロントページの続き

(56)参考文献 特開平08-307774(JP,A)
特開昭58-175372(JP,A)
特開平04-134982(JP,A)
特開平06-292212(JP,A)
特開平10-271394(JP,A)
特開昭63-199591(JP,A)
特開2000-152256(JP,A)
特開平11-113009(JP,A)
特開平06-252375(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/30 - 5/335
H04N 9/04 - 9/11
H01L 27/14 -27/148