

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2012年2月2日(02.02.2012)

PCT

(10) 国際公開番号  
WO 2012/014992 A1

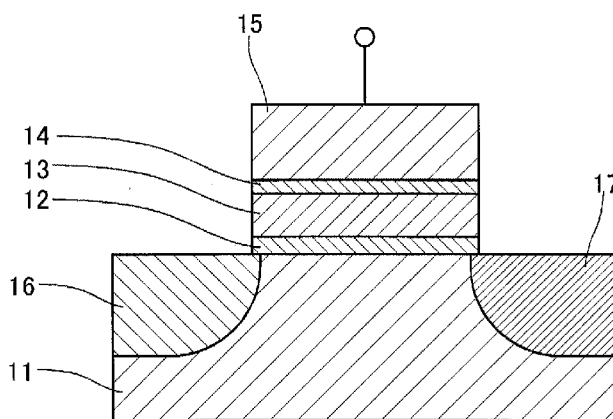
- (51) 国際特許分類:  
H01L 21/8247 (2006.01) H01L 27/115 (2006.01)  
C23C 16/42 (2006.01) H01L 29/788 (2006.01)  
H01L 21/318 (2006.01) H01L 29/792 (2006.01)
- (21) 国際出願番号: PCT/JP2011/067309
- (22) 国際出願日: 2011年7月28日(28.07.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2010-172963 2010年7月30日(30.07.2010) JP
- (71) 出願人(米国を除く全ての指定国について): 学校法人東海大学(TOKAI UNIVERSITY EDUCATIONAL SYSTEM) [JP/JP]; 〒1510063 東京都渋谷区富ヶ谷二丁目28番4号 Tokyo (JP). 株式会社アルバック(ULVAC, INC.) [JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園2500番地 Kanagawa (JP).
- (72) 発明者; および  
(75) 発明者/出願人(米国についてのみ): 座間 秀昭(ZAMA, Hideaki) [JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園2500番地 株式会社アルバック内 Kanagawa (JP). 高木 牧子(TAKAGI, Makiko) [JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園2500番地 株式会社アルバック内 Kanagawa (JP). 小林 清輝(KOBAYASHI, Kiyoteru) [JP/JP]; 〒2591292 神奈川県平塚市北金目四丁目1番1号 東海大学内 Kanagawa (JP). 渡辺 紘章(WATANABE, Hiroaki) [JP/JP]; 〒2591292 神奈川県平塚市北金目四丁目1番1号 東海大学内 Kanagawa (JP). 高原 優(TAKAHARA, Yu) [JP/JP]; 〒2591292 神奈川県平塚市北金目四丁目1番1号 東海大学内 Kanagawa (JP).
- (74) 代理人: 栗原浩之, 外(KURIHARA, Hiroyuki et al.); 〒1500012 東京都渋谷区広尾1丁目3番15号 岩崎ビル6階 栗原国際特許事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

[続葉有]

(54) Title: NON-VOLATILE SEMICONDUCTOR MEMORY DEVICE, PRODUCTION METHOD FOR SAME, AND CHARGE STORAGE FILM

(54) 発明の名称: 不揮発性半導体メモリ装置及びその製造方法、並びに電荷蓄積膜

[図1]



(57) Abstract: Disclosed is a non-volatile semiconductor device comprising: a tunnel insulating film (12) on top of a semiconductor substrate; a charge storage film (13) on top of the tunnel insulating film; a blocking insulating film (14) on top of the charge storage film; a control gate electrode (15) on top of the blocking insulating film; and source/drain regions (16, 17) formed on the semiconductor substrate on both sides of the control gate electrode. The film is formed in this order and the charge storage film is a silicon nitride film produced using a catalytic chemical vapor deposition method, with a ratio for the constituent elements N and Si (N/Si) of 1.2-1.4.

(57) 要約: 半導体基板上のトンネル絶縁膜12と、前記トンネル絶縁膜上の電荷蓄積膜13と、前記電荷蓄積膜上のブロッキング絶縁膜14と、前記ブロッキング絶縁膜上の制御ゲート電極15と、前記制御ゲート電極の両側の前記半導体基板に形成されるソース/ドレイン領域16、17とを備え、前記電荷蓄積膜が、触媒化学気相成長法で作製されたシリコン窒化物膜であって、構成元素比N/Siが1.2~1.4である。前記膜をこの順序で形成することからなる。



WO 2012/014992 A1

BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,

— 国際調査報告 (条約第 21 条(3))

## 明 細 書

発明の名称：

不揮発性半導体メモリ装置及びその製造方法、並びに電荷蓄積膜

### 技術分野

[0001] 本発明は、不揮発性半導体メモリ装置及びその製造方法、並びに電荷蓄積膜に関し、特にMONOS構造又はSONOS構造の不揮発性半導体メモリ装置及びその製造方法、並びにこのメモリ装置の電荷蓄積膜に関する。

### 背景技術

[0002] 近年、記憶媒体としてフラッシュメモリ等の不揮発性半導体メモリ装置が開発され、汎用されている。CPU混載用不揮発メモリ装置としては、従来から、LPCVD法で作製されたシリコン窒化物膜を使用したMONOS (Metal-Oxide-Nitride-Oxide-Silicon) 構造 (MONOS型メモリセル構造) やSONOS (Silicon-Oxide-Nitride-Oxide-Silicon) 構造 (SONOS型メモリセル構造) のメモリ技術が知られている (例えば、特許文献1参照)。このような構造のメモリは、電源を落とした後でも記憶が失われず、高速書き込みや読み出しが可能である。

[0003] 上記した不揮発性半導体メモリ装置の場合、現在の主力は、フローティングゲート型であり、このフローティングゲートが、電荷を蓄積し、保持する領域として機能する。従来の不揮発性半導体メモリ装置では、フローティングゲート (例えば、多結晶シリコン膜) が、半導体基板上に設けられた電荷を選択的に通過せしめるトンネル絶縁膜 (ゲート絶縁膜とも称され、例えば、シリコン酸化物膜からなる。) 上に形成され、その上にさらにブロッキング絶縁膜 (例えば、シリコン酸化物膜やアルミニウム酸化物膜) を挟んで制御ゲート電極が形成されており、制御ゲート電極の両側の半導体基板にはソース/ドレイン領域が形成されている。ブロッキング絶縁膜は、電荷蓄積膜であるフローティングゲートと制御電極との間の電流を阻止する機能を有する。

- [0004] フローティングゲートに $\text{Si}_3\text{N}_4$ 膜を使用するものとして、例えば、半導体基板上に設けられたトンネル絶縁膜（例えば、シリコン酸化物膜）上にLPCVD法によりシリコン窒化物膜が形成され、その上にさらにブロッキング絶縁膜（例えば、シリコン酸化物膜）を挟んで制御ゲート電極が形成されており、制御ゲート電極の両側の半導体基板にはソース／ドレイン領域が形成されている不揮発性半導体メモリ装置が知られている。
- [0005] 上記のようなメモリ装置によれば、メモリに書き込みを行う際には、通常、ソース電極を接地し、ゲート電極及びドレイン電極に十分に高い電圧を印加し、ソース電極からドレイン電極に向けて電子を流すと、チャンネル部を流れる電子が運動量の大きな熱電子となって、その一部がトンネル絶縁膜を通過してフローティングゲートに蓄積されていく。このフローティングゲートに十分に電子が蓄積された後でゲートを閉じて、フローティングゲートに蓄積された電子はトンネル絶縁膜に遮られて保持され得る。すなわち、情報が記憶された状態になる。逆に情報を消去する場合は、ゲート電極を接地し、ソース電極を高電位に保てば、フローティングゲートから電子が徐々に抜け、情報の記憶が消去される。
- [0006] かくして、フローティングゲート型の不揮発性半導体メモリ装置においては、フローティングゲートへの正確な電荷チャージ、チャージされた電荷の長期間（例えば、10年以上といわれている）の保持性能が必要となる。
- [0007] 近年の集積回路の微細化の流れと共に、不揮発性半導体メモリ装置の分野でも、微細化、大容量化の流れが顕在化し、それに対応する技術への対応に迫られている。そのため、電荷蓄積膜としてシリコン窒化物膜を使用するフローティングゲート型の不揮発性半導体メモリ装置においても、電荷保持特性を向上することにより微細化、大容量化を達成することが求められている。
- [0008] 上記した構造の不揮発性半導体メモリ装置における電荷蓄積膜として、少なくとも $\text{Si}_3\text{N}_4$ 膜と、その上に設けたLa及びSiを含む絶縁膜とを備えたものが提案されている（例えば、特許文献2参照）。このシリコン窒化物

膜は通常のCVD法により作製されており、このような積層構造の電荷蓄積膜とすることにより、電荷トラップ量が増大するとしている。

[0009] さらに、シリコン窒化物膜について、触媒化学気相成長法（Cat-CVD法）によってSiH<sub>4</sub>ガスとNH<sub>3</sub>ガスとから作製できるがことが知られている（例えば、特許文献3参照）。

## 先行技術文献

### 特許文献

- [0010] 特許文献1：特開2002-190535号公報  
特許文献2：特開2009-194311号公報  
特許文献3：特開昭63-40314号公報

## 発明の概要

### 発明が解決しようとする課題

[0011] 上記したLPCVD法により作製されたシリコン窒化物膜を使用したMONOS構造やSONOS構造の不揮発性半導体メモリ装置では、このSi<sub>3</sub>N<sub>4</sub>膜の電荷蓄積能力の限界から、その微細化の限界が指摘されており、Si<sub>3</sub>N<sub>4</sub>膜の電荷蓄積・保持特性（電荷保持特性）の向上が求められている。換言すれば、フローティングゲート型の不揮発性半導体メモリ装置では、各構成膜に対する原理的な微細化の限界が指摘され、電荷蓄積膜の電荷蓄積能力の向上が求められている。

[0012] 本発明の課題は、上述の従来技術の問題点を解決することにより、電荷蓄積・保持特性の高いシリコン窒化物膜からなる電荷蓄積膜を有し、微細化が達成され得る、例えばMONOS構造又はSONOS構造の不揮発性半導体メモリ装置及びその製造方法、並びにこの電荷蓄積膜を提供することにある。

### 課題を解決するための手段

[0013] 本発明の不揮発性半導体メモリ装置は、半導体基板上のトンネル絶縁膜と、前記トンネル絶縁膜上の電荷蓄積膜と、前記電荷蓄積膜上のブロッキング

絶縁膜と、前記ブロッキング絶縁膜上の制御ゲート電極と、前記制御ゲート電極の両側の前記半導体基板に形成されるソース／ドレイン領域とを備え、前記電荷蓄積膜が、触媒化学気相成長法で作製されたシリコン窒化物膜であって、構成元素比N／Siが1.2～1.4であることを特徴とする。

[0014] 上記した触媒化学気相成長法により作製されたシリコン窒化物膜を電荷蓄積膜として用いることにより、電荷蓄積量が増加し、また、電荷保持特性が改善されるので、不揮発性半導体メモリ装置の微細化が達成される。

[0015] 前記N／Si比が、1.2未満であると、電荷蓄積・保持特性が劣化する傾向があり、また、1.4を超えると、絶縁特性が劣化する傾向がある。

[0016] 前記シリコン窒化物膜に触媒化学気相成長法で導入された水素原子の含有量が5～20at%であることを特徴とする。

[0017] 前記水素原子の含有量が、5at%未満であると、電荷蓄積・保持特性が劣化する傾向があり、また、20at%を超えると、絶縁特性が劣化する傾向がある。

[0018] 前記シリコン窒化物膜に触媒化学気相成長法で導入されたN—H結合が $5 \times 10^{21} \sim 5 \times 10^{22}$ 個/cm<sup>3</sup>であることを特徴とする。

[0019] 前記N—H結合が、 $5 \times 10^{21}$ 未満であると、電荷蓄積・保持特性が劣化する傾向があり、また、 $5 \times 10^{22}$ 個/cm<sup>3</sup>を超えると、絶縁特性が劣化する傾向がある。

[0020] 本発明の不揮発性半導体メモリ装置は、半導体基板上のトンネル絶縁膜と、前記トンネル絶縁膜上の電荷蓄積膜と、前記電荷蓄積膜上のブロッキング絶縁膜と、前記ブロッキング絶縁膜上の制御ゲート電極と、前記制御ゲート電極の両側の前記半導体基板に形成されるソース／ドレイン領域とを備え、前記電荷蓄積膜が、触媒化学気相成長法で作製されたシリコン窒化物膜であって、構成元素比N／Siが1.2～1.4であり、このシリコン窒化物膜に触媒化学気相成長法で導入された水素原子の含有量が、5～20at%であり、そしてこのシリコン窒化物膜に触媒化学気相成長法で導入されたN—H結合が、 $5 \times 10^{21} \sim 5 \times 10^{22}$ 個/cm<sup>3</sup>であることを特徴とする。

- [0021] 前記シリコン窒化物膜が、真空槽内に $\text{SiH}_4$ 及び $\text{NH}_3$ ガスを導入し、加熱した触媒に接触させて分解せしめ、前記真空槽内に配置された対象加熱表面に成膜する、触媒化学気相成長法で作製されることを特徴とする。
- [0022] 前記シリコン窒化物膜が、 $\text{SiH}_4$ ガスと $\text{NH}_3$ ガスとの導入ガス量 (sccm) 比を $\text{NH}_3/\text{SiH}_4 = 1 \sim 500$ とし、触媒化学気相成長法で作製されたものであることを特徴とする。
- [0023] このガス量比の範囲を外れると、所望のシリコン窒化物膜が得られ難い傾向がある。
- [0024] 前記シリコン窒化物膜が、真空槽内に $\text{SiH}_4$ 、 $\text{NH}_3$ 、及び $\text{H}_2$ ガスを導入し、加熱した触媒に接触させて分解せしめ、前記真空槽内に配置された対象加熱表面に成膜する、触媒化学気相成長法で作製されたものであることを特徴とする。
- [0025] 前記シリコン窒化物膜が、 $\text{SiH}_4$ ガスと $\text{NH}_3$ ガスと $\text{H}_2$ との導入ガス量 (sccm) 比を $(\text{NH}_3 + \text{H}_2) / \text{SiH}_4 = 1 \sim 500$ 、 $\text{NH}_3 / (\text{NH}_3 + \text{H}_2) = 0.01 \sim 1$ とし、触媒化学気相成長法で作製されたものであることを特徴とする。
- [0026] このガス量比の範囲を外れると、所望のシリコン窒化物膜が得られ難い傾向がある。
- [0027] 前記シリコン窒化物膜が、真空槽内の圧力100Pa未満で、触媒化学気相成長法で作製されたものであることを特徴とする。下限は通常達成できる圧力である。
- [0028] この圧力が100Paを超えると、所望のシリコン窒化物膜が得られ難い傾向がある。
- [0029] 前記対象加熱表面の温度が100～500℃であることを特徴とする。
- [0030] この対象加熱表面の温度範囲を外れると、所望のシリコン窒化物膜が得られ難い傾向がある。
- [0031] 前記触媒が、W、Mo、及びTaから選ばれた少なくとも1種の金属並びにこれら金属の少なくとも2種からなる合金から選ばれた材料からなること

を特徴とする。

- [0032] 前記触媒の加熱温度が、 $1500\sim 2000^{\circ}\text{C}$ であることを特徴とする。
- [0033] この加熱温度の範囲を外れると、所望のシリコン窒化物膜が得られ難い傾向がある。
- [0034] 本発明の不揮発性半導体メモリ装置の製造方法は、半導体基板上にトンネル絶縁膜を形成し、前記トンネル絶縁膜上に、触媒化学気相成長法で作製されたシリコン窒化物膜であって、構成元素比 $\text{N}/\text{Si}$ が $1.2\sim 1.4$ である電荷蓄積膜を形成し、前記電荷蓄積膜上にブロッキング絶縁膜を形成し、前記ブロッキング絶縁膜上に制御ゲート電極を形成し、前記制御ゲート電極の両側の前記半導体基板にソース／ドレイン領域を形成することを特徴とする。
- [0035] 前記不揮発性半導体メモリ装置の製造方法において、シリコン窒化物膜に触媒化学気相成長法で導入された水素原子の含有量が、 $5\sim 20\text{at}\%$ であることを特徴とする。
- [0036] 前記不揮発性半導体メモリ装置の製造方法において、シリコン窒化物膜に触媒化学気相成長法で導入された $\text{N}-\text{H}$ 結合が、 $5\times 10^{21}\sim 5\times 10^{22}$ 個 $/\text{cm}^3$ であることを特徴とする。
- [0037] 前記不揮発性半導体メモリ装置の製造方法において、シリコン窒化物膜を、真空槽内に $\text{SiH}_4$ 及び $\text{NH}_3$ ガスを導入し、加熱した触媒に接触させて分解せしめ、前記真空槽内に配置された対象加熱表面に成膜する触媒化学気相成長法で作製することを特徴とする。
- [0038] 前記不揮発性半導体メモリ装置の製造方法において、シリコン窒化物膜を、 $\text{SiH}_4$ ガスと $\text{NH}_3$ ガスとの導入ガス量比を $\text{NH}_3/\text{SiH}_4=1\sim 500$ とし、触媒化学気相成長法で作製することを特徴とする。
- [0039] 前記不揮発性半導体メモリ装置の製造方法において、シリコン窒化物膜を、真空槽内に $\text{SiH}_4$ 、 $\text{NH}_3$ 、及び $\text{H}_2$ ガスを導入し、加熱した触媒に接触させて分解せしめ、前記真空槽内に配置された対象加熱表面に成膜する触媒化学気相成長法で作製することを特徴とする。

- [0040] 前記不揮発性半導体メモリ装置の製造方法において、シリコン窒化物膜を、 $\text{SiH}_4$ ガスと $\text{NH}_3$ ガスと $\text{H}_2$ との導入ガス量比を $(\text{NH}_3 + \text{H}_2) / \text{SiH}_4 = 1 \sim 500$ 、 $\text{NH}_3 / (\text{NH}_3 + \text{H}_2) = 0.01 \sim 1$ とし、触媒化学気相成長法で作製することを特徴とする。
- [0041] 前記不揮発性半導体メモリ装置の製造方法において、シリコン窒化物膜を、真空槽内の圧力 $100\text{Pa}$ 未満で、触媒化学気相成長法で作製することを特徴とする。
- [0042] 前記不揮発性半導体メモリ装置の製造方法において、対象加熱表面の温度が $100 \sim 500^\circ\text{C}$ であることを特徴とする。
- [0043] 前記不揮発性半導体メモリ装置の製造方法において、触媒が、 $\text{W}$ 、 $\text{Mo}$ 、及び $\text{Ta}$ から選ばれた少なくとも1種の金属並びにこれら金属の少なくとも2種からなる合金から選ばれた材料からなることを特徴とする。
- [0044] 前記不揮発性半導体メモリ装置の製造方法において、触媒の加熱温度が、 $1500 \sim 2000^\circ\text{C}$ であることを特徴とする。
- [0045] 本発明の電荷蓄積膜が、触媒化学気相成長法で作製されたシリコン窒化物膜であって、構成元素比 $\text{N} / \text{Si}$ が $1.2 \sim 1.4$ であることを特徴とする。
- [0046] 前記電荷蓄積膜において、シリコン窒化物膜が、触媒化学気相成長法で導入された水素原子を $5 \sim 20\text{at}\%$ 含有していることを特徴とする。
- [0047] 前記電荷蓄積膜において、シリコン窒化物膜が、触媒化学気相成長法で導入された $\text{N}-\text{H}$ 結合を $5 \times 10^{21} \sim 5 \times 10^{22}$ 個/ $\text{cm}^3$ 有していることを特徴とする。

### 発明の効果

- [0048] 本発明によれば、電荷保持特性の高い、触媒化学気相成長法により作製されたシリコン窒化物膜からなる電荷蓄積膜を用いることにより、微細化限界が回避され、かつ高集積化の進んだ不揮発性半導体メモリ装置（例えば、 $\text{MONOS}$ 構造や $\text{SONOS}$ 構造のメモリ装置）を提供することができるという効果を奏する。

## 図面の簡単な説明

[0049] [図1]本発明の一実施の形態であるMONOS型構造を有する不揮発性半導体メモリ装置の構成例を示す模式的側面図。

[図2]本発明におけるシリコン窒化物膜を形成するための成膜装置の一構成例を示す模式的側面図。

[図3]実施例1で得られたシリコン窒化物膜におけるN/Si比のメモリウインドウ(V)に及ぼす影響を検討するために、N/Si比とミッドギャップ電圧(V)との関係を示すグラフ。

[図4]実施例2において触媒化学気相成長法により作製されたシリコン窒化物膜の電荷保持特性を検討するために、保持時間(秒)とミッドギャップ電圧(V)との関係を示すグラフ。

[図5]従来のLPCVD法により作製されたシリコン窒化物膜の電荷保持特性を検討するために、保持時間(秒)とミッドギャップ電圧(V)との関係を示すグラフ。

[図6]実施例2における結果を纏めたアレニウスプロットを示すグラフ。

[図7]実施例2で得られた触媒化学気相成長法によるシリコン窒化物膜、LPCVD法によるSi<sub>3</sub>N<sub>4</sub>膜及びPECVD法により得られたSi<sub>3</sub>N<sub>4</sub>膜の電荷保持特性の結果を比較して示す表。

## 発明を実施するための形態

[0050] 本発明に係る不揮発性半導体メモリ装置の実施の形態によれば、この不揮発性半導体メモリ装置は、半導体基板上のトンネル絶縁膜と、前記トンネル絶縁膜上の電荷蓄積膜と、前記電荷蓄積膜上のブロッキング絶縁膜と、前記ブロッキング絶縁膜上の制御ゲート電極と、前記制御ゲート電極の両側の前記半導体基板に形成されるソース/ドレイン領域とを備え、前記電荷蓄積膜が、触媒化学気相成長法で作製されたシリコン窒化物膜であって、構成元素比N/Siが、以下記載の方法により測定して1.2~1.4、シリコン窒化物膜に触媒化学気相成長法で導入された水素原子の含有量が、以下記載の方法により測定して5~20at%、かつシリコン窒化物膜に触媒化学気相

成長法で導入されたN-H結合が、以下記載の方法により測定して $5 \times 10^{21} \sim 5 \times 10^{22}$ 個/cm<sup>3</sup>であることからなる。

[0051] 構成元素比N/Siは、ラザフォード後方散乱法 (Rutherford Backscattering Spectroscopy) により測定される。エネルギー480keVのHe<sup>+</sup>イオンを試料面の法線に対して45度の角度で試料に照射し、散乱されたHe<sup>+</sup>イオンを散乱角90度で偏向磁場型エネルギー分析器により検出する方法を用いた。

[0052] 水素原子の含有量は、弾性反跳粒子検出法 (Elastic Recoil Detection Analysis) により測定される。エネルギー480keVのN<sup>+</sup>イオンを試料面の法線に対して70度の角度で試料に照射し、反跳されたH<sup>+</sup>イオンを散乱角30度で偏向磁場型エネルギー分析器により検出する方法を用いた。

[0053] N-H結合は、フーリエ変換赤外分光法 (Fourier Transform Infrared Spectroscopy) により測定される。具体的な結合個数は、W. A. Lanford、M. J. Randの論文 (J. Appl. Phys. 49(1978)2473) の換算係数を用いて計算した。

[0054] 本発明の不揮発性半導体メモリ装置は、例えば、図1に示すMONOS型構造を有する場合、Si基板11上に形成されたシリコン酸化物 (SiO<sub>2</sub>) からなるトンネル絶縁膜12と、このトンネル絶縁膜12上に形成されたシリコン窒化物からなる電荷蓄積膜13と、この電荷蓄積膜13上に形成されたシリコン酸化物 (SiO<sub>2</sub>) からなるブロッキング絶縁膜14と、このブロッキング絶縁膜14上に形成された、ポリシリコン又は金属からなる制御ゲート電極15と、そして制御ゲート電極15の両側のSi基板11に形成されたソース領域16/ドレイン領域17とを備え、制御ゲート電極15には電圧が印加できるように構成されている。ブロッキング絶縁膜14は、電荷蓄積膜13であるフローティングゲートと制御ゲート電極15との間の電流を阻止する機能を有する。

[0055] 上記のようなシリコン窒化物膜中の電荷捕獲中心に正孔及び/又は電子を捕獲させることで情報を記憶する。本発明のシリコン窒化物膜からなる電荷

蓄積膜を使用することにより、不揮発性半導体メモリ装置における高集積化や高速化に対応できると共に、微細化にも対応できる。

[0056] 前記シリコン窒化物膜は、例えば、真空槽内に $\text{SiH}_4$ 及び $\text{NH}_3$ ガスを $\text{NH}_3/\text{SiH}_4=1\sim500$ のガス量 (sccm) 比で導入し、又は $\text{SiH}_4$ 、 $\text{NH}_3$ 、及び $\text{H}_2$ ガスを $(\text{NH}_3+\text{H}_2)/\text{SiH}_4=1\sim500$ 、 $\text{NH}_3/(\text{NH}_3+\text{H}_2)=0.01\sim1$ のガス量 (sccm) 比で導入し、この原料ガスを、真空槽内の圧力を $1\sim100\text{Pa}$ に設定してある状態で、 $1500\sim2000^\circ\text{C}$ に加熱された、W、Mo、及びTaから選ばれた少なくとも1種の金属並びにこれら金属の少なくとも2種からなる合金から選ばれた材料からなる触媒と接触させて分解せしめ、真空槽内に配置されている表面温度が $100\sim500^\circ\text{C}$ の対象加熱表面に、触媒化学気相成長法で作製される。

[0057] 本発明に係る不揮発性半導体メモリ装置の製造方法の実施の形態によれば、この製造方法は、半導体基板上にトンネル絶縁膜を形成し、このトンネル絶縁膜上に、 $\text{SiH}_4$ 及び $\text{NH}_3$ ガスをガス量比： $\text{NH}_3/\text{SiH}_4=1\sim500$ で用い、 $1500\sim2000^\circ\text{C}$ に加熱した触媒（例えば、W、Mo、及びTaから選ばれた少なくとも1種の金属並びにこれら金属の少なくとも2種からなる合金）に接触させて分解せしめ、対象加熱表面に成膜することからなる触媒化学気相成長法で作製されたシリコン窒化物膜であって、構成元素比 $\text{N}/\text{Si}$ が $1.2\sim1.4$ 、導入された水素原子の含有量が $5\sim20\text{at}\%$ 、導入された $\text{N}-\text{H}$ 結合が $5\times 10^{21}\sim5\times 10^{22}$ 個/ $\text{cm}^3$ である電荷蓄積膜を形成し、前記電荷蓄積膜上にブロッキング絶縁膜を形成し、前記ブロッキング絶縁膜上に制御ゲート電極を形成し、前記制御ゲート電極の両側の前記半導体基板にソース/ドレイン領域を形成することからなる。

[0058] 前記不揮発性半導体メモリ装置の製造方法において、シリコン窒化物膜を、 $\text{SiH}_4$ 、 $\text{NH}_3$ 、及び $\text{H}_2$ ガスをガス量比： $(\text{NH}_3+\text{H}_2)/\text{SiH}_4=1\sim500$ 、 $\text{NH}_3/(\text{NH}_3+\text{H}_2)=0.01\sim1$ で用い、加熱した触媒に接触させて分解せしめ、対象加熱表面に成膜することからなる触媒化学気相成長法で作製し、上記した構成元素比 ( $\text{N}/\text{Si}$ 比)、水素原子含有量、 $\text{N}-$

H結合数を有する電荷蓄積膜とすることからなる。

[0059] 前記不揮発性半導体メモリ装置の製造方法において、シリコン窒化物膜を、真空槽内の圧力100Pa未満で、かつ対象加熱表面の温度を100～500℃で触媒化学気相成長法で作製することからなる。

[0060] 本発明に係る電荷蓄積膜の実施の形態によれば、この電荷蓄積膜は、触媒化学気相成長法で作製されたシリコン窒化物膜であって、構成元素比N/Siが、上記方法により測定して1.2～1.4、シリコン窒化物膜に触媒化学気相成長法で導入された水素原子の含有量が、上記方法により測定して5～20at%、かつシリコン窒化物膜に触媒化学気相成長法で導入されたN-H結合が、上記方法により測定して $5 \times 10^{21} \sim 5 \times 10^{22}$ 個/cm<sup>3</sup>であることからなる。

[0061] 上記不揮発性半導体メモリ装置を構成する電荷蓄積膜以外の膜は、公知の方法で作製した膜を使用できる。例えば、半導体基板としては、Si基板等を用いることができ、この半導体基板上に設けられた電荷を選択的に通過せしめるトンネル絶縁膜としては、シリコン酸化物膜、アルミニウム酸化物膜等を用いることができ、その上に設けられるブロッキング絶縁膜としては、シリコン酸化物膜、アルミニウム酸化物膜等を用いることができ、このブロッキング絶縁膜上に設けられる制御ゲート電極としては、ポリシリコン、アルミニウム等を用いることができ、そしてソース/ドレイン領域は、熱拡散、イオン注入等によって形成される。

[0062] 上記シリコン窒化物膜は、図2に模式的構成を示す成膜装置により形成できる。図2に示す成膜装置は真空槽21を有しており、この真空槽21内には基板（成膜対象物）載置台22が配置され、そしてこの基板載置台22と対向する位置には、原料ガスを槽内に導入して基板上に供給するためのノズル23が配置されている。ノズル23は原料ガス供給系24に接続されている。図2では1つの原料ガス供給系を示してあるが、通常、使用する原料ガスの数だけ設けられる。原料ガスとしては、例えばSiH<sub>4</sub>及びNH<sub>3</sub>ガス、又はSiH<sub>4</sub>、NH<sub>3</sub>、及びH<sub>2</sub>ガスを用いることができる。

- [0063] ノズル23の下面である基板載置台22に対向する位置には複数の孔25が設けられており、原料ガス供給系24からノズル23の孔25を経て真空槽21内へ原料ガスを導入すると、原料ガスは、成膜時に基板載置台22に置かれる基板26に向かって噴出され得るように構成されている。
- [0064] ノズル23と基板載置台22の間には、W、Mo、及びTaから選ばれた少なくとも1種の金属並びにこれら金属の少なくとも2種からなる合金から選ばれた材料からなる線状の触媒27が配置されている。この触媒27に、真空槽21の外部に設置された電源28により通電し、発熱させて、例えば1500℃以上、2000℃以下の温度（例えば、1700℃）にしてシリコン窒化物膜の形成に用いる。
- [0065] また、真空槽21には真空ポンプ29が可変バルブ30を介して接続されており、この真空ポンプ29により真空槽21内を所定の圧力に真空排気し、真空雰囲気を維持しながら、基板26を基板載置台22上に載置し、基板載置台22内部に設けられたヒータ等の加熱手段31を用いて基板26を100℃以上、500℃以下に昇温させてシリコン窒化物膜の形成を行えるように構成されている。
- [0066] 図2に示す成膜装置を用いてシリコン窒化物膜を形成する方法について以下説明する。上記のようにして基板26を昇温させた後、可変バルブ30の開度を変え、真空ポンプ29の排気速度を低下させ、ノズル23から流量制御しながら原料ガス（SiH<sub>4</sub>及びNH<sub>3</sub>ガス、又はSiH<sub>4</sub>、NH<sub>3</sub>、及びH<sub>2</sub>ガス）を導入し、真空槽21内を100Pa未満の原料ガス雰囲気にする。
- [0067] 真空槽21内へ導入された原料ガスは、加熱された触媒27に接触すると、それぞれが分解され、各ガスからラジカルが生成される。これらのラジカルが、基板26表面に到達すると、基板26表面にシリコン窒化物膜が形成される。
- [0068] 以下の実施例では、シリコン窒化物膜からなる電荷蓄積膜の有効性を示す要素実験として、シリコン基板上にシリコン酸化物を積層したキャパシタを用いて評価を行う。

## 実施例 1

[0069] 本実施例では、図2に示す成膜装置を用い、原料ガスとしてシラン ( $\text{SiH}_4$ ) 及びアンモニア ( $\text{NH}_3$ ) を、それぞれ、4~7 sccmの量で用い、シリコン基板上に、成膜温度400℃、圧力10Pa、触媒温度1700℃で、触媒化学気相成長法によりシリコン窒化物膜を形成した。この場合、N/Si組成比を変えて、N/Si組成比とミッドギャップ電圧 (V) との関係を検討した。

[0070] N/Si比=1.24、1.28、1.32、1.34のシリコン窒化物膜を用いて、プログラム (Program) 電圧を+22V、消去 (Erase) 電圧を-25Vとして、プログラム及び消去動作を行った場合のミッドギャップ電圧を測定した。その結果を表1及び図3に示す。なお、ここで、ミッドギャップ電圧とは、シリコン表面で、シリコンのフェルミ準位が、禁制帯の中央に一致する場合のゲート電圧をいう。図3において、横軸はN/Si比であり、縦軸はミッドギャップ電圧 (V) である。また、プログラムと消去のミッドギャップ電圧の差がメモリウインドウ (V) である。

[0071] [表1]

	SiH <sub>4</sub> 流量 (sccm)	N/Si	プログラム (V)	消去 (V)	メモリウインドウ (V)
Cat-CVD	4	1.34	1.4	-16.4	17.8
	5	1.32	0.8	-14.5	15.3
	6	1.28	0.5	-12.5	13.0
	7	1.24	-0.1	-9.3	9.2
LPCVD	-	1.33	3.1	-12.6	15.7

[0072] 表1及び図3から、本発明におけるN/Si比 $\geq 1.33$ の場合に、メモリウインドウ (V) は、原料ガスとして二塩化シラン ( $\text{SiH}_2\text{Cl}_2$ ) 及び  $\text{NH}_3$  を用い、成膜温度: 750℃、圧力: 30Paで、LPCVD法で作製した膜より広く、N/Si比 $< 1.33$ の場合に若干狭かった。このことからN/Si比 $\geq 1.33$ であれば、LPCVD法で作製する場合のメモリウインドウ以上のメモリウインドウを確保できる。

[0073] 本実施例での触媒化学気相成長法では、成膜温度400℃、また、以下に示す実施例2での触媒化学気相成長法では、成膜温度300℃という低温でシリコン窒化物膜を形成している。このように触媒化学気相成長法により低温で作製されたシリコン窒化物膜の場合、LPCVD法により750℃という高温で作製したシリコン窒化物膜の場合のメモリウインドウ以上のメモリウインドウを確保できる。本発明の触媒化学気相成長法によれば、LPCVD法に比べて、成膜温度を低温化できる。

## 実施例 2

[0074] 本実施例では、図2に示す成膜装置を用い、原料ガスとして $\text{SiH}_4$ 及び $\text{NH}_3$ を、それぞれ、5sccmと200sccmの量で用い、成膜温度：300℃、圧力：10Pa、触媒温度：1700℃で、触媒化学気相成長法により49.9nm膜厚のシリコン窒化物膜を形成した。かくして得られたシリコン窒化物膜の形成された基板に対して、プログラム電圧を+22V、消去電圧を-25Vとして、プログラム及び消去動作を行った後、雰囲気温度27℃、126℃、202℃、233℃の条件で、所定の時間毎にミッドギャップ電圧を測定することによって、電荷保持特性を評価した。その結果を図4に示す。

[0075] また、対照試験として、原料ガスとして塩化シラン( $\text{SiH}_2\text{Cl}_2$ )及び $\text{NH}_3$ を用い、シリコン基板上に、成膜温度：750℃、圧力：30Paで、LPCVD法で48.5nm膜厚の $\text{Si}_3\text{N}_4$ 膜を形成し、上記と同様にして電荷保持特性を評価した。その結果を図5に示す。

[0076] 図4及び5において、横軸は保持時間(秒)であり、縦軸はミッドギャップ電圧であり、プログラムと消去のミッドギャップ電圧の差(メモリウインドウ)が長期間高い値を維持するほど、電荷保持特性が良好であることを示す。

[0077] 図4と図5とを比較すれば、本発明のシリコン窒化物膜の方が、LPCVD法の場合と比べて高い電荷保持特性を有することが分かる。本発明のシリコン窒化物膜では、233℃の加速試験の状態から、10年以上の保持特性

があることが分かる。

[0078] 図4及び5における温度依存性を評価するために、横軸に温度、縦軸に活性化エネルギー ( $Lnt_f$ ) をとり、アレニウスプロットを作成し、その結果を図6に示す。図6から明らかなように、触媒化学気相成長法により作製されたシリコン窒化物膜 ( $SiH_4-NH_3$ 系Cat-CVD:  $E_a=3.3eV$ ) の方が、LPCVD法により作製されたシリコン窒化物膜 ( $SiH_2Cl_2-NH_3$ 系LPCVD:  $E_a=0.7eV$ ) の4倍以上活性化エネルギーが高く、両者の間のトラップ準位は本質的に異なることが分かる。すなわち、前者の場合、いったんトラップに入った正孔をたたき出すのに沢山のエネルギーを必要とし、温度を負荷しても正孔は出てきづらく、そのために電荷を長期間保持することができるものと推測される。

[0079] 対照試験として、原料ガスとして  $SiH_4$ 、 $NH_3$  及び  $N_2$  を用い、成膜温度:  $350^\circ C$  で、プラズマ化学気相成長法 (PECVD法) で  $56.2nm$  膜厚の  $Si_3N_4$  膜を形成し、上記と同様にして電荷保持特性を評価した。

[0080] 上記対照試験のPECVD法により得られた  $Si_3N_4$  膜の電荷保持特性の結果を、実施例2で得られた触媒化学気相成長法によるシリコン窒化物膜及びLPCVD法による  $Si_3N_4$  膜の場合と比較して図7に示す。

[0081] 図7から明らかなように、実施例2で得られた触媒化学気相成長法によるシリコン窒化物膜の場合、メモリウインドウが一番高く (メモリウインドウ:  $17.8V$ )、次いでLPCVD法によるシリコン窒化物 (メモリウインドウ:  $15.7V$ )、PECVD法によるシリコン窒化物膜 (メモリウインドウ:  $10.9V$ ) の順に低くなることが分かる。

### 産業上の利用可能性

[0082] 本発明によれば、電荷保持特性の高いシリコン窒化物膜からなる電荷蓄積膜を有し、微細化され、高集積化された不揮発性半導体メモリ装置及びその製造方法、並びにこの電荷蓄積膜を提供できるので、本発明は、半導体メモリ技術分野で利用可能である。

### 符号の説明

- [0083] 1 1 S i 基板  
1 3 電荷蓄積膜  
1 5 制御ゲート電極  
1 7 ドレイン領域  
2 2 基板載置台  
2 4 原料ガス供給系  
2 6 基板  
2 8 電源  
3 0 可変バルブ
- 1 2 トンネル絶縁膜  
1 4 ブロッキング絶縁膜  
1 6 ソース領域  
2 1 真空槽  
2 3 ノズル  
2 5 孔  
2 7 触媒  
2 9 真空ポンプ  
3 1 加熱手段

## 請求の範囲

- [請求項1] 半導体基板上的トンネル絶縁膜と、前記トンネル絶縁膜上の電荷蓄積膜と、前記電荷蓄積膜上のブロッキング絶縁膜と、前記ブロッキング絶縁膜上の制御ゲート電極と、前記制御ゲート電極の両側の前記半導体基板に形成されるソース／ドレイン領域とを備え、前記電荷蓄積膜が、触媒化学気相成長法で作製されたシリコン窒化物膜であって、構成元素比N/Siが1.2～1.4であることを特徴とする不揮発性半導体メモリ装置。
- [請求項2] 前記シリコン窒化物膜に触媒化学気相成長法で導入された水素原子の含有量が、5～20at%であることを特徴とする請求項1記載の不揮発性半導体メモリ装置。
- [請求項3] 前記シリコン窒化物膜に触媒化学気相成長法で導入されたN-H結合が、 $5 \times 10^{21} \sim 5 \times 10^{22}$ 個/cm<sup>3</sup>であることを特徴とする請求項1又は2記載の不揮発性半導体メモリ装置。
- [請求項4] 半導体基板上的トンネル絶縁膜と、前記トンネル絶縁膜上の電荷蓄積膜と、前記電荷蓄積膜上のブロッキング絶縁膜と、前記ブロッキング絶縁膜上の制御ゲート電極と、前記制御ゲート電極の両側の前記半導体基板に形成されるソース／ドレイン領域とを備え、前記電荷蓄積膜が、触媒化学気相成長法で作製されたシリコン窒化物膜であって、構成元素比N/Siが1.2～1.4であり、このシリコン窒化物膜に触媒化学気相成長法で導入された水素原子の含有量が、5～20at%であり、そしてこのシリコン窒化物膜に触媒化学気相成長法で導入されたN-H結合が、 $5 \times 10^{21} \sim 5 \times 10^{22}$ 個/cm<sup>3</sup>であることを特徴とする不揮発性半導体メモリ装置。
- [請求項5] 前記シリコン窒化物膜が、真空槽内にSiH<sub>4</sub>及びNH<sub>3</sub>ガスを導入し、加熱した触媒に接触させて分解せしめ、前記真空槽内に配置された対象加熱表面に成膜する、触媒化学気相成長法で作製されることを特徴とする請求項1～4のいずれか1項記載の不揮発性半導体メモリ

装置。

- [請求項6] 前記シリコン窒化物膜が、 $\text{SiH}_4$ ガスと $\text{NH}_3$ ガスとの導入ガス量比を $\text{NH}_3/\text{SiH}_4 = 1 \sim 500$ とし、触媒化学気相成長法で作製されたものであることを特徴とする請求項5記載の不揮発性半導体メモリ装置。
- [請求項7] 前記シリコン窒化物膜が、真空槽内に $\text{SiH}_4$ 、 $\text{NH}_3$ 、及び $\text{H}_2$ ガスを導入し、加熱した触媒に接触させて分解せしめ、前記真空槽内に配置された対象加熱表面に成膜する、触媒化学気相成長法で作製されたものであることを特徴とする請求項1～4のいずれか1項記載の不揮発性半導体メモリ装置。
- [請求項8] 前記シリコン窒化物膜が、 $\text{SiH}_4$ ガスと $\text{NH}_3$ ガスと $\text{H}_2$ との導入ガス量比を $(\text{NH}_3 + \text{H}_2)/\text{SiH}_4 = 1 \sim 500$ 、 $\text{NH}_3/(\text{NH}_3 + \text{H}_2) = 0.01 \sim 1$ とし、触媒化学気相成長法で作製されたものであることを特徴とする請求項7記載の不揮発性半導体メモリ装置。
- [請求項9] 前記シリコン窒化物膜が、真空槽内の圧力 $100\text{Pa}$ 未満で、触媒化学気相成長法で作製されたものであることを特徴とする請求項1～8のいずれか1項記載の不揮発性半導体メモリ装置。
- [請求項10] 前記対象加熱表面の温度が $100 \sim 500^\circ\text{C}$ であることを特徴とする請求項5～9のいずれか1項記載の不揮発性半導体メモリ装置。
- [請求項11] 前記触媒が、 $\text{W}$ 、 $\text{Mo}$ 、及び $\text{Ta}$ から選ばれた少なくとも1種の金属並びにこれら金属の少なくとも2種からなる合金から選ばれた材料からなることを特徴とする請求項1～10のいずれか1項記載の不揮発性半導体メモリ装置。
- [請求項12] 前記触媒の加熱温度が、 $1500 \sim 2000^\circ\text{C}$ であることを特徴とする請求項1～11のいずれか1項記載の不揮発性半導体メモリ装置。
- [請求項13] 半導体基板上にトンネル絶縁膜を形成し、前記トンネル絶縁膜上に、触媒化学気相成長法で作製されたシリコン窒化物膜であって、構成元素比 $\text{N}/\text{Si}$ が $1.2 \sim 1.4$ である電荷蓄積膜を形成し、前記電荷

蓄積膜上にブロッキング絶縁膜を形成し、前記ブロッキング絶縁膜上に制御ゲート電極を形成し、前記制御ゲート電極の両側の前記半導体基板にソース／ドレイン領域を形成することを特徴とする不揮発性半導体メモリ装置の製造方法。

[請求項14] 前記シリコン窒化物膜に触媒化学気相成長法で導入された水素原子の含有量が、 $5 \sim 20 \text{ at } \%$ であることを特徴とする請求項13記載の不揮発性半導体メモリ装置の製造方法。

[請求項15] 前記シリコン窒化物膜に触媒化学気相成長法で導入されたN-H結合が、 $5 \times 10^{21} \sim 5 \times 10^{22} \text{ 個} / \text{cm}^3$ であることを特徴とする請求項13又は14記載の不揮発性半導体メモリ装置の製造方法。

[請求項16] 前記シリコン窒化物膜を、真空槽内に $\text{SiH}_4$ 及び $\text{NH}_3$ ガスを導入し、加熱した触媒に接触させて分解せしめ、前記真空槽内に配置された対象加熱表面に成膜する触媒化学気相成長法で作製することを特徴とする請求項13～15のいずれか1項記載の不揮発性半導体メモリ装置の製造方法。

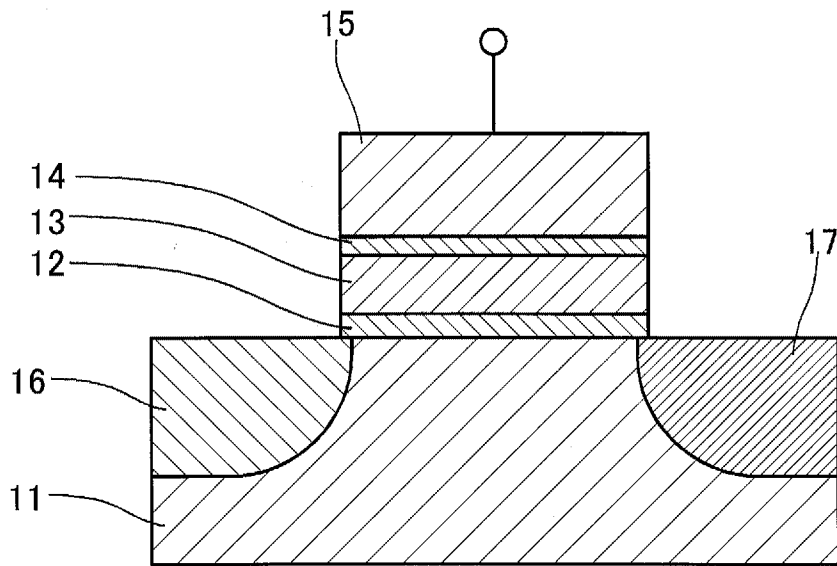
[請求項17] 前記シリコン窒化物膜を、 $\text{SiH}_4$ ガスと $\text{NH}_3$ ガスとの導入ガス量比を $\text{NH}_3 / \text{SiH}_4 = 1 \sim 500$ とし、触媒化学気相成長法で作製することを特徴とする請求項16記載の不揮発性半導体メモリ装置の製造方法。

[請求項18] 前記シリコン窒化物膜を、真空槽内に $\text{SiH}_4$ 、 $\text{NH}_3$ 、及び $\text{H}_2$ ガスを導入し、加熱した触媒に接触させて分解せしめ、前記真空槽内に配置された対象加熱表面に成膜する触媒化学気相成長法で作製することを特徴とする請求項13～15のいずれか1項記載の不揮発性半導体メモリ装置の製造方法。

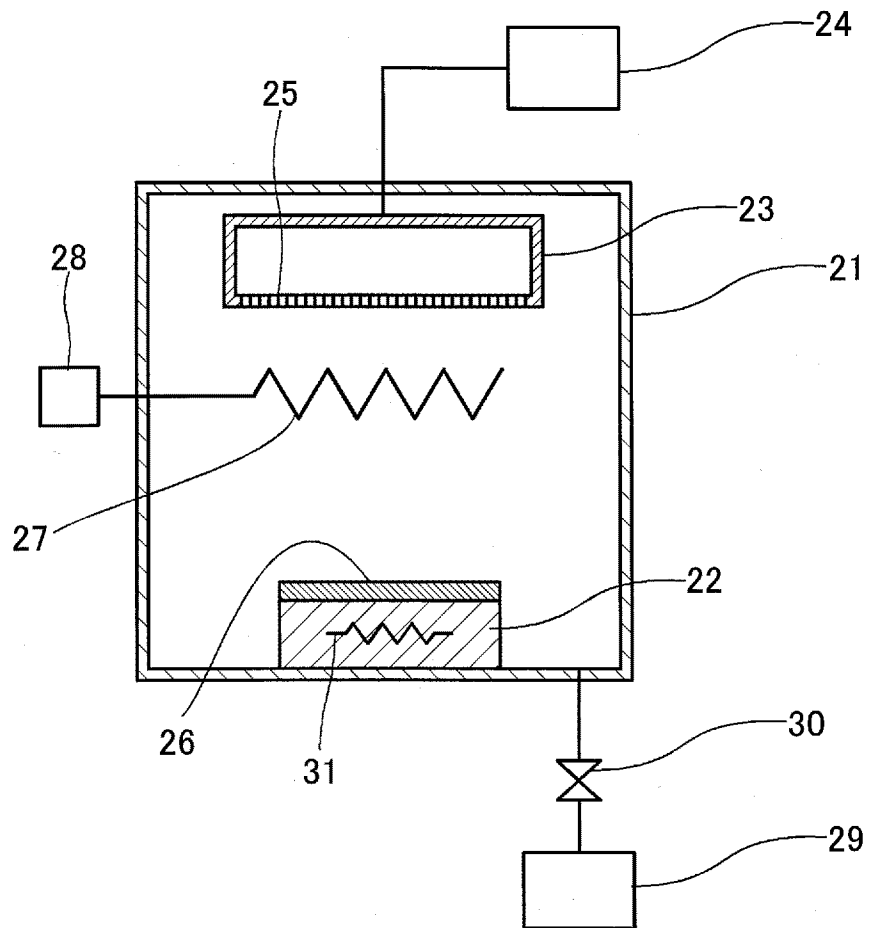
[請求項19] 前記シリコン窒化物膜を、 $\text{SiH}_4$ ガスと $\text{NH}_3$ ガスと $\text{H}_2$ との導入ガス量比を $(\text{NH}_3 + \text{H}_2) / \text{SiH}_4 = 1 \sim 500$ 、 $\text{NH}_3 / (\text{NH}_3 + \text{H}_2) = 0.01 \sim 1$ とし、触媒化学気相成長法で作製することを特徴とする請求項18記載の不揮発性半導体メモリ装置の製造方法。

- [請求項20] 前記シリコン窒化物膜を、真空槽内の圧力100Pa未満で、触媒化学気相成長法で作製することを特徴とする請求項13～19のいずれか1項記載の不揮発性半導体メモリ装置の製造方法。
- [請求項21] 前記対象加熱表面の温度が100～500℃であることを特徴とする請求項16～20のいずれか1項記載の不揮発性半導体メモリ装置の製造方法。
- [請求項22] 前記触媒が、W、Mo、及びTaから選ばれた少なくとも1種の金属並びにこれら金属の少なくとも2種からなる合金から選ばれた材料からなることを特徴とする請求項16～21のいずれか1項記載の不揮発性半導体メモリ装置の製造方法。
- [請求項23] 前記触媒の加熱温度が、1500～2000℃であることを特徴とする請求項16～22のいずれか1項記載の不揮発性半導体メモリ装置の製造方法。
- [請求項24] 触媒化学気相成長法で作製されたシリコン窒化物膜であって、構成元素比N/Siが1.2～1.4であることを特徴とする電荷蓄積膜。
- [請求項25] 前記シリコン窒化物膜が、触媒化学気相成長法で導入された水素原子を5～20at%含有していることを特徴とする請求項24記載の電荷蓄積膜。
- [請求項26] 前記シリコン窒化物膜が、触媒化学気相成長法で導入されたN-H結合を $5 \times 10^{21} \sim 5 \times 10^{22}$ 個/cm<sup>3</sup>有していることを特徴とする請求項24又は25記載の電荷蓄積膜。

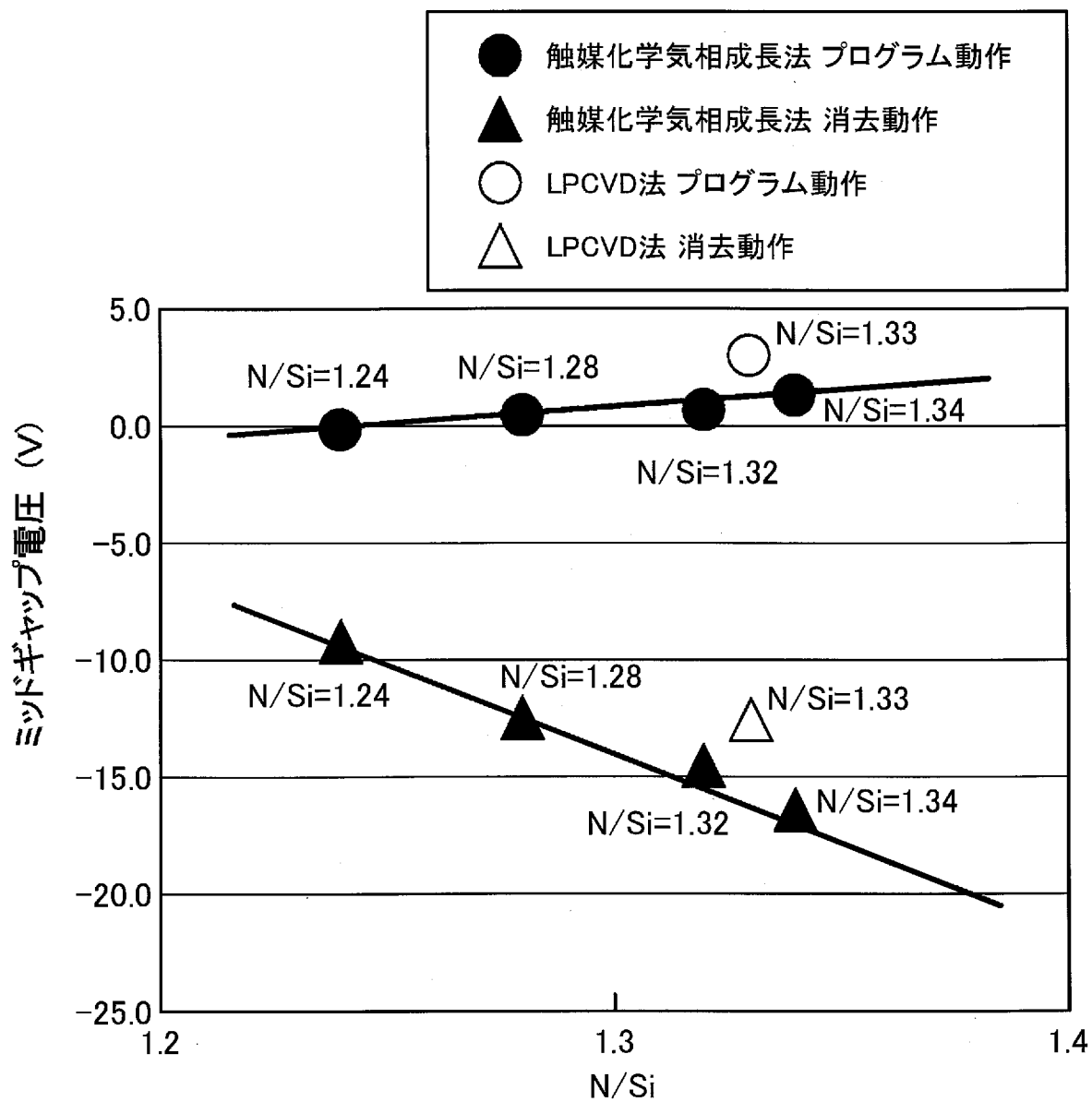
[図1]



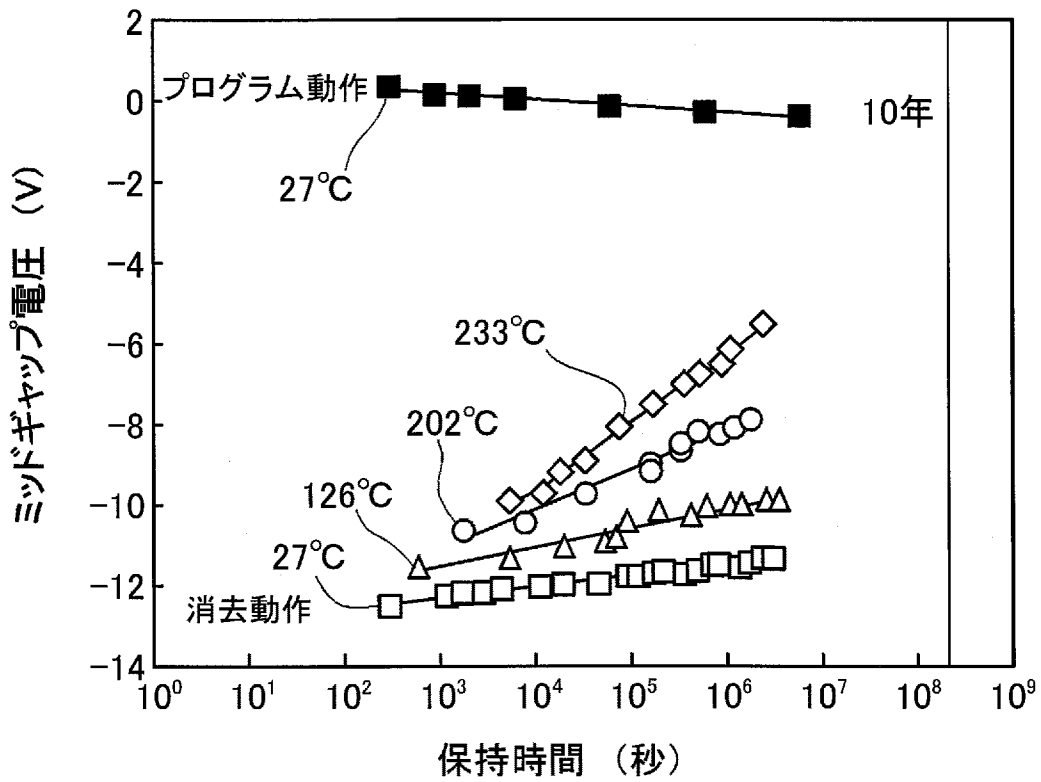
[図2]



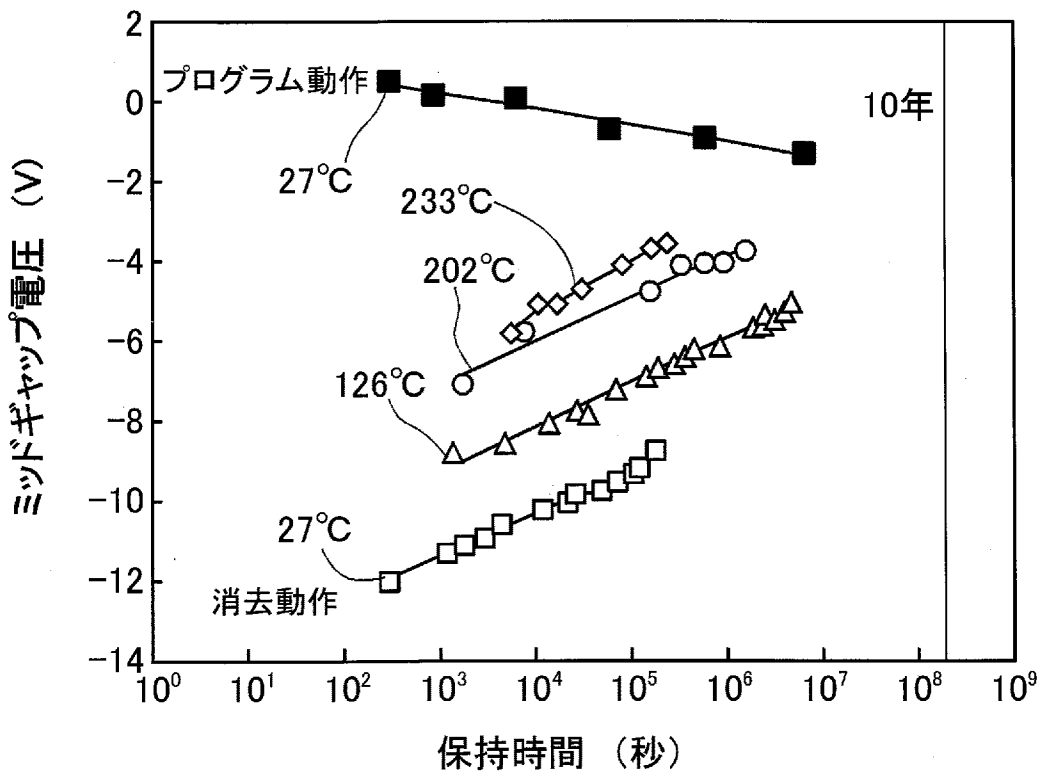
[図3]



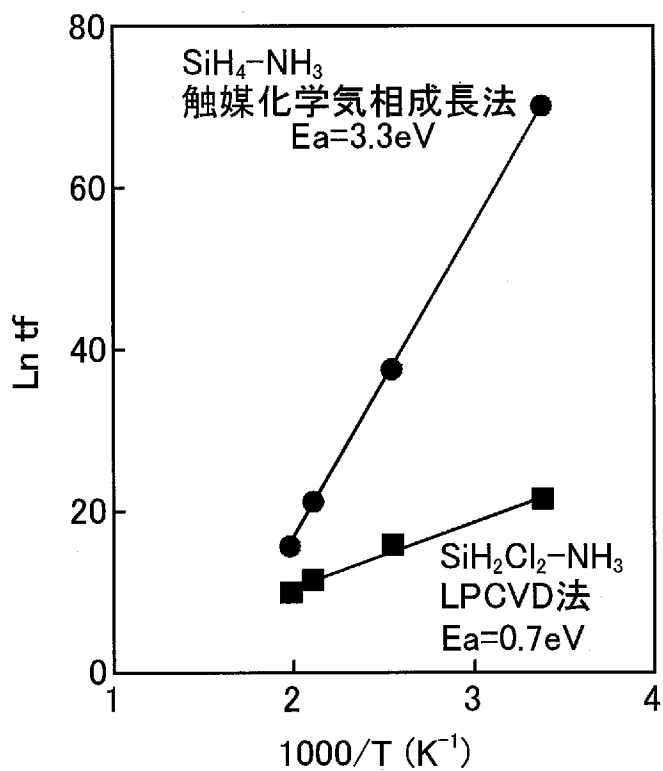
[図4]



[図5]



[図6]



[図7]

シリコン窒化物膜の種類	ミッドギャップ電圧 (V)		メモリウインドウ (V)
	プログラム動作	消去動作	
触媒化学気相成長法	1.4	-16.4	17.8
LPCVD法	3.1	-12.6	15.7
PECVD法	-2.6	-13.5	10.9

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2011/067309

**A. CLASSIFICATION OF SUBJECT MATTER**

H01L21/8247(2006.01)i, C23C16/42(2006.01)i, H01L21/318(2006.01)i,  
H01L27/115(2006.01)i, H01L29/788(2006.01)i, H01L29/792(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

H01L21/8247, C23C16/42, H01L21/318, H01L27/115, H01L29/788, H01L29/792

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2007-194511 A (Renesas Technology Corp.), 02 August 2007 (02.08.2007), paragraphs [0043], [0062], [0113] to [0122]; fig. 25 to 27 & US 2007/0170495 A1	1, 13, 24 2-12, 14-23, 25, 26
Y	JP 2010-067993 A (Ulvac, Inc.), 25 March 2010 (25.03.2010), paragraphs [0014] to [0015], [0020] to [0025], [0040] to [0042]; fig. 1 to 2, 17 to 18 & US 2008/0050523 A1 & WO 2005/093809 A1 & KR 10-2007-0004780 A & CN 1938834 A	2-12, 14-23, 25, 26
Y	JP 2006-269673 A (NEC Electronics Corp.), 05 October 2006 (05.10.2006), paragraphs [0062] to [0071]; fig. 1 & US 2006/0214198 A1 & CN 1838434 A	2-12, 14-23, 25, 26

Further documents are listed in the continuation of Box C.

See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search  
13 October, 2011 (13.10.11)

Date of mailing of the international search report  
25 October, 2011 (25.10.11)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L21/8247(2006.01)i, C23C16/42(2006.01)i, H01L21/318(2006.01)i, H01L27/115(2006.01)i, H01L29/788(2006.01)i, H01L29/792(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L21/8247, C23C16/42, H01L21/318, H01L27/115, H01L29/788, H01L29/792

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2011年
日本国実用新案登録公報	1996-2011年
日本国登録実用新案公報	1994-2011年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2007-194511 A (株式会社ルネサステクノロジ) 2007.08.02, [0043], [0062], [0113]-[0122], 図 25-27 & US 2007/0170495 A1	1, 13, 24 2-12, 14-23, 25, 26
Y	JP 2010-067993 A (株式会社アルバック) 2010.03.25, [0014]-[0015], [0020]-[0025], [0040]-[0042], 図 1-2, 17-18 & US 2008/0050523 A1 & WO 2005/093809 A1 & KR 10-2007-0004780 A & CN 1938834 A	2-12, 14-23, 25, 26

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的な技術水準を示すもの  
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」口頭による開示、使用、展示等に言及する文献  
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」同一パテントファミリー文献

国際調査を完了した日

13.10.2011

国際調査報告の発送日

25.10.2011

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)  
 郵便番号100-8915  
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

吉田 安子

電話番号 03-3581-1101 内線 3462

4M

4494

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2006-269673 A (NECエレクトロニクス株式会社) 2006. 10. 05, [0062]-[0071], 図 1 & US 2006/0214198 A1 & CN 1838434 A	2-12, 14-23, 25, 26