

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成26年2月13日(2014.2.13)

【公開番号】特開2011-164591(P2011-164591A)

【公開日】平成23年8月25日(2011.8.25)

【年通号数】公開・登録公報2011-034

【出願番号】特願2011-549(P2011-549)

【国際特許分類】

G 09 G 3/20 (2006.01)

G 09 G 3/30 (2006.01)

H 01 L 51/50 (2006.01)

G 09 F 9/30 (2006.01)

【F I】

G 09 G 3/20 6 2 3 V

G 09 G 3/20 6 8 0 G

G 09 G 3/20 6 2 3 D

G 09 G 3/20 6 2 3 H

G 09 G 3/20 6 1 1 D

G 09 G 3/20 6 2 3 M

G 09 G 3/30 J

H 05 B 33/14 A

G 09 F 9/30 3 3 8

【手続補正書】

【提出日】平成25年12月20日(2013.12.20)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1のスイッチ乃至第nのスイッチ(nは2以上の自然数)と、

第n+1のスイッチ乃至第mのスイッチ(mはn+2以上の自然数)と、

第1の信号線乃至第nの信号線と、

第n+1の信号線乃至第mの信号線と、を有し、

前記第1のスイッチ乃至前記第nのスイッチは、第1の期間においてオン状態となり、

第2の期間においてオフ状態となり、

前記第n+1のスイッチ乃至前記第mのスイッチは、前記第1の期間においてオフ状態となり、前記第2の期間においてオン状態となり、

前記第1の信号線は、前記第1の期間において前記第1のスイッチを介して信号が供給され、前記第2の期間において浮遊状態となり、

前記第nの信号線は、前記第1の期間において前記第nのスイッチを介して信号が供給され、前記第2の期間において浮遊状態となり、

前記第n+1の信号線は、前記第1の期間において浮遊状態となり、前記第2の期間において前記第n+1のスイッチを介して信号が供給され、

前記第mの信号線は、前記第1の期間において浮遊状態となり、前記第2の期間において前記第mのスイッチを介して信号が供給され、

前記第1の信号線乃至前記第mの信号線は、各自が平行又は略平行に配列した領域を有

し、

前記第 n の信号線と前記第 n + 1 の信号線との間隔は、前記第 n - 1 の信号線と前記第 n の信号線との間隔よりも広く、且つ前記第 n + 1 の信号線と前記第 n + 2 の信号線との間隔よりも広いことを特徴とする半導体装置。

【請求項 2】

請求項 1において、

前記第 1 の信号線乃至前記第 n の信号線のいずれか一及び前記第 n + 1 の信号線乃至前記第 m の信号線のいずれか一に対する信号の供給が、同一の配線を介して行われることを特徴とする半導体装置。

【請求項 3】

請求項 1又は 2において、

前記第 1 のスイッチ乃至前記第 m のスイッチは、第 1 のトランジスタ乃至第 m のトランジスタであり、

前記第 1 の信号線乃至前記第 m の信号線は、前記第 1 のトランジスタ乃至前記第 m のトランジスタのチャネル長方向に垂直又は略垂直に設けられた領域を有することを特徴とする半導体装置。

【請求項 4】

請求項 3において、

前記第 n のトランジスタのソース端子及びドレイン端子の一方は、前記第 n のトランジ

スタのソース端子及びドレイン端子の他方よりも前記第 n + 1 のトランジスタに近接し、

前記第 n + 1 のトランジスタのソース端子及びドレイン端子の一方は、前記第 n + 1 のトランジスタのソース端子及びドレイン端子の他方よりも前記第 n のトランジスタに近接し、

前記第 n のトランジスタのソース端子及びドレイン端子の他方は、前記第 n の信号線に電気的に接続され、

前記第 n + 1 のトランジスタのソース端子及びドレイン端子の他方は、前記第 n + 1 の信号線に電気的に接続されることを特徴とする半導体装置。

【請求項 5】

第 1 のスイッチ乃至第 n のスイッチ (n は 2 以上の自然数) と、

第 n + 1 のスイッチ乃至第 m のスイッチ (m は n + 2 以上の自然数) と、

第 1 のソース信号線乃至第 n のソース信号線と、

第 n + 1 のソース信号線乃至第 m のソース信号線と、を有し、

前記第 1 のスイッチ乃至前記第 n のスイッチは、第 1 の期間においてオン状態となり、第 2 の期間においてオフ状態となり、

前記第 n + 1 のスイッチ乃至前記第 m のスイッチは、前記第 1 の期間においてオフ状態となり、前記第 2 の期間においてオン状態となり、

前記第 1 のソース信号線は、前記第 1 の期間において前記第 1 のスイッチを介して画像信号が供給され、前記第 2 の期間において浮遊状態となり、

前記第 n のソース信号線は、前記第 1 の期間において前記第 n のスイッチを介して画像信号が供給され、前記第 2 の期間において浮遊状態となり、

前記第 n + 1 のソース信号線は、前記第 1 の期間において浮遊状態となり、前記第 2 の期間において前記第 n + 1 のスイッチを介して画像信号が供給され、

前記第 m のソース信号線は、前記第 1 の期間において浮遊状態となり、前記第 2 の期間において前記第 m のスイッチを介して画像信号が供給され、

前記第 1 のソース信号線乃至前記第 m のソース信号線は、各々が平行又は略平行に配列した領域を有し、

前記第 n のソース信号線と前記第 n + 1 のソース信号線との間隔は、前記第 n - 1 のソース信号線と前記第 n のソース信号線との間隔よりも広く、且つ前記第 n + 1 のソース信号線と前記第 n + 2 のソース信号線との間隔よりも広いことを特徴とする半導体装置。

【請求項 6】

請求項 5 において、

前記第 1 のソース信号線乃至前記第 n のソース信号線のいずれか一及び前記第 n + 1 のソース信号線乃至前記第 m のソース信号線のいずれか一に対する画像信号の供給が、同一のデータ信号線を介して行われることを特徴とする半導体装置。

【請求項 7】

請求項 5 又は 6 において、

前記第 1 のスイッチ乃至前記第 m のスイッチは、第 1 のトランジスタ乃至第 m のトランジスタであり、

前記第 1 のソース信号線乃至前記第 m のソース信号線は、前記第 1 のトランジスタ乃至前記第 m のトランジスタのチャネル長方向に垂直又は略垂直に設けられた領域を有することを特徴とする半導体装置。

【請求項 8】

請求項 7 において、

前記第 n のトランジスタのソース端子及びドレイン端子の一方は、前記第 n のトランジスタのソース端子及びドレイン端子の他方よりも前記第 n + 1 のトランジスタに近接し、

前記第 n + 1 のトランジスタのソース端子及びドレイン端子の一方は、前記第 n + 1 のトランジスタのソース端子及びドレイン端子の他方よりも前記第 n のトランジスタに近接し、

前記第 n のトランジスタのソース端子及びドレイン端子の他方は、前記第 n のソース信号線に電気的に接続され、

前記第 n + 1 のトランジスタのソース端子及びドレイン端子の他方は、前記第 n + 1 のソース信号線に電気的に接続されることを特徴とする半導体装置。

【請求項 9】

請求項 3、4、7 又は 8 において、

前記第 1 のトランジスタ乃至前記第 m のトランジスタは、酸化物半導体を有することを特徴とする半導体装置。

【請求項 10】

請求項 9 において、

前記第 1 のトランジスタ乃至前記第 m のトランジスタのスイッチングを制御するシフトレジスタ回路を有し、

前記シフトレジスタ回路は、酸化物半導体を有するトランジスタを有することを特徴とする半導体装置。

【請求項 11】

請求項 5 乃至 8 のいずれか一項において、

前記第 1 のソース信号線乃至前記第 m のソース信号線のいずれか一に電気的に接続された画素を有し、

前記画素は、酸化物半導体を有するトランジスタを有することを特徴とする半導体装置。

【請求項 12】

請求項 11 において、

前記画素が有するトランジスタのスイッチングを制御するゲート信号線駆動回路を有し、

前記ゲート信号線駆動回路は、酸化物半導体を有するトランジスタを有することを特徴とする半導体装置。

【請求項 13】

請求項 1 乃至 12 のいずれか一項に記載の半導体装置を有する電子機器。