(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0067840
(43) 공개일자 2021년06월08일

(51) 국제특허분류(Int. Cl.)
H01L 51/42 (2006.01) *H01L 51/44* (2006.01)
(52) CPC특허분류
H01L 51/4213 (2013.01)
H01L 51/441 (2013.01)
(21) 출원번호 10-2020-0054080
(22) 출원일자 2020년05월06일
심사청구일자 2020년05월06일
(30) 우선권주장
1020190156425 2019년11월29일 대한민국(KR)

(71) 출원인
이화여자대학교 산학협력단
서울특별시 서대문구 이화여대길 52 (대현동, 이화여자대학교)
(72) 발명자
조윌렴
서울특별시 강남구 도산대로92길 10, 101동 1402호 (청담동, 청담대우유로카운티)
정혜리
경상북도 포항시 북구 득량길 20, 104동 802호 (득량동, 양학 도뮤토 아파트)
(74) 대리인
특허법인엠에이피에스

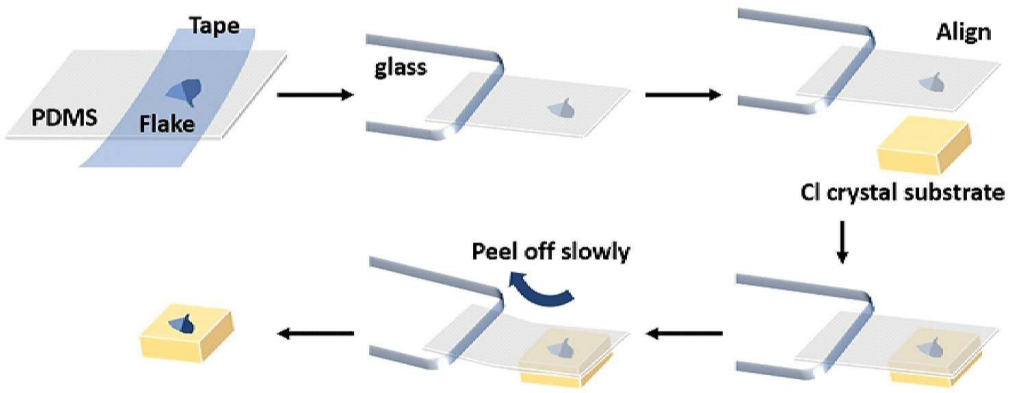
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 **이종접합 광전 디바이스 및 이의 제조방법**

(57) 요 약

본원은, 할라이드 페로브스카이트 단결정과 2차원 반도체 물질층의 이종접합체를 포함하는 광전 디바이스, 및 이의 제조 방법에 관한 것이다.

대 표 도 - 도1



이 발명을 지원한 국가연구개발사업

과제고유번호	1711083691
과제번호	2018R1A2B2003607
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)(R&D)
연구과제명	페로브스카이트/전이금속 2차원 복합구조에서 밴드접합 제어를 이용한 광전특성 및 소자연구
기 여 율	1/2
과제수행기관명	이화여자대학교 산학협력단
연구기간	2020.03.01 ~ 2021.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호	1345315484
과제번호	2018R1A6A1A03025340
부처명	교육부
과제관리(전문)기관명	한국연구재단
연구사업명	이공학학술연구기반구축(R&D)
연구과제명	신재생에너지연구센터
기 여 율	1/2
과제수행기관명	이화여자대학교 산학협력단
연구기간	2020.03.01 ~ 2021.02.28

명 세 서

청구범위

청구항 1

할라이드 페로브스카이트 단결정 및 2차원 반도체 물질층의 이종접합체

를 포함하는, 광전 디바이스.

청구항 2

제 1 항에 있어서,

상기 2차원 반도체 물질층의 두께는 14 nm 이하인 것인, 광전 디바이스.

청구항 3

제 1 항에 있어서,

상기 할라이드 페로브스카이트 단결정의 두께는 1 nm 내지 5000 nm인 것인, 광전 디바이스.

청구항 4

제 1 항에 있어서,

상기 2차원 반도체 물질층과 상기 할라이드 페로브스카이트 단결정의 두께 비는 1 : 10^{-1} 내지 1 : 10^{7}인 것인, 광전 디바이스.

청구항 5

제 1 항에 있어서,

상기 할라이드 페로브스카이트 단결정과 상기 2차원 반도체 물질층 간의 일함수 차이는 2 eV 이하인 것인, 광전 디바이스.

청구항 6

제 1 항에 있어서,

상기 2차원 반도체 물질은 MoS_2, $MoSe_2$, WSe_2, ReS_2, $ReSe_2$, $MoTe_2$, WS_2, WTe_2, HfS_2, $HfSe_2$, $HfTe_2$, ZrS_2, $ZrSe_2$, $ZrTe_2$, InSe, In_2Se_3 또는 Black phosphorus을 포함하는 것인, 광전 디바이스.

청구항 7

제 1 항에 있어서,

상기 2차원 반도체 물질층은 전자 수송층 및 정공 수송층 중 어느 하나 또는 이들 모두로 사용되는 것인, 광전 디바이스.

청구항 8

제 1 항에 있어서,

상기 광전 디바이스가 페로브스카이트 태양전지인, 광전 디바이스.

청구항 9

제 8 항에 있어서,

상기 페로브스카이트 태양 전지는,

기판 상에 형성된 하부 전극;

상기 하부 전극 상에 형성된 전자 수송층;

상기 전자 수송층 상에 형성된 상기 할라이드 페로브스카이트 단결정;

상기 할라이드 페로브스카이트 단결정 상에 형성된 정공 수송층; 및

상기 정공 수송층 상에 형성된 상부 전극

을 포함하는 것으로서,

상기 전자 수송층 및 상기 정공 수송층 중 어느 하나 또는 이들 모두가 상기 2차원 반도체 물질층을 포함하는 것인, 광전 디바이스.

청구항 10

제 9 항에 있어서,

상기 전자 수송층은 상기 2차원 반도체 물질층을 포함하고,

상기 정공 수송층은 Spiro-OMeTAD [2,2',7,7'-tetrakis-(N,N-di-4-methoxyphenylamino)-9,9'-spirobifluorene], PEDOT:PSS [poly(3,4-ethylenedioxythiophene):poly(4-styrene sulfonate)], G-PEDOT [poly(3,4-ethylenedioxythiophene):poly(4-styrene sulfonate):polyglycol(glycerol)], PANI:PSS [polyaniline:poly(4-styrene sulfonate)], PANI:CSA (polyaniline:camphor sulfonic acid), PDBT [poly(4,4'-dimethoxy bithophene)], 폴리(3-헥실티오펜) (P3HT), (폴리[2,1,3-벤조티아디아졸-4,7-디일[4,4-비스(2-에틸헥실-4H-사이클로펜타[2,1-b:3,4-b']디티오펜-2,6-디일]] (PCPDTBT), (폴리[[9-(1-옥틸노닐)-9H-카바졸-2,7-디일]-2,5-티오펜디일-2,1,3-벤조티아디아졸-4,7-디일-2,5-티오펜디일]) (PCDTBT), 폴리(트리아릴아민) (PTAA), MoO_3, V_2O_5, NiO, WO_3, CuI 및 CuSCN 중에서 단독 혹은 복수로 선택되는 것을 포함하는 것인, 광전 디바이스.

청구항 11

2차원 반도체 물질층을 유연성 고분자 필름 상에 위치시키고,

상기 유연성 고분자 필름을 움직여 상기 2차원 반도체 물질층과 할라이드 페로브스카이트 단결정의 위치를 조정하고,

상기 유연성 고분자 필름을 제거하여 상기 2차원 반도체 물질층을 상기 할라이드 페로브스카이트 단결정에 접착시키는 것

을 포함하는, 광전 디바이스의 제조 방법.

청구항 12

제 11 항에 있어서,

상기 2차원 반도체 물질층을 유연성 고분자 필름 상에 위치시키는 것은,

상기 2차원 반도체 물질층이 형성된 테이프를 상기 유연성 고분자 필름 상에 위치시키고,

상기 테이프를 제거하는 것을 통해 수행되는 것인, 광전 디바이스의 제조 방법.

발명의 설명

기 술 분 야

[0001] 본원은, 할라이드 페로브스카이트 단결정과 2차원 반도체 물질층의 이종접합체를 포함하는 광전 디바이스, 및 이의 제조 방법에 관한 것이다.

배 경 기 술

[0002] 태양에너지를 전기에너지로 직접 전환하는 태양전지 기술은 현재 Si 다이오드 반도체에 기반을 둔 결정질 실리콘 태양전지 기술이 산업의 주류를 이루고 있으나, 장래에는 소재 소모량도 적고 값이 싸며 그 종류도 다양한 무기 및 유기, 유-무기 박막 태양전지 기술이 크게 활성화될 것으로 예측되고 있다. 넓은 의미에서, '유기 태양전지기술'은 유기물을 광활성층의 주된 요소로 사용하지만 무기산화물 소재나 유기성 고분자/저분자, 유기 금속과 같은 유무기 하이브리드 소재를 동시에 활용하기 때문에, 현재의 '유기박막 태양전지'와, 염료감응 태양전지 중 액체 전해질을 사용하지 않는 '고체형 염료감응 태양전지'를 포함하는 개념으로 사용된다.

[0003] '유기박막 태양전지'기술은 무기박막 대비 수백 nm이내의 얇은 두께와 다양한 색상, 용이하게 구부릴 수 있는 플렉서블 디바이스 제작이 가능하며, 상대적으로 저렴한 광활성층 재료 비용과 특히 저가의 습식 프린팅/코팅 공정을 적용할 수 있는 장점으로 인하여 최근 들어 활발히 연구 개발이 진행되고 있다 [E-Chem Magazine, 1, 30(2010)]. 일반적으로 유기 광활성층은 전자친화도가 다른 두 가지 물질을 한쌍으로 조합하여 구성하는데, 통상 전자친화도가 낮은 물질(전자공여체)이 광을 흡수하여 여기자(exciton)를 형성하게 되고, 이 여기자는 전자친화도가 높은 물질(전자수용체)과의 경계면으로 이동하여 전자친화도가 높은 물질에 전자를 제공함으로써 각각 정공(hole)과 전자(electron)로 분리된다. 이때, 여기자가 이동할 수 있는 거리는 물질에 따라 다르지만 통상 ~ 10 nm 정도 밖에 되지 않으므로, 광이 흡수된 위치와 전자친화도가 다른 두 물질의 경계면과의 거리가 ~10 nm 이내가 되어야 효율적으로 분리된 전자와 정공을 얻을 수 있다.

[0004] 이와 같이 nm 수준에서 두 물질의 상분리가 잘 제어된 나노구조를 만들고 유지하는 것이 본 유기박막 태양전지를 고성능으로 만드는 핵심기술이 되고 있다. 이에 따라 전자공여체와 전자수용체 층의 두께를 나노 수준에서 아주 얇게 차례로 올리는 다층구조(bi-layer structure) 태양전지와, 두 물질을 ~10 nm 수준에서 미리 잘 혼합하여 하나의 상으로 코팅/프린팅 하는 이른바 벌크 이종접합(bulk heterojunction) 태양전지가 주된 디바이스구조를 이루고 있다. 전자는 일반적인 무기박막 태양전지의 p-n 혹은 p-i-n 다층구조와 유사하게 진공 증착공정을 사용하여 제조하는 반면, 후자는 저렴한 용액공정을 사용하여 손쉽게 광활성층을 제조할 수 있어 최근의 유기박막 태양전지는 주로 이 후자의 구조와 방법에 의해 제조되고 있다.

[0005] 그러나, 벌크 이종접합 태양전지의 제조에서는, 단결정이 아닌 페로브스카이트(예를 들어, 박막형 페로브스카이트)를 사용함에 따른 반도체 물질과의 접착력 약화, 및 페로브스카이트 상에 고온 박리 테이프(thermal release tape)을 이용하여 반도체 물질층의 전사함에 따른 얇은 2차원의 반도체 물질층을 전사하는 것이 불가능한 문제점이 있었다.

발명의 내용

해결하려는 과제

[0006] 본원은, 할라이드 페로브스카이트 단결정과 2차원 반도체 물질층의 이종접합체를 포함하는 광전 디바이스, 이를 포함하는 태양전지, 및 이의 제조 방법을 제공하고자 한다.

[0007] 그러나, 본원이 해결하고자 하는 과제는 이상에서 언급한 과제로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0008] 본원의 제 1 측면은, 할라이드 페로브스카이트 단결정 및 2차원 반도체 물질층의 이종접합체를 포함하는, 광전 디바이스를 제공한다.

[0009] 본원의 제 2 측면은, 2차원 반도체 물질층을 유연성 고분자 필름 상에 위치시키고, 상기 유연성 고분자 필름을 움직여 상기 2차원 반도체 물질층과 할라이드 페로브스카이트 단결정의 위치를 조정하고, 상기 유연성 고분자 필름을 제거하여 상기 2차원 반도체 물질층을 상기 할라이드 페로브스카이트 단결정에 접착시키는 것을 포함하는, 광전 디바이스의 제조 방법을 제공한다.

발명의 효과

[0010] 본원의 구현예들에 의한 광전 디바이스는, 할라이드 기반의 페로브스카이트 단결정에 2차원의 반도체 물질층이 이종접합된 것으로서, 상기 2차원의 반도체 물질층의 높은 캐리어(carrier) 유동성으로 인해 상기 페로브스카이트 단결정 물질 내의 캐리어의 효과적인 정공-전자 분리를 유도하여 전하 수송 능력이 향상될 수 있는 효과가 있다.

[0011] 본원의 구현예들에 의한 광전 디바이스는, 저온 건식전사법을 통해 할라이드 페로브스카이트 단결정에 2차원의 반도체 물질층이 접합되어 제조되는 것이므로, 상기 할라이드 페로브스카이트 단결정의 표면 손상을 억제할 수 있으며 얇은 2차원 구조의 반도체 물질을 상기 할라이드 페로브스카이트 단결정에 전사가 가능하고, 상기 페로브스카이트 단결정과 상기 2차원의 반도체 물질층의 접합력을 높일 수 있는 이점이 있다.

[0012] 본원의 구현예들에 의한 광전 디바이스는, 얇은 2차원의 반도체 물질층을 약 14 nm의 20층으로 구성하더라도 페로브스카이트 단결정과의 일함수 차이가 크지 않아 쉬운 전하 이동이 가능하여 전하 수송 특성이 향상되고, 상기 2차원 반도체 물질층이 얇을수록 전류 수송 특성이 크게 향상되는 효과가 있다.

[0013] 본원의 구현예들에 의한 광전 디바이스는, 2차원의 반도체 물질층을 얇게 구성하여 할라이드 페로브스카이트 단결정에 접합할 수 있으므로 디바이스의 스케일을 감소시킬 수 있는 이점이 있으며, 목적에 따라 상기 할라이드 페로브스카이트의 구성 물질과 상기 2차원 반도체 물질 각각을 선택하여 에너지 레벨을 조정할 수 있으므로 원하는 디바이스의 디자인이 용이한 특징이 있다.

도면의 간단한 설명

[0014] 도 1은, 본원의 일 구현예에 있어서, 저온 건식전사법 및 기계적 박리법을 수행하여 할라이드 페로브스카이트 단결정 및 2차원 반도체 물질층의 이종접합체를 포함하는 광전 디바이스를 제조하는 과정을 나타내는 개략도이다.

도 2는, 본원의 일 비교예에 있어서, 박막형 할라이드 페로브스카이트 상에 PDMS 필름을 이용하여 전사시킨 2차원 반도체 물질층을 나타내는 사진이다.

도 3은, 본원의 일 비교예에 있어서, 박막형 할라이드 페로브스카이트 상에 고온 박리 테이프(thermal release tap)을 이용하여 전사시킨 2차원 반도체 물질층을 나타내는 사진이다.

도 4는, 본원의 일 비교예에 있어서, 박막형 할라이드 페로브스카이트 상에 블루 테이프를 이용한 직접 전사법(direct exfoliation)에 의해 전사시킨 2차원 반도체 물질층을 나타내는 사진이다.

도 5는, 본원의 일 구현예에 있어서, 다양한 이종접합체를 포함하는 광전 디바이스의 구조를 나타내는 개략도이다 (a, b, 및 c).

도 6은, 본원의 일 구현예에 있어서, 할라이드 페로브스카이트 단결정 및 2차원 반도체 물질층의 이종접합체가 적용된 페로브스카이트 태양전지를 나타내는 개략도이다.

도 7은, 본원의 일 실시예에 있어서, 할라이드 페로브스카이트 단결정 상에 PDMS 필름을 이용하여 전사시킨 2차원 반도체 물질층을 나타내는 사진이다.

도 8은, 본원의 일 비교예에 있어서, 할라이드 페로브스카이트 단결정 상에 고온 박리 테이프(thermal release tape)을 이용하여 전사시킨 2차원 반도체 물질층을 나타내는 사진이다.

도 9는, 본원의 일 실시예에 있어서, 투명 기판에 할라이드 페로브스카이트 단결정을 성장시킨 페로브스카이트

투명 디바이스를 나타내는 사진이다.

도 10은, 본원의 일 실시예에 있어서, 할라이드 페로브스카이트($CH_3NH_3PbBr_3$, $CH_3NH_3PbI_3$) 단결정을 제조하는 단계를 나타내는 개략도이다.

도 11은, 본원의 일 실시예에 있어서, 할라이드 페로브스카이트($CH_3NH_3PbCl_3$) 단결정을 제조하는 단계를 나타내는 개략도이다.

도 12는, 본원의 일 실시예에 있어서, 할라이드 페로브스카이트($CH_3NH_3PbCl_3$) 단결정을 제조하는 단계를 나타내는 개략도이다.

도 13은, 본원의 일 실시예에 있어서, 할라이드 페로브스카이트 단결정 및 2차원 반도체 물질층의 이종접합체를 나타내는 사진이다.

도 14는, 본원의 일 실시예에 있어서, 할라이드 페로브스카이트 단결정 및 2차원 반도체 물질층의 이종접합체의 전하 수송 특성을 실험한 데이터를 나타내는 그래프이다.

도 15는, 본원의 일 실시예에 있어서, 할라이드 페로브스카이트 단결정 및 2차원 반도체 물질층의 이종접합체의 전하 수송 특성을 실험한 데이터를 나타내는 그래프이다.

도 16은, 본원의 일 실시예에 있어서, 할라이드 페로브스카이트 단결정 및 2차원 반도체 물질층의 이종접합체의 표면 형태(topography) 및 일함수(work function)을 나타내는 사진이다.

도 17은, 본원의 일 실시예에 있어서, 할라이드 페로브스카이트 단결정 및 2차원 반도체 물질층(7층)의 이종접합체의 일함수 차이를 확인한 그래프이다.

도 18은, 본원의 일 실시예에 있어서, 할라이드 페로브스카이트 단결정 및 2차원 반도체 물질층(20층)의 이종접합체의 일함수 차이를 확인한 그래프이다.

도 19는, 본원의 일 비교예에 있어서, 할라이드 페로브스카이트 단결정 및 2차원 반도체 물질층(50층)의 이종접합체의 일함수 차이를 확인한 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0015] 본원 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 디바이스를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다.

[0016] 본원 명세서 전체에서, 어떤 부재가 다른 부재 "상에" 위치하고 있다고 할 때, 이는 어떤 부재가 다른 부재에 접해 있는 경우뿐 아니라 두 부재 사이에 또 다른 부재가 존재하는 경우도 포함한다.

[0017] 본원 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성 요소를 더 포함할 수 있는 것을 의미한다.

[0018] 본 명세서에서 사용되는 정도의 용어 "약", "실질적으로" 등은 언급된 의미에 고유한 제조 및 물질 허용오차가 제시될 때 그 수치에서 또는 그 수치에 근접한 의미로 사용되고, 본원의 이해를 돕기 위해 정확하거나 절대적인 수치가 언급된 개시 내용을 비양심적인 침해자가 부당하게 이용하는 것을 방지하기 위해 사용된다.

[0019] 본원 명세서 전체에서 사용되는 정도의 용어 “~ 하는 단계” 또는 “~의 단계”는 “~를 위한 단계”를 의미하지 않는다.

[0020] 본원 명세서 전체에서, 마쿠시 형식의 표현에 포함된 "이들의 조합(들)"의 용어는 마쿠시 형식의 표현에 기재된 구성 요소들로 이루어진 군에서 선택되는 하나 이상의 혼합 또는 조합을 의미하는 것으로서, 상기 구성 요소들로 이루어진 군에서 선택되는 하나 이상을 포함하는 것을 의미한다.

[0021] 본원 명세서 전체에서, "A 및/또는 B"의 기재는, "A 또는 B, 또는 A 및 B"를 의미한다.

[0023] 이하, 첨부된 도면을 참조하여 본원의 구현예 및 실시예를 상세히 설명한다. 그러나, 본원이 이러한 구현예 및 실시예와 도면에 제한되는 것은 아니다.

[0025] 본원의 제 1 측면은, 할라이드 페로브스카이트 단결정 및 2차원 반도체 물질층의 이종접합체를 포함하는, 광전 디바이스를 제공한다.

[0026] 본원의 구현예에 따른 광전 디바이스는, 할라이드 기반의 페로브스카이트 단결정에 2차원의 반도체 물질층이 이종접합된 것으로서, 상기 2차원의 반도체 물질층의 높은 캐리어 유동성으로 인해 상기 페로브스카이트 단결정 물질 내의 캐리어(carrier)의 효과적인 정공-전자 분리를 유도하여 전하 수송 능력이 향상될 수 있는 효과가 있다.

[0027] 본원의 일 구현예에 있어서, 상기 할라이드 페로브스카이트 단결정은 기판 상에 단결정으로 성장되거나, 기판 없이 단독 성장시킨 것일 수 있다. 또한, 단결정이 아닌 페로브스카이트 박막 물질은 물질의 안정성 측면에서 약한 문제점이 있으나, 단결정으로 성장된 페로브스카이트는 물질의 안정성이 높아지고, 향상된 전하 수송 특성을 나타내는 장점이 있다.

[0028] 본원의 일 구현예에 있어서, 상기 할라이드 페로브스카이트 단결정은 할라이드 기반의 페로브스카이트를 포함하는 것으로서, 유무기 복합 페로브스카이트를 포함하는 것일 수 있다. 종래 기술은 박막 형태의 페로브스카이트를 사용하여 광전 디바이스를 제공하는 것으로서, 상기 박막 형태로 페로브스카이트를 제조할 경우에는 표면 결정화 과정에서 나노 크리스탈 덩어리들이 형성되어 표면 거칠기가 증가하게 된다. 이때 페로브스카이트 박막 상에 2차원 반도체 물질층이 전사될 경우 표면 거칠기로 인해 상기 양 물질 간의 부착력이 저하되는 문제점이 발생할 수 있다 (도 2 내지 도 4). 그러나, 본원의 일 구현예에 따른 할라이드 페로브스카이트 단결정은 하나의 모결정에서 성장하는 것으로서, 낮은 표면 거칠기로 인해 PDMS 필름을 이용한 전사법, 고온 박리 테이프를 이용한 전사법, 직접 전사법(direct exfoliation)에 관계없이 2차원 반도체 물질을 용이하게 전사할 수 있는 이점이 있다.

[0029] 본원의 일 구현예에 있어서, 상기 유무기 복합 페로브스카이트를 형성하는 둘 이상의 유기-금속할로겐화물 중 하나의 유기-금속할로겐화물은 하기 화학식 1으로 표시되는 것이고, 다른 하나의 유기-금속할로겐화물은 하기 화학식 2로 표시되는 것일 수 있다. 또 다른 하나의 유기-금속할로겐화물은 하기 화학식 3으로 표시되는 것일 수 있으나, 이에 제한되지는 않는다:

[0030] [화학식 1]

[0031] ABX_3

[0032] 상기 화학식 1에서 상기 A는 $CH_3NH_3^+$, $NH_2CHNH_2^+$, 또는 Cs^+이며, 상기 B는 Cu, Ni^{2+}, Co^{2+}, Fe^{2+}, Mn^{2+}, Cr^{2+}, Pd^{2+}, Cd^{2+}, Ge^{2+}, Sn^{2+}, Pb^{2+}, Eu^{2+} 또는 Yb^{2+}과 같은 2가의 금속 이온이며, 상기 X는 F^-, Cl^-, Br^- 또는 I^-이다.

[0033] [화학식 2]

[0034] $A'B'(X_{1(1-m)}X_{2(m)})_3$

[0035] 상기 화학식 2에서 상기 A'는 $CH_3NH_3^+$, $NH_2CHNH_2^+$, 또는 Cs^+이며, 상기 B'는 Cu, Ni^{2+}, Co^{2+}, Fe^{2+}, Mn^{2+}, Cr^{2+}, Pd^{2+}, Cd^{2+}, Ge^{2+}, Sn^{2+}, Pb^{2+}, Eu^{2+} 또는 Yb^{2+}과 같은 2가의 금속 이온이며, 상기 X_1은 F^-, Cl^-, Br^- 또는 I^-이며, 상기 X_2는 F^-, Cl^-, Br^- 또는 I^-이며, 상기 m은 0.0001 내지 1인 실수이다.

[0036] [화학식 3]

[0037] $A''B''(X_{1(1-m)}X_{2(m)})_{3-y}X_{3y}$

[0038] 상기 화학식 3에서 상기 A"는 $CH_3NH_3^+$, $NH_2CHNH_2^+$, 또는 Cs^+이며, 상기 B"는 Cu, Ni^{2+}, Co^{2+}, Fe^{2+}, Mn^{2+}, Cr^{2+}, Pd^{2+}, Cd^{2+}, Ge^{2+}, Sn^{2+}, Pb^{2+}, Eu^{2+} 또는 Yb^{2+}과 같은 2가의 금속 이온이며, 상기 X_1은 F^-, Cl^-, Br^- 또는 I^-이며, 상기 X_2는 F^-, Cl^-, Br^- 또는 I^-이며, X_3 은 F^-, Cl^-, Br^- 또는 I^-이며, 상기 m은 0.0001 내지 1인 실수이고, 상기 y는 0.0001 내지 1인 실수이다.

[0039] 본원의 일 구현예에 있어서, 상기 유무기 복합 페로브스카이트는 $CH_3NH_3PbCl_3$, $CH_3NH_3PbBr_3$, $CH_3NH_3PbI_3$, $HC(NH_2)_2PbCl_3$, $HC(NH_2)_2PbBr_3$, $HC(NH_2)_2PbI_3$, $CsPbCl_3$, $CsPbBr_3$, $CsPbI_3$, $CH_3NH_3SnCl_3$ 및 $CH_3NH_3BaCl_3$ 중에서 선택되는 하나 이상일 수 있다.

[0040] 본원의 일 구현예에 있어서, 상기 2차원 반도체 물질은 MoS_2, $MoSe_2$, WSe_2, ReS_2, $ReSe_2$, $MoTe_2$, WS_2 또는 WTe_2을 포함하는 것일 수 있으나, 이에 제한되지는 않는다.

[0041] 본원의 일 구현예에 있어서, 상기 2차원 반도체 물질층의 두께는 14 nm 이하일 수 있다. 구체적으로, 상기 2차원 반도체 물질층의 두께는 약 14 nm 이하, 약 12 nm 이하, 약 10 nm 이하, 약 8 nm 이하, 약 6 nm 이하, 약 4 nm 이하, 약 2 nm 이하, 약 9 nm 내지 약 15 nm, 약 9 nm 내지 약 10 nm, 약 3 nm 내지 약 15 nm, 약 3 nm 내지 약 10 nm, 약 3 nm 내지 약 5 nm, 약 5 nm 내지 약 15 nm 또는 약 5 nm 내지 약 10 nm일 수 있다. 상기 2차원 반도체 물질층은 다층의 2차원 반도체를 포함하는 것일 수 있으며, 상기 2차원 반도체의 층수는 약 20 층 이하, 약 16층 이하, 약 12층 이하, 약 8층 이하, 약 4층 이하, 약 4 층 내지 약 20 층, 약 4 층 내지 약 14 층, 약 4 층 내지 약 10 층, 약 4 층 내지 약 8 층, 약 8 층 내지 약 20 층, 약 8 층 내지 약 14 층, 약 10 층 내지 약 20 층, 약 12 층 내지 약 20 층, 또는 약 12 층 내지 약 14 층일 수 있다. 상기 할라이드 페로브스카이트 단결정 및 2차원 반도체 물질층의 이종접합체를 포함하는 광전 디바이스는 2차원 반도체 물질층이 없는 광전 디바이스에 비해 전기적 수송 특성이 향상되는 특징이 있다.

[0042] 본원의 구현예에 따른 광전 디바이스는, 얇은 2차원의 반도체 물질층을 약 14 nm의 20층으로 구성하더라도 페로브스카이트 단결정과의 일함수 차이가 크지 않아 쉬운 전하 이동이 가능하여 전하 수송 특성이 향상되고, 상기 2차원 반도체 물질층이 얇을수록 전류 수송 특성이 크게 향상되는 효과가 있다. 다만, 상기 2차원 반도체 물질층이 지나치게 얇을 경우(예를 들어, 단층)에는 광전 디바이스로서의 안정성 및 흡광 특성이 떨어지는 문제점이 발생할 수 있으므로, 적정의 2차원 반도체 물질층의 두께를 선정하는 것이 중요하다.

[0043] 본원의 일 구현예에 있어서, 상기 할라이드 페로브스카이트 단결정의 두께는 약 1 nm 내지 5000 nm인 것일 수 있다. 구체적으로, 상기 할라이드 페로브스카이트 단결정의 두께는 약 1 nm 내지 5000 nm, 약 1 nm 내지 4000 nm, 약 1 nm 내지 3000 nm, 약 1 nm 내지 2000 nm, 약 1 nm 내지 1000 nm, 약 1 nm 내지 500 nm, 약 1 nm 내지 100 nm, 약 1 nm 내지 50 nm, 약 1 nm 내지 40 nm, 약 1 nm 내지 30 nm, 약 1 nm 내지 20 nm, 약 5 nm 내지 5000 nm, 약 5 nm 내지 4000 nm, 약 5 nm 내지 3000 nm, 약 5 nm 내지 2000 nm, 약 5 nm 내지 1000 nm, 약 5 nm 내지 500 nm, 약 5 nm 내지 100 nm, 약 5 nm 내지 50 nm, 약 5 nm 내지 40 nm, 약 5 nm 내지 30 nm, 약 5 nm 내지 20 nm, 약 50 nm 내지 5000 nm, 약 50 nm 내지 4000 nm, 약 50 nm 내지 3000 nm, 약 50 nm 내지 2000 nm, 약 50 nm 내지 1000 nm, 약 50 nm 내지 500 nm, 약 50 nm 내지 100 nm, 약 100 nm 내지 5000 nm, 약 100 nm 내지 4000 nm, 약 100 nm 내지 3000 nm, 약 100 nm 내지 2000 nm, 약 100 nm 내지 1000 nm, 약 100 nm 내지 500 nm, 또는 약 10 nm 내지 20 nm일 수 있다. 상기 할라이드 페로브스카이트 단결정의 두께를 약 1 nm 내지 5000 nm, 보다 구체적으로 약 5 nm 내지 1000 nm으로 구성함으로써 전류 특성이 증진되어 상기 2차원 반도체 물질층과의 일함수 차이를 적게 만들어 광전 디바이스의 전하 수송 능력이 향상될 수 있는 효과가 있다.

[0044] 본원의 일 구현예에 있어서, 상기 2차원 반도체 물질층과 상기 할라이드 페로브스카이트 단결정의 두께 비는 약 $1 : 10^{-1}$ 내지 $1 : 10^{7}$인 것일 수 있다. 구체적으로, 상기 2차원 반도체 물질층과 상기 할라이드 페로브스카이트 단결정의 두께 비는 약 $1 : 10^{-1}$ 내지 $1 : 10^{7}$, 약 $1 : 10^{-1}$ 내지 $1 : 10^{6}$, 약 $1 : 10^{-1}$ 내지 $1 : 10^{5}$, 약 $1 : 10^{-1}$ 내지 $1 : 10^{4}$, 약 $1 : 10^{-1}$ 내지 $1 : 10^{3}$, 약 $1 : 10^{-1}$ 내지 $1 : 10^{2}$, 약 $1 : 10^{-1}$ 내지 $1 : 10^{1}$, 약 1 : 1 내지 $1 : 10^{7}$, 약 1 : 1 내지 $1 : 10^{6}$, 약 1 : 1 내지 $1 : 10^{5}$, 약 1 : 1 내지 $1 : 10^{4}$, 약 1 : 1 내지 $1 : 10^{3}$, 약 1 : 1 내지 $1 : 10^{2}$, 약 1 : 1 내지 $1 : 10^{1}$, 약 1 : 10 내지 $1 : 10^{7}$, 약 1 : 10 내지 $1 : 10^{6}$, 약 1 : 10 내지 $1 : 10^{5}$, 약 1 : 10 내지 $1 : 10^{4}$, 약 1 : 10 내지 $1 : 10^{3}$, 약 1 : 10 내지 $1 : 10^{2}$, 약 $1 : 10^{2}$ 내지 $1 : 10^{7}$, 약 $1 : 10^{2}$ 내지 $1 : 10^{6}$, 약 $1 : 10^{2}$ 내지 $1 : 10^{5}$, 약 $1 : 10^{2}$ 내지 $1 : 10^{4}$ 또는 약 $1 : 10^{2}$ 내지 $1 : 10^{3}$일 수 있다. 상기 2차원 반도체 물질층이 얇을수록 전기적 수송 특성이 향상되나 완성된 디바이스 측면에서 안정성이나 흡광 특성 등은 얇을수록 좋지는 않기 때문에 최적의 두께를 설정하는 것이 중요하며, 상기 할라이드 페로브스카이트 단결정의 두께가 많이 두꺼워진 경우에도 광전 디바이스 구동에 필요한 특성이 향상되지 않으므로, 상기 2차원 반도체 물질층의 단독 최적 두께 및 할라이드 페로브스카이트 단결정의 단독 최적 두께를 설정하는 것과 더불어 이들 사이의 두께 비를 잘 설정하는 것이 중요하다. 본원의 일 구현예에 있어서는, 최대

1 : 10^{-1} 내지 1 : 10^{7}의 범위에서 광전 디바이스로서 안정적인 구동이 가능한 두께 비가 연출되며, 보다 최적의 전하 수송 효율을 위해서는 1 : 10^{2} 내지 1 : 10^{4} 범위로 설정하는 것이 바람직하다.

[0045] 본원의 일 구현예에 있어서, 상기 할라이드 페로브스카이트 단결정과 상기 2차원 반도체 물질층 간의 일함수 차이는 약 5 eV 이하 인 것일 수 있으나, 이에 제한되지는 않는다. 구체적으로, 상기 할라이드 페로브스카이트 단결정과 상기 2차원 반도체 물질층 간의 일함수 차이는 약 5 eV 이하, 약 4 eV 이하, 약 3 eV 이하, 약 2 eV 이하, 약 1 eV 이하, 약 0.5 eV 이하 또는 약 0.3 eV 이하일 수 있다. 보다 구체적으로, 상기 할라이드 페로브스카이트 단결정 및 2차원 반도체 물질층의 이종접합체를 포함하는 광전 디바이스에서 매우 얇은 2차원 반도체 물질층은 상기 할라이드 페로브스카이트 단결정과 일함수 차이가 크지 않아 전하가 자유롭게 이동하여 전기적 수송 특성이 증가되는 것일 수 있다. 상기 2차원 반도체 물질층의 두께가 증가되면 상기 할라이드 페로브스카이트 단결정과 일함수 차이가 발생하여 형성되는 에너지 장벽으로 인해 전기적 수송 특성이 감소하게 된다.

[0046] 본원의 일 구현예에 따른 광전 디바이스는, 상기 할라이드 페로브스카이트와 상기 2차원 반도체 물질의 선택에 따라 반도체 특성과 일함수를 제어하여 에너지 구조를 변화시켜 전기적 수송 특성을 제어하는 것일 수 있다. 구체적으로, 본원의 구현예에 따른 광전 디바이스는, 2차원의 반도체 물질층을 얇게 구성하여 할라이드 페로브스카이트 단결정에 접합할 수 있으므로 광전 디바이스의 스케일을 감소시킬 수 있는 이점이 있으며, 목적에 따라 상기 할라이드 페로브스카이트의 구성 물질과 상기 2차원 반도체 물질 각각을 선택하여 에너지 레벨을 조정할 수 있으므로 원하는 디바이스로 디자인이 용이한 특징이 있다.

[0047] 도 5를 참조하여 설명하면, 본원의 광전 디바이스의 이종접합체에서의 2차원 반도체 물질층 및 할라이드 페로브스카이트 단결정은 다양한 형상으로 존재할 수 있다. 구체적으로, 상기 이종접합체는 상기 할라이드 페로브스카이트 단결정 상에 상기 2차원 반도체 물질층이 형성된 것일 수 있으며, 이때 이들 각각의 두께는 목적에 맞게 조절될 수 있고, 상기 2차원 반도체 물질층의 두께가 상기 할라이드 페로브스카이트 단결정의 두께에 비해 얇거나 두꺼울 수 있다 (도 5의 a). 상기 이종접합체는 기판 상에 상기 페로브스카이트가 형성된 것일 수 있으며, 상기 할라이드 페로브스카이트 단결정 상에 상기 2차원 반도체 물질층이 형성된 것일 수 있고, 이때 이들 각각의 두께는 목적에 맞게 조절될 수 있으며, 상기 2차원 반도체 물질층의 두께가 상기 할라이드 페로브스카이트 단결정의 두께에 비해 얇거나 두꺼울 수 있다 (도 5의 b). 상기 이종접합체는 기판 상에 상기 상기 2차원 반도체 물질층이 형성된 역구조의 형태인 것일 수 있으며, 상기 상기 2차원 반도체 물질층 상에 상기 할라이트 페로브스카이트 단결정이 형성된 것일 수 있고, 이때 이들 각각의 두께는 목적에 맞게 조절될 수 있으며, 상기 2차원 반도체 물질층의 두께가 상기 할라이드 페로브스카이트 단결정의 두께에 비해 얇거나 두꺼울 수 있다 (도 5의 c).

[0048] 본원의 일 구현예에 있어서, 상기 광전 디바이스가 페로브스카이트 태양전지일 수 있으나, 이에 제한되지는 않는다.

[0049] 도 6을 참조하여 설명하면, 상기 페로브스카이트 태양 전지는, 기판 상에 형성된 하부 전극; 상기 하부 전극 상에 형성된 전자 수송층; 상기 전자 수송층 상에 형성된 할라이드 페로브스카이트 단결정; 상기 할라이드 페로브스카이트 단결정 상에 형성된 정공 수송층; 및 상기 정공 수송층 상에 형성된 상부 전극을 포함하는 것으로서, 상기 전자 수송층 및 상기 정공 수송층 중 어느 하나 또는 이들 모두가 상기 2차원 반도체 물질층을 포함하는 것일 수 있으나, 이에 제한되지는 않는다.

[0050] 본원의 일 구현예에 있어서, 상기 2차원 반도체 물질은 MoS_2, $MoSe_2$, WSe_2, ReS_2, $ReSe_2$, $MoTe_2$, WS_2, WTe_2, HfS_2, $HfSe_2$, $HfTe_2$, ZrS_2, $ZrSe_2$, $ZrTe_2$, InSe, In_2Se_3 또는 Black phosphorus을 포함하는 것일 수 있으나, 이에 제한되지는 않는다.

[0051] 본원의 일 구현예에 있어서, 상기 2차원 반도체 물질층은 상기 전자 수송층 및 상기 정공 수송층 중 어느 하나 또는 이들 모두로 사용되는 것일 수 있다. 구체적으로, 상기 2차원 반도체 물질층으로서 N-타입 반도체를 사용할 경우 전자 수송층의 역할을 할 수 있으며, P-타입 반도체를 사용할 경우 정공 수송층의 역할을 할 수 있다. 상기 N-타입 반도체는 MoS_2, WS_2, WSe_2, ReS_2, $ReSe_2$ 또는 $MoTe_2$을 포함하는 것일 수 있으며, 상기 P-타입 반도체는 WSe_2 또는 $MoSe_2$를 포함하는 것일 수 있다.

[0052] 본원의 일 구현예에 있어서, 상기 전자 수송층은 상기 2차원 반도체 물질층을 포함하고, 상기 정공 수송층은 Spiro-OMeTAD [2,2',7,7'-tetrakis-(N,N-di-4-methoxyphenylamino)-9,9'-spirobifluorene], PEDOT:PSS [poly(3,4-ethylenedioxythiophene):poly(4-styrene sulfonate)], G-PEDOT [poly(3,4-

ethylenedioxythiophene):poly(4-styrene sulfonate):polyglycol(glycerol)], PANI:PSS [polyaniline:poly(4-styrene sulfonate)], PANI:CSA (polyaniline:camphor sulfonic acid), PDBT [poly(4,4'-dimethoxy bithophene)], 폴리(3-헥실티오펜) (P3HT), (폴리[2,1,3-벤조티아디아졸-4,7-디일[4,4-비스(2-에틸헥실-4H-사이클로펜타[2,1-b:3,4-b']디티오펜-2,6-디일]] (PCPDTBT), (폴리[[9-(1-옥틸노닐)-9H-카바졸-2,7-디일]-2,5-티오펜디일-2,1,3-벤조티아디아졸-4,7-디일-2,5-티오펜디일]) (PCDTBT), 폴리(트리아릴아민) (PTAA), MoO_3, V_2O_5, NiO, WO_3, CuI 및 CuSCN 중에서 단독 혹은 복수로 선택되는 것을 포함하는 것일 수 있으나, 이에 제한되지는 않는다.

[0053] 본원의 일 구현예에 있어서, 상기 2차원 반도체 물질층은 상기 전자 수송층만으로 사용되는 것일 수 있다. 구체적으로, 상기 2차원 반도체 물질층은 상기 전자 수송층만으로 사용되는 경우, 상기 2차원 반도체 물질로서 TiO_2 또는 SnO_2가 사용될 수 있으며, 이때 정공 수송층은 Spiro-OMeTAD 또는 PEDOT:PSS일 수 있다.

[0054] 본원의 일 구현예에 있어서, 상기 2차원 반도체 물질층은 상기 전공 수송층만으로 사용되는 것일 수 있다. 구체적으로, 상기 전공 수송층은 상기 2차원 반도체 물질층을 포함하고, 상기 전자 수송층은 TiO_2 또는 SnO_2을 포함하는 것일 수 있으나, 이에 제한되지는 않는다.

[0055] 본원의 일 구현예에 있어서, 상기 기판은 유연성, 투명성, 또는 유연 투명성인 것일 수 있으나, 이에 제한되는 것은 아니다. 구체적으로, 상기 기판은 금속, 금속 산화물, 고분자 (PET 등), 또는 유리 등을 포함할 수 있으나, 이에 제한되는 것은 아니다. 예를 들어, 상기 기판은 $SrTiO_3$, GaN 등의 단결정 기판을 사용하는 것을 포함할 수 있으나, 이에 제한되는 것은 아니다.

[0056] 본원의 일 구현예에 있어서, 상기 하부 전극은 금속 또는 전도성 산화물을 포함하는 것이고, 투명 또는 불투명 전극일 수 있으나, 이에 제한되는 것은 아니다. 구체적으로, 상기 금속으로는 Fe, Mn, Ni, V, Co, Ti, Mg, Ca, Cu, Nb, 또는 Zr 등을 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다. 예를 들어, 상기 전도성 산화물은 $SrRuO_3$, $(La,Sr)CoO_3$, ITO, FTO, 산화루테늄(예를 들어, RuO_2 등), 니켈산화물(예를 들어, NiO 등), 산화이리듐(예를 들어, IrO_2 등), 주석산화물(예를 들어, SnO_2 등), 인듐산화물(예를 들어, In_2O_3 등), 또는 바나듐산화물(예를 들어, V_2O_5 등) 등을 포함할 수 있으나, 이에 제한되는 것은 아니다.

[0057] 본원의 일 구현예에 있어서, 상기 투명 전극을 사용함에 따라 빛의 흡수를 증대시킬 수 있다. 구체적으로, 상기 투명 전극은 AZO (Al-도핑된 ZnO), TiO_2 (타이타늄 디옥사이드), GZO (Ga-도핑된 ZnO), ITO(Indium Tin Oxide), FTO(Fluorine doped Tin Oxide), 인듐산화물(예를 들어, In_2O_3 등), 또는 산화물-금속-산화물 구조의 다층박막을 사용할 수 있으나, 이에 제한되는 것은 아니다. 투명 전극을 위한 기판으로는 유리 기판을 사용할 수 있다.

[0058] 본원의 일 구현예에 있어서, 상기 상부 전극은 Pt, Au, Ag, Pd, Al, Co 등 금속, 또는 그래핀과 같은 2차원 금속을 포함할 수 있으나, 이에 제한되는 것은 아니다.

[0060] 본원의 제 2 측면은, 2차원 반도체 물질층을 유연성 고분자 필름 상에 위치시키고, 상기 유연성 고분자 필름을 움직여 상기 2차원 반도체 물질층과 할라이드 페로브스카이트 단결정의 위치를 조정하고, 상기 유연성 고분자 필름을 제거하여 상기 2차원 반도체 물질층을 상기 할라이드 페로브스카이트 단결정에 접착시키는 것을 포함하는, 광전 디바이스의 제조 방법을 제공한다.

[0061] 제 1 측면 및 제 2 측면에 있어서, 서로 공통될 수 있는 내용은 그 기재가 생략되었더라도 제 1 측면 및 제 2 측면 모두에 적용될 수 있다.

[0062] 본원의 일 구현예에 있어서, 상기 유연성 고분자 필름의 제거는 상기 유연성 고분자 필름을 트위저를 이용하여 느린 속도로 천천히 들어올려 떼어내는 것을 포함할 수 있다. 상기 유연성 고분자 필름은 유연한 박막 형태이므로, 트위저를 통해 천천히 들어올리면 상기 페로브스카이트 단결정 상에 이물질을 남기지 않고 상기 유연성 고분자 필름을 깨끗하게 제거할 수 있다.

[0063] 본원의 일 구현예에 있어서, 상기 유연성 고분자 필름은 PDMS 필름을 포함하는 것일 수 있으나, 이에 제한되지는 않는다.

[0064] 본원의 일 구현예에 있어서, 상기 2차원 반도체 물질층을 유연성 고분자 필름 상에 위치시키는 것은, 상기 2차원 반도체 물질층이 형성된 테이프를 상기 유연성 고분자 필름 상에 위치시키고, 상기 테이프를 제거하는 것을 통해 수행되는 것일 수 있다. 구체적으로, 상기 테이프는 기계적 박리법에 사용되는 블루 테이프일 수 있으며, 상기 2차원 반도체 물질층이 있는 상기 테이프를 상기 유연성 고분자 필름과 부착시켜 상기 유연성 고분자 필름 상에 상기 테이프를 위치시킬 수 있다.

[0065] 본원의 일 구현예에 있어서, 상기 2차원 반도체 물질층은 기계적 박리법, 화학 증기 증착법을 통해 제조되는 것일 수 있으나, 이에 제한되지는 않는다.

[0066] 본원의 구현예에 따른 광전 디바이스는, 저온 건식전사법을 통해 할라이드 페로브스카이트 단결정에 2차원의 반도체 물질층이 접합되어 제조되는 것이므로, 상기 할라이드 페로브스카이트 단결정의 표면 손상을 억제할 수 있으며 얇은 2차원 구조의 반도체 물질을 상기 할라이드 페로브스카이트 단결정에 전사가 가능하고, 상기 페로브스카이트 단결정과 상기 2차원의 반도체 물질층의 접합력을 높일 수 있는 이점이 있다. 구체적으로, 종래 기술에 의하면 페로브스카이트 상에 고온 박리 테이프(thermal release tape)을 이용하여 2차원 반도체 물질층을 전사시킬 수 있으나, 상기 고온 박리 테이프는 두껍고 유연성이 없으므로 2차원 반도체 물질층을 얇은 층으로써 전사하는 것이 불가능하였다. 그러나, 본원의 일 구현예에 따르면, 유연성이 큰 고분자 필름을 사용하여 페로브스카이트 단결정에 2차원 반도체 물질층을 형성하면 페로브스카이트 물질과의 접착력을 높이면서도 얇은 층의 2차원 반도체 물질층을 형성할 수 있다. 또한, 종래 기술의 고온 박리 테이프는 열을 가해 제거하는 것이므로 페로브스카이트 상에 표면 잔여물을 남길 수 있으나, 유연성 고분자 필름을 이용하면 유연성 고분자 필름 자체의 약한 부착력을 이용하므로 표면 잔여물이 적은 상태에서 2차원 반도체 물질층을 전사할 수 있는 이점이 있다 (도 7 및 도 8).

[0068] 이하, 본원의 실시예를 통하여 본 발명을 더욱 상세하게 설명하고자 하나, 하기의 실시예는 본원의 이해를 돕기 위하여 예시하는 것 일뿐, 본원의 내용이 하기 실시예에 한정되는 것은 아니다.

[0070] **[실시예]**

[0071] **1. 실시예: 할라이드 페로브스카이트 단결정($CH_3NH_3PbCl_3$) 및 2차원 반도체 물질층(WS_2)의 이종접합체를 포함하는 광전 디바이스의 제조**

[0073] **실시예 1-1. 할라이드 페로브스카이트 단결정의 제조 1($CH_3NH_3PbBr_3$, $CH_3NH_3PbI_3$ 단결정)**

[0074] $CH_3NH_3PbBr_3$, $CH_3NH_3PbI_3$의 할라이드 페로브스카이트 전구체 용액을 제작하고 이를 여과시킨다. 실시예에서는 여과를 위해 0.2 ㎜ 크기의 필터를 사용하였다. 여과시킨 용액을 일정한 온도로 유지시킨 핫플레이트 상의 오일 배쓰에 일정 기간 배치하여 모결정을 성장시켰다. 상기 성장된 모결정을 분리하여 처음에 사용된 전구체 용액과 동일하게 재제작한 용액에 담가서 이종복합구조체의 기판으로 사용될 수 있는 큰 사이즈의 단결정을 성장시켰다 (도 9). 이때 모결정을 전구체 용액에 담그는 시간을 조절함으로써 단결정 기판의 크기를 조절할 수 있다. 또한, 단결정 성장법에 사용되는 할라이드 페로브스카이트 구성 물질 및 전구체 용액 제작 조건에 따라 제시된 용매, 온도, 시간, 필터 사이즈는 달라질 수 있고 일부 과정은 생략될 수 있다 (도 10).

[0076] **실시예 1-2. 할라이드 페로브스카이트 단결정의 제조 2($CH_3NH_3PbCl_3$ 단결정)**

[0077] $CH_3NH_3PbCl_3$의 할라이드 페로브스카이트 전구체 용액을 제작하고 제작된 용액은 25 ℃ 혹은 상온까지 매우 천천히 냉각시켰다. 이때 냉각 속도는 조절될 수 있다. 냉각시킨 전구체 용액을 온도 변화없이 유지시켜 매우 얇은 페로브스카이트 단결정을 형성할 수 있다 (도 9). 이때 생성된 모결정을 전구체 용액에 담그는 시간을 조절하여 성장시킨 단결정 기판의 크기를 조절할 수 있고, 단결정 성장법에 사용되는 할라이드 페로브스카이트 구성 물질 및 전구체 용액 제작 조건에 따라 제시된 용매, 온도, 시간, 필터 사이즈는 달라질 수 있다 (도 11).

[0079] **실시예 1-3. 할라이드 페로브스카이트 단결정의 제조 3($CH_3NH_3PbCl_3$ 단결정)**

[0080] 실시예 1-3은 기판 위에 얇은 단결정을 바로 성장시키기 위한 방법이다. 먼저 할라이드 페로브스카이트 전구체 용액을 제작하고 두 개의 기판을 밀착시킨 후 이의 일부를 상기 전구체 용액에 담그어 모세관 현상을 이용해 기판 사이에 상기 전구체 용액을 위치시켰다. 이후 90 ℃ 혹은 100 ℃ 로 용액의 온도를 유지하여 물을 증발시킴으로써 상기 기판 위에 매우 얇은 페로브스카이트 단결정을 형성하였다(도 9). 이때 전구체 용액에 담그는 시간을 조절하여 성장시킨 단결정 기판의 크기를 조절할 수 있다. 실시예 1-3의 단결정 성장법에 사용되는 기판, 할라이드 페로브스카이트 구성 물질 및 전구체 용액 제작 조건에 따라 제시된 용매, 용액의 농도, 온도, 시간은 달라질 수 있다 (도 12).

[0082] **실시예 2-1. 할라이드 페로브스카이트 단결정-2차원 반도체 물질층의 이종접합체의 제조 1 (실시예 1)**

[0083] 도 1과 같이, 2차원 반도체 물질을 건식전사 방법을 사용하여 상기 실시예 1에서 제조한 할라이드 페로브스카이트 단결정 상에 접착하여 이종접합체를 형성하였다. 상기 건식전사 방법은 기계적 박리법, 화학 증기 증착법 등으로 형성된 2차원 반도체 물질을 투명한 PDMS 필름에 접착시킨 후 광학 현미경으로 PDMS 필름 상의 2차원 물질과 페로브스카이트 단결정의 위치를 확인 및 조정하여 원하는 위치에 이종접합체를 형성하였다 (도 5의 a 및 b). 상기 제조 과정에서 추가적인 용매를 사용하지 않음으로써 상기 할라이드 페로브스카이트 단결정의 표면의 손상을 최소화하였다.

[0085] **실시예 2-2. 할라이드 페로브스카이트 단결정-2차원 반도체 물질층의 이종접합체의 제조 2 (실시예 2)**

[0086] 기판 위에 화학기상증착법을 이용하여 2차원 반도체 물질을 증착하고, 2차원 반도체 물질 상에 할라이드 페로브스카이트 단결정을 성장시켜 역구조의 이종접합 구조를 제조하였다 (도 5의 c). 이 때 실시예 1-3의 단결정 성장법을 이용하여 2차원 반도체 물질이 증착된 기판을 서로 밀착 접촉시킴으로써 2차원 반도체 물질 위에 매우 얇은 페로브스카이트 단결정을 성장시켜 역구조의 이종접합체를 제작하였다.

[0088] **2. 실험예 1: 할라이드 페로브스카이트 단결정($CH_3NH_3PbCl_3$) 및 2차원 반도체 물질층(WS_2)의 이종접합체를 포함하는 광전 디바이스의 전하 수송 특성 측정**

[0089] 상기 제조된 실시예 1의 이종접합체를 포함하는 광전 디바이스에서, KPFM 측정을 통한 상기 2차원 반도체 물질층(WS_2)의 두께에 따른 전하 수송 특성을 확인하였다.

[0090] 실험 결과, 2차원 반도체 물질층(WS_2)의 두께가 얇은 경우 전류 수송 특성이 크게 향상되는 경향이 나타났으며, 2차원 반도체 물질층이 두껍게 형성되어 접합된 경우 상기 할라이드 페로브스카이트 단독 기판에 비해 향상된 전하 수송 특성이 나타나나, 얇은 2차원 반도체 물질층이 접합된 경우보다는 전하 수송 특성이 떨어지는 경향이 나타남을 확인하였다 (도 13 내지 도 15).

[0092] **3. 실험예 2: 할라이드 페로브스카이트 단결정($CH_3NH_3PbCl_3$) 및 2차원 반도체 물질층(WS_2)의 이종접합체를 포함하는 광전 디바이스의 에너지 구조 변화 양상의 측정**

[0093] 상기 제조된 실시예 1의 이종접합체를 포함하는 광전 디바이스에서, KPFM 측정을 통한 상기 2차원 반도체 물질층의 두께에 따른 에너지 구조 변화 양상을 확인하였다 (도 16).

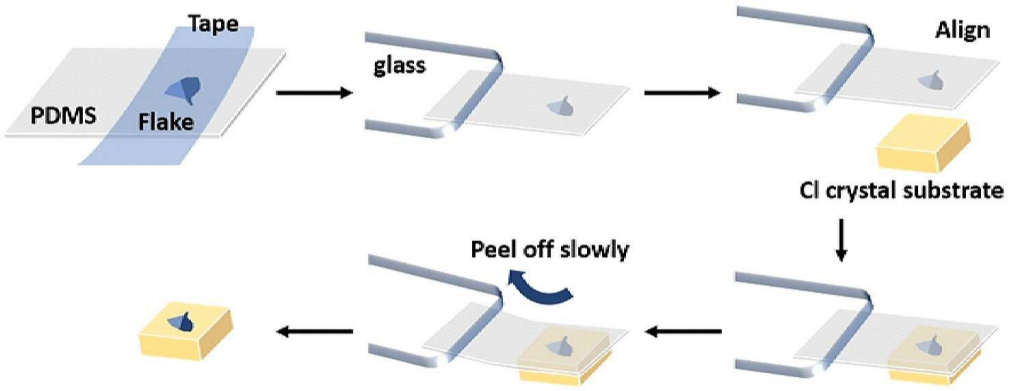
[0094] 상기 실험 결과, 7층의 5.5 nm 두께의 2차원 반도체 물질층과 할라이드 페로브스카이트 단결정이 이종접합된 광전 디바이스에서는 할라이드 페로브스카이트 단결정 기판과 2차원 반도체 물질층의 일함수 차이가 유의미할 정도로 나타나지 않았으며, 20층의 14 nm 두께의 2차원 반도체 물질층이 접합될 때까지 일함수 차이가 2 eV 내에 유지되어 전하 수송 능력이 우수함을 확인하였다. 반면, 2차원 반도체 물질층의 두께가 20층인 14 nm를 초과하게 되면 일함수가 급격히 증가하게 되고, 비교예로서 50층의 35 nm의 두께로 2차원 반도체 물질층이 형성된 경우 에너지 장벽 높이 차이가 현저하게 발생하여 전하 수송 능력이 현저히 떨어지는 것을 확인하였다(도 16 내지 도 19).

[0096] 전술한 본원의 설명은 예시를 위한 것이며, 본원이 속하는 기술분야의 통상의 지식을 가진 자는 본원의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 쉽게 변형이 가능하다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 예를 들어, 단일형으로 설명되어 있는 각 구성 요소는 분산되어 실시될 수도 있으며, 마찬가지로 분산된 것으로 설명되어 있는 구성 요소들도 결합된 형태로 실시될 수도 있다.

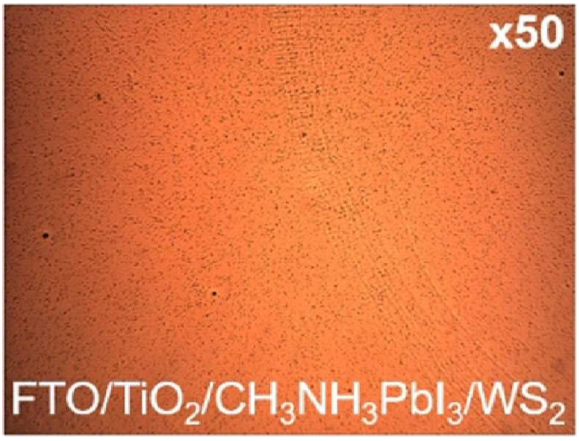
[0097] 본원의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위, 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본원의 범위에 포함되는 것으로 해석되어야 한다.

도면

도면1



도면2



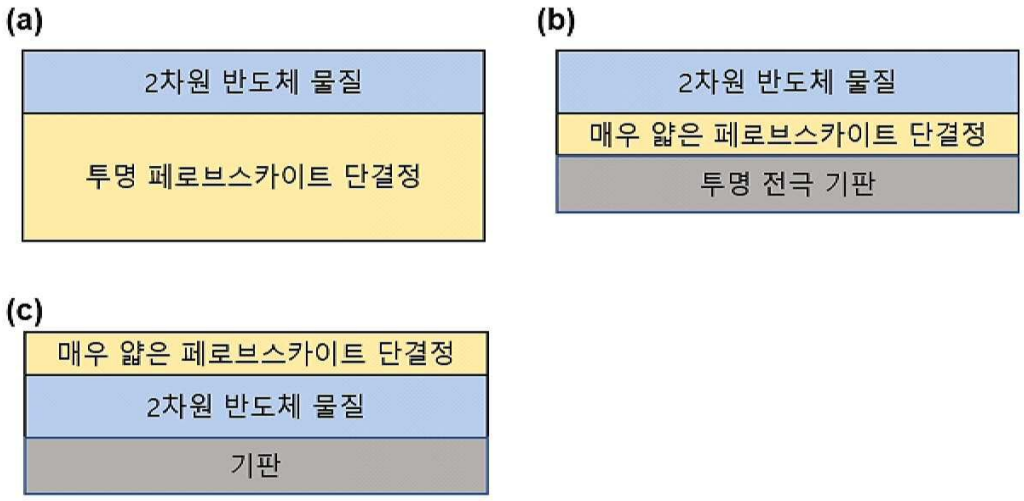
도면3


x50
ITO/CH3NH3PbI3 /MoS2

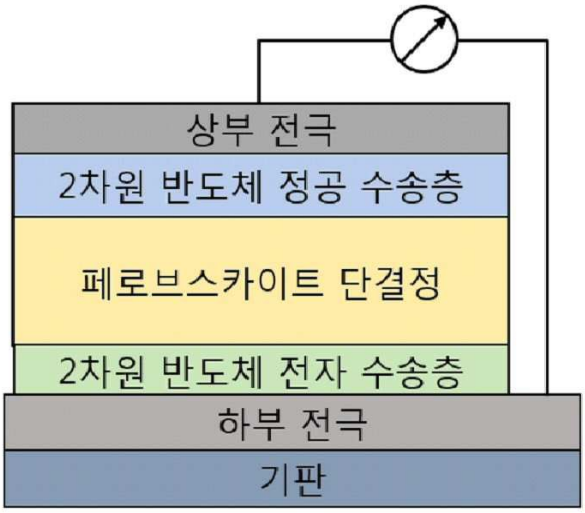
도면4


x50
ITO/CH3NH3PbI3 /MoS2

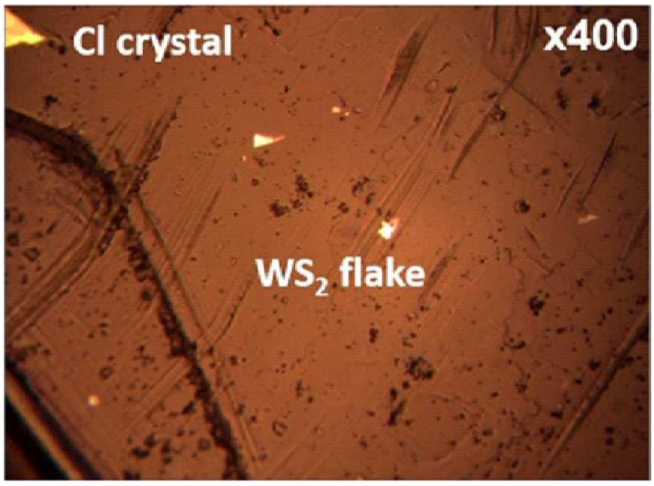
도면5


(a)
2차원 반도체 물질
투명 페로브스카이트 단결정
(b)
2차원 반도체 물질
매우 얇은 페로브스카이트 단결정
투명 전극 기판
(c)
매우 얇은 페로브스카이트 단결정
2차원 반도체 물질
기판

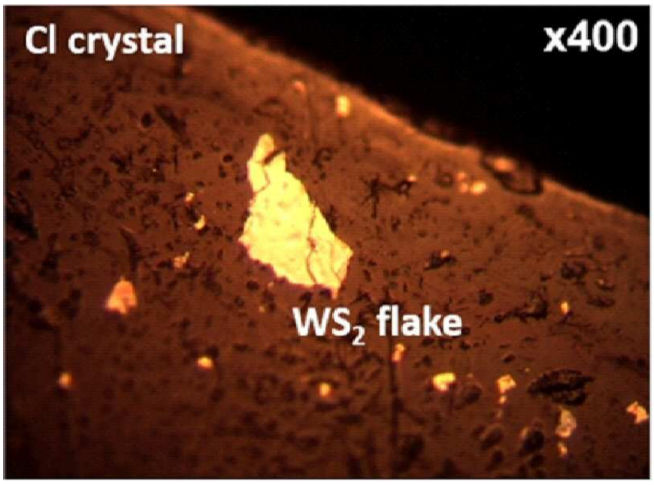
도면6


상부 전극
2차원 반도체 정공 수송층
페로브스카이트 단결정
2차원 반도체 전자 수송층
하부 전극
기판

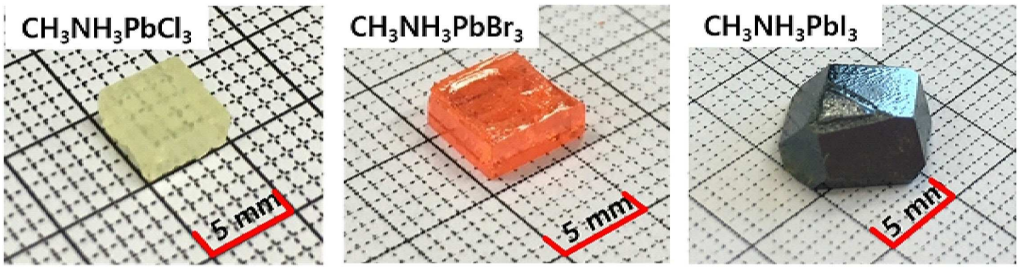
도면7


Cl crystal
x400
WS2 flake

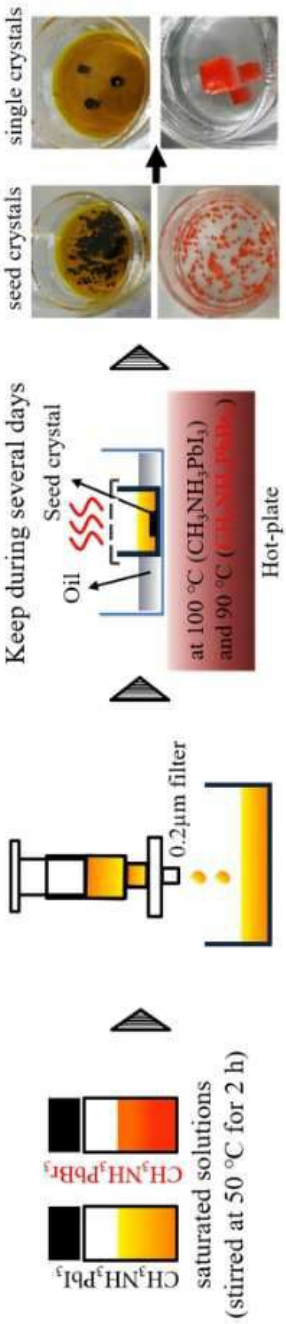
도면8


Cl crystal
x400
WS2 flake

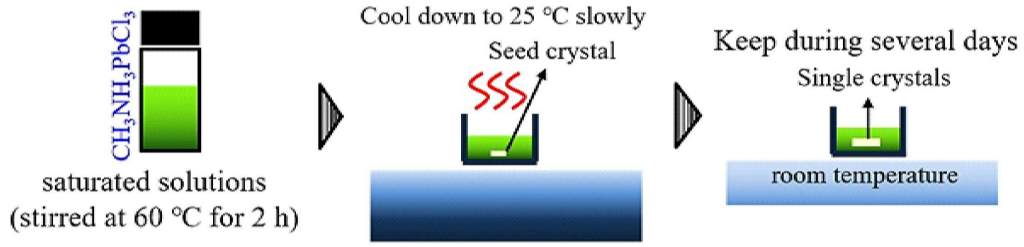
도면9


$CH_3NH_3PbCl_3$
5 mm
$CH_3NH_3PbBr_3$
5 mm
$CH_3NH_3PbI_3$
5 mm

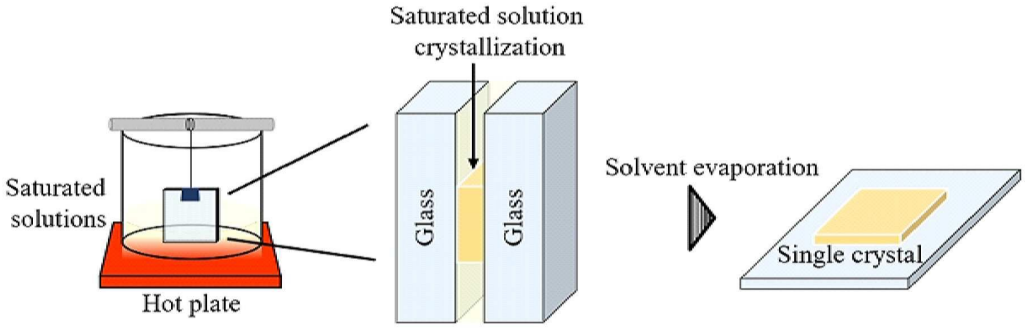
도면10


single crystals
seed crystals
Keep during several days
Seed crystal
Oil
at 100 °C ($CH_3NH_3PbI_3$)
Hot-plate
0.2μm filter
saturated solutions
(stirred at 50 °C for 2 h)

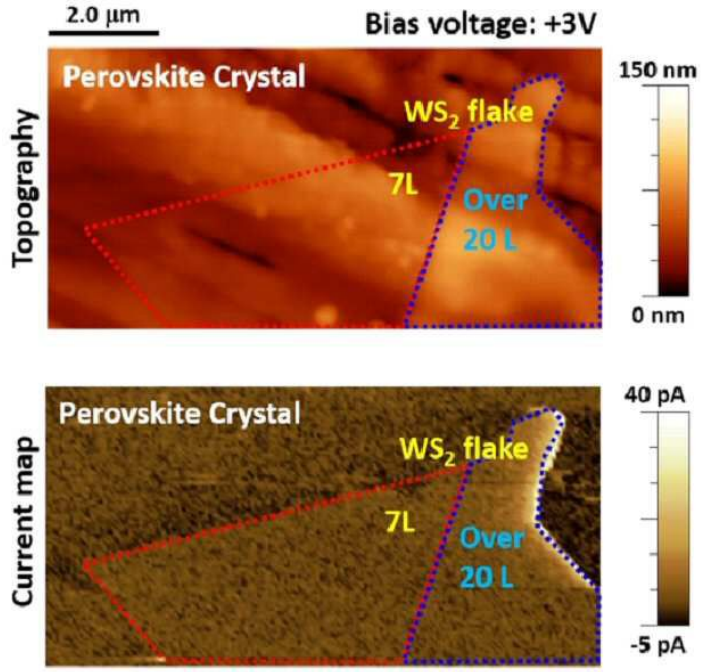
도면11



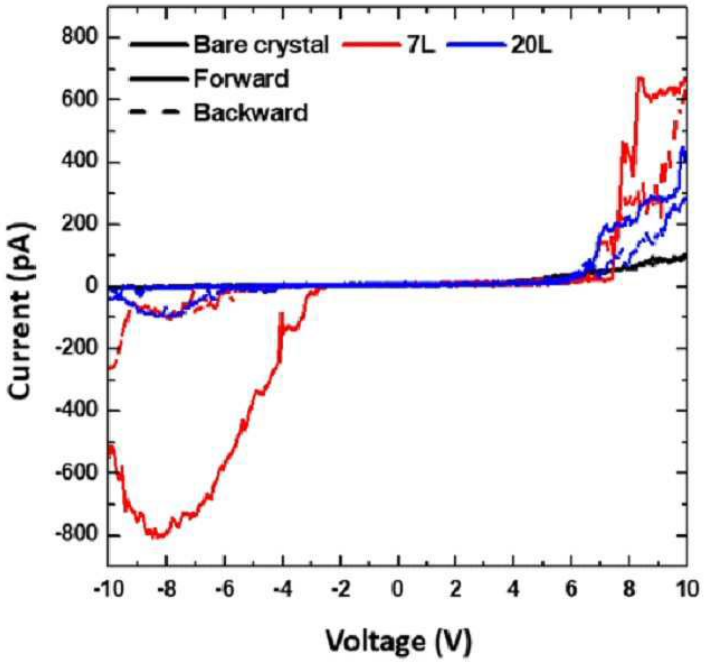
도면12



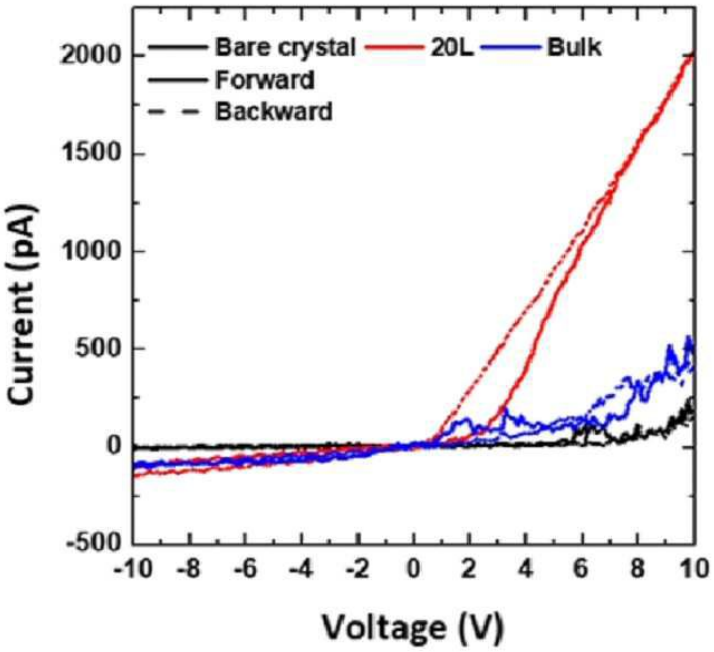
도면13



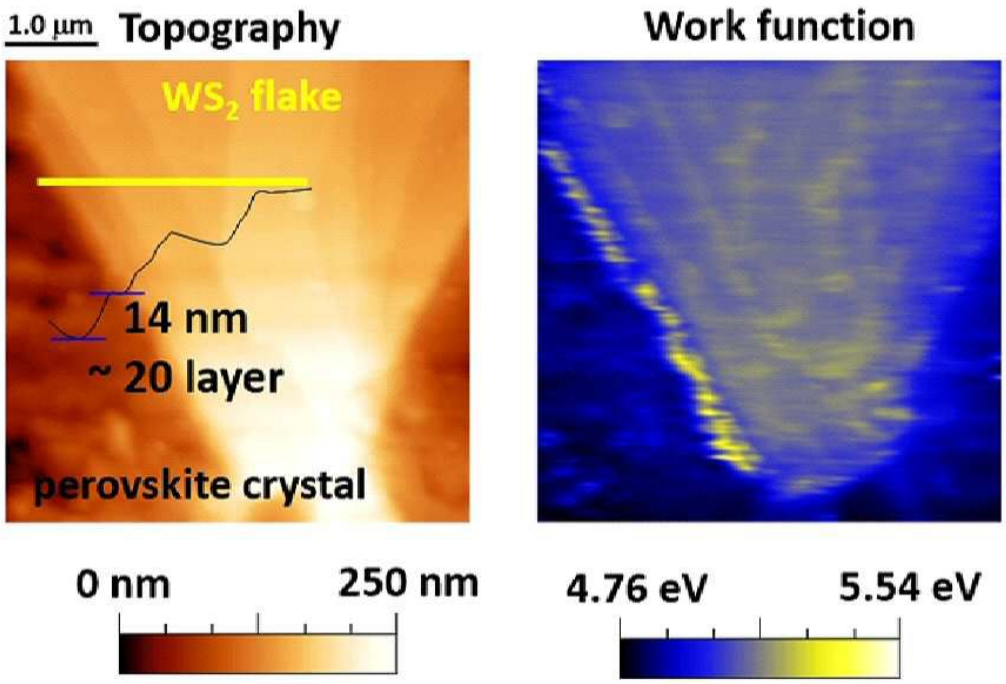
도면14


Bare crystal
7L
20L
Forward
Backward
Current (pA)
Voltage (V)
800
600
400
200
0
-200
-400
-600
-800
-10
-8
-6
-4
-2
0
2
4
6
8
10

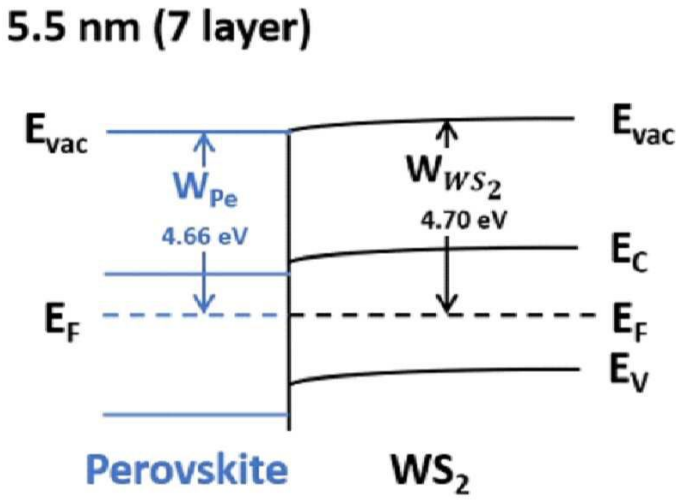
도면15


Bare crystal
20L
Bulk
Forward
Backward
Current (pA)
Voltage (V)
2000
1500
1000
500
0
-500
-10
-8
-6
-4
-2
0
2
4
6
8
10

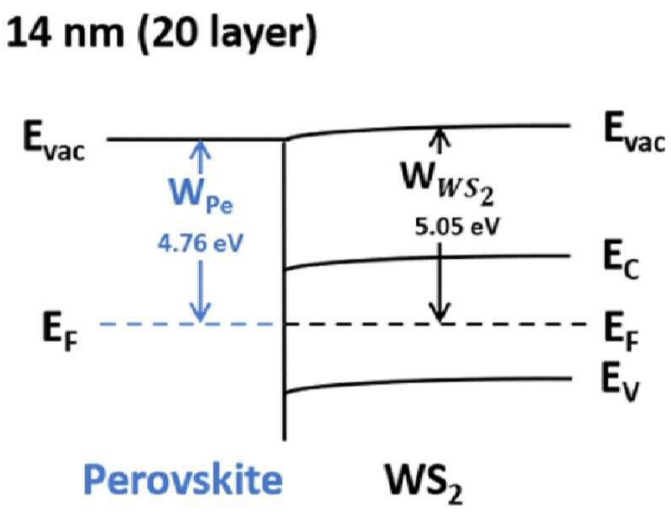
도면16


1.0 μm
Topography
WS2 flake
14 nm
~ 20 layer
perovskite crystal
0 nm
250 nm
Work function
4.76 eV
5.54 eV

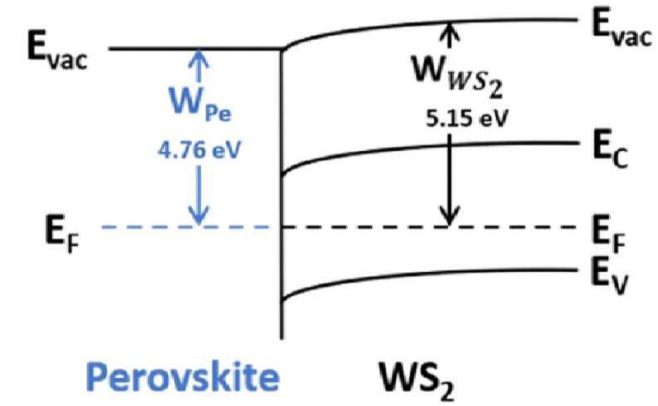
도면17


5.5 nm (7 layer)
Evac
WPe
4.66 eV
EF
Evac
WWS2
4.70 eV
EC
EF
EV
Perovskite
WS2

도면18


14 nm (20 layer)
E_vac
W_Pe
4.76 eV
E_F
W_WS2
5.05 eV
E_vac
E_C
E_F
E_V
Perovskite
WS2

도면19


Bulk (over 50 layer)
E_vac
W_Pe
4.76 eV
E_F
W_WS2
5.15 eV
E_vac
E_C
E_F
E_V
Perovskite
WS2