

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 7 月 22 日 (22.07.2021)



(10) 国际公布号
WO 2021/142829 A1

- (51) 国际专利分类号:
H02M 3/07 (2006.01)
- (21) 国际申请号: PCT/CN2020/072981
- (22) 国际申请日: 2020 年 1 月 19 日 (19.01.2020)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (71) 申请人: 深圳市汇顶科技股份有限公司 (SHENZHEN GOODIX TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市福田区保税区腾飞工业大厦 B 座 13 层, Guangdong 518045 (CN)。
- (72) 发明人: 刘诗雨 (LIU, Shiyu); 中国广东省深圳市福田区保税区腾飞工业大厦 B 座 13 层, Guangdong 518045 (CN)。
- (74) 代理人: 北京合智同创知识产权代理有限公司 (BEIJING HEADSTAY INTELLECTUAL PROPERTY AGENCY); 中国北京市海淀区中关村东路 18 号财智国际大厦 C-1506, Beijing 100083 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,

BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第21条(3))。

(54) Title: CHARGE PUMP CIRCUIT, CHIP, AND ELECTRONIC DEVICE

(54) 发明名称: 电荷泵电路、芯片以及电子设备

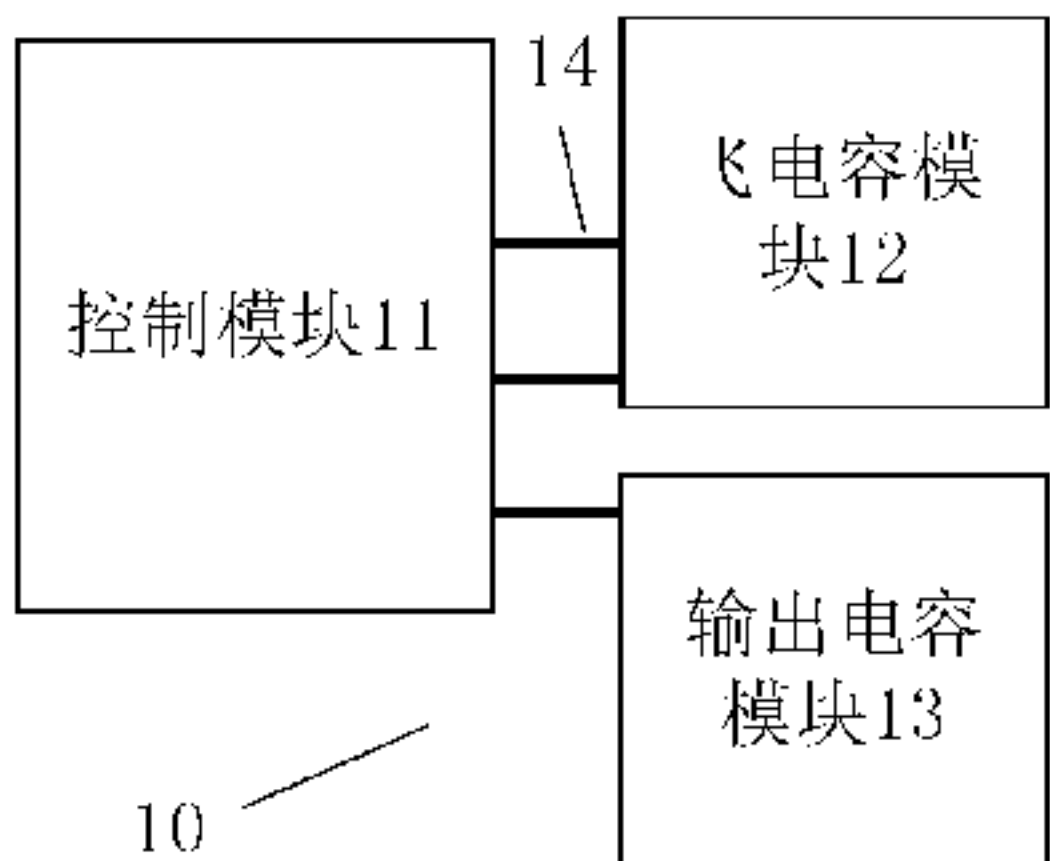


图 1

- 11 Control module
12 Flying capacitor module
13 Output capacitor module

(57) Abstract: A charge pump circuit, a touch chip, and an electronic device. The charge pump circuit comprises: a first charge pump module and a second charge pump module. The first charge pump module comprises a first control module, a first output capacitor (C_{out1}) and a fourth pad (321). The second charge pump module comprises a second control module, a second output capacitor, and a fifth pad (326). When the first output capacitor (C_{out1}) is in a charged state and the second output capacitor (C_{out2}) is in a discharged state, or the first output capacitor (C_{out1}) is in a discharged state and the second output capacitor (C_{out2}) is in a charged state, the fourth pad (321) is placed next to the fifth pad (326). Alternatively, when the first output capacitor (C_{out1}) is in a charged state and the second output capacitor (C_{out2}) is in a charged state, or the first output capacitor (C_{out1}) is in a discharged state and the second output capacitor (C_{out2}) is in a discharged state, a grounding module is placed between the fourth pad (321) and the fifth pad (326). The pixel structure reduces the electromagnetic interference and improves the performance of the chip.

(57) 摘要：一种电荷泵电路、触控芯片以及电子设备，电荷泵电路包括：第一电荷泵模块和第二电荷泵模块；第一电荷泵模块包括第一控制模块、第一输出电容(C_{out1})和第四焊盘(321)；第二电荷泵模块包括第二控制模块、第二输出电容和第五焊盘(326)；当所述第一输出电容(C_{out1})处于充电状态、所述第二输出电容(C_{out2})处于放电状态，或所述第一输出电容(C_{out1})处于放电状态、所述第二输出电容(C_{out2})处于充电状态时，所述第四焊盘(321)和所述第五焊盘(326)紧邻放置；或者当所述第一输出电容(C_{out1})处于充电状态、所述第二输出电容(C_{out2})处于充电状态，或所述第一输出电容(C_{out1})处于放电状态、所述第二输出电容(C_{out2})处于放电状态时，所述第四焊盘(321)和所述第五焊盘(326)之间放置一个接地模块。该电路结构减小了电磁干扰，提高了芯片的性能。

电荷泵电路、芯片以及电子设备

技术领域

[0001] 本申请实施例涉及电路领域，尤其涉及一种电荷泵电路、芯片以及电子设备。

背景技术

[0002] 目前，集成电路芯片通常使用电荷泵（charge pump）电路进行升压或降压处理。电荷泵电路中的飞电容或输出电容在充电或放电的过程中，会产生持续时间短至数纳秒（ns）、幅值高达数百毫安（mA）的尖峰瞬态电流，此瞬态电流产生的电磁场和电磁波会对芯片附近的其他电路模块形成干扰，尤其对电磁干扰（Electromagnetic Interference, EMI）极其敏感的天线，大大降低电子设备的性能，从而使设计出的芯片无法满足应用端的要求。

发明内容

[0003] 有鉴于此，本申请实施例提供一种电荷泵电路、芯片以及电子设备，用以解决现有技术中的电荷泵模块给芯片附近的其他电路模块形成电磁干扰的技术问题。

[0004] 第一方面，提供了一种电荷泵电路，所述电荷泵电路包括：

[0005] 第一电荷泵模块和第二电荷泵模块；

[0006] 第一电荷泵模块包括第一控制模块、第一输出电容和第四焊盘，所述第一控制模块通过所述第四焊盘与所述第一输出电容连接，所述第一控制模块用于控制对所述第一输出电容充电和放电；

[0007] 第二电荷泵模块包括第二控制模块、第二输出电容和第五焊盘，所述第二控制模块通过所述第五焊盘与所述第二输出电容连接，所述第二控制模块用于控制对所述第二输出电容充电和放电；

[0008] 当所述第一输出电容处于充电状态、所述第二输出电容处于放电状态，或者所述第一输出电容处于放电状态、所述第二输出电容处于充电状态时，所述第四焊盘和所述第五焊盘紧邻放置；或者

[0009] 当所述第一输出电容处于充电状态、所述第二输出电容处于充电状态，或者所述第一输出电容处于放电状态、所述第二输出电容处于放电状态时，所述第四焊盘和所述第五焊盘之间放置一个接地模块。

[0010] 在一种可能的实现方式中，所述第四焊盘与所述第五焊盘紧邻放置为所述第四焊盘与所述第五焊盘之间的间隔小于一个焊盘的距离。

[0011] 在一种可能的实现方式中，第一电荷泵模块还包括第四引脚，所述第一控制模块通过所述第四焊盘与所述第四引脚连接；

[0012] 第二电荷泵模块还包括第五引脚，所述第二控制模块通过所述第五焊盘与所述第五引脚连接。

[0013] 在一种可能的实现方式中，所述接地模块包括第六焊盘和第六引脚，所述第六焊盘位于所述第四焊盘和所述第五焊盘之间，所述第六引脚位于所述第四引脚和所述第五引脚之间。

[0014] 在一种可能的实现方式中，所述接地模块的电流方向与所述第一输出电容、所述第二输出电容的电流方向相反。

[0015] 在一种可能的实现方式中，第一电荷泵模块还包括第一飞电容，第二电荷泵模块还包括第二飞电容。

[0016] 在一种可能的实现方式中，当第一飞电容处于充电状态，第二飞电容处于放电状态时，所述第一飞电容的 CN1 端和第二飞电容的 CP2 端的间隔不超过 2 个焊盘的距离，或所述第一飞电容的 CP1 端和第二飞电容的 CN2 端的间隔不超过 2 个焊盘的距离；或者

[0017] 当第一飞电容处于放电状态，第二飞电容处于充电状态时，所述第一飞电容的 CN1 端和第二飞电容的 CP2 端的间隔不超过 2 个焊盘的距离，或所述第一飞电容的 CP1 端和第二飞电容的 CN2 端的间隔不超过 2 个焊盘的距离。

[0018] 在一种可能的实现方式中，当第一飞电容处于充电状态，第二飞电容处于充电状态时，所述第一飞电容的 CN1 端和第二飞电容的 CN2 端的间隔不超过 2 个焊盘的距离，或所述第一飞电容的 CP1 端和第二飞电容的 CP2 端的间隔不超过 2 个焊盘的距离；或者

[0019] 当第一飞电容处于放电状态，第二飞电容处于放电状态时，所述第一飞电容的 CN1 端和第二飞电容的 CN2 端的间隔不超过 2 个焊盘的距离，或所述第一飞电容的 CP1 端和第二飞电容的 CP2 端的间隔不超过 2 个焊盘的距离。

[0020] 在一种可能的实现方式中，所述第一电荷泵模块和所述第二电荷泵模块均位于芯片的左上角、右上角、左下角或右下角。

[0021] 在一种可能的实现方式中，所述第一电荷泵模块和第二电荷泵模块分开

放置，分别位于芯片的左上角、右上角、左下角或右下角。

[0022] 在一种可能的实现方式中，电荷泵电路还包括芯片内部走线、绑定线和PCB走线。

[0023] 在一种可能的实现方式中，所述第一输出电容的第二端接地GND，所述第一输出电容的第一端通过所述PCB走线与所述第四引脚相连、所述第四引脚通过所述绑定线与所述第四焊盘相连；

[0024] 所述第二输出电容的第二端接地GND，所述第二输出电容的第一端通过所述PCB走线与所述第五引脚相连、所述第五引脚通过所述绑定线与所述第五焊盘相连。

[0025] 在一种可能的实现方式中，所述第一电荷泵模块包括第一飞电容、第七引脚、第八引脚、第七焊盘以及第八焊盘；

[0026] 所述第二电荷泵模块包括第二飞电容、第九引脚、第十引脚、第九焊盘以及第十焊盘；

[0027] 所述第七焊盘通过一根所述绑定线与所述第七引脚相连，所述第七引脚通过所述PCB走线与所述第一飞电容的CP1端相连，所述第一飞电容的CN1端通过所述PCB走线与所述第八引脚相连，所述第八引脚通过一根所述绑定线与所述第八焊盘相连；

[0028] 所述第九焊盘通过一根所述绑定线与所述第九引脚相连，所述第九引脚通过所述PCB走线与所述第二飞电容的CP2端相连，所述第二飞电容的CN2端通过所述PCB走线与所述第十引脚相连，所述第十引脚通过一根所述绑定线与所述第十焊盘相连。

[0029] 在一种可能的实现方式中，芯片包括：顶层金属层；电源线和/或地线设置在所述顶层金属层。

[0030] 在一种可能的实现方式中，所述芯片包括：非顶层金属层；所述芯片内部走线设置在所述非顶层金属层。

[0031] 在一种可能的实现方式中，所述第七焊盘和所述第八焊盘的间隔小于一个焊盘的距离，或者所述第九焊盘和所述第十焊盘的间隔小于一个焊盘的距离。

[0032] 在一种可能的实现方式中，所述第一电荷泵、所述第二电荷泵以及所述芯片内部走线位于所述芯片内。

[0033] 在一种可能的实现方式中，所述第一输出电容、第二输出电容、第一飞电容、第二飞电容以及PCB走线位于所述芯片外。

[0034] 在一种可能的实现方式中，所述电荷泵电路的输出电压提供给低压线性稳压电路。

[0035] 第二方面,提供了一种芯片,所述芯片包括上述第一方面的电荷泵电路。

[0036] 在一种可能的实现方式中,所述芯片为触控芯片。

[0037] 第三方面,提供了一种电子设备,所述电子设备包括上述第二方面的芯片。

[0038] 基于上述技术方案,通过根据第一输出电容和第二输出电容的电流方向,设置不同的电荷泵电路。在不同情况下,对第一输出电容模块和第二输出电容模块进行紧邻放置或者中间设置接地模块,减小环形面积,或者形成电流反相的环形天线,使得减小电磁干扰,提高了芯片的性能。

附图说明

[0039] 后文将参照附图以示例性而非限制性的方式详细描述本申请实施例的一些具体实施例。附图中相同的附图标记标示了相同或类似的部件或部分。本领域技术人员应该理解,这些附图未必是按比例绘制的。附图中:

[0040] 图1为本申请实施例中电荷泵电路结构示意图;

[0041] 图2为图1中电荷泵电路结构具体示意图;

[0042] 图3是本申请第一实施例中电荷泵电路结构示意图;

[0043] 图4是本申请第二实施例中电荷泵电路结构示意图;

[0044] 图5是本申请第三实施例中电荷泵电路结构示意图;

[0045] 图6是本申请第四实施例中电荷泵电路结构示意图;

[0046] 图7是本申请第五实施例中电荷泵电路结构示意图;

[0047] 图8是本申请第六实施例中电荷泵电路结构示意图;

[0048] 图9是本申请第七实施例中电荷泵电路结构示意图;

[0049] 图10是本申请第一实施例和第七实施例相结合电荷泵电路结构示意图。

具体实施方式

[0050] 下面将结合附图,对本申请中的技术方案进行描述。

[0051] 电荷泵电路中的飞电容 C_{fly} 和输出电容 C_{out} 周期性的充电和放电,以此获得稳定的经过升压或降压后的输出电压 V_{out} 。根据电荷泵电路的工作原理,飞电容 C_{fly} 两端一般分为 CP 端和 CN 端,CP 端为与飞电容正极板相连的一端,CN 端为与飞电容负极板相连的一端,飞电容 C_{fly} 处于充电状态时,电流从 CP 端经过飞电容 C_{fly} 流向 CN 端,飞电容 C_{fly} 处于放电状态时,即飞电容 C_{fly} 给输出电容 C_{out} 进行充电时,电流从 CN 端经过飞电容 C_{fly} 流向 CP 端。输出电容

C_{out} 的非接地端为外部电路提供稳定的经过升压或降压后的输出电压，例如对于触控芯片，电荷泵电路可将输出电压提供给低压线性稳压电路，低压线性稳压电路输出稳定的电压给 Tx 模块和/或 Rx 模块，Tx 模块和/或 Rx 模块用于给触摸传感器的电极提供驱动电压，触摸传感器的电极为驱动电极 (Tx) 和/或感应电极 (Rx)。本申请实施例 CN 端、CP 端、CN1 端、CP1 端、CN2 端以及 CP2 端均用来清楚描述电流方向，例如，CN 端、CN1 端和 CN2 端表示与飞电容负极板相连的一端，CP 端、CP1 端和 CP2 端表示与飞电容正极板相连的一端，本申请以此为例进行相关说明。为了提高电荷泵电路的带负载能力，所需要的飞电容 C_{fly} 和输出电容 C_{out} 一般较大，约为数百纳法 (nF) 至几个微法 (μF)，这么大的电容若做于芯片内部会占据非常大的面积，使得成本非常高，因此飞电容 C_{fly} 和输出电容 C_{out} 必须外置。外置的飞电容 C_{fly} 和输出电容 C_{out} 需由一些连线连接到电荷泵控制电路，其中，连线包括芯片内部走线，焊盘，绑定线，引脚，以及印刷电路板 (Printed Circuit Board, PCB) 走线或柔性印刷电路板 (Flexible Printed Circuit, FPC) 走线等，这些连线形成若干有效的环形天线。而电荷泵给飞电容 C_{fly} 和输出电容 C_{out} 充放电的瞬态电流持续时间只有几纳秒 (ns)，幅度高达数百毫安 (mA)，其高频分量会在环形天线上形成有效的电磁辐射，从而干扰芯片周围的对电磁敏感的其他电路和器件，比如终端的天线，使其无法正常工作。

[0052] 本申请提供一种电荷泵电路，电荷泵电路具体包括：第一电荷泵模块和第二电荷泵模块；第一电荷泵模块包括第一控制模块、第一输出电容和第四焊盘，所述第一控制模块用于控制对所述第一输出电容充电和放电；第二电荷泵模块包括第二控制模块、第二输出电容和第五焊盘，所述第二控制模块用于控制对所述第二输出电容充电和放电；当第一输出电容充电、所述第二输出电容放电，或者所述第一输出电容放电、所述第二输出电容充电时，所述第四焊盘和所述第五焊盘紧邻放置；或者当所述第一输出电容充电、所述第二输出电容充电，或者所述第一输出电容放电、所述第二输出电容放电时，所述第四焊盘和所述第五焊盘之间放置一个接地模块。

[0053] 本申请根据第一输出电容和第二输出电容的电流方向，设置不同的电荷泵电路，以减小环形天线的环路面积和/或减小环形天线中的高频电流，使得电荷泵产生的电磁干扰可以大幅度降低，从而芯片对天线等其他敏感电路模块产生的影响大大降低，使得芯片可满足应用端的要求。

[0054] 图 1 为本申请实施例中电荷泵电路结构示意图。电荷泵电路 10 包括控制模块 11、飞电容模块 12 和输出电容模块 13。控制模块 11 通过芯片内部走线

14 分别连接飞电容模块 12 和输出电容模块 13。

[0055] 具体的，请参见图 2，图 2 为图 1 中电荷泵电路结构具体示意图。电荷泵模块 20 包括控制模块、飞电容模块和输出电容模块。其中，控制模块包括控制电路 21，模拟电源 AVDD、模拟地 AGND 以及时钟信号 CLK 和其他所需的信号线（图中未示出），控制电路 21 由模拟电源 AVDD 和模拟地 AGND 给其供电，由时钟信号 CLK 进行驱动；飞电容模块包括飞电容 C_{fly} 、第一焊盘 212、第二焊盘 217、第一引脚 214 和第二引脚 216，第一焊盘 212 的一端通过芯片内部走线 211 连接控制电路 21，第一焊盘 212 的另一端通过绑定线 213 连接第一引脚 214、第一引脚 214 通过 PCB 走线或 FPC 走线 215 连接飞电容 C_{fly} 的 CP 端，飞电容 C_{fly} 的 CN 端通过 PCB 走线或 FPC 走线 215 连接第二引脚 216，第二引脚 216 通过绑定线 213 连接第二焊盘 217 的一端，第二焊盘 217 的另一端通过芯片内部走线 211 连接控制电路 21。输出电容模块包括输出电容 C_{out} 、第三焊盘 219 和第三引脚 218，第三焊盘 219 的一端通过芯片内部走线 211 连接控制电路 21，第三焊盘 219 的另一端通过绑定线 213 连接第三引脚 218，第三引脚 218 通过 PCB 走线或 FPC 走线 215 连接输出电容 C_{out} 的第一端，输出电容 C_{out} 的第二端通过 PCB 走线或 FPC 走线 215 接地 GND。电荷泵 21、芯片内部走线 211，第一焊盘 212、第二焊盘 217 以及第三焊盘 219 位于芯片内部，飞电容 C_{fly} 、输出电容 C_{out} 、PCB 走线或 FPC 走线 215 位于芯片外部，焊盘通过绑定线 213 输出信号给引脚，引脚将输出信号输出至 PCB 走线或 FPC 走线 215。所述第一焊盘 212、第二焊盘 217 以及第三焊盘 219 通过芯片内部走线 211 分别连接至控制电路 21。输出电容 C_{out} 的第一端作为电荷泵模块的输出电压端，当然，第三引脚 218、第三焊盘 219 以及与第三焊盘 219 相连的绑定线和芯片内部走线的电位也为输出电压 V_{out} 的电位。根据实际应用需要，芯片外部的走线 215 可能为 PCB 走线或 FPC 走线中的一种，为描述方便，以下简称 PCB 走线，即下面所述的 PCB 走线均包含 PCB 走线和 FPC 走线两种情形。

[0056] 图 3 是本申请第一实施例中可降低电荷泵电磁干扰的电路结构示意图。本实施例用于第一电荷泵模块中的第一输出电容 C_{out1} 充电和第二电荷泵模块的第二输出电容 C_{out2} 放电或者第一输出电容 C_{out1} 放电和第二输出电容 C_{out2} 充电的情况，即第一输出电容 C_{out1} 处于充电状态时，电流从第四焊盘 321 经过第一输出电容 C_{out1} 流向 GND，同时，第二输出电容 C_{out2} 处于放电状态，电流从 GND 经过第二输出电容 C_{out2} 流向第五焊盘 326，或者第二输出电容 C_{out2} 处于充电状态时，电流从第五焊盘 326 经过第二输出电容 C_{out2} 流向 GND，同时，第一输出电容 C_{out1} 处于放电状态，电流从 GND 经过第一输出电容 C_{out1} 流向第

四焊盘 321。输出电容一端相连的 PCB 走线、芯片内部走线、引脚以及焊盘的电位均为输出电压，比如，以第四焊盘 321 的输出作为第一电荷泵模块的输出电压 V_{out1} ，以第五焊盘 326 的输出作为第二电荷泵模块的输出电压 V_{out2} 。本申请实施例是以第一输出电容 C_{out1} 处于充电状态、第二输出电容 C_{out2} 处于放电状态为例进行说明。优选的，本申请实施例以两个电荷泵模块为例进行说明，两个电荷泵模块分别为第一电荷泵模块和第二电荷泵模块，第一电荷泵模块包括第一控制模块和第一输出电容模块，第一输出电容模块包括第一输出电容 C_{out1} 、第四引脚 323 和第四焊盘 321，第一控制模块通过第四焊盘 321 与第一输出电容 C_{out1} 连接；第二电荷泵模块包括第二控制模块和第二输出电容模块，第二输出电容模块包括第二输出电容 C_{out2} 、第五引脚 328 和第五焊盘 326，第二控制模块通过第五焊盘 326 与第二输出电容 C_{out2} 连接。第一输出电容 C_{out1} 的第二端接地 GND，第一输出电容 C_{out1} 的第一端通过 PCB 走线 324 与第四引脚 323 相连、第四引脚 323 通过绑定线 322 与第四焊盘 321 相连。第二输出电容 C_{out2} 的第二端接地 GND，第二输出电容 C_{out2} 的第一端通过 PCB 走线 329 与第五引脚 328 相连、第五引脚 328 通过绑定线 327 与第五焊盘 326 相连。第一电荷泵模块的第四焊盘 321 和第二电荷泵模块的第五焊盘 326 紧邻放置，例如，第四焊盘 321 与第五焊盘 326 之间间隔一个焊盘的距离，该焊盘不设置走线，又例如，第四焊盘 321 与第五焊盘 326 之间不放置其它焊盘或者第四焊盘 321 与第五焊盘 326 之间间隔小于一个焊盘的距离，使其第一电荷泵模块的第四焊盘 321、绑定线 322、第四引脚 323、PCB 走线 324 和第二电荷泵模块的第五焊盘 326、绑定线 327、第五引脚 328、PCB 走线 329 构成的环形面积最小，从而降低来自两个电荷泵的电磁干扰。环形天线的面积越小，电磁干扰影响越小。

[0057] 图 4 是本申请第二实施例中可降低电荷泵电磁干扰的电路结构示意图。此实施例用于第一电荷泵模块中的第一输出电容 C_{out1} 和第二电荷泵模块的第二输出电容 C_{out2} 处于同时充电或者同时放电的情况，即第一输出电容 C_{out1} 处于充电状态时，电流从第四焊盘 411 经过第一输出电容 C_{out1} 流向 GND，同时，第二输出电容 C_{out2} 处于充电状态，电流从第五焊盘 416 经过第二输出电容 C_{out2} 流向 GND，接地模块的电流方向与第一输出电容、第二输出电容的电流方向相反，此时接地模块的电流从 PCB 走线 423 的芯片外接地端 GND 通过第六引脚 422 流向第六焊盘 420 的芯片内接地端 GND；或者第一输出电容 C_{out1} 处于放电状态时，电流从 GND 经过第一输出电容 C_{out1} 流向第四焊盘 411，同时，第二输出电容 C_{out2} 处于放电，电流从 GND 经过第二输出电容 C_{out2} 流向第五焊盘 416，

接地模块的电流方向与第一输出电容、第二输出电容的电流方向相反，此时接地模块的电流从第六焊盘420的芯片内接地端GND通过第六引脚422流向PCB走线423的芯片外接地端GND。本申请实施例是以第一输出电容 C_{out1} 处于充电状态、第二输出电容 C_{out2} 处于充电状态为例进行说明。优选的，本申请实施例以两个电荷泵模块为例进行说明，两个电荷泵模块分别为第一电荷泵模块和第二电荷泵模块，第一电荷泵模块包括第一控制模块和第一输出电容模块，第一输出电容模块包括第一输出电容 C_{out1} 、第四引脚413和第四焊盘411；第二电荷泵模块包括第二控制模块和第二输出电容模块，第二输出电容模块包括第二输出电容 C_{out2} 、第五引脚418和第五焊盘416。第一输出电容 C_{out1} 的第二端接地GND，第一输出电容 C_{out1} 的第一端通过PCB走线414与第四引脚413相连、第四引脚413通过绑定线412与第四焊盘411相连。第二输出电容 C_{out2} 的第二端接地GND，第二输出电容 C_{out2} 的第一端通过PCB走线419与第五引脚418相连、第五引脚418通过绑定线417与第五焊盘416相连。第一输出电容模块和第二输出电容模块之间放置一接地模块，该接地模块包括第六焊盘420和第六引脚422，第六焊盘420的一端连接芯片内接地端GND，第六焊盘420的另一端通过绑定线421与第六引脚422相连、第六引脚422通过PCB走线423连接芯片外接地端GND，其中，第六焊盘420位于第四焊盘411和第五焊盘416之间，第六引脚422位于第四引脚413和第五引脚418之间。接地模块的电流方向与第一输出电容 C_{out1} 、第二输出电容 C_{out2} 的电流方向相反，接地模块的电流方向从第六焊盘420的芯片内接地端GND通过第四引脚422流向PCB走线423的芯片外接地端GND，第一电荷泵模块与接地模块、第二电荷泵模块与接地模块之间的连线分别形成两个电流反相的环形天线，从而可以使得远区的电磁场和电磁波相互抵消，降低来自电荷泵的电磁干扰。

[0058] 本申请还提供一种电荷泵电路结构，在电荷泵电路结构中，第一电荷泵模块还包括第一飞电容模块，第二电荷泵模块还包括第二飞电容模块；根据第一飞电容模块和第二飞电容模块的电流方向，设置不同的电荷泵电路结构。具体以图5和图6为例进行说明。

[0059] 图5是本申请第三实施例中可降低电荷泵电磁干扰的电路结构示意图。此实施例用于第三电荷泵模块中的第一飞电容 C_{fly1} 充电和第四电荷泵模块的第二飞电容 C_{fly2} 放电或者第一飞电容 C_{fly1} 放电和第二飞电容 C_{fly2} 充电的情况，即第一飞电容 C_{fly1} 处于充电状态时，电流从CP1端经过第一飞电容 C_{fly1} 流向CN1端，同时，第二飞电容 C_{fly2} 处于放电状态，电流从CN2端经过第二飞电容 C_{fly2} 流向CP2端，或者第一飞电容 C_{fly1} 处于放电状态时，电流从CN1端经过第一

飞电容 C_{fly1} 流向 CP1 端, 同时, 第二飞电容 C_{fly2} 处于充电状态, 电流从 CP2 端经过第二飞电容 C_{fly2} 流向 CN2 端。本申请实施例是以第一飞电容 C_{fly1} 处于充电状态、第二飞电容 C_{fly2} 处于放电状态为例进行说明。优选的, 本申请实施例以两个电荷泵模块为例进行说明, 两个电荷泵模块分别为第三电荷泵模块和第四电荷泵模块。第三电荷泵模块包括第一控制模块和第一飞电容模块, 第一飞电容模块包括第一飞电容 C_{fly1} 、第七引脚 513、第八引脚 516、第七焊盘 511 以及第八焊盘 515, 第一控制模块通过第七焊盘 511 连接第一飞电容的正极板, 第一控制模块通过第八焊盘 515 连接第一飞电容 C_{fly1} 的负极板, 其中, 第七焊盘 511 通过绑定线 512 与第七引脚 513 相连, 第七引脚 513 通过 PCB 走线 514 与第一飞电容 C_{fly1} 的 CP1 端相连, 第一飞电容 C_{fly1} 的 CN1 端通过 PCB 走线 514 与第八引脚 516 相连, 第八引脚 516 通过绑定线 512 与第八焊盘 515 相连, 第七焊盘 511 和第七引脚 513 为第一飞电容 C_{fly1} 的 CP1 端, 第八焊盘 515 和第八引脚 516 为第一飞电容 C_{fly1} 的 CN1 端。第四电荷泵模块包括第二控制模块和第二飞电容模块, 第二飞电容模块包括第二飞电容 C_{fly2} 、第九引脚 519、第十引脚 522、第九焊盘 517 以及第十焊盘 521, 第二控制模块通过第九焊盘 519 连接第二飞电容 C_{fly2} 的正极板, 所述第二控制模块通过第十焊盘 521 连接第二飞电容 C_{fly2} 的负极板, 其中, 第九焊盘 517 通过绑定线 518 与第九引脚 519 相连, 第九引脚 519 通过 PCB 走线 520 与第二飞电容 C_{fly2} 的 CP2 端相连, 第二飞电容 C_{fly2} 的 CN2 端通过 PCB 走线 520 与第十引脚 522 相连, 第十引脚 522 通过绑定线 518 与第十焊盘 521 相连, 第九焊盘 517 和第九引脚 519 为第二飞电容 C_{fly2} 的 CP2 端, 第十焊盘 521 和第十引脚 522 为第二飞电容 C_{fly2} 的 CN2 端。第三电荷泵模块的第一飞电容 C_{fly1} 的两端和第四电荷泵模块的第二飞电容 C_{fly2} 的两端按顺序依次排列, 从左至右依次为: CP1 端、CN1 端、CP2 端、CN2 端, 或者 CN1 端、CP1 端、CN2 端、CP2 端, 其中, 第一飞电容模块和第二飞电容模块之间可以有一定间隔, 该间隔可以为多个焊盘的距离, 例如, 该间隔为不超过 2 个焊盘的距离。第一飞电容的 CN1 端和第二飞电容的 CP2 端的间隔不超过 2 个焊盘的距离, 或第一飞电容的 CP1 端和第二飞电容的 CN2 端的间隔不超过 2 个焊盘的距离, 即第八焊盘 515 和第九焊盘 517 之间可以间隔为 2 个焊盘距离、1 个焊盘距离或者间隔 0 个焊盘距离。通过设置第一飞电容和第二飞电容两端和焊盘的连接方式, 使第一飞电容模块和第二飞电容模块的电流方向反相, 由两个电荷泵模块形成的两个环形天线的辐射电磁场和电磁波刚好也反相, 从而在远区相互抵消, 而降低来自第三电荷泵模块和第四电荷泵模块的电磁干扰。

[0060] 图 6 是本申请第四实施例中可降低电荷泵电磁干扰的电路结构示意图。此实施例用于第三电荷泵模块中的第一飞电容 C_{fly1} 和第四电荷泵模块的第二飞电容 C_{fly2} 处于同时充电或者同时放电的情况，即第一飞电容 C_{fly1} 处于充电状态时，电流从 CP1 端经过第一飞电容 C_{fly1} 流向 CN1 端，同时，第二飞电容 C_{fly2} 处于充电状态，电流从 CP2 端经过第二飞电容 C_{fly2} 流向 CN2 端，或者第一飞电容 C_{fly1} 处于放电状态时，电流从 CN1 端经过第一飞电容 C_{fly1} 流向 CP1 端，同时，第二飞电容 C_{fly2} 处于放电状态，电流从 CN2 端经过第二飞电容 C_{fly2} 流向 CP2 端。本申请实施例是以第三电荷泵模块给第一飞电容 C_{fly1} 充电、第四电荷泵模块也在给第二飞电容 C_{fly2} 充电为例进行说明。优选的，本申请实施例以两个电荷泵模块为例进行说明，两个电荷泵模块分别为第三电荷泵模块和第四电荷泵模块。第三电荷泵模块包括第一飞电容模块，第一飞电容模块包括第一飞电容 C_{fly1} 、第七引脚 613、第八引脚 616、第七焊盘 611 以及第八焊盘 615，其中，第七焊盘 611 通过绑定线 612 与第七引脚 613 相连，第七引脚 613 通过 PCB 走线 614 与第一飞电容 C_{fly1} 的 CP1 端相连，第一飞电容 C_{fly1} 的 CN1 端通过 PCB 走线 614 与第八引脚 616 相连，第八引脚 616 通过绑定线 612 与第八焊盘 615 相连，第七焊盘 611 和第七引脚 613 为第一飞电容 C_{fly1} 的 CP1 端，第八焊盘 615 和第八引脚 616 为第一飞电容 C_{fly1} 的 CN1 端。第四电荷泵模块包括第二飞电容模块，第二飞电容模块包括第二飞电容 C_{fly2} 、第九引脚 619、第十引脚 622、第九焊盘 617 以及第十焊盘 621，其中，第九焊盘 617 通过绑定线 618 与第九引脚 619 相连，第九引脚 619 通过 PCB 走线 620 与第二飞电容 C_{fly2} 的 CN2 端相连，第二飞电容 C_{fly2} 的 CP2 端通过 PCB 走线 620 与第十引脚 622 相连，第十引脚 622 通过绑定线 618 与第十焊盘 621 相连，第九焊盘 617 和第九引脚 619 为第二飞电容 C_{fly2} 的 CN2 端，第十焊盘 621 和第十引脚 622 为第二飞电容 C_{fly2} 的 CP2 端，所述第一飞电容的 CN1 端和第二飞电容的 CP2 端的间隔不超过 2 个焊盘的距离可以是第八焊盘 615 和第十焊盘 621 之间的间隔了 2 个焊盘、1 个焊盘或 0 个焊盘，或者也可以是第八引脚 616 和第十引脚 622 之间的间隔了 2 个焊盘、1 个焊盘或 0 个焊盘；所述第一飞电容的 CP1 端和第二飞电容的 CN2 端的间隔不超过 2 个焊盘的距离可以是第七焊盘 611 和第九焊盘 617 之间的间隔了 2 个焊盘、1 个焊盘或 0 个焊盘，或者也可以是第七引脚 613 和第九引脚 619 之间的间隔了 2 个焊盘、1 个焊盘或 0 个焊盘；所述第一飞电容的 CN1 端和第二飞电容的 CN2 端的间隔不超过 2 个焊盘的距离可以是第八焊盘 615 和第九焊盘 617 之间的间隔了 2 个焊盘、1 个焊盘或 0 个焊盘，或者也可以是第八引脚 616 和第九引脚 619 之间的间隔了 2 个焊盘、1 个焊盘或 0 个焊盘。

个焊盘；所述第一飞电容的 CP1 端和第二飞电容的 CP2 端的间隔不超过 2 个焊盘的距离可以是第七焊盘 611 和第十焊盘 621 之间的间隔了 2 个焊盘、1 个焊盘或 0 个焊盘，或者也可以是第七引脚 613 和第十引脚 622 之间的间隔了 2 个焊盘、1 个焊盘或 0 个焊盘。第三电荷泵模块的第一飞电容 C_{fly1} 的两端和第四电荷泵模块的第二飞电容 C_{fly2} 的两端按顺序依次排列，从左至右依次为：CP1 端、CN1 端、CN2 端、CP2 端，或者 CN1 端、CP1 端、CP2 端、CN2 端，其中，第一飞电容模块和第二飞电容模块之间可以有一定间隔，该间隔可以为多个焊盘的距离，优选的，该间隔为不超过 2 个焊盘的距离。第一飞电容的 CN1 端和第二飞电容的 CN2 端的间隔不超过 2 个焊盘的距离，或所述第一飞电容的 CP1 端和第二飞电容的 CP2 端的间隔不超过 2 个焊盘的距离，即第八焊盘 615 和第九焊盘 617 之间可以间隔 2 个焊盘距离、1 个焊盘距离或者间隔 0 个焊盘距离。通过设置第一飞电容和第二飞电容两端和焊盘的连接方式，使第一飞电容模块和第二飞电容模块的电流方向反相，由两个电荷泵模块形成的两个环形天线的辐射电磁场和电磁波刚好反相，从而在远区相互抵消，而降低来自第三电荷泵模块和第四电荷泵模块的电磁干扰。

[0061] 图 7 是本申请第五实施例中可降低电荷泵电磁干扰的电路结构示意图。芯片 711 包括硅片 710，电荷泵模块包括控制模块 712、飞电容模块和输出电容模块。飞电容模块包括飞电容 C_{fly} 、第一焊盘 714、第二焊盘 718、第一引脚 716 和第二引脚 719，第一焊盘 714 的一端通过芯片内部走线 713 连接控制模块 712，第一焊盘 714 的另一端通过绑定线 715 连接第一引脚 716、第一引脚 716 通过 PCB 走线 717 连接飞电容 C_{fly} 的 CP 端，飞电容 C_{fly} 的 CN 端通过 PCB 走线 717 连接第二引脚 719，第二引脚 719 通过绑定线 715 连接第二焊盘 718。输出电容模块包括输出电容 C_{out} 、第三焊盘 720 和第三引脚 721，第三焊盘 720 的一端通过芯片内部走线 713 连接控制模块 712，第三焊盘 720 的另一端通过绑定线 715 连接第三引脚 721，第三引脚 721 通过 PCB 走线 717 连接输出电容 C_{out} 的第一端，输出电容 C_{out} 的第二端通过 PCB 走线 717 接地 GND。芯片内部的走线 713、绑定线 715 和 PCB 走线 717 都应尽可能短。飞电容 C_{fly} 的第一焊盘 714 和第二焊盘 718 应紧邻放置，即第一焊盘 714 和第二焊盘 718 之间不放置任何其他焊盘或者第一焊盘 714 与第二焊盘 718 之间间隔小于一个焊盘的距离，如此由飞电容 C_{fly} 连线形成的环形天线的回路面积可尽可能减小，从而可降低来自电荷泵的电磁干扰。此外，在实际的版图设计中，为降低绑定线上的阻抗，通常会使用两个焊盘通过两条绑定线打在同一个引脚上，如此可将绑定线上的电阻和电感并联，将阻抗降低一半。但是，为降低来自电荷泵的电磁干扰，飞电容 C_{fly}

的任意一个引脚不同时连接两个焊盘和两条绑定线，而应连接单个焊盘和单条绑定线。通过将一个引脚设置连接单个焊盘和单条绑定线，绑定线上的电阻和电感可以阻挡来自控制模块 712 的高频电流往芯片外部流动，从而降低环形天线中的高频电流，而降低来自电荷泵模块的电磁干扰。

[0062] 图 8 是本申请第六实施例中可降低电荷泵电磁干扰的电路结构示意图。芯片包括顶层金属层 82 和非顶层金属层，非顶层金属层包括硅片基底层 81、顶层金属层 82 下的绝缘层 83 和位于绝缘层 83 下面的、仅次于顶层金属层 82 的次层金属层 84 以及其他金属层（图中未示出）。飞电容和输出电容均通过各自的 PCB 走线、引脚、绑定线、焊盘以及芯片内部走线连接到控制模块，应避免将飞电容和输出电容在芯片内部的走线设置在顶层金属层 82，否则其产生的电磁场和电磁波会直接向外辐射，使得电磁干扰较大。将飞电容和输出电容在芯片内部的走线设置在非顶层金属层，即将芯片内部走线设置在次层金属层 84 或比次层金属层 84 还要靠硅片基底层 81 方向的其他金属层（图中未示出），且将顶层金属层 82 用来设置接地线或电源线。这是因为，飞电容和输出电容在芯片内部的走线上存在高频电流，而高频电流会优先选择阻抗较低的路径走，飞电容和输出电容在芯片内部的走线与地线和电源线形成的耦合电容会让高频电流优先选择流过，避免其流至芯片外部的走线而造成 EMI 较大。此外，顶层金属层 82 通过设置地线和电源线使其形成一层屏蔽层，减小来自芯片内部的电磁干扰。

[0063] 图 9 是本申请第七实施例中可降低电荷泵电磁干扰的电路结构示意图。芯片 911 包括硅片 910，电荷泵模块包括控制模块 912、飞电容模块和输出电容模块。飞电容模块包括飞电容 C_{fly} 、第一焊盘 914、第二焊盘 918、第一引脚 916 和第二引脚 919，第一焊盘 914 的一端通过芯片内部走线 913 连接控制模块 912，第一焊盘 914 的另一端通过绑定线 915 连接第一引脚 916，第一引脚 916 通过 PCB 走线 917 连接飞电容 C_{fly} 的 CP 端，飞电容 C_{fly} 的 CN 端通过 PCB 走线 917 连接第二引脚 919，第二引脚 919 通过绑定线 915 连接第二焊盘 918。输出电容模块包括输出电容 C_{out} 、第三焊盘 920 和第三引脚 921，第三焊盘 920 的一端通过芯片内部走线 913 连接控制模块 912，第三焊盘 920 的另一端通过绑定线 915 连接第三引脚 921，第三引脚 921 通过 PCB 走线 917 连接输出电容 C_{out} 的第一端，输出电容 C_{out} 的第二端通过 PCB 走线 917 接地 GND。电荷泵模块位于芯片 911 的一角，且电荷泵 912 与焊盘之间的芯片内部走线 913 的长度设置得尽可能短。图中所示电荷泵模块 912 位于芯片 911 的左下角，也可位于芯片 911 的左上角、右上角或者右下角。如此可尽量减少电荷泵 912 及其芯片内部走线

913 与芯片 911 中其他电路的耦合机会，从而防止电荷泵 912 通过芯片 911 的其他电路模块输出高频电流，而产生电磁干扰。

[0064] 以上实施例可以以任意方式结合，可以是 2 个实施例相结合，也可以是多个实施例相结合，图 10 是以第一实施例、第三实施例和第七实施例相结合为例进行说明。

[0065] 请参考图 10，芯片 1011 包括硅片 1010，第一电荷泵模块包括第一控制模块 1012、飞电容模块和输出电容模块。第一电荷泵模块的飞电容模块包括第一飞电容 C_{fly1} 、第一焊盘 1014、第二焊盘 1030、第一引脚 1016 和第二引脚 1029，第一焊盘 1014 的一端通过芯片内部走线 1013 连接第一控制模块 1012，第一焊盘 1014 的另一端通过绑定线 1015 连接第一引脚 1016、第一引脚 1016 通过 PCB 走线 1017 连接第一飞电容 C_{fly1} 的 CP1 端，第一飞电容 C_{fly1} 的 CN1 端通过 PCB 走线 1017 连接第二引脚 1029，第二引脚 1029 通过绑定线 1015 连接第二焊盘 1030。第一电荷泵模块的输出电容模块包括第一输出电容 C_{out1} 、第三焊盘 1028 和第三引脚 1025，第三焊盘 1028 的一端通过芯片内部走线 1013 连接第一控制模块 1012，第三焊盘 1028 的另一端通过绑定线 1015 连接第三引脚 1025，第三引脚 1025 通过 PCB 走线 1017 连接第一输出电容 C_{out1} 的第一端，第一输出电容 C_{out1} 的第二端通过 PCB 走线 1017 接地 GND。第二电荷泵模块包括第二控制模块 1018、飞电容模块和输出电容模块。第二电荷泵模块的飞电容模块包括第二飞电容 C_{fly2} 、第四焊盘 1020、第五焊盘 1032、第四引脚 1022 和第五引脚 1033，第四焊盘 1020 的一端通过芯片内部走线 1019 连接第二控制模块 1018，第四焊盘 1020 的另一端通过绑定线 1021 连接第四引脚 1022、第四引脚 1022 通过 PCB 走线 1023 连接第二飞电容 C_{fly2} 的 CN2 端，第二飞电容 C_{fly2} 的 CP2 端通过 PCB 走线 1023 连接第五引脚 1033，第五引脚 1033 通过绑定线 1021 连接第五焊盘 1032。输出电容模块包括第二输出电容 C_{out2} 、第六焊盘 1027 和第六引脚 1026，第六焊盘 1027 的一端通过芯片内部走线 1019 连接第二控制模块 1018，第六焊盘 1027 的另一端通过绑定线 1021 连接第六引脚 1026，第六引脚 1026 通过 PCB 走线 1023 连接第二输出电容 C_{out2} 的第一端，第二输出电容 C_{out2} 的第二端通过 PCB 走线 1021 接地 GND。第一电荷泵模块和第二电荷泵模块均位于芯片 1011 的左下角，当然，也可同时位于芯片 1011 的左上角、右上角或者右下角，或者第一电荷泵模块和第二电荷泵模块分别位于芯片 1011 的不同角落。当第一电荷泵模块中的第一输出电容 C_{out1} 充电和第二电荷泵模块中的第二输出电容 C_{out2} 放电时，第一输出电容 C_{out1} 的第三焊盘 1028 和第二输出电容 C_{out2} 的第六焊盘 1027 应紧邻放置，即第三焊盘 1028 与第六焊盘 1027 之间不要放置

其它焊盘或第三焊盘 1028 与第六焊盘 1027 之间间隔小于一个焊盘的距离，使其第一电荷泵模块的第三焊盘 1028、绑定线 1015、第三引脚 1025、PCB 走线 1017 和第二电荷泵模块的第六焊盘 1027、绑定线 1021、第六引脚 1026、PCB 走线 1023 构成的环形面积最小，从而降低来自两个电荷泵的电磁干扰。环形天线的面积越小，电磁干扰影响越小。此外，当第一输出电容 C_{out1} 充电和第二输出电容 C_{out2} 放电时，第一飞电容 C_{fly1} 处于放电状态和第二飞电容 C_{fly2} 处于充电状态，因此，第一飞电容 C_{fly1} 的两端和第二飞电容 C_{fly2} 的两端按顺序依次排列，从左至右依次为：CP1 端、CN1 端、CP2 端、CN2 端，或者 CN1 端、CP1 端、CN2 端、CP2 端，可使远处的电磁场刚好抵消，从而减小电磁干扰。与此同时，通过将第一电荷泵模块和第二电荷泵模块设置在角落，可尽量减少电荷泵 1012 及其芯片内部走线 1013 与芯片 1011 中其他电路的耦合机会，防止电荷泵 1012 通过芯片 1011 的其他电路模块输出高频电流而产生电磁干扰，降低电磁干扰带来的影响。通过多个实施例的结合方式，进一步降低了电磁干扰，显著提高了芯片的性能。

[0066] 以上仅为本申请的实施例而已，并不用于限制本申请。对于本领域技术人员来说，本申请可以有各种更改和变化。凡在本申请的精神和原理之内所作的任何修改、等同替换、改进等，均应包含在本申请的权利要求范围之内。

权利要求书

1、一种电荷泵电路，其特征在于，包括：

第一电荷泵模块和第二电荷泵模块；

第一电荷泵模块包括第一控制模块、第一输出电容和第四焊盘，所述第一控制模块通过所述第四焊盘与所述第一输出电容连接，所述第一控制模块用于控制对所述第一输出电容充电和放电；

第二电荷泵模块包括第二控制模块、第二输出电容和第五焊盘，所述第二控制模块通过所述第五焊盘与所述第二输出电容连接，所述第二控制模块用于控制对所述第二输出电容充电和放电；

当所述第一输出电容处于充电状态、所述第二输出电容处于放电状态，或者所述第一输出电容处于放电状态、所述第二输出电容处于充电状态时，所述第四焊盘和所述第五焊盘紧邻放置；或者

当所述第一输出电容处于充电状态、所述第二输出电容处于充电状态，或者所述第一输出电容处于放电状态、所述第二输出电容处于放电状态时，所述第四焊盘和所述第五焊盘之间放置一个接地模块。

2、根据权利要求1所述的电荷泵电路，其特征在于，所述第四焊盘与所述第五焊盘紧邻放置为所述第四焊盘与所述第五焊盘之间的间隔小于一个焊盘的距离。

3、根据权利要求1所述的电荷泵电路，其特征在于，

第一电荷泵模块还包括第四引脚，所述第一控制模块通过所述第四焊盘与所述第四引脚连接；

第二电荷泵模块还包括第五引脚，所述第二控制模块通过所述第五焊盘与所述第五引脚连接。

4、根据权利要求3所述的电荷泵电路，其特征在于，

所述接地模块包括第六焊盘和第六引脚，其中，所述第六焊盘位于所述第四焊盘和所述第五焊盘之间，所述第六引脚位于所述第四引脚和所述第五引脚之间。

5、根据权利要求1所述的电荷泵电路，其特征在于，

所述接地模块的电流方向与所述第一输出电容、所述第二输出电容的电流方向相反。

6、根据权利要求1所述的电荷泵电路，其特征在于，

第一电荷泵模块还包括第一飞电容，第二电荷泵模块还包括第二飞电容。

7、根据权利要求6所述的电荷泵电路，其特征在于，

当第一飞电容处于充电状态，第二飞电容处于放电状态时，所述第一飞电容的CN1端和第二飞电容的CP2端的间隔不超过2个焊盘的距离，或所述第一飞电容的CP1端和第二飞电容的CN2端的间隔不超过2个焊盘的距离；或者

当第一飞电容处于放电状态，第二飞电容处于充电状态时，所述第一飞电容的CN1端和第二飞电容的CP2端的间隔不超过2个焊盘的距离，或所述第一飞电容的CP1端和第二飞电容的CN2端的间隔不超过2个焊盘的距离。

8、根据权利要求6所述的电荷泵电路，其特征在于，

当第一飞电容处于充电状态，第二飞电容处于充电状态时，所述第一飞电容的CN1端和第二飞电容的CN2端的间隔不超过2个焊盘的距离，或所述第一飞电容的CP1端和第二飞电容的CP2端的间隔不超过2个焊盘的距离；或者

当第一飞电容处于放电状态，第二飞电容处于放电状态时，所述第一飞电容的CN1端和第二飞电容的CN2端的间隔不超过2个焊盘的距离，或所述第一飞电容的CP1端和第二飞电容的CP2端的间隔不超过2个焊盘的距离。

9、根据权利要求1所述的电荷泵电路，其特征在于，

所述第一电荷泵模块和所述第二电荷泵模块均位于芯片的左上角、右上角、左下角或右下角。

10、根据权利要求1所述的电荷泵电路，其特征在于，

所述第一电荷泵模块和第二电荷泵模块分开放置，分别位于芯片的左上角、右上角、左下角或右下角。

11、根据权利要求3所述的电荷泵电路，其特征在于，还包括芯片内部走线、绑定线和PCB走线。

12、根据权利要求11所述的电荷泵电路，其特征在于，

所述第一输出电容的第二端接地，所述第一输出电容的第一端通过所述PCB走线与所述第四引脚相连、所述第四引脚通过所述绑定线与所述第四焊盘相连；

所述第二输出电容的第二端接地，所述第二输出电容的第一端通过所述PCB走线与所述第五引脚相连、所述第五引脚通过所述绑定线与所述第五焊盘相连。

13、根据权利要求 11 所述的电荷泵电路，其特征在于，

所述第一电荷泵模块包括第一飞电容、第七引脚、第八引脚、第七焊盘以及第八焊盘；

所述第二电荷泵模块包括第二飞电容、第九引脚、第十引脚、第九焊盘以及第十焊盘；

所述第七焊盘通过一根所述绑定线与所述第七引脚相连，所述第七引脚通过所述 PCB 走线与所述第一飞电容的 CP1 端相连，所述第一飞电容的 CN1 端通过所述 PCB 走线与所述第八引脚相连，所述第八引脚通过一根所述绑定线与所述第八焊盘相连；

所述第九焊盘通过一根所述绑定线与所述第九引脚相连，所述第九引脚通过所述 PCB 走线与所述第二飞电容的 CP2 端相连，所述第二飞电容的 CN2 端通过所述 PCB 走线与所述第十引脚相连，所述第十引脚通过一根所述绑定线与所述第十焊盘相连。

14、根据权利要求 1 所述的电荷泵电路结构，其特征在于，

芯片包括：顶层金属层；电源线和/或地线设置在所述顶层金属层。

15、根据权利要求 14 所述的电荷泵电路，其特征在于，

所述芯片包括：非顶层金属层；所述芯片内部走线设置在所述非顶层金属层。

16. 根据权利要求 13 所述的电荷泵电路，其特征在于，

所述第七焊盘和所述第八焊盘的间隔小于一个焊盘的距离，或者所述第九焊盘和所述第十焊盘的间隔小于一个焊盘的距离。

17、根据权利要求 13 所述的电荷泵电路结构，其特征在于，

所述第一控制模块、所述第二控制模块以及所述芯片内部走线位于所述芯片内。

18、根据权利要求 13 所述的电荷泵电路结构，其特征在于，

所述第一输出电容、第二输出电容、第一飞电容、第二飞电容以及 PCB 走线位于所述芯片外。

19、根据权利要求 1 所述的电荷泵电路结构，其特征在于，所述电荷泵电路的输出电压提供给低压线性稳压电路。

20. 一种芯片，其特征在于，包括如权利要求 1-19 中任意一项所述的电荷泵电路。

21. 根据权利要求 20 所述的芯片，其特征在于，所述芯片为触控芯片。

22.一种电子设备，其特征在于，包括：如权利要求 20 或 21 所述的芯片。

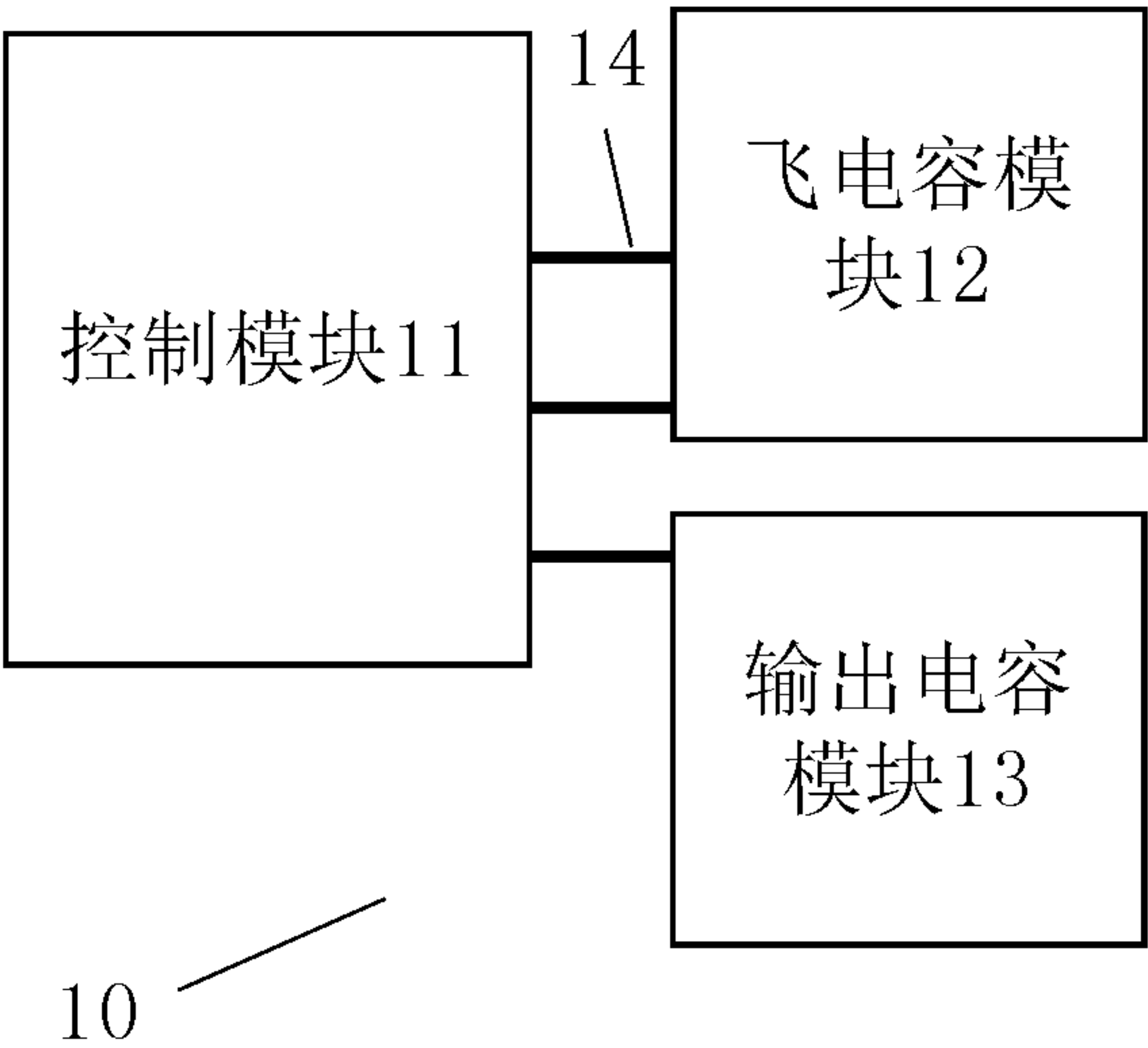


图 1

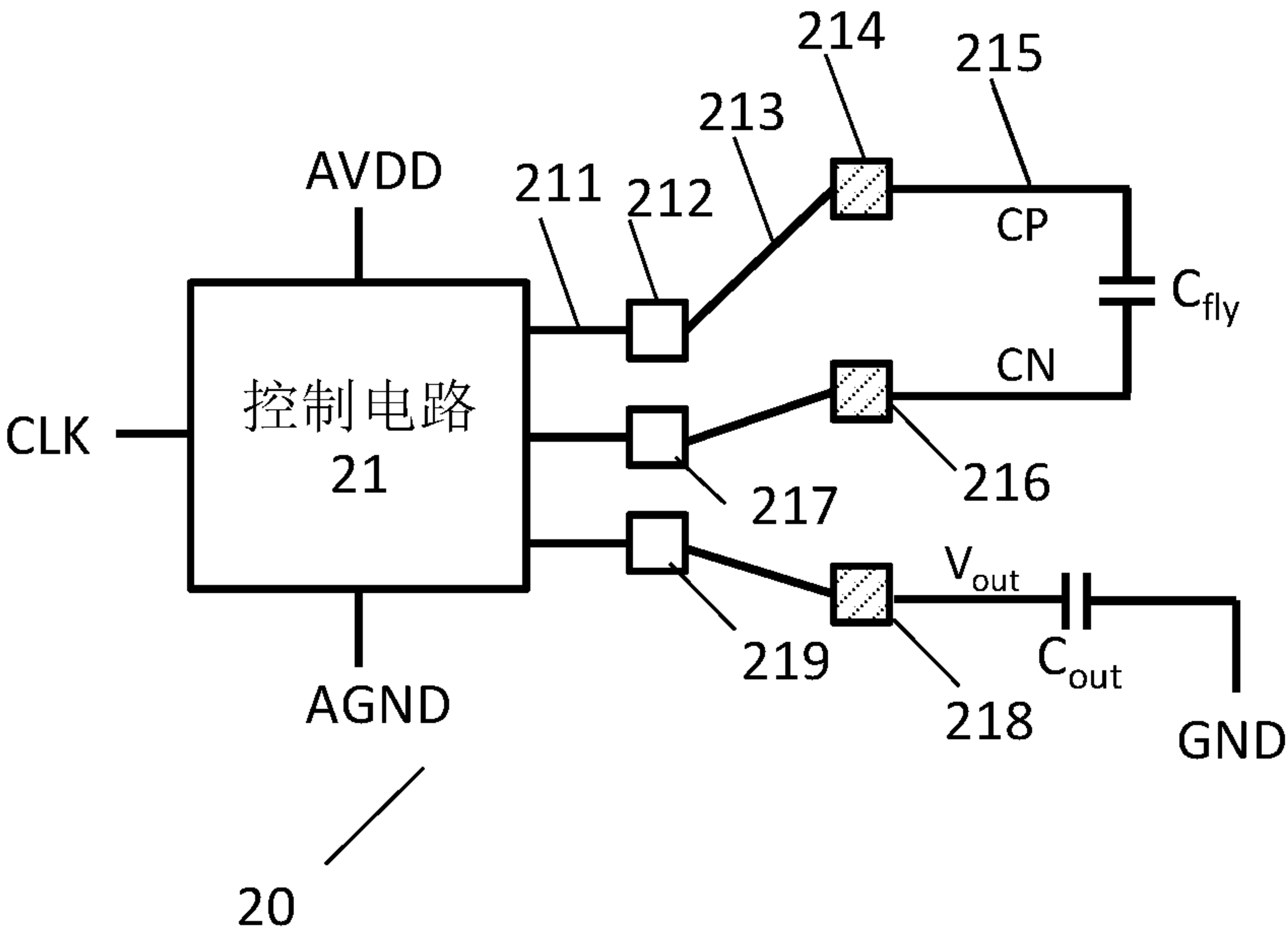


图 2

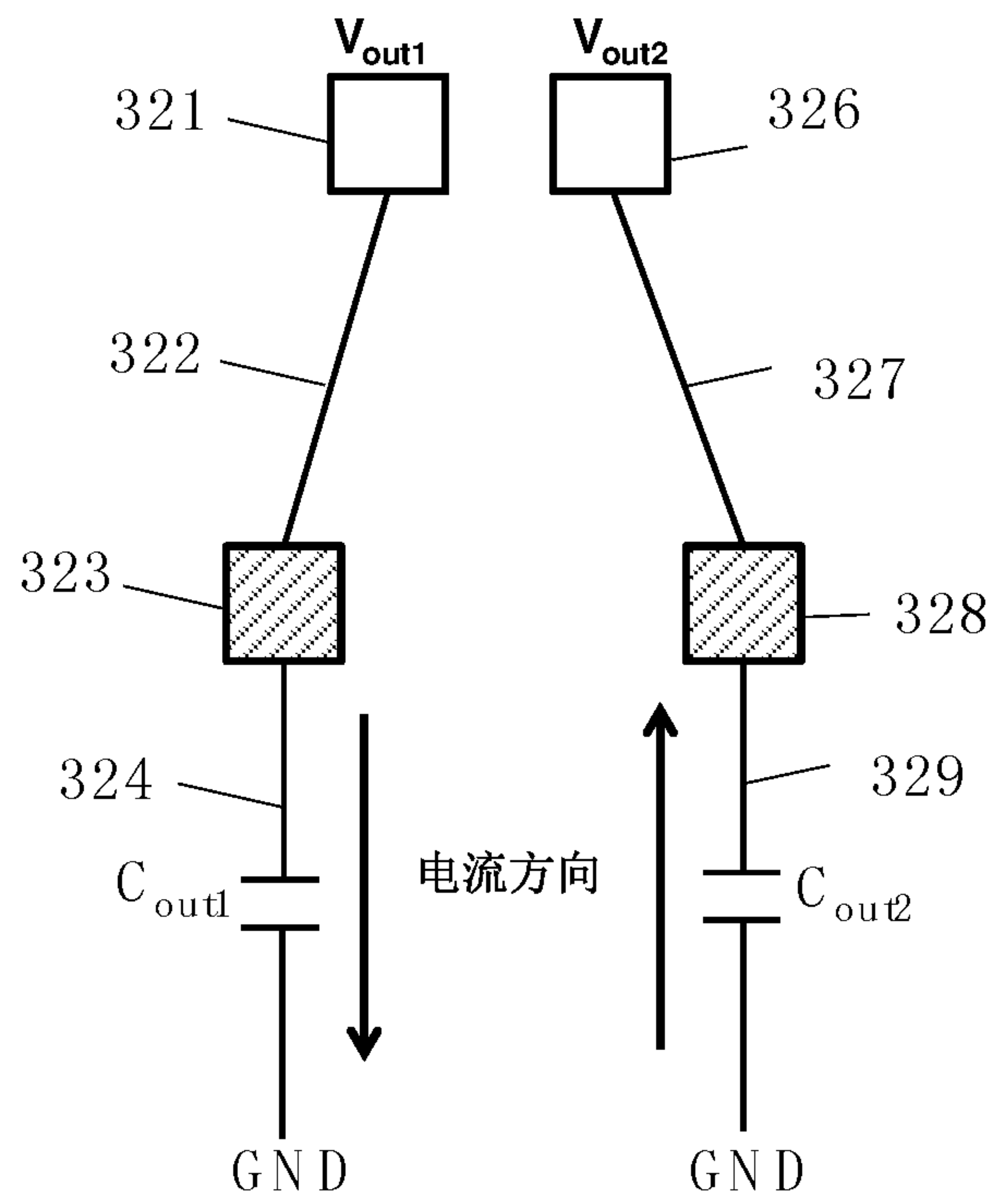


图 3

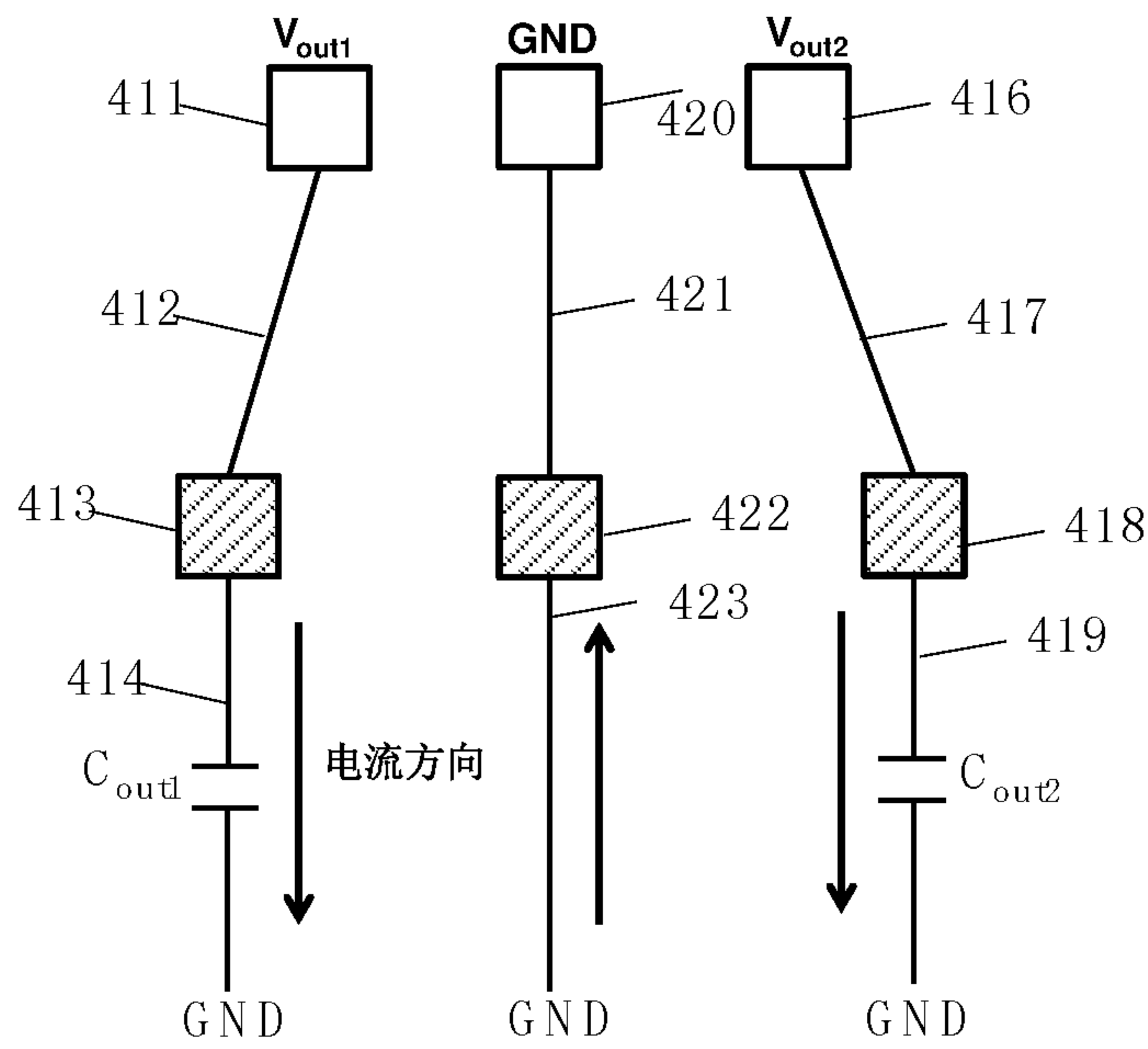


图 4

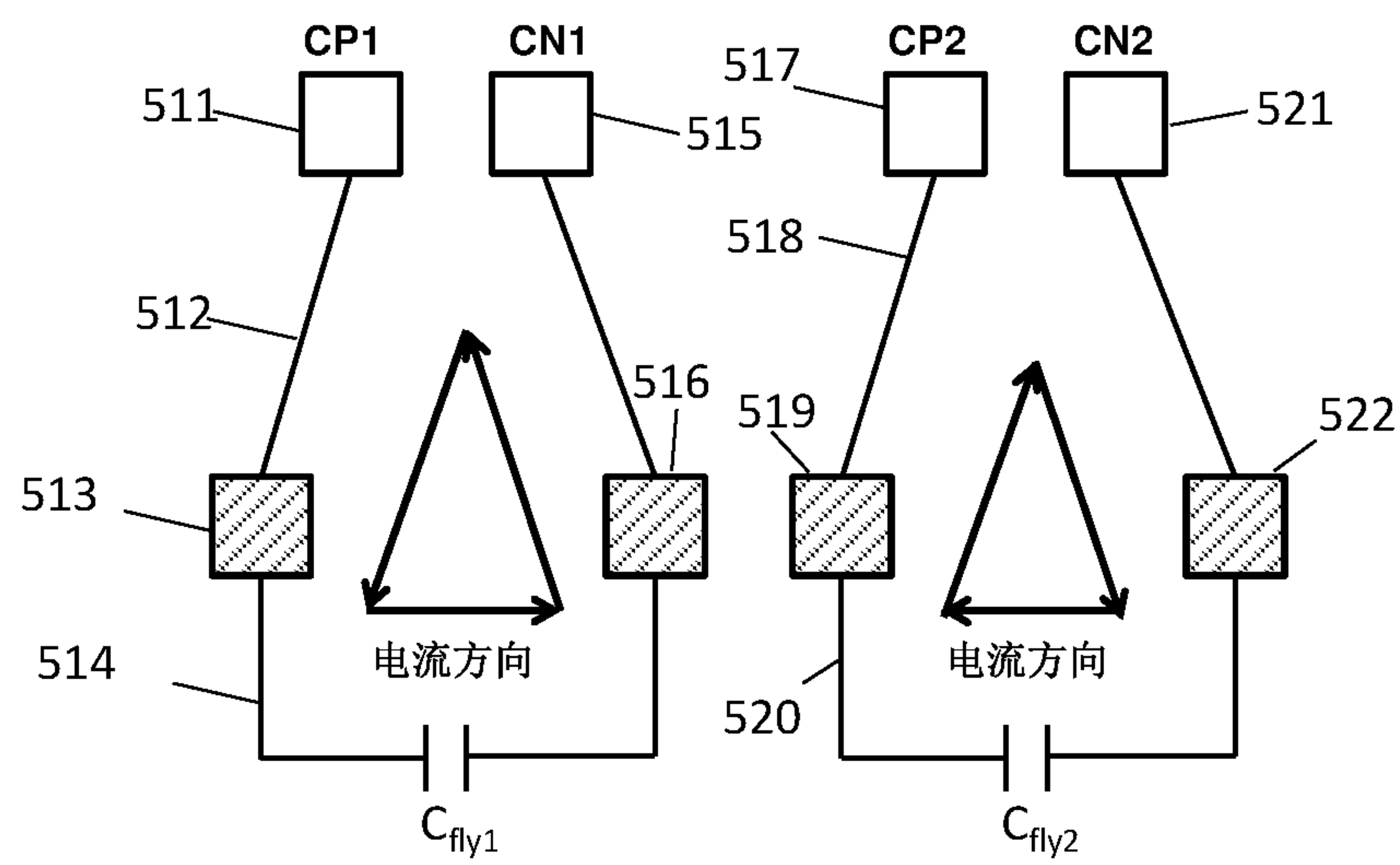


图 5

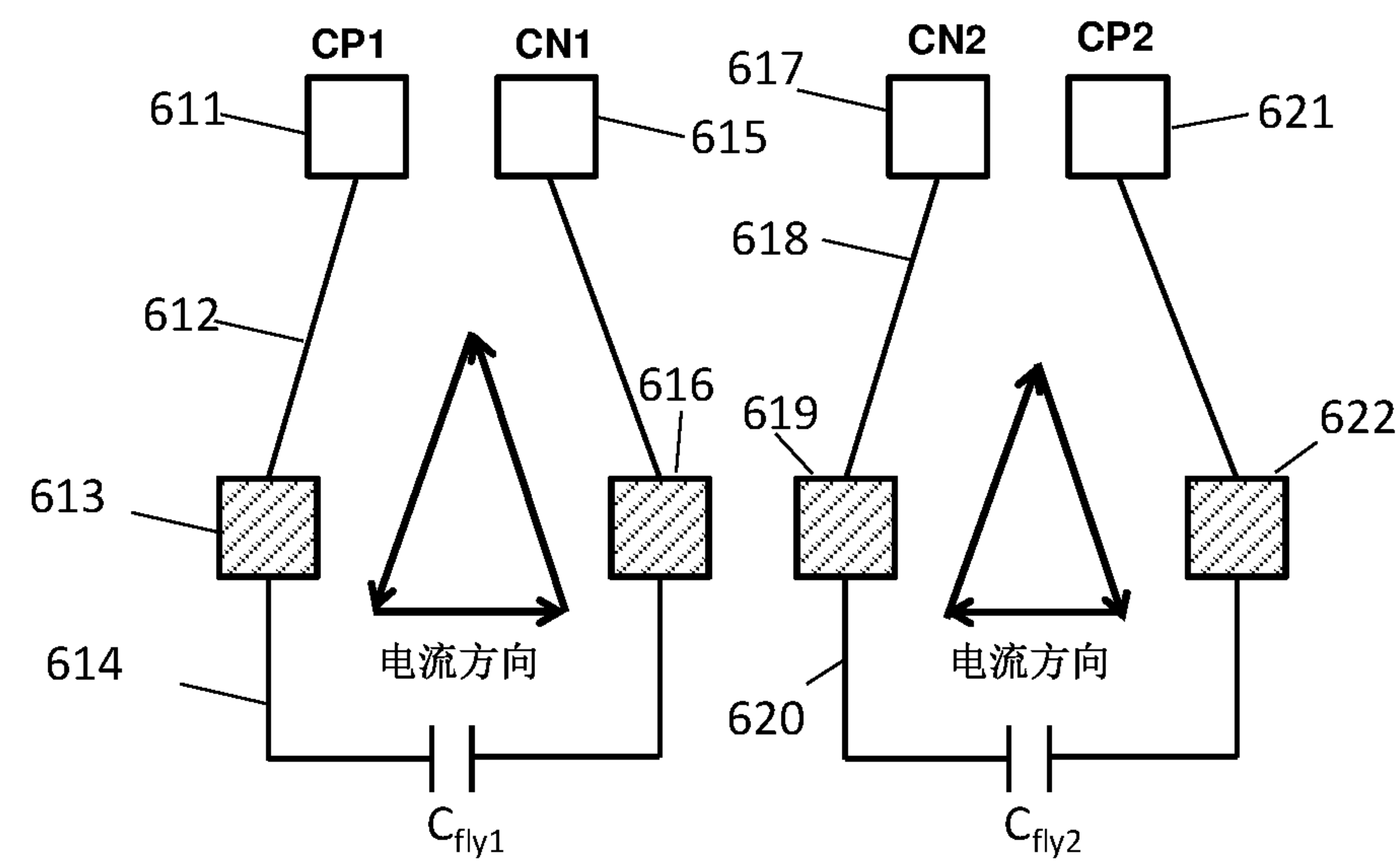


图 6

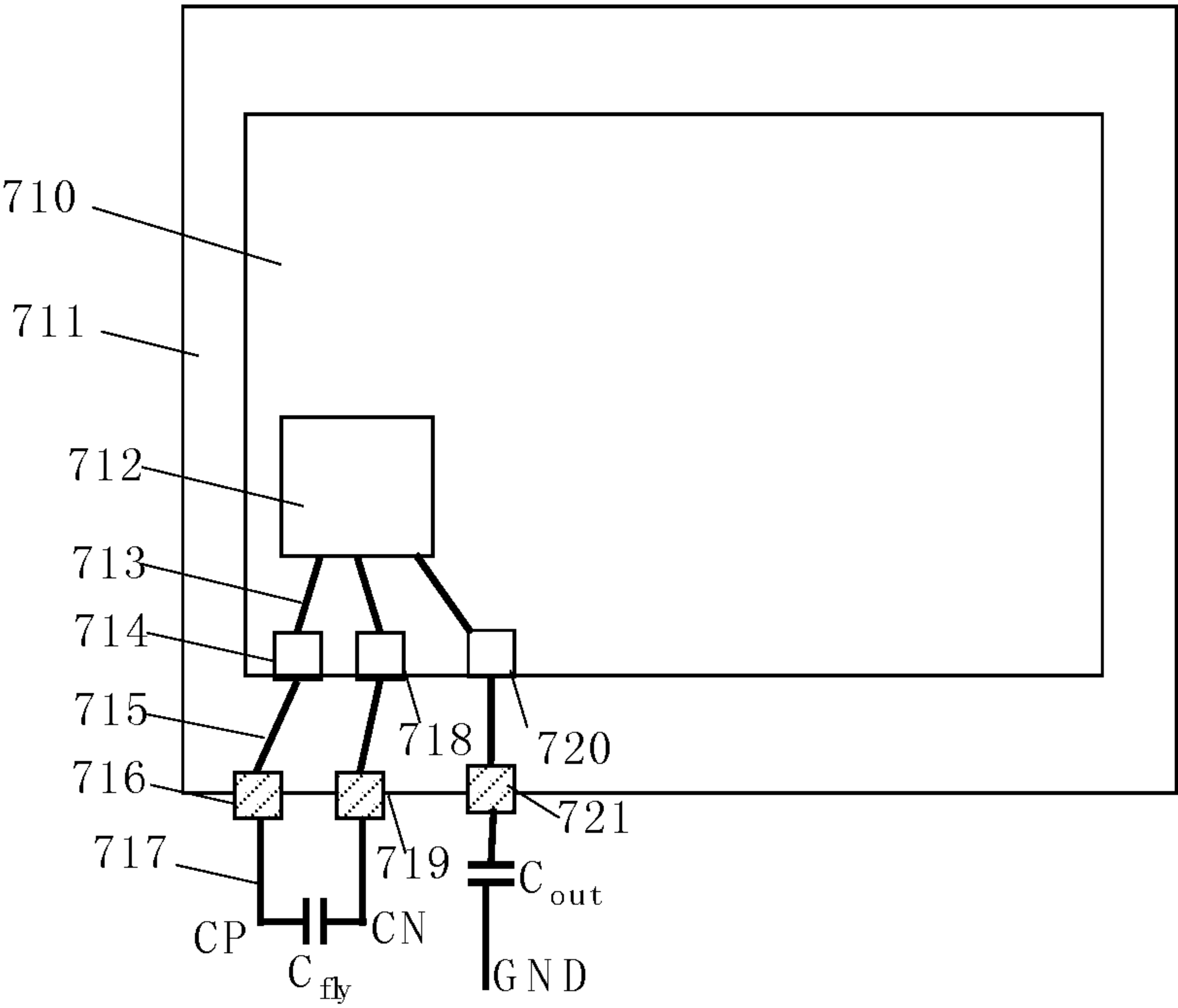


图 7

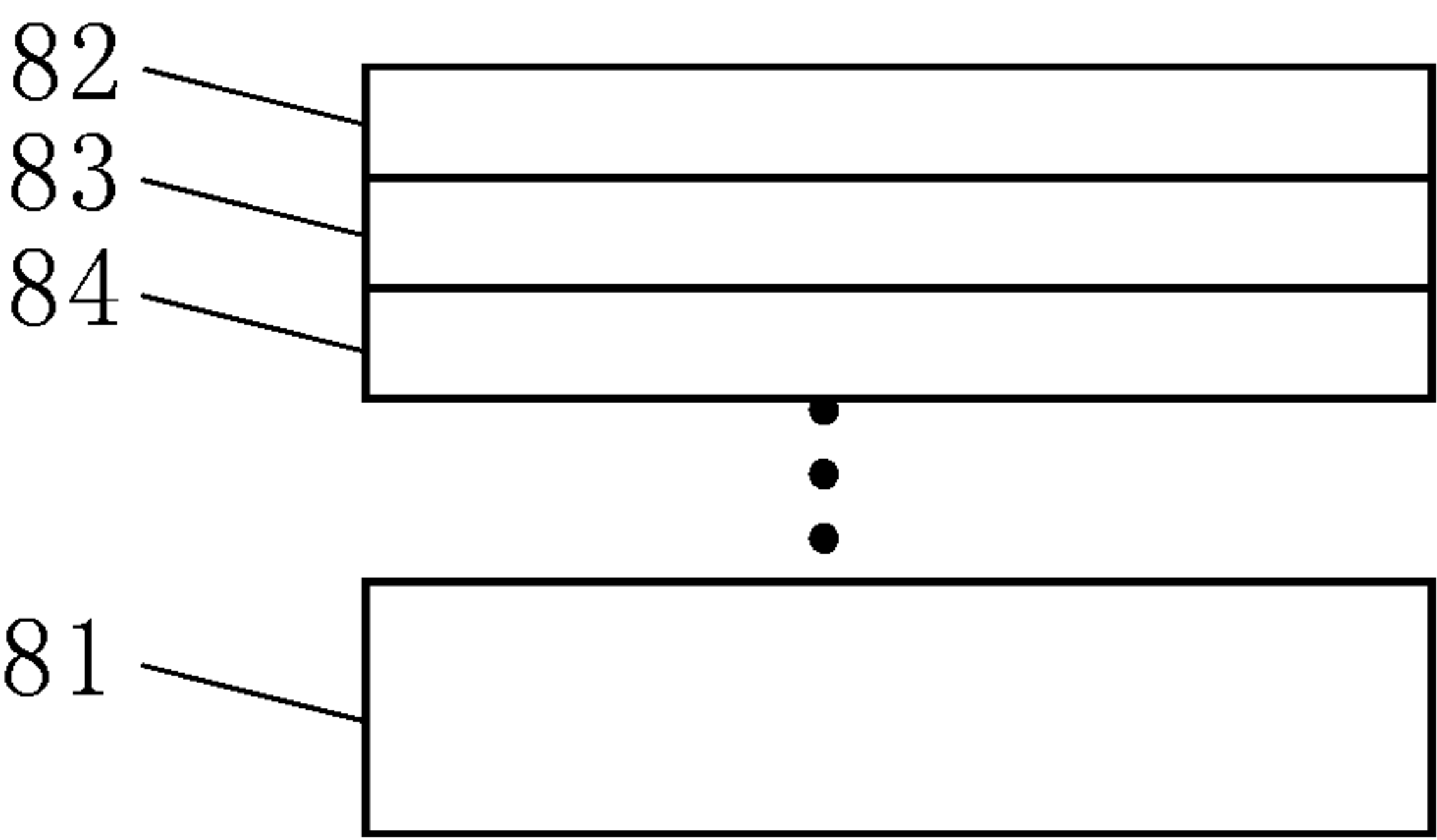


图 8

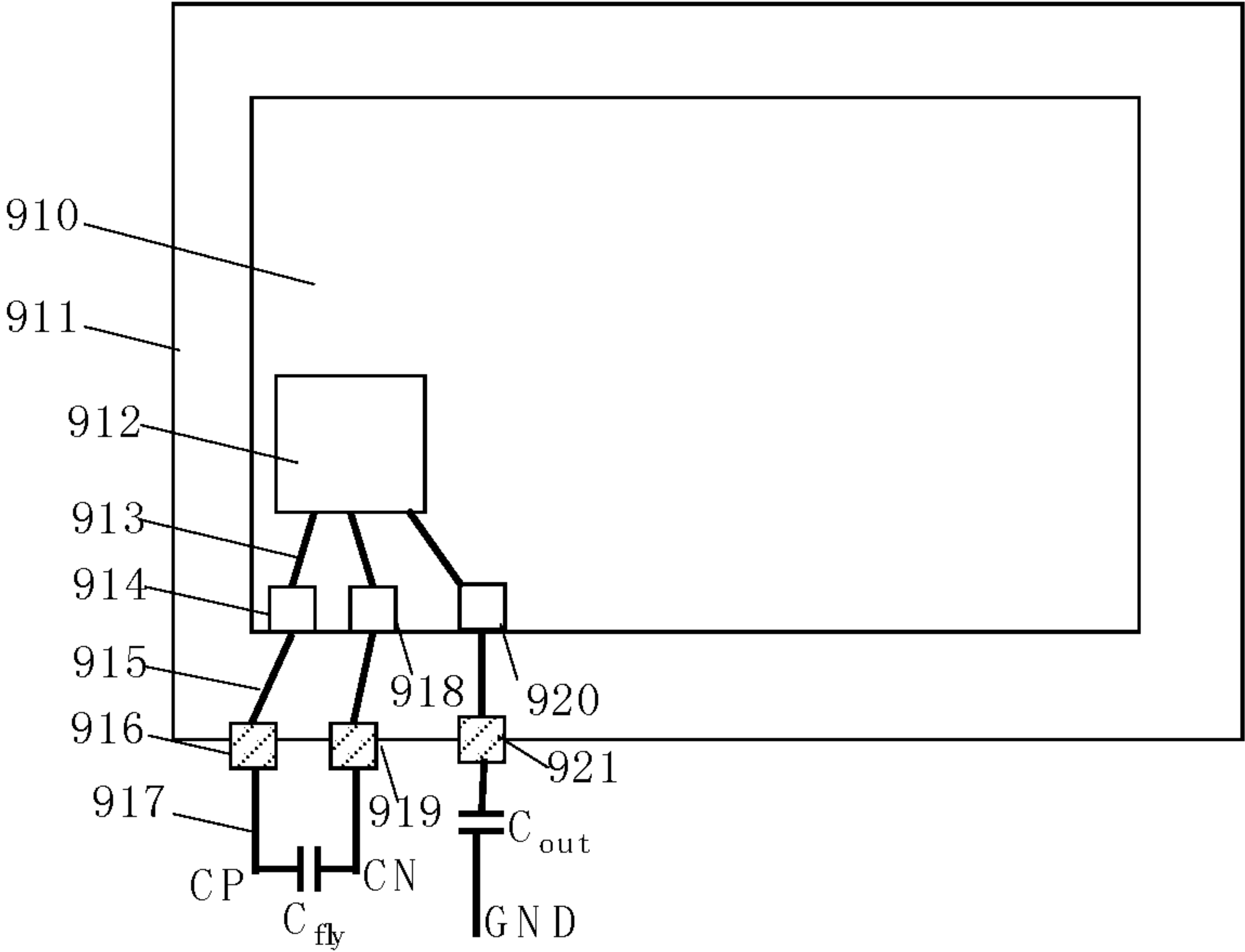


图 9

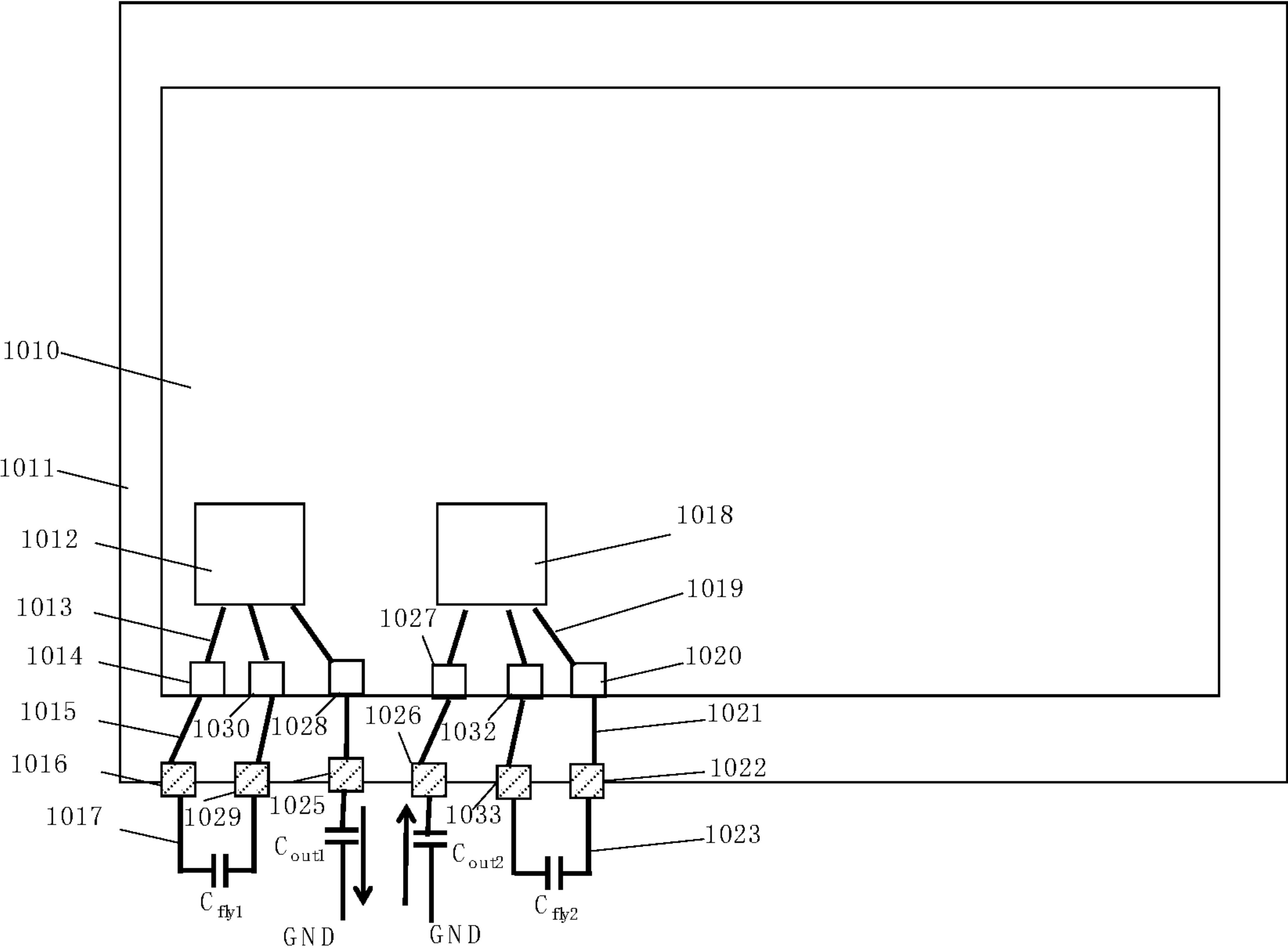


图 10

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/072981

A. CLASSIFICATION OF SUBJECT MATTER

H02M 3/07(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M

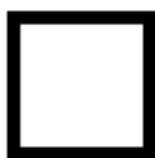
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, CNKI, DWPI, SIPOABS, IEEE: 电荷泵, 芯片, 电容, 焊盘, 引脚, 控制, 电磁干扰, charge pump, chip, capacitor, bonding pad, pin, control, electromagnetic interference

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
E	CN 211377895 U (SHENZHEN GOODIX TECHNOLOGY CO., LTD.) 28 August 2020 (2020-08-28) claims 1-18, description paragraphs 3-60, figures 1-10	1-22
A	CN 109787469 A (GN HEARING A/S) 21 May 2019 (2019-05-21) description, paragraphs 38-75, figure 4	1-22
A	CN 105406711 A (SHANGHAI BRIGHT POWER SEMICONDUCTOR CO., LTD.) 16 March 2016 (2016-03-16) entire document	1-22
A	CN 107546976 A (ZHUHAI JIELI TECHNOLOGY CO., LTD.) 05 January 2018 (2018-01-05) entire document	1-22
A	US 6900626 B2 (INFINEON TECHNOLOGIES AG.) 31 May 2005 (2005-05-31) entire document	1-22



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search

16 October 2020

Date of mailing of the international search report

29 October 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2020/072981

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	211377895	U	28 August 2020	None			
CN	109787469	A	21 May 2019	US	2019149041	A1	16 May 2019
				EP	3484034	A1	15 May 2019
				JP	2019115252	A	11 July 2019
CN	105406711	A	16 March 2016	CN	105406711	B	29 June 2018
CN	107546976	A	05 January 2018	CN	207251472	U	17 April 2018
US	6900626	B2	31 May 2005	US	2004124824	A1	01 July 2004
				DE	10259054	B4	26 October 2006
				DE	10259054	A1	15 July 2004

国际检索报告		国际申请号 PCT/CN2020/072981
A. 主题的分类 H02M 3/07(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H02M 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS, CNTXT, CNKI, DWPI, SIPOABS, IEEE: 电荷泵, 芯片, 电容, 焊盘, 引脚, 控制, 电磁干扰, charge pump, chip, capacitor, bonding pad, pin, control, electromagnetic interference		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
E	CN 211377895 U (深圳市汇顶科技股份有限公司) 2020年 8月 28日 (2020 - 08 - 28) 权利要求1-18, 说明书第3-60段, 附图1-10	1-22
A	CN 109787469 A (大北欧听力公司) 2019年 5月 21日 (2019 - 05 - 21) 说明书第38-75段, 附图4	1-22
A	CN 105406711 A (上海晶丰明源半导体有限公司) 2016年 3月 16日 (2016 - 03 - 16) 全文	1-22
A	CN 107546976 A (珠海市杰理科技股份有限公司) 2018年 1月 5日 (2018 - 01 - 05) 全文	1-22
A	US 6900626 B2 (INFINEON TECHNOLOGIES AG) 2005年 5月 31日 (2005 - 05 - 31) 全文	1-22
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2020年 10月 16日		国际检索报告邮寄日期 2020年 10月 29日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 李路 电话号码 (86-10) 62411656

国际检索报告 关于同族专利的信息				国际申请号 PCT/CN2020/072981			
检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	211377895	U	2020年 8月 28日	无			
CN	109787469	A	2019年 5月 21日	US	2019149041	A1	2019年 5月 16日
				EP	3484034	A1	2019年 5月 15日
				JP	2019115252	A	2019年 7月 11日
CN	105406711	A	2016年 3月 16日	CN	105406711	B	2018年 6月 29日
CN	107546976	A	2018年 1月 5日	CN	207251472	U	2018年 4月 17日
US	6900626	B2	2005年 5月 31日	US	2004124824	A1	2004年 7月 1日
				DE	10259054	B4	2006年 10月 26日
				DE	10259054	A1	2004年 7月 15日