

(43) 国際公開日
2006 年 9 月 28 日 (28.09.2006)

PCT

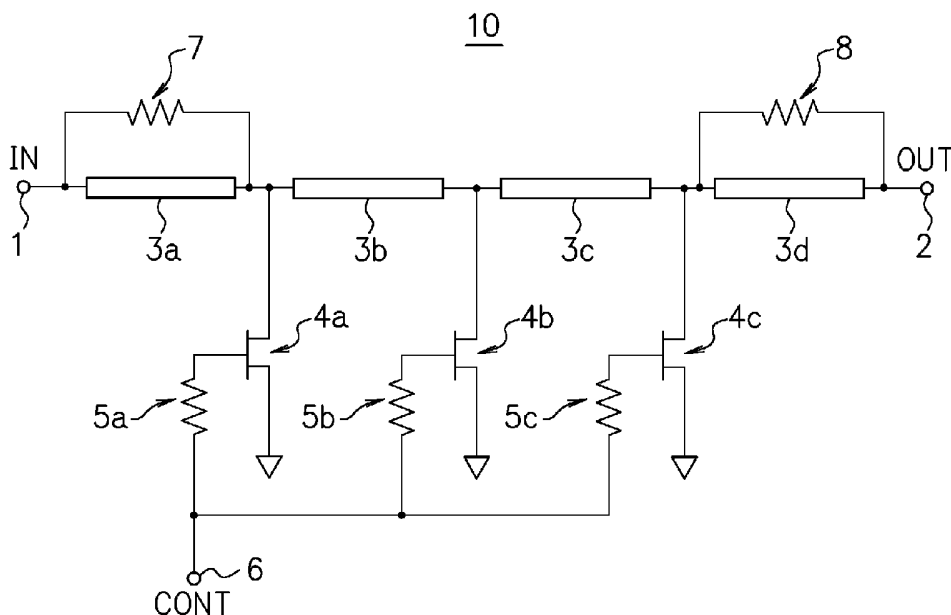
(10) 国際公開番号
WO 2006/100726 A1

- (51) 国際特許分類⁷: H01P 1/22, H03H 7/24, 11/24, H04B 1/04, 1/18, 1/26
- (21) 国際出願番号: PCT/JP2005/004986
- (22) 国際出願日: 2005 年 3 月 18 日 (18.03.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人 (米国を除く全ての指定国について): 富士通株式会社 (FUJITSU LIMITED) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 Kanagawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 井上 雄介 (INOUE, Yusuke) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内 Kanagawa (JP).
- (74) 代理人: 國分 孝悦 (KOKUBUN, Takayoshi); 〒1700013 東京都豊島区東池袋 1 丁目 1 7 番 8 号 池袋 T G ホーメストビル 5 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告書

[続葉有]

(54) Title: VARIABLE ATTENUATOR AND INTEGRATED CIRCUIT

(54) 発明の名称: 可変減衰器及び集積回路



(57) Abstract: In a variable attenuator, a signal inputted to an input terminal by a plurality of transmission lines which are connected in series between the input terminal and an output terminal is attenuated and outputted from the output terminal. First and second resistor elements for improving input/output characteristics are connected in parallel to the transmission line connected to the input terminal and to the transmission line connected to the output terminal, respectively, excellent input/output characteristics are obtained by controlling reflection by the first and second resistor elements upon input and output, and a large attenuation quantity can be obtained without being suppressed by the first and second resistor elements, by increasing impedance of a signal line when being attenuated maximum.

[続葉有]

WO 2006/100726 A1



2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: 入力端子と出力端子との間に直列接続された複数の伝送線路により入力端子に入力された信号を減衰して出力端子から出力する可変減衰器にて、入出力特性を改善するための第1及び第2の抵抗素子を、入力端子に接続される伝送線路及び出力端子に接続される伝送線路にそれぞれ並列接続するようにして、第1及び第2の抵抗素子により入出力における反射を抑制して良好な入出力特性を得るとともに、第1及び第2の抵抗素子により抑制されることなく最大減衰時に信号線におけるインピーダンスを増加させ大きな減衰量が得られるようにする。

明 細 書

可変減衰器及び集積回路

技術分野

[0001] 本発明は、広帯域特性を有する可変減衰器、及びそれを用いた集積回路に関する。

背景技術

[0002] 高度情報社会の発展に伴い、マイクロ波帯の開拓が進められており、高性能なマイクロ波コンポーネンツに対する需要が増大している。その1つに、高周波領域で広い帯域を有するとともに減衰量を調整可能な広帯域可変減衰器がある。

[0003] 例えば、マイクロ波帯で使用される広帯域可変減衰器としては、電界効果トランジスタ(FET)をT字状に接続して構成されるT型可変減衰器や π 字状に接続して構成される π 型可変減衰器が知られている。さらには、FETのゲート電圧等を制御することでT型と π 型を切り替え可能にした可変減衰器が提案されている(例えば、特許文献1参照。)。

[0004] 広帯域可変減衰器は、良好な入出力特性及び大きな減衰量が要求される。しかしながら、従来の広帯域可変減衰器において、良好な入出力特性と大きな減衰量という2つの特性を同時に得ることは非常に困難であった。

[0005] 図10は、従来の可変減衰器の回路構成を示す図である。可変減衰器100は、入力端子1と出力端子2との間に直列に接続された伝送線路3a、3b、3c、及び3dを有する。伝送線路3a〜3dは、その線路長が4分の1波長($\lambda/4$)の伝送線路である。

[0006] また、可変減衰器100は、可変抵抗素子として機能し、可変減衰器100におけるインピーダンス(交流抵抗)、すなわち可変減衰器100による減衰量を調節するためのFET4a、4b、及び4cを有する。FET4a〜4cは、伝送線路の各相互接続点(3a〜3b間、3b〜3c間、及び3c〜3d間)に対応するように設けられている。

[0007] FET4a、4cのドレインは、抵抗素子101、102を介して伝送線路3a〜3b間、3c〜3d間の相互接続点に接続され、FET4bのドレインは伝送線路3b〜3c間の相互接続点に接続されている。また、FET4a〜4cのソースはグランドに接続され(接地され)、

FET4a〜4cのゲートはそれぞれ抵抗素子5a〜5cを介して制御端子6に接続されている。

[0008] ここで、抵抗素子101、102は、可変減衰器100にて入出力反射特性を改善して良好な入出力特性を得るために挿入されたものであり、その抵抗値（インピーダンス）は Z_0 （例えばそれぞれ約50オーム）である。

[0009] 図11は、図10に示した従来の可変減衰器100の最大減衰時における等価回路を示す図である。最大減衰時には、制御端子6を介して供給される制御電圧によりFET4a〜4cがオンされる（オン抵抗値を R_{ON} とする。）。

[0010] このとき、図11に示したように伝送線路3a〜3dで構成される信号線とグランドとの間にはFETのオン抵抗 R_{ON} に加えて抵抗素子101、102の抵抗値 Z_0 が加わる。そのため、信号線においてノードN11から見たインピーダンスは十分大きくなるが、ノードN12から見たインピーダンスは抵抗素子102の影響により大きくはならず、減衰量を十分に大きくすることができなかった。

[0011] すなわち、図10に示したように、良好な入出力特性を得るために信号線とグランドとの間に抵抗素子を直列に挿入して可変減衰器を構成すると、その挿入した抵抗素子が、信号線におけるインピーダンスの増加を抑制する。その結果、可変減衰器における減衰量（減衰性能）を悪化させ、大きな減衰量が得られなかった。

[0012] 特許文献1：特開平6-112767号公報

発明の開示

[0013] 本発明は、良好な入出力特性を有し、かつ最大減衰量を向上させた可変減衰器を提供することを目的とする。

[0014] 本発明の可変減衰器は、入力端子と出力端子との間に直列接続された複数の伝送線路と、入出力特性を改善するための第1及び第2の抵抗素子とを有する。そして、入力端子に接続される伝送線路に第1の抵抗素子が並列接続されるとともに、出力端子に接続される伝送線路に第2の抵抗素子が並列接続される。

[0015] 本発明によれば、伝送線路に並列接続された第1及び第2の抵抗素子により入出力における反射を抑制して良好な入出力特性を得ることができるとともに、最大減衰時に第1及び第2の抵抗素子により抑制されることなく信号線におけるインピーダンス

が増加し大きな減衰量が得られるようになる。

図面の簡単な説明

[0016] [図1]図1は、本発明の実施形態による可変減衰器の回路構成例を示す図である。

[図2]図2は、図1に示す可変減衰器の最大減衰時における等価回路図である。

[図3A]図3Aは、本実施形態による可変減衰器の特性(最大減衰量)を示す図である。

[図3B]図3Bは、従来の可変減衰器の特性(最大減衰量)を示す図である。

[図4A]図4Aは、本実施形態による可変減衰器の反射特性(最小減衰時)を示す図である。

[図4B]図4Bは、本実施形態による可変減衰器の反射特性(最大減衰時)を示す図である。

[図5]図5は、本実施形態による可変減衰器のレイアウト例を示す図である。

[図6]図6は、本実施形態による可変減衰器を構成可能な集積回路の構成例を模式的に示す断面図である。

[図7]図7は、本実施形態による可変減衰器の他の回路構成例を示す図である。

[図8]図8は、本実施形態による可変減衰器に適用可能なトランジスタの一例を示す図である。

[図9]図9は、本実施形態による可変減衰器を用いたトランシーバー装置の構成例を示す図である。

[図10]図10は、従来の可変減衰器の回路構成を示す図である。

[図11]図11は、図10に示す従来の可変減衰器の最大減衰時における等価回路図である。

発明を実施するための最良の形態

[0017] 以下、本発明の実施形態を図面に基づいて説明する。

図1は、本発明の実施形態による可変減衰器の回路構成例を示す図である。本実施形態による可変減衰器10は、高周波領域で広帯域な特性を有するとともに減衰量を調整可能な広帯域可変減衰器であり、図1に示すように、伝送線路3a、3b、3c、及び3dと、電界効果トランジスタ(FET)4a、4b、及び4cと、抵抗素子7、8とを有する

。

- [0018] 複数の伝送線路3a〜3dは、信号が入力される入力端子(IN)1と、減衰された当該信号を出力する出力端子(OUT)2との間に直列接続される。伝送線路3a〜3dは、それぞれ4分の1波長($\lambda/4$)の線路長(電気長)を有しており、各伝送線路3a〜3dにおいて、その入力端での反射と、伝送線路を伝送し出力端で反射され入力端に戻ってきたものが打ち消しあい反射が見かけ上なくなるように構成されている。
- [0019] また、FET4a〜4cは、伝送線路3a〜3dの各相互接続点に対応して設けられる。各FET4a〜4cは、そのドレイン、ソース間が伝送線路3a〜3dの相互接続点とグランド(接地)との間に直列接続される。
- [0020] 具体的には、FET4aのドレインが、伝送線路3a、3bの相互接続点に接続され、ソースがグランドに接続される(接地される)。同様に、FET4bのドレインが伝送線路3b、3cの相互接続点に接続され、FET4cのドレインが伝送線路3c、3dの相互接続点に接続され、FET4b、4cのソースがグランドに接続される。また、FET4a〜4cのゲートは、制御電圧が供給される制御端子(CONT)6に、それぞれ抵抗素子5a〜5cを介して接続される。この制御端子6より供給される制御電圧に応じて、FET4a〜4cの抵抗値が制御される。
- [0021] 言い換えれば、FET4a〜4cは、伝送線路3a〜3dの相互接続点とグランドとの間に直列接続され、可変減衰器10におけるインピーダンス、すなわち可変減衰器10による信号の減衰量を調節するための可変抵抗素子として機能する。なお、本実施形態では、可変減衰器10にて信号の減衰量を調節するための可変抵抗素子としてFETを用いた場合を一例として示しているが、抵抗値を電氣的に調整可能な可変抵抗素子であれば良く、これに限定されるものではない。
- [0022] 抵抗素子7、8は、入出力の整合を取り、入出力反射特性を改善するためのものであり、その抵抗値(インピーダンス)はZ0(例えばそれぞれ約50オーム)である。抵抗素子7は、入力端子1に一端が接続された伝送線路3aに並列接続され、抵抗素子8は、出力端子2に一端が接続された伝送線路3dに並列接続される。
- [0023] より詳細には、抵抗素子7は、その一端が入力端子1と伝送線路3aとの相互接続点に接続され、他端が伝送線路3aと3bの相互接続点に接続される。また、抵抗素子8

は、その一端が伝送線路3cと3dの相互接続点に接続され、他端が伝送線路3dと出力端子2との相互接続点に接続される。

[0024] 図1に示した可変減衰器10は、制御端子6より印加するFET4a〜4cのゲート電圧(制御電圧)を基にFET4a〜4cの抵抗値を制御することで、可変減衰器10における信号線のインピーダンスが調整される。つまり、可変減衰器10は、所望の減衰量で信号が減衰されるように、制御端子6から印加される制御電圧により可変減衰器10での減衰量が制御され、入力端子1から入力される信号が減衰して出力端子2より出力する。

[0025] 次に、本実施形態による可変減衰器10の最大減衰時における回路機能について説明する。図2は、図1に示した可変減衰器10の最大減衰時における等価回路を示す図である。可変減衰器10は、最大減衰時には、制御端子6より印加される制御電圧によりFET4a〜4cがオンされ、その抵抗値(オン抵抗)が R_{ON} となる。

[0026] この最大減衰時において、図10及び図11に示した従来の可変減衰器100とは異なり、本実施形態による可変減衰器10では、図2に示すように伝送線路3a〜3dで構成される信号線とグラウンドとの間におけるインピーダンスはFETのオン抵抗 R_{ON} だけになる。

[0027] これにより、入出力特性を改善するために抵抗素子7、8を設けたことにより良好な入出力特性が得られるとともに、抵抗素子7、8にはかかわらず、信号線においてノードN1から見たインピーダンス及びノードN2から見たインピーダンスの両方とも十分大きくすることが可能となる。したがって、可変減衰器10は、入出力特性を悪化させることなく、従来よりも最大減衰量を向上させることができる。

[0028] 次に、図1に示した本実施形態による可変減衰器の各特性について説明する。

まず、マイクロ波帯(周波数が例えば3GHz)における減衰特性(最大減衰量)について、図3A及び図3Bを参照して説明する。図3Aは、本実施形態による可変減衰器の特性(最大減衰量)を示す図であり、図3Bは、比較参照するための従来の可変減衰器の特性(最大減衰量)を示す図である。

[0029] 図3A及び図3Bにおいて、横軸は信号の入力パワーであり、縦軸は信号の出力パワー及び減衰量(出力パワーと入力パワーとの差分)である。また、図3Aにおいて、

OP1は入力パワーに応じた出力パワーを示しており、MA1は入力パワーに応じた最大減衰量を示している。同様に、図3Bにおいて、OP2及びMA2は、入力パワーに応じた出力パワー及び最大減衰量をそれぞれ示している。

[0030] 図3A及び図3Bから明らかなように信号の入力パワーにかかわらず、本実施形態による可変減衰器の最大減衰量(−12dB程度)は、従来の可変減衰器の最大減衰量(−8dB程度)よりも大きく、可変減衰器の最大減衰量は向上している。

[0031] 次に、本実施形態による可変減衰器の反射特性について、図4A及び図4Bを参照して説明する。図4A、図4Bは、本実施形態による可変減衰器の反射特性を示す図であり、図4Aに最小減衰時の場合を示し、図4Bに最大減衰時の場合を示している。

[0032] 図4A、図4Bにおいて、横軸は信号の周波数であり、縦軸は反射量(右軸)及び損失量(左軸)である。また、図4A、図4Bにおいて、S11が反射量を示しており、S21が損失量を示している。

[0033] 図4A及び図4Bに示されるように、本実施形態による可変減衰器は、最小減衰時及び最大減衰時とも反射量が少なく、良好な入出力特性が得られることがわかる。また、可変減衰器では、一般に反射量は(−10dB)以下が望ましいとされているが、本実施形態による可変減衰器は、マイクロ波帯(約3GHz以上)において反射量が(−10dB)以下であり、非常に良好な入出力特性を有する。

[0034] 図5は、本実施形態による可変減衰器のレイアウト例を示す図である。

図5において、51は入力端子、52は出力端子、56は制御端子であり、それぞれ図1に示した入力端子1、出力端子2、制御端子6に相当する。また、53a〜53dは4分の1波長伝送線路であり、図1に示した伝送線路3a〜3dに相当する。

[0035] 54a〜54cはFETであり、図1に示したFET4a〜4cに相当する。FET54a〜54cとしては、例えば窒化ガリウム(GaN)を用いた高電子移動度トランジスタ(HEMT: high electron mobility transistor)が適用される。また、後述するようにFET54a〜54cとして、ヘテロ接合バイポーラトランジスタ(HBT: hetero-junction bipolar transistor)を適用しても良い。

[0036] 57及び58は50オームの抵抗値を有する抵抗であり、図1に示した抵抗素子7、8に相当する。なお、図5においては、FET54a〜54cのゲートと制御端子56との間の

配線等については省略し図示していない。

- [0037] ここで、上述した本実施形態による可変減衰器は、例えば図6に模式的な断面図を示すMMIC (microwave monolithic integrated circuit) のような、同一の半導体基板上に回路素子をモノリシックに集積したモノリシック集積回路として構成可能である。
- [0038] 図6は、本実施形態による可変減衰器を構成可能なMMICの一部の模式的な断面図を示す図である。図6においてはGa_{0.5}N HEMTを一例として示しており、61は基板(例えばSiC)、62は(高純度)チャネル層(例えばGa_{0.5}N)、64はキャリア供給層(動作層)、63は絶縁層(例えばSiO₂)である。また、65はドレイン電極Dに接続される配線、66はソース電極Sに接続される配線(例えばグランド配線)、67は任意の配線である。図6においてはゲート電極Gに接続される配線については図示していない。
- [0039] なお、図6においては、窒化ガリウムを用いたモノリシック集積回路を一例として示したが、これに限定されず、例えばインジウムリン(InP)、ガリウム砒素(GaAs)、珪素(Si)の何れかを用いたモノリシック集積回路としても本実施形態による可変減衰器は構成可能である。
- [0040] また、本実施形態による可変減衰器は、Ga_{0.5}N、InP、GaAs、Siなどを用いてFETなどの能動素子を半導体基板上に集積し、受動素子をアルミナ基板などの絶縁基板上に集積し、能動素子を集積した半導体基板と受動素子を集積した絶縁基板とを実装したマルチチップ集積回路としても構成可能である。
- [0041] 図7は、本実施形態による可変減衰器の他の回路構成例を示す図である。この図7において、図1に示した構成要素と同一の機能を有する構成要素には同一の符号を付し、重複する説明は省略する。
- [0042] 図7に示す可変減衰器70は、図1に示した可変減衰器10と同様に構成され、入出力の整合を取り入出力反射特性を改善するための抵抗素子として、抵抗素子7、8に替えて可変抵抗素子71、72を用いている。可変抵抗素子71、72は、例えばFETなどのトランジスタにより構成される。可変抵抗素子71は、入力端子1に一端が接続された伝送線路3aに並列接続され、可変抵抗素子72は、出力端子2に一端が接続された伝送線路3dに並列接続される。
- [0043] なお、動作原理等については、図1に示した可変減衰器10と同様であるので説明

は省略する。

- [0044] 図7に示した可変抵抗素子71、72や、図1及び図7に示した可変減衰器10、70において可変抵抗素子として機能するFET4a〜4cに適用可能なトランジスタの一例を図8に示している。図8において、例示したトランジスタに付してある記号は、丸、三角、バツの順に適性が低くなるものとする。
- [0045] 図9は、上述した本実施形態による可変減衰器を用いて構成したRFトランシーバ一装置の構成例を示す図である。
- [0046] 図9において、81は高出力電圧制御発振器(VCO)、82はミキサ(アップコンバータ)、83はドライバ、84はバンドパスフィルタ(BPF)、85は可変減衰器、86は高出力増幅器(AMP)、87はアンテナである。また、88は低雑音増幅器(LNA)、89はバンドパスフィルタ(BPF)、90は可変減衰器、91はミキサ(ダウンコンバータ)、SW1及びSW2はSPDT(単極双投)スイッチである。ここで、可変減衰器85、90は、上述した本実施形態による可変減衰器が用いられる。
- [0047] 送信信号入力端子SSより入力される送信IF信号(中間周波信号)は、スイッチSW1を介して供給される高出力VCO81の発振信号を基に、アップコンバータ82にて送信RF信号(高周波信号)に変換される。アップコンバータ82から出力された送信RF信号は、ドライバ83を介してBPF84にてフィルタ処理が施され不要な周波数成分がカットされる。
- [0048] そして、BPF84から出力された送信RF信号は、可変減衰器85にて所定の減衰量で減衰されて出力レベル調整され、さらにAMP86にて増幅される。AMP86で増幅された送信RF信号は、スイッチSW2を介してアンテナ87に供給され、アンテナ87より送信される。
- [0049] ここで、図9に示すようなRFトランシーバ一装置の出力を大きくするには、AMP86の出力を大きくすることが不可欠である。しかしながら、送信に要する出力は、そのときの天候や環境などによっても左右され、常に装置としての最大出力を要するとは限らない。そこで、上述した本実施形態による可変減衰器を送信側に設けることで、出力レベルの調整を行うことができる。
- [0050] また、アンテナ87で受信された受信RF信号は、スイッチSW2を介してLNA88に

供給され、LNA88にて増幅される。LNA88で増幅された受信RF信号は、BPF84にてフィルタ処理が施された後、ダウンコンバータ91に供給される。

- [0051] ダウンコンバータ91に供給された受信RF信号は、高出力VCO81の発振信号に基づくローカル発振信号を基に、ダウンコンバータ91にて受信IF信号に変換され、受信信号出力端子RSより出力される。なお、ダウンコンバータ91に供給されるローカル発振信号は、高出力VCO81の発振信号を可変減衰器85にて所定の減衰量で減衰した信号である。
- [0052] ここで、RFトランシーバー装置の出力を大きくするには、高出力のVCOを使用することも必要である。しかしながら、高出力VCO81の発振信号は、受信RF信号をダウンコンバータ91でダウンコンバートするためにも使用されるので出力が大きすぎると受信側処理で不都合が生じる場合がある。そこで、本実施形態による可変減衰器を高出力VCO81とダウンコンバータ91との間に設けることで、ダウンコンバータ91に供給するローカル発振信号のレベル調整を行うことができる。
- [0053] なお、図9においては、送信側及び受信側の両方に本実施形態による可変減衰器を用いたRFトランシーバー装置を示しているが、送信側又は受信側の何れか一方に本実施形態による可変減衰器を適用するようにしても良い。
- [0054] また、上記実施形態は、何れも本発明を実施するにあたっての具体化のほんの一例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、またはその主要な特徴から逸脱することなく、様々な形で実施することができる。

産業上の利用可能性

- [0055] 以上のように、本発明によれば、入出力反射特性を改善するための抵抗素子を、入力端子、出力端子に接続される伝送線路に対して並列に接続する。これにより、可変減衰器における入出力特性を悪化させることなく、減衰量を従来と比較して大きくすることができ、良好な入出力特性を有しながらも最大減衰量を向上させることができる。

請求の範囲

- [1] 入力端子に入力された信号を減衰して出力端子から出力する可変減衰器であって、
- 上記入力端子と上記出力端子との間に直列接続された複数の伝送線路と、
- 上記入力端子に接続された上記伝送線路に並列接続された第1の抵抗素子と、
- 上記出力端子に接続された上記伝送線路に並列接続された第2の抵抗素子とを備えることを特徴とする可変減衰器。
- [2] 上記直列接続された伝送線路間の各相互接続点に、当該相互接続点と接地との間に直列に接続され、信号の減衰量を調整するための可変抵抗素子をそれぞれ備えることを特徴とする請求項1記載の可変減衰器。
- [3] 上記可変抵抗素子は、ドレインが上記伝送線路の相互接続点に接続され、ソースが接地され、ゲートに供給される制御電圧に応じて抵抗値が制御されるトランジスタであることを特徴とする請求項2記載の可変減衰器。
- [4] 上記第1の抵抗素子及び第2の抵抗素子の少なくとも一方が可変抵抗素子であることを特徴とする請求項1記載の可変減衰器。
- [5] 上記可変抵抗素子は、トランジスタを用いて構成されることを特徴とする請求項4記載の可変減衰器。
- [6] 入力端子と出力端子との間に直列接続された複数の4分の1波長伝送線路と、
- 上記複数の伝送線路間の各相互接続点に対応して設けられ、ドレインが上記伝送線路の相互接続点に接続され、ソースが接地され、ゲートに制御電圧が供給されるトランジスタと、
- 上記入力端子に接続された上記伝送線路に並列接続された第1の抵抗素子と、
- 上記出力端子に接続された上記伝送線路に並列接続された第2の抵抗素子とを備えることを特徴とする可変減衰器。
- [7] 上記抵抗素子は、可変抵抗素子であることを特徴とする請求項6記載の可変減衰器。
- [8] 上記可変抵抗素子は、HEMT (high electron mobility transistor) を用いて構成されていることを特徴とする請求項7記載の可変減

衰器。

- [9] 上記可変抵抗素子は、HBT(hetero-junction bipolar transistor)を用いて構成されていることを特徴とする請求項7記載の可変減衰器。
- [10] 中間周波信号を高周波信号に変換する送信側ミキサと、
減衰量が調整可能であるとともに、上記送信側ミキサより出力された上記高周波信号を減衰し出力する送信側可変減衰器と、
上記送信側可変減衰器より出力された上記高周波信号を増幅しアンテナに出力する送信側増幅器とを備え、
上記送信側可変減衰器は、入力端子と出力端子との間に直列接続された複数の伝送線路と、上記入力端子に接続された上記伝送線路に並列接続された第1の抵抗素子と、上記出力端子に接続された上記伝送線路に並列接続された第2の抵抗素子とを有することを特徴とする集積回路。
- [11] アンテナで受信した高周波信号が供給され、当該高周波信号を増幅して出力する受信側増幅器と、
減衰量が調整可能であるとともに、ローカル発振信号を減衰し出力する受信側可変減衰器と、
上記受信側可変減衰器より出力された上記ローカル発振信号を基に、上記受信側増幅器より出力された高周波信号を中間周波信号に変換する受信側ミキサとを備え、
上記受信側可変減衰器は、入力端子と出力端子との間に直列接続された複数の伝送線路と、上記入力端子に接続された上記伝送線路に並列接続された第1の抵抗素子と、上記出力端子に接続された上記伝送線路に並列接続された第2の抵抗素子とを有することを特徴とする請求項10記載の集積回路。
- [12] アンテナで受信した高周波信号が供給され、当該高周波信号を増幅して出力する受信側増幅器と、
減衰量が調整可能であるとともに、ローカル発振信号を減衰し出力する受信側可変減衰器と、

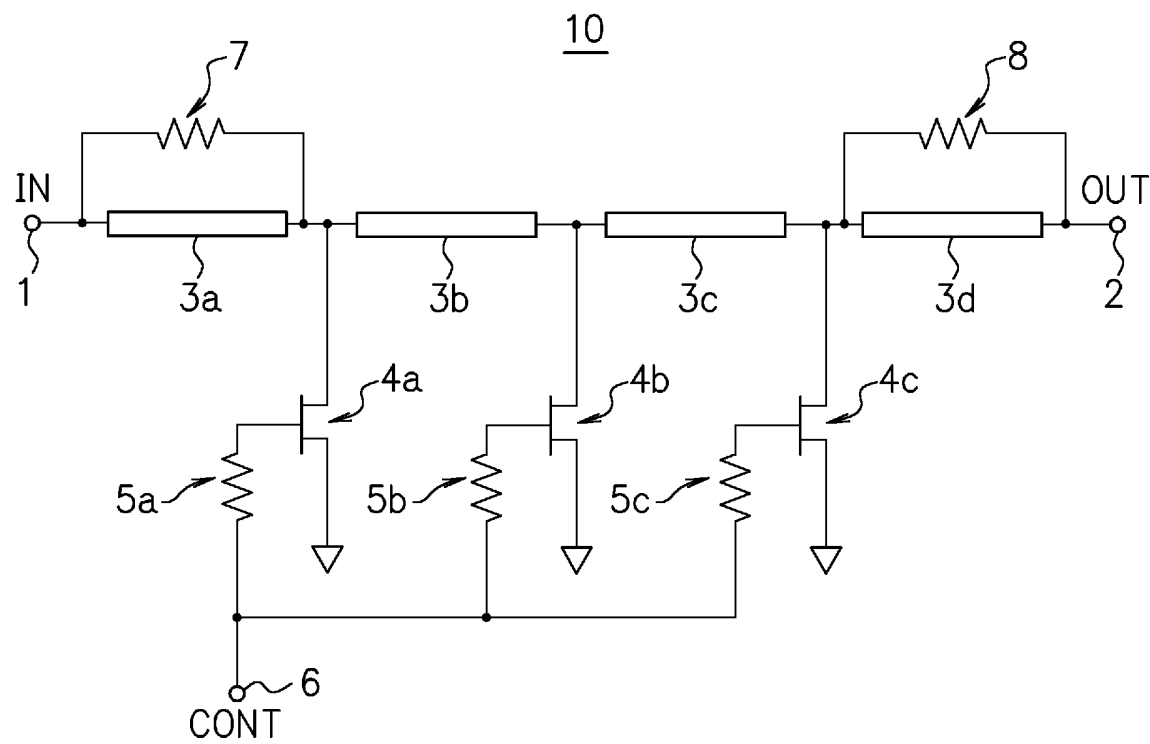
上記受信側可変減衰器より出力された上記ローカル発振信号を基に、上記受信側増幅器より出力された高周波信号を中間周波信号に変換する受信側ミキサとを備え、

上記受信側可変減衰器は、入力端子と出力端子との間に直列接続された複数の伝送線路と、上記入力端子に接続された上記伝送線路に並列接続された第1の抵抗素子と、上記出力端子に接続された上記伝送線路に並列接続された第2の抵抗素子とを有することを特徴とする集積回路。

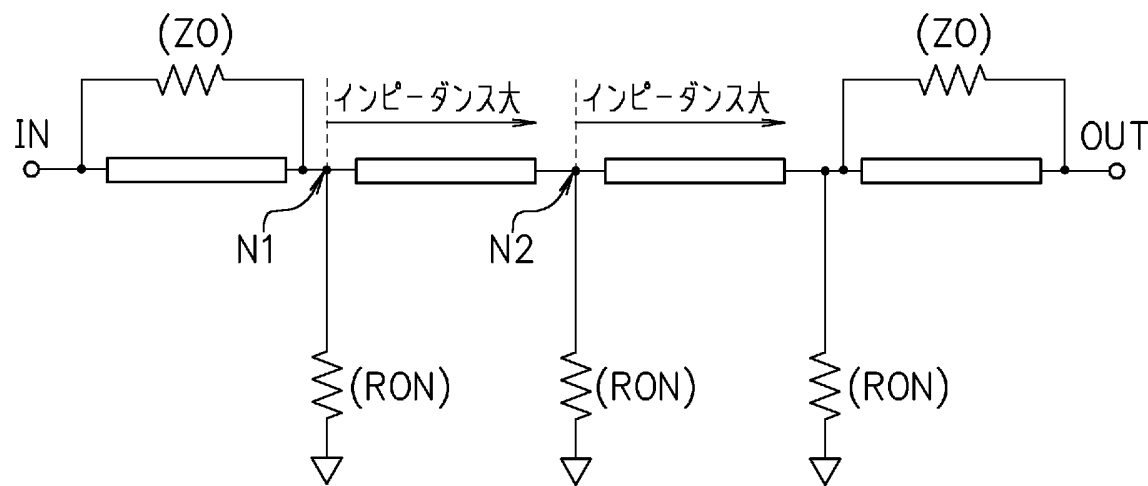
[13] 請求項1記載の可変減衰器の能動素子を集積した半導体基板と当該可変減衰器の受動素子を集積した絶縁基板とを備えることを特徴とする集積回路。

[14] 請求項1記載の可変減衰器を構成する各回路素子を同一の半導体基板上にモノリシックに集積したことを特徴とする集積回路。

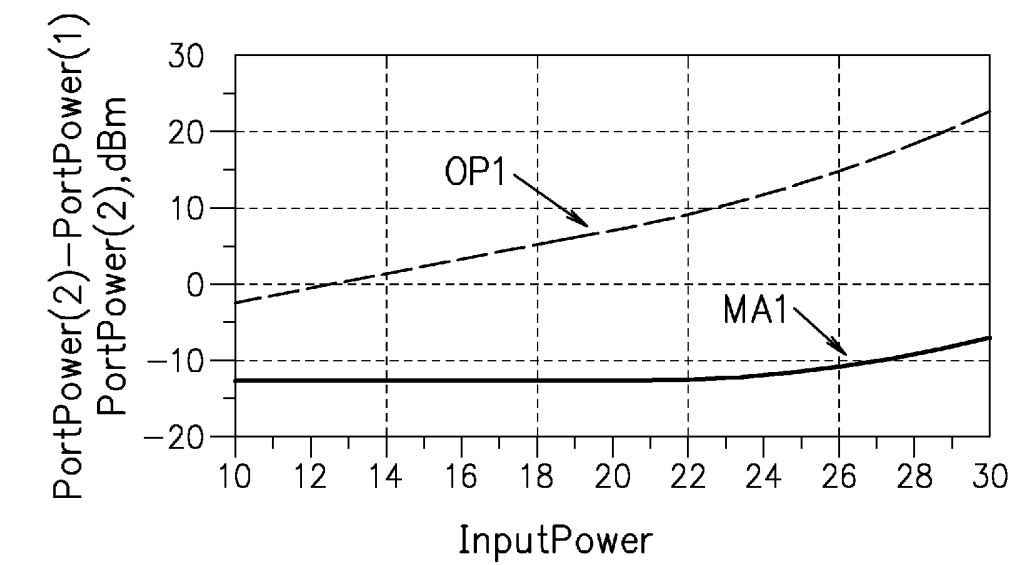
[図1]



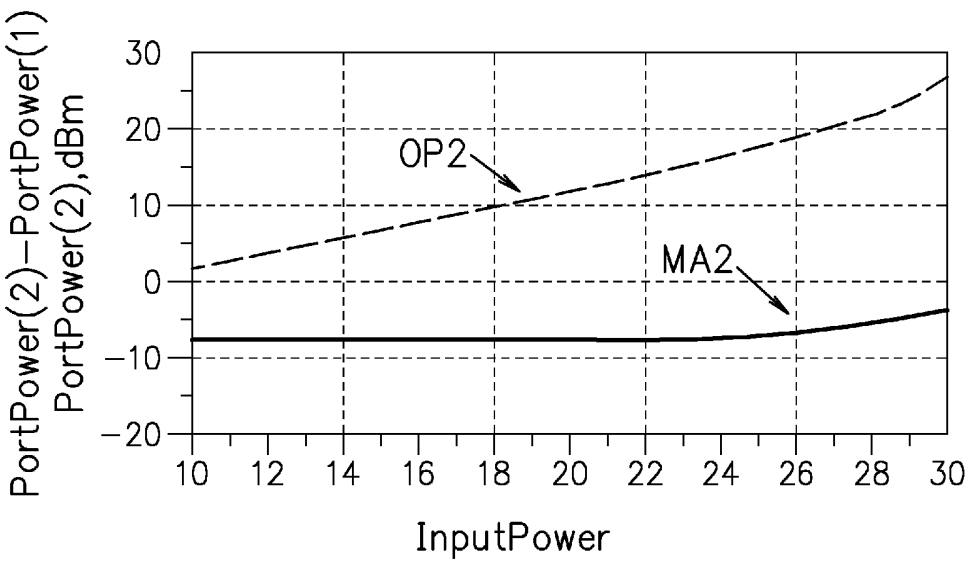
[図2]



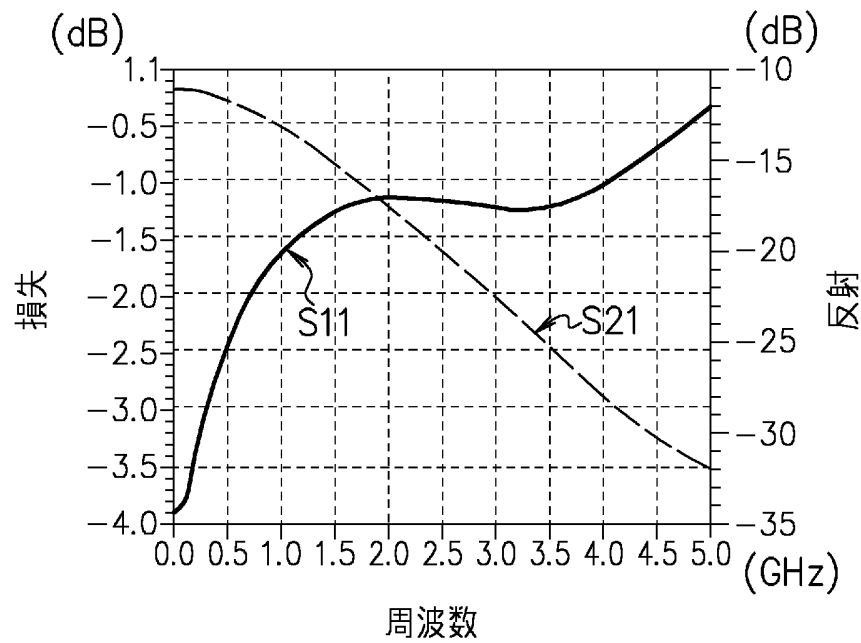
[図3A]



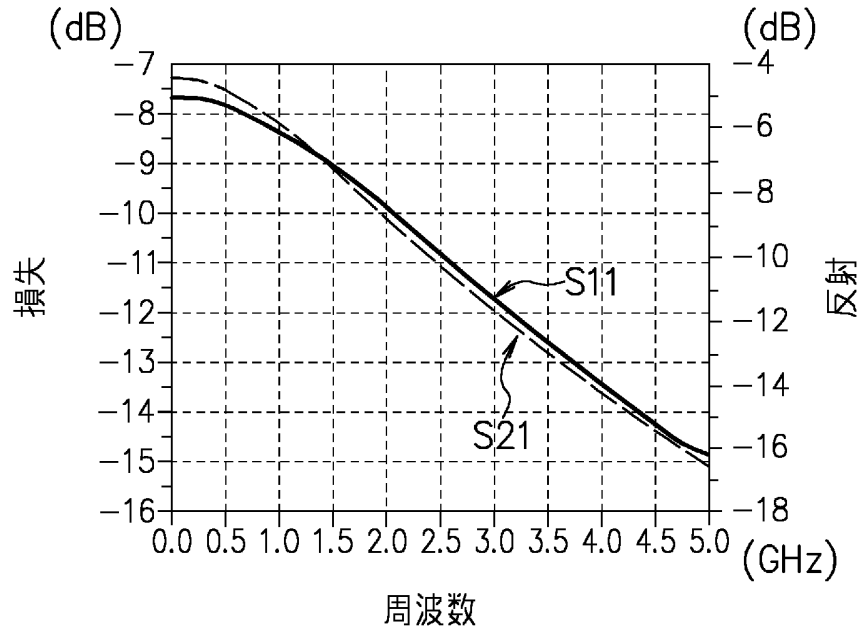
[図3B]



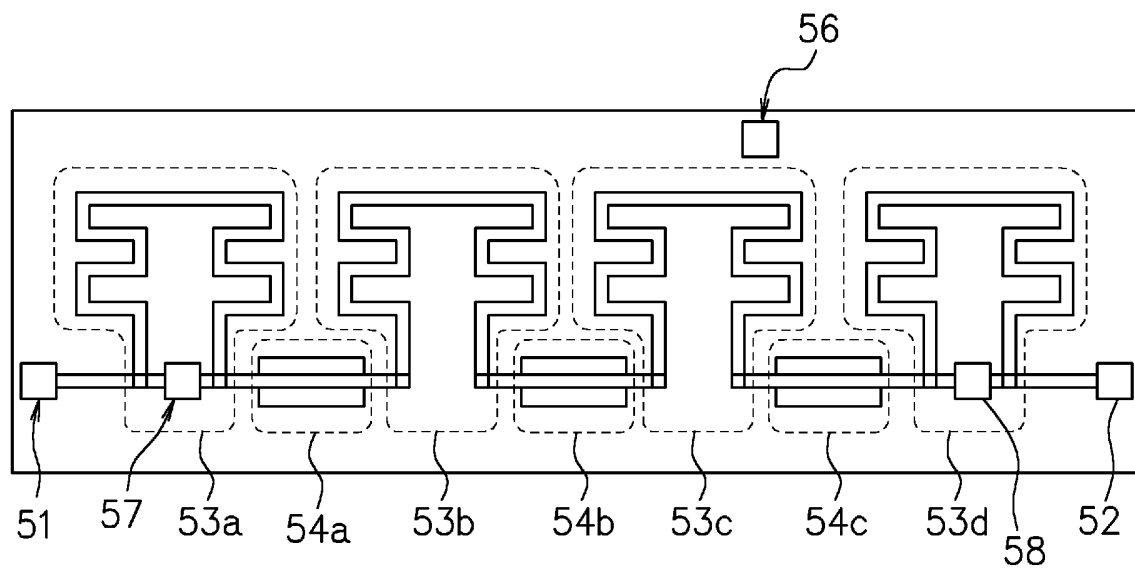
[図4A]



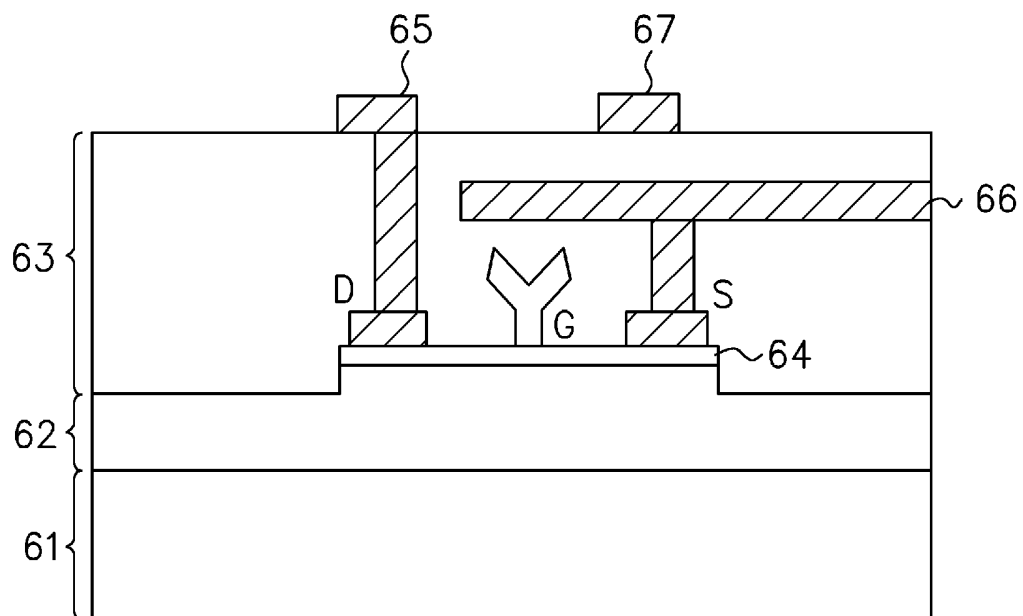
[図4B]



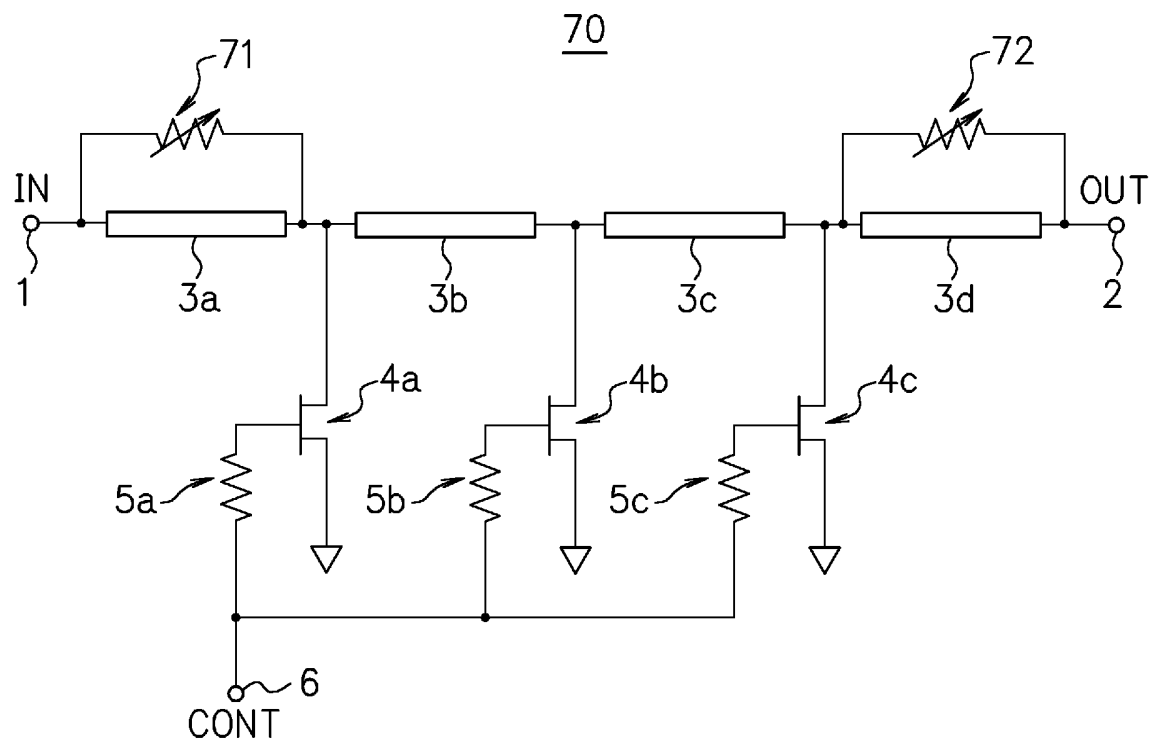
[図5]



[図6]



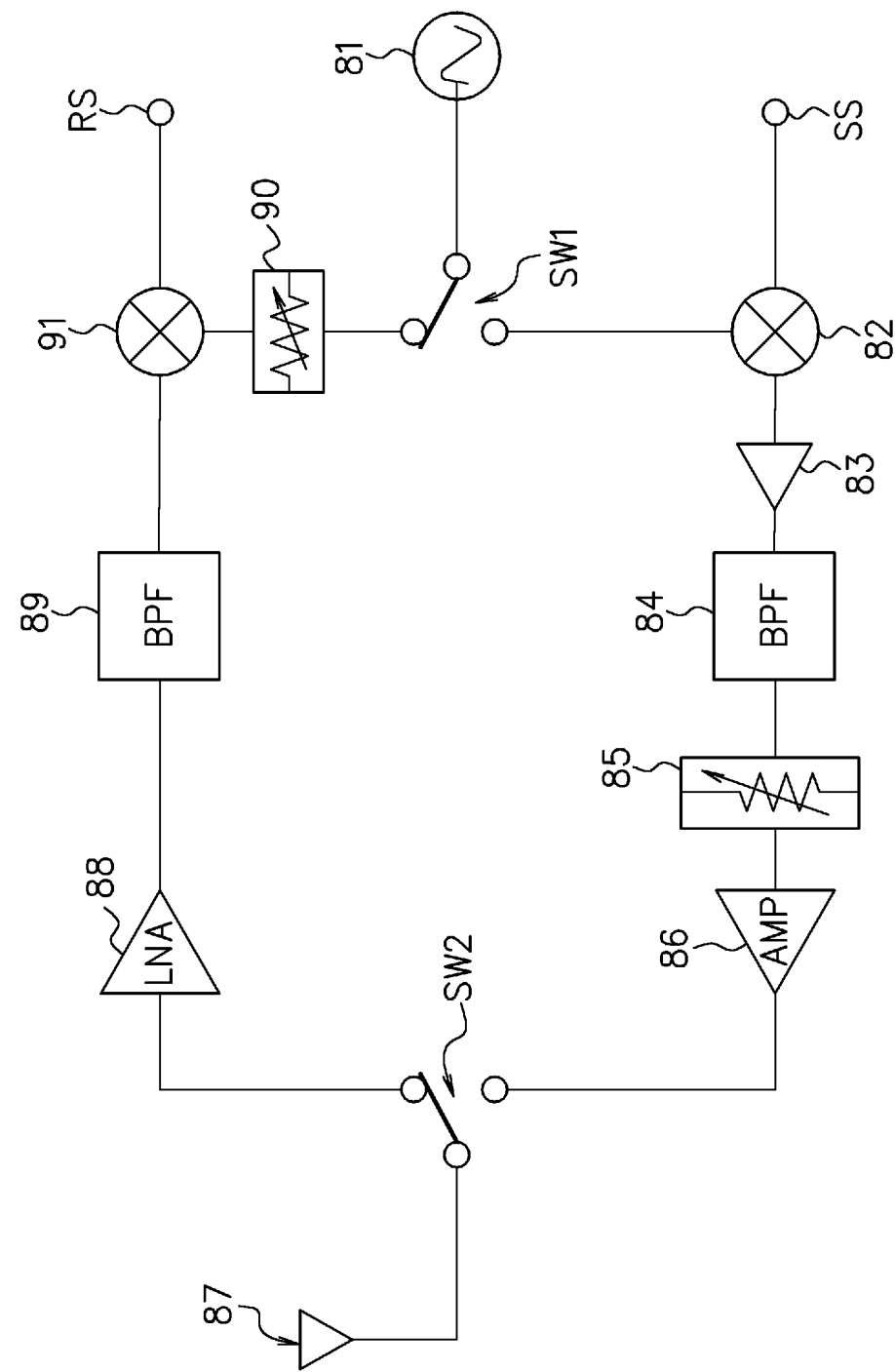
[図7]



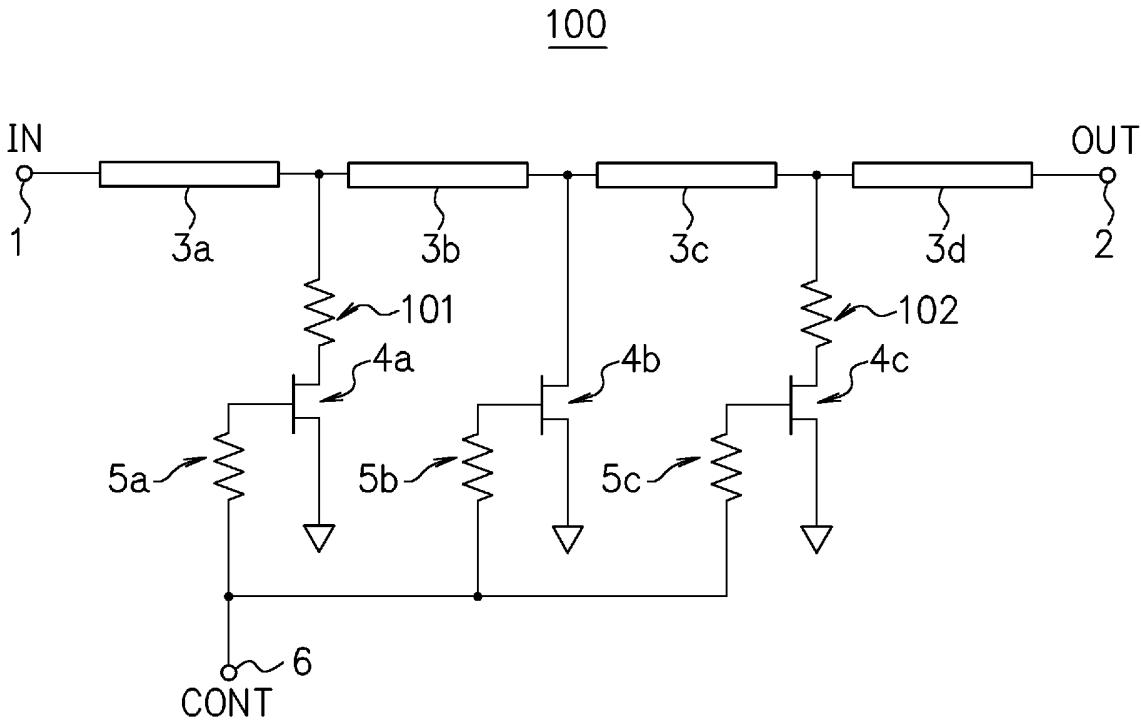
[図8]

	高周波動作	高耐圧動作
InP HEMT	○	×
InP HBT	○	△
SiGe HBT	○	△
CMOS	△	×
GaN HEMT	△	○
GaAs pHEMT	△	△

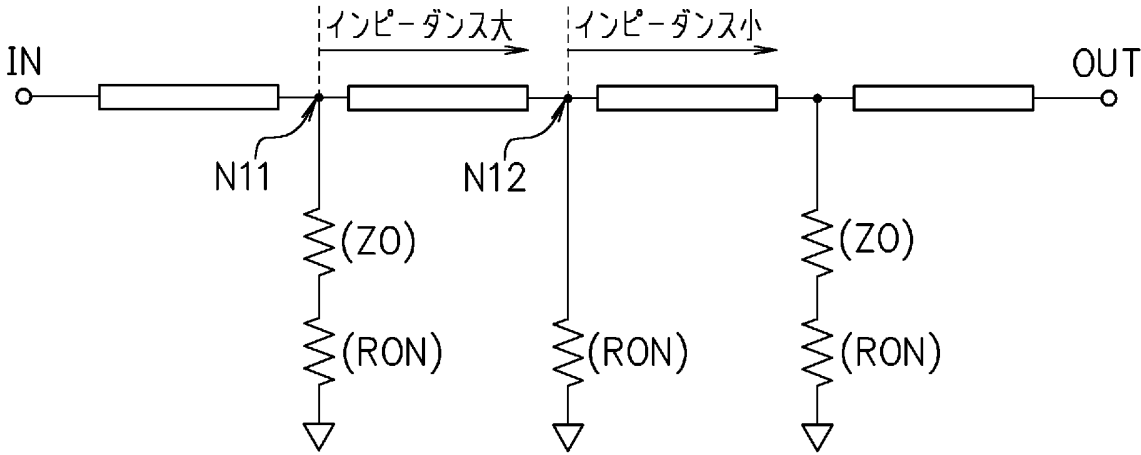
[図9]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/004986

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ H01P1/22, H03H7/24, 11/24, H04B1/04, 1/18, 1/26

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H01P1/22, H03H7/24, 11/24, H04B1/04, 1/18, 1/26

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005
Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 3347705 B2 (Nippon Telegraph And Telephone Corp.), 06 September, 2002 (06.09.02), Par. Nos. [0054] to [0161]; Figs. 54 to 61 & US 6522221 B1	1, 4, 5, 10-14 2, 3
X Y	JP 61-139110 A (Nippon Telegraph And Telephone Corp.), 26 June, 1986 (26.06.86), Full text; Figs. 1, 2 (Family: none)	1, 4, 5, 10-14 2, 3
X Y	JP 57-44314 A (Nippon Telegraph And Telephone Corp.), 12 March, 1982 (12.03.82), Full text; Fig. 2 (Family: none)	1, 4, 5, 10-14 2, 3

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
31 May, 2005 (31.05.05)

Date of mailing of the international search report
21 June, 2005 (21.06.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/004986

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 11-317605 A (Toshiba Lighting & Technology Corp.), 16 November, 1999 (16.11.99), Full text; all drawings (Family: none)	2, 3
Y	JP 8-181508 A (Mitsubishi Electric Corp.), 12 July, 1996 (12.07.96), Full text; all drawings (Family: none)	2, 3
A	JP 62-230101 A (Fujitsu Ltd.), 08 October, 1987 (08.10.87), Full text; Figs. 3, 4 (Family: none)	6-9
A	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 157704/1982 (Laid-open No. 61603/1984) (Mitsubishi Electric Corp.), 23 April, 1984 (23.04.84), Full text; Fig. 3 (Family: none)	6-9
A	JP 2000-286659 A (Toshiba Lighting & Technology Corp.), 13 October, 2000 (13.10.00), Par. Nos. [0002] to [0004]; Fig. 6 (Family: none)	1-14
A	JP 2001-284539 A (Toshiba Corp.), 12 October, 2001 (12.10.01), Full text; all drawings (Family: none)	1-14
A	JP 2000-101381 A (Mitsubishi Electric Corp.), 07 April, 2000 (07.04.00), Full text; all drawings (Family: none)	1-14
A	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 194829/1986 (Laid-open No. 99401/1988) (Fujitsu Ltd.), 28 June, 1988 (28.06.88), Full text; all drawings (Family: none)	1-14
A	JP 61-198801 A (Fujitsu Ltd.), 03 September, 1986 (03.09.86), Full text; Figs. 1 to 3 (Family: none)	1-14

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. ⁷ H01P1/22, H03H7/24, 11/24, H04B1/04, 1/18, 1/26			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. ⁷ H01P1/22, H03H7/24, 11/24, H04B1/04, 1/18, 1/26			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2005年 日本国実用新案登録公報 1996-2005年 日本国登録実用新案公報 1994-2005年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
X Y	JP 3347705 B2 (日本電信電話株式会社) 2002.09.06, 段落【0054】 - 【0161】、第54-61図 & US 6522221 B1	1, 4, 5, 10-14 2, 3	
X Y	JP 61-139110 A (日本電気株式会社) 1986.06.26, 全文、第1, 2図 (ファミリーなし)	1, 4, 5, 10-14 2, 3	
X Y	JP 57-44314 A (日本電気株式会社) 1982.03.12, 全文、第2図 (フ ァミリーなし)	1, 4, 5, 10-14 2, 3	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願 の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献			
国際調査を完了した日 31.05.2005		国際調査報告の発送日 21.6.2005	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 吉村 博之	5 T 3 2 4 5
		電話番号 03-3581-1101 内線	3568

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 11-317605 A (東芝ライテック株式会社) 1999. 11. 16, 全文、全図 (ファミリーなし)	2, 3
Y	JP 8-181508 A (三菱電機株式会社) 1996. 07. 12, 全文、全図 (ファミリーなし)	2, 3
A	JP 62-230101 A (富士通株式会社) 1987. 10. 08, 全文、第 3, 4 図 (ファミリーなし)	6-9
A	日本国実用新案登録出願 57-157704 号 (日本国実用新案登録出願公開 59-61603 号) の願書に添付した明細書及び図面の内容を記録したマイクロフィルム (三菱電機株式会社) 1984. 04. 23, 全文、第 3 図 (ファミリーなし)	6-9
A	JP 2000-286659 A (東芝ライテック株式会社) 2000. 10. 13, 段落【0002】 - 【0004】、第 6 図 (ファミリーなし)	1-14
A	JP 2001-284539 A (株式会社東芝) 2001. 10. 12, 全文、全図 (ファミリーなし)	1-14
A	JP 2000-101381 A (三菱電機株式会社) 2000. 04. 07, 全文、全図 (ファミリーなし)	1-14
A	日本国実用新案登録出願 61-194829 号 (日本国実用新案登録出願公開 63-99401 号) の願書に添付した明細書及び図面の内容を記録したマイクロフィルム (富士通株式会社) 1988. 06. 28, 全文、全図 (ファミリーなし)	1-14
A	JP 61-198801 A (富士通株式会社) 1986. 09. 03, 全文、第 1-3 図 (ファミリーなし)	1-14