

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 1 区分
 【発行日】平成30年11月22日(2018.11.22)

【公表番号】特表2017-512355(P2017-512355A)
 【公表日】平成29年5月18日(2017.5.18)
 【年通号数】公開・登録公報2017-018
 【出願番号】特願2016-541309(P2016-541309)
 【国際特許分類】

H 0 5 H 1/46 (2006.01)

【F I】

H 0 5 H 1/46 R

【誤訳訂正書】
 【提出日】平成30年10月5日(2018.10.5)
 【誤訳訂正 1】
 【訂正対象書類名】明細書
 【訂正対象項目名】全文
 【訂正方法】変更
 【訂正の内容】
 【発明の詳細な説明】
 【発明の名称】電力供給システム及び電力を形成するための方法
 【技術分野】
 【0001】

本発明は、高周波電力信号を形成する電力変換器を備えている電力供給システムに関し、電力変換器は、プラズマプロセス又はガスレーザプロセスに電力を供給するために負荷に接続可能であり、且つ、少なくとも 1 つの第 1 の増幅経路を有している。

【0002】

更に、本発明は、負荷に供給することができる高周波電力を形成するための方法に関し、この方法では、少なくとも 1 つの増幅経路にアナログ信号が供給され、このアナログ信号は増幅経路において増幅されて高周波電力信号になる。

【0003】

電力供給システムは、特に 1 MHz を上回り、且つ特に 200 MHz、とりわけ 90 MHz を下回る周波数において電力を形成するシステムは、例えば、レーザ励起のために又はプラズマ堆積装置において使用されるか、若しくは、誘導用途のために使用される。

【0004】

その種の電力供給システムは増幅器を有しており、この増幅器を介して、電力が形成され、その電力がプラズマ堆積装置に供給されるか、若しくは誘導用途又はレーザ励起のために供給される。基本的に、増幅器の電力制御を実現するために 2 つのコンセプトが存在している。振幅制御では、増幅器の出力電力が入力信号の振幅を介して制御される。線形動作時には、増幅器の効率は振幅に依存している。

【0005】

択一的に、増幅器の供給電圧の制御を介して、増幅器の出力電力を制御することができる。この種の制御では、効率が大きいダイナミックレンジにわたり比較的安定して維持される。しかしながら、制御速度、従って出力電力の制御は比較的緩慢であり、特に、最初に紹介した制御コンセプトにおける制御速度より緩慢である。

【0006】

電力供給システムにおいては、要求される電力の急激な変化が生じる可能性があり、例えばプラズマチャンバにおいてアークが発生し、供給される電力を相応に急激に低減しなければならない場合には、要求される電力が急激に変化する可能性がある。上記の両制御

のコンセプトのいずれも、比較的大きな電力範囲にわたり、高効率での高速な制御の要求を満たすことができない。

【0007】

従って、本発明の課題は、電力変換器の電力を高速且つ確実に調整することができる、プラズマプロセス又はガスレーザープロセスに供給可能な電力を形成するための、電力供給システム及び方法を提供することである。

【0008】

この課題は、本発明によれば、高周波電力信号を形成する電力変換器を備えている電力供給システムによって解決され、電力変換器は、プラズマプロセス又はガスレーザープロセスに電力を供給するために負荷に接続可能であり、且つ、少なくとも1つの第1の増幅経路を有しており、少なくとも1つの第1の増幅経路に、デジタル・アナログ変換器(DAC)によってデジタル信号から形成されるアナログ信号が供給される。DACの前段側には、このDACに供給されるデジタル信号を形成するための論理回路ユニットが接続されており、この論理回路ユニットは、

- ・アナログ信号形状を形成するための信号データ値が格納されている信号データメモリと、
- ・アナログ信号の振幅に影響を及ぼすための振幅データ値が格納されている振幅データメモリと、
- ・信号データ値を振幅データ値と乗算するための乗算器と、

を有している。

【0009】

少なくとも1つの増幅器と接続されており、且つ、この増幅器に電圧を供給する調整可能な給電部が設けられている。

【0010】

給電部は、特に、増幅器にDC電力乃至DC電圧を供給することができる直流電圧供給部であって良い。

【0011】

従って、本発明による電力供給システムにおいては、両制御コンセプトは統合されている。プラズマ用途、誘導用途又はレーザー励起用途では、典型的には、事前に規定されたプロファイルが生じる。これによって、必要とされるダイナミックレンジ(出力電力)及び目標値の急激な変化が事前に既知となることが多くなる。従って、2つの制御コンセプトを並行して使用することが実現される。この際、電力の高速な変化を振幅制御によって実行することができる。その後、電圧制御を再調整し、それによって効率を上昇させることができる。特に高速な上方制御では、十分な制御領域が維持されるように、電圧及び振幅が前もって選択されることを顧慮する必要がある。短時間の、計画的なものではない動的な負荷事象に関しては、高速な振幅制御のみを使用することが考えられる。何故ならば、短い期間であれば、システムの効率を無視することができるからである。振幅制御に関して、簡単なやり方で、DACにおいて形成すべきアナログ信号の信号形状及び振幅に関する情報を有しているデジタル信号を形成することができる。特に、カウンタを用いて、信号データメモリに格納されている一連の信号データ値が読み出され、それらの一連の信号データ値が乗算器に供給され、この乗算器によって、振幅データメモリから読み出された振幅データ値と乗算されることによって、一連のデジタル値を形成することができる。このことは、特に、並行して複数のアナログ信号が形成され、それらの信号が続いて、結合器によって結合され、その結果、結合すべき信号を非常に簡単且つ高速に相互に適合させることができる場合には有利である。そのようにして生成されたアナログ信号によって制御されている増幅経路は、複数の増幅経路の並列動作に非常に適している。そのようにして形成された電力を、増幅経路の出力側において簡単に結合させることができる。これによって、電力変換器の非常に高速で正確に調整可能な総電力が生じる。負荷は、プラズマプロセス又はガスレーザープロセスであって良い。

【0012】

電圧供給のために増幅器に印加される電圧を制御するための制御ユニットを設けることができる。この制御ユニットを給電部において実現する必要はない。例えば、制御ユニットを、給電部と接続されているデジタル論理回路において実現することができる。

【0013】

給電部において形成すべき電圧の目標値も、DACによって形成すべきアナログ信号の目標値も設定するための制御ユニットを設けることができる。目標値は、有利には、電力供給システムの期待される要求電力に依存して調整される。特に、通常の場合、どのような高周波電力信号の形成が見込まれるかが公知である。これに依存して、電圧供給に関する相応の目標値及びアナログ信号に関する目標値を設定することができる。

【0014】

択一的又は付加的に、高周波電力信号に関する目標値を設定するための制御ユニットを設けることができ、また、後続のデジタル論理回路を設けることができ、このデジタル論理回路は、給電部において形成すべき電圧の目標値も、DACによって形成すべきアナログ信号の目標値も求めるように設計されている。高周波電力信号に関する目標値として、有利には、高周波電力信号の振幅が設定される。従って、高周波電力信号の振幅に関する目標値から、形成すべき電圧に関する目標値も、形成すべきアナログ信号に関する目標値も導出することができる。

【0015】

更に、給電部に関する目標値を設定するためのインタフェースを設けることができる。インタフェースは特に、上位のシステム制御部と接続することができる。

【0016】

更に、給電部において形成すべき電圧に関する目標値の、高周波電力信号の振幅に対する余剰分（マージン）を設定するためのインタフェースを設けることができる。高周波電力信号の振幅は、一方では、高周波電力信号に関する目標値であると考えられる。しかしながら、高周波電力信号の測定された振幅も使用することができる。

【0017】

択一的に、高周波電力信号に関する目標値の設定及び余剰分の設定から、給電部において形成すべき電圧の目標値も、DACによって形成すべきアナログ信号の目標値も求めるように設計されている計算ユニットを設けることができる。特に、デジタル論理回路には、高周波電力信号の所望の振幅も、高周波電力信号の測定された振幅も既知であると考えられる。給電部の目標値の余剰分を設定することができるか、又は、余剰分を算出することができる。特に、給電部が少なくとも1つの増幅器に供給する、給電部によって形成される電圧が、高周波電力信号の出力振幅よりも大きくなるように余剰分を選択又は算出することができる。

【0018】

更に、高周波電力信号に関する目標値の設定、及び、速度設定値及び/又は効率設定値の設定から、給電部において形成すべき電圧の目標値も、DACによって形成すべきアナログ信号の目標値も求めるように設計されている計算ユニットを設けることができる。従って、効率の重要性は余り高くない、高速な制御が所望される場合には、給電部において形成すべき電圧に関する目標値を、比較的大きい余剰分によって調整することができる。これに対して、効率的な制御が所望される場合には、電圧に関する目標値は小さい余剰分で調整される。速度設定値は、どれ程の速さで電力制御が行われるべきかを規定することができる。従って、この値を介して、電圧制御が行われるべきか、又は振幅制御が行われるべきかを決定することができる。速度設定値は、例えば、プラズマプロセス、レーザ励起プロセス又は誘導用途のうちの1つに依存して、生じるべきプロファイルを選択又は設定することができる。同じことが効率設定値についても当てはまる。

【0019】

少なくとも2つの増幅経路が設けられており、各増幅経路には、DACによってデジタル信号からその都度形成されるアナログ信号が供給されており、且つ、各DACの前段側には論理回路ユニットが接続されている場合には格別な利点を得られる。この措置によ

って、高い出力電力用の非常にコンパクトな構造が得られる。従って、製造の手間及びコストを節約することができる。更には、そのような構造によって信頼性はより高くなる。その種の電力変換器は、非常に良好に校正可能且つ調整可能である。

【 0 0 2 0 】

1つ又は複数の論理回路ユニットと接続されているディジタル論理回路を設けることができる。この論理回路ユニットによって、乗算すべきデータ値を選択することができる。

【 0 0 2 1 】

ディジタル論理回路及び1つ又は複数の論理回路ユニットを、1つの論理素子に集積することができる。従って、高い集積度が実現される。少数の構成部材を使用するだけで済むので、これによってスペースが節約され、またコストも削減される。

【 0 0 2 2 】

信号データ値及び/又は振幅データ値をルックアップテーブル (L U T : Look-Up-Table) に格納することができ、そのルックアップテーブルにおいて、非常に簡単に、調整すべき信号形状及び振幅に関する選択を行うことができる。

【 0 0 2 3 】

信号データメモリ及び振幅データメモリを、ルックアップテーブル (L U T : Look-Up-Table) として形成することができる。これによって、メモリスペースを節約することができる。何故ならば、(多数のエントリを有している)本来のデータセットにおいてはショートコードのみが管理され、対応する長い表記はテーブルから使用することができるからである。ルックアップテーブルにおいては、特定の状況に関して予め計算された結果又は他の情報を規定することができる。従って、値の計算を省略することができるので、アナログ信号を極めて高速に適合させることができ、またそれに伴い電力も極めて高速に適合させることができる。

【 0 0 2 4 】

ディジタル・アナログ変換器は、基準信号入力端を有することができる。この基準信号入力端は、アナログ信号の生成に影響を及ぼすために使用することができる。このようにして、アナログ信号を非常に高速に変化させることができる。

【 0 0 2 5 】

基準信号入力端の前段側には、制御回路を接続することができる。その種の制御回路を使用することによって、基準信号入力端の入力信号を高速に変化させ、それによってまた、形成されるアナログ信号も高速に変化させることができる。

【 0 0 2 6 】

ディジタル・アナログ変換器と、それに対応付けられている論理回路ユニットが1つのD D Sモジュールに集積されている場合には、非常にコンパクトな構造様式が実現される。

【 0 0 2 7 】

ディジタル・アナログ変換器と増幅経路との間に、アナログ信号をフィルタリングするためのフィルタ装置が設けられている場合には、特に高調波が弱い信号を増幅経路の入力側に入力することができる。これによって、システム全体の効率が上昇する。

【 0 0 2 8 】

電力発生器は、3つ以上の増幅経路を有することができ、それらの増幅経路にはそれぞれ1つのディジタル・アナログ変換器が対応付けられており、ディジタル・アナログ変換器は各増幅経路にアナログ信号を供給する。この措置によって、高い出力電力用の非常にコンパクトな構造が得られる。その種の電力発生器は、非常に良好に調節することができる。

【 0 0 2 9 】

各増幅経路を、それらの増幅経路において形成された電力を結合して総電力にする結合器と接続することができる。この際、より廉価に製造することができるが、しかしながら、入力信号の位相位置、振幅及び周波数に関する高い要求を課すことができる、比較的簡単な結合器を使用することができる。電力変換器を、これによって、非常にコンパクトな

構造様式で廉価に形成することができる。

【 0 0 3 0 】

不均一な強度及び / 又は位相位置の種々の入力信号に対する補償調整インピーダンスを要することなく、増幅経路において形成された電力が結合されるように結合器を設計することができる。その種の結合器は、非常にエネルギーを節約することができ、また廉価である。更には、その種の結合器は非常にコンパクトであり、また小数の構成部品で構成することができる。

【 0 0 3 1 】

結合器として、位相位置シフト式の結合ユニットを使用することもできる。位相位置シフト式の結合ユニットとは、1つのカブラを有しており、またオプションとして、1つ又は複数の増幅経路に対してそれぞれ1つの位相位置シフト式のネットワークを有しているユニットと解され、結合ユニットの入力信号は特定の動作において、 0° でも 180° でもなく、特に 0° より大きく且つ 180° よりも小さい位相位置を相互に有している。例えば、入力信号の位相位置を 90° ずらすことができる。位相が相互に 0° 又は 180° ずれている入力信号が供給される結合ユニットは、本発明の意味においては、位相位置シフト式の結合ユニットとはみなされない。何故ならば、そのような結合ユニットでは単に、更なる位相シフトを要さない入力信号が加算されるからである。

【 0 0 3 2 】

位相位置シフト式の結合ユニットは 90° ハイブリッドカブラであって良い。これは、構成部品のコストを最小限にしながら最適に上記の要求を満たすものである。

【 0 0 3 3 】

位相位置シフト式の結合ユニットは、負荷からカブラを介して増幅器へと案内される反射電力が異なる位相の増幅器へと戻されるように設計されているユニットとも解される。誤整合の際には、例えば、その入力端子にインピーダンスが同一の2つの増幅器が接続されている 90° ハイブリッドカブラは、反射電力を 90° 位相シフトさせて2つの増幅器に分配する。

【 0 0 3 4 】

位相位置シフト式の結合ユニットとは、第1の入力端子において第1の入力インピーダンスを有しており、第2の入力端子において第2の入力インピーダンスを有しており、また、反射電力が結合ユニットを介してそれらの入力端子へと案内されない場合には入力インピーダンスが等しくなるように、また反射電力が結合ユニットを介してそれらの入力端子へと案内される場合には入力インピーダンスが等しくならないように設計されているユニットとも解される。結合ユニットは、上記においても述べたように、その出力端子への反射電力を位相シフトさせて、その入力端子へと更に案内し、従って増幅経路における増幅器へと更に案内するように設計することができる。この場合、結合ユニットにおける入力インピーダンスを変化させることができ、特に相互に異なるように変化させることができる。これによって、第1の増幅器の出力インピーダンスは、第2の増幅器の出力インピーダンスとは異なる値を取ることができる。またこれによって、一方の増幅器の電力を他方の増幅器へと案内し、それによって増幅器が相互に影響を及ぼすように、結合ユニットの特性に影響を及ぼすことができる。増幅器のインピーダンスは負であって良い。これによって、所定の負荷状態においては、第1の増幅経路における第1の増幅器が第2の増幅経路における第2の増幅器に電力を供給することができる。この特性は、以前では、位相位置シフト式の結合ユニットの使用を思いとどまらせる原因となっていた。増幅器が不安定な状態に移行することが懸念されていた。

【 0 0 3 5 】

高い反射係数を用いた実験によって、特にLDMOSトランジスタが増幅器に使用される場合には、全く逆のケースになることが分かった。確かに、2つの増幅経路におけるトランジスタは種々に加熱されるが、しかしながら、負荷状態にないトランジスタの最大加熱は、 0° の位相差を有する入力信号が供給される結合ユニットを備えている電力供給システムの場合のように高くなる。このことは、トランジスタの寄生素子の値が比較的低い

ことに基づき、トランジスタが位相位置シフト式の結合ユニットによって、最も温度が高い点においてはその種の結合ユニットを用いない場合に比べて遙に低く加熱されるように、増幅器のインピーダンスが正確に変化することに関係していると考えられる。

【0036】

不安定性が頻繁に生じる原因として、負荷の、例えばプラズマプロセスのインピーダンスが非常に高速に変化することが挙げられる。負荷変化は、電力供給システムと負荷との間に接続されているインピーダンス整合網が負荷変化に十分高速に反応することができず、更には、電力供給システムの負荷制御も十分高速に反応することができないほどに高速に行われる。高速な負荷変化によって増幅器へと反射される反射電力が生じる。これによって、上記において述べたように、増幅器のインピーダンスが変化する。従って増幅器は、高速な負荷変化後には、もはや負荷変化前と同じ電力を供給しない。位相位置シフト式の結合ユニットを備えている電力供給システムにおいては、特に90°ハイブリッドカプラを備えている電力供給システムにおいては、負荷状態が変化する度に負荷が変化するが、しかしながら、その種の結合ユニット又は位相シフト特性を備えていない電力供給システムにおける負荷の変化よりも遙に少ない。更に、位相位置シフト式の結合ユニットを備えている電力供給システムの動作特性はより安定する。

【0037】

位相位置シフト式の結合ユニットを使用することの利点は、結合ユニットに接続されている2つの増幅経路を、誤整合の際に、異なるインピーダンスとみなせる点にある。更に、誤整合の際には、電力が増幅経路に戻るよう供給されずに、吸収抵抗へと誘導される。増幅経路を異なるインピーダンスとみなせることによって、増幅器のトランジスタは、誤整合の際に、同相での結合とは異なり種々に加熱され、その際、2つのトランジスタのうちのより高温な方は、供給電圧を制御することなく、通常の結合器を使用する場合に比べて約45%減で加熱される。

【0038】

1つの増幅器、特に各増幅器は、その出力側において、結合ユニットの入力インピーダンスとは異なる出力インピーダンスを有することができる。その場合、増幅器は、平滑化されて反射された電力の大部分を再び結合ユニットへと反射させ、結合ユニットはその電力を続いて吸収抵抗へと誘導する。その種の電力供給システムの利点は、定常波の一部が負荷と増幅器との間で低減されることである。その種の電力供給システムにおいて挙げられることが多い欠点は、多くの電力が吸収抵抗において熱に再び変換され、抵抗を相応に大きく構成しなければならず、また性能のより冷却部を設けなければならない点にある。これによってその種の電力供給システムが高価になると考えられる。しかしながら、この比較的高いコストは極めて高い安定性及び信頼性によって補償される。

【0039】

1つの増幅器、特に各増幅器は、電力が供給されるインピーダンスが変化する場合には、出力インピーダンスが変化するよう設計することができる。このことは、例えば、反射電力が増幅器へと案内される場合であると考えられる。特に、結合ユニットの出力側に接続されている負荷インピーダンスが変化する場合には、増幅器に接続されている結合ユニットの入力インピーダンスを変化させることができる。

【0040】

本発明による電力供給システムによって、増幅器のトランジスタは、飽和状態においても、即ち完全な導通状態においても、又は、圧縮状態においても、即ち低下した増幅率で入力電力が増大される場合であっても、また、その特性曲線の線形領域における各点においても動作することが実現される。これによって、電力供給システムは、所定の電力を任意のあらゆる負荷に供給することができ、従って誤整合の際にも供給することができ、その際に、所定の限界値を超えて加熱されることもない。

【0041】

別の利点として、位相位置シフト式の結合ユニットと、上述のトランジスタ技術を備えている電力供給システムが比較的高い供給電圧でのバックオフ領域において動作できるこ

とが挙げられる。これによって、出力電力を入力電力によって制御することができるので、電力供給システムを、小さい出力電力においてより高速に制御することができる。更に、吸収抵抗を有している位相位置シフト式の結合ユニットは、2つの増幅経路の位相が相互に変化する場合には、出力電力を変調するために、又は、2つの出力電力間の高速なパルス化に関して使用することができる。その場合、電力の一部は電力供給システムの出力側には流れず、吸収抵抗へと流れる。

【0042】

プラズマプロセスのために、高周波電力信号に関しては、高周波電力信号の周波数よりも低い変調周波数又はパルス周波数でもって変調又はパルス化されることが多く所望される。これを電力供給システムによって非常に良好に実現することができる。特にこのために、位相位置シフト式の結合ユニットが有利である。高周波電力信号を変調するために、又はパルス化するために、変調周波数又はパルス信号を用いて、増幅経路間で高周波信号の位相の位置を調整することができる。つまり、非常に高速にパルス化を実現することができるか、又は変調を行うことができる。

【0043】

増幅経路は、LDMOS技術のトランジスタを有することができる。LDMOSは「laterally diffused metal oxide semiconductor」の略称であり、従来では特にGHz範囲で使用されていたMOSFETである。プラズマプロセスに供給することができる電力を形成するために増幅器において使用される場合には、驚くべきことに、LDMOS技術のこのトランジスタの動作特性は、同等の従来のMOSFETに比べて遙に信頼性が高いことが分かった。このことは、極めて高い電流耐性に起因すると考えられる。特に、より多くの数の増幅経路及び3.4MHz, 13MHz, 27MHz, 40MHz, 80MHz及び162MHzの周波数を用いて実験を行った際には、このタイプのトランジスタは非常に高い信頼性を示した。従来のMOSFETと比較したこのタイプのトランジスタの別の利点は、上述の周波数(3.4MHz, 13MHz, 27MHz, 40MHz, 80MHz及び162MHz)に対して同じトランジスタを使用できる点にある。これによって、非常に類似するか、又は同じトポロジを用いて、1MHzから200MHzの範囲の数十倍にわたる周波数において使用可能である増幅器及び電力供給システムを形成することができる。これは、プラズマプロセス及びガスレーザ励起において頻繁に使用される周波数である。周波数は、DACの制御を単純に変更することによって調整することができ、振幅はデジタルメモリ又はLUTにおける値を変更することによって調整することができる。

【0044】

従来のMOSFETは、この周波数での動作時に、プラズマプロセスに供給される電力が過度に多く反射される場合には、プラズマプロセスにおいては頻繁に問題になる。更に、形成された電力は、反射電力がクリティカルな限界値を超えて上昇することがないようにするために、頻繁に制限しなければならなかった。これによって、プラズマプロセスを常に確実に点弧させることができなかった、又は所望の電力範囲で動作させることができなかった。更に、煩雑な制御可能なインピーダンス整合回路及び結合器を設けて、この欠点を回避しなければならなかった。LDMOSトランジスタは、例えばプラズマプロセスの給電の場合のような、著しい量の反射電力が見込まれる場合には非常に有利に使用することができる。上述の結合器との関連において、LDMOSトランジスタの利点は、極めて多くの反射電力をトランジスタによって吸収できる点にある。これによって、電力供給システムと負荷との間に付加的に接続されているインピーダンス整合網に対する要求は低くなり、また、このインピーダンス整合においては、構成部材及び制御に関するコストを節約することができる。

【0045】

各増幅経路には、所属の論理回路素子を備えた固有のデジタル・アナログ変換器を対応付けることができ、その場合には、デジタル・アナログ変換器に対応付けられている論理回路素子と接続されている上位のメモリ、特にルックアップテーブルが設けられてい

る。上位のメモリによって、ディジタル・アナログ変換器に対応付けられているメモリに書き込みを行うことができる。非常に高い電力に適しており、またコンパクトな構造様式を実現することができる全体システムが得られる。また、システムは出力電力に関して非常に良好に調整及び調節することができる。

【0046】

上位のメモリを論理回路に集積することができる。更に、少なくとも1つのディジタル・アナログ変換器の基準信号入力端用の制御回路を、プログラミング可能な論理モジュール(PLD)として、特にフィールドプログラマブルゲートアレイ(FPGA)として形成することができる論理素子に集積することができる。論理回路を、ディジタルシグナルプロセッサによって制御することができる。

【0047】

特に、付加的に、DACをこのPLD又はFPGAに集積することができる。更に、少なくとも1つのDACの基準信号入力端用の制御回路をPLD又はFPGAに集積することができる。PLD又はFPGAを、ディジタルプロセッサによって、特にディジタルシグナルプロセッサ(DSP)によって制御することができる。この措置は、高電力用のコンパクトな構造様式を実現することができ、また電力変換器を非常に良好に調整できることに寄与すると考えられる。

【0048】

システム制御部と接続されている測定装置を設けることができる。システム制御部もまた論理回路を少なくとも間接的に、特にディジタルプロセッサ又はDSPを介して制御する。これによって、非常に正確且つ非常に高速な、プラズマプロセスに供給される電力の制御を実現することができる。

【0049】

形成された総電力、及び/又は、負荷からの、特にプラズマチャンバからの反射電力を検出して、上位の制御部に供給することができる。このようにして、電力変換器の出力電力を制御又は制御することができる。このことはまた、FPGAとDDS、また必要に応じてDSPから成るプリント基板上のFPGAにおいて直接的に行うこともできる。

【0050】

本発明によって、構成部材及び/又は製造時の限定的な繰り返し精度によって生じる、個々の増幅経路の公差を校正して除去することができる。これによって、電力の簡単な結合が実現される。これによって、全てのステップを個別に調整する必要がなくなるので、製造時のコストも削減される。速度に関する利点は、この校正データをメモリに格納することができる、またFPGAによって新たな電力値をセットする際にそれに並行して、即ちそれと同時に全ての増幅経路にその電力値を適用できることによって得られる。

【0051】

更に、相互に独立した複数の電力変換器又は電力形成システムの位相及び/又は振幅を相互に同期させることができる。

【0052】

このコンセプトが機能するための前提として、増幅経路に供給される信号の振幅を変化させることによって制御することができる増幅器トポロジが挙げられる。正確であるために、電力変換器は更に、種々の動作モードにおいて、特に種々の動作クラスにおいて動作できる。つまり電力変換器は、小さい電力、例えば200Wを下回る電力に関して、線形の動作モード、特に動作クラスABに維持される。しかしながら、高い電力に関して、特に800Wを上回る電力に関して、電力変換器は、スイッチングプロセスによって決定される動作に維持され、特に、動作クラスE又はF、特に有利には動作クラス「Fインバース」で動作する。上述の動作モードは振幅制御に関して有効である。全ての動作モードから、電圧制御に移行することができる。電圧制御及び振幅制御を並行して、即ち同時に適用することも考えられる。

【0053】

更に本発明は、負荷に供給することができる高周波電力を形成するための方法に関し、

この方法では、少なくとも1つの増幅経路に、デジタル・アナログ変換器(DAC)によってデジタル信号から形成されるアナログ信号が供給され、増幅経路において高周波電力信号へと増幅され、信号データメモリに格納された信号データ値が、振幅データメモリに格納された振幅データ値と乗算されることによってデジタル信号が形成され、増幅経路の少なくとも1つの増幅器には調整可能な電圧によって電力が供給される。アナログ信号はアナログ電圧であって良い。

【0054】

これによって、電力供給システムに関して上記において述べた利点を得られる。

【0055】

給電部において形成すべき電圧に関する目標値及びDACによって形成すべきアナログ信号に関する目標値を、制御ユニットによって設定することができる。

【0056】

択一的に、高周波電力信号に関する目標値を、制御ユニットから後続のデジタル論理回路に引き渡すことができ、また論理回路によって、給電部において形成すべき電圧に関する目標値も、DACによって形成すべきアナログ信号に関する目標値も求めることができる。

【0057】

更に、高周波電力信号に関する目標値が変化した場合に、第1の方法ステップにおいてはDACによって形成すべきアナログ信号に関する目標値を設定することができ、また第2の方法ステップにおいては給電部において形成すべき電圧に関する目標値を設定することができる。これによって、特に出力電力を低減する際に、振幅制御による高速な制御を実現することができる。効率を上昇させるために給電部の緩慢な再調整を行うことができる。従って、不必要な損失が回避される。

【0058】

高周波電力信号に関する目標値が変化した場合に、第1の方法ステップにおいては、給電部において形成すべき電圧に関する目標値を設定することができ、また第2の方法ステップにおいては、DACによって形成すべきアナログ信号に関する目標値を設定することができる。従って、特に出力電力を高める際に、高速な制御を行うことができる。しかしながら、この場合には、電力上昇が計画されていることに関してある程度の事前知識が必要になる。この場合には、先ず給電部の電圧を、1つ又は複数の増幅器に電圧供給するために高めることができる。これによって効率は低下する。しかしながら、振幅が調整されるので、効率は短時間の内に再び改善される。

【0059】

調整可能な電圧は、電圧の制御によって、少なくとも1つの増幅器の電力供給のために調整することができる。

【0060】

給電部は、少なくとも1つの増幅器に制御された電圧を供給することができ、これは高周波電力信号の検出又は設定された電圧振幅値を超える所定の余剰分である。これによって電力の高速な上方制御が実現される。

【0061】

設定可能な余剰分を複数の段階で設定することができる。従って、低い効率での高速な制御が所望される場合には、大きい余剰分を選択することができる。これに対して、より高い効率での比較的緩慢な制御が要求される場合には、比較的小さい余剰分で十分であるので、従って比較的小さい余剰分を設定することができる。この場合には、出力電力を引き下げる比較的高速な制御を実現することができるが、しかしながら、比較的高い出力電力に引き上げるには比較的緩慢な制御しか実現できない。何故ならば、電力を高めるためには、調整可能な電圧を上方制御しなければならず、これは原理上やや緩慢になるからである。

【0062】

有利には、デジタル・アナログ変換器のデジタル信号入力端には、一連のディジタ

ル値が供給され、それらのデジタル値からデジタル・アナログ変換器はアナログ信号を形成する。このようにして、アナログ信号を非常に高速且つ正確に形成することができる。

【0063】

デジタル・アナログ変換器の基準信号入力端には、アナログ信号に影響を及ぼすために、基準信号を供給することができる。従って、一連のデジタル値だけでなく、基準信号入力端に供給される基準信号によってもアナログ信号に影響を及ぼすことができる。つまり、アナログ信号に影響を及ぼし、また正確に調整するための複数の可能性が提供される。

【0064】

アナログ信号をフィルタリングすることができ、これによって上述の利点が得られる。

【0065】

複数のデジタル・アナログ変換器によって、それぞれ1つのアナログ信号を形成し、対応する各増幅経路において増幅することができる。従って、並列な増幅経路において比較的小さい電力を形成することができ、続けてそれらの電力を統合して1つの総電力にすることができる。個々の増幅経路に関しては、形成される電力が比較的小さいことに基づき、廉価な構成素子を使用することができる。

【0066】

各増幅経路の出力信号を、結合器によって結合して1つの総電力にすることができる。従って、簡単なやり方で、電力発生器の高い出力電力を実現することができる。特に、各増幅経路の出力信号を位相位置シフト式の結合ユニットに供給することができ、この結合ユニットによって、各出力信号は位相に依存して1つの総電力に結合される。

【0067】

信号データメモリ及び振幅データメモリには上位のメモリから書き込みが行われる。従って、上位のメモリによって、デジタル・アナログ変換器に対応付けられているメモリの内容を特定して、その内容に影響を及ぼすことができる。

【0068】

各増幅経路に供給されるアナログ信号の所定の振幅によって、高周波電力信号の振幅、即ち各増幅経路の出力信号の振幅に影響を及ぼすことができる。

【0069】

アナログ信号を増幅経路に直接的に供給することができ、また、アナログ信号の振幅の変化によって、直接的に、増幅経路の高周波電力信号の振幅を変化させることができる。従って、特にハードウェアに関するコストが削減される。更に、これによって、事後的に再び生成しなければならないアナログ信号の振幅情報は失われないことが保証される。

【0070】

更に本発明は、種々の増幅経路において形成された高周波電力信号の振幅及び位相の許容差を補償するための方法に関し、この方法では、各増幅経路に、それぞれ1つのDACによって形成された信号が供給され、この信号の振幅及び位相は上位のデジタルメモリ制御ユニットによってそれぞれ調整される。つまり非常に良好な調整及び較正が実現される。

【0071】

DACによって形成されたアナログ信号の振幅によって、各増幅経路の各高周波電力信号の振幅に影響を及ぼすことができる。

【0072】

更に本発明によれば、形成すべき第1の出力電力において、第1の増幅経路に第1の信号を供給し、形成すべき第2の出力電力において、第1の増幅経路に第2の信号を供給し、形成すべき第1の出力電力において、第2の増幅経路に第3の信号を供給し、形成すべき第2の出力電力において、第2の増幅経路に第4の信号を供給し、第1、第2、第3及び第4の各信号の振幅をメモリに格納することができる。

【0073】

本発明の更なる特徴及び利点は、後続の本発明の実施例の説明から、本発明にとって重要な詳細を示した図面の各図に基づき、また各請求項から明らかになる。個々の特徴を、それぞれ個別に、又は複数を任意に組み合わせることによって、本発明のヴァリエーションにおいて実現することができる。

【 0 0 7 4 】

本発明の有利な実施例は図面に概略的に示されている。以下では、その実施例を別紙の図面の各図を参照しながら詳細に説明する。

【図面の簡単な説明】

【 0 0 7 5 】

【図 1】電力供給システムを備えているプラズマシステムを非常に概略的な図で示す。

【図 2】電力供給システムをブロック図で示す。

【図 3】D D S モジュールをブロック図で示す。

【図 4】出力電力を低減するための方式を説明するためのブロック図を示す。

【図 5】出力電力を増大するための方式を説明するためのブロック図を示す。

【 0 0 7 6 】

図 1 にはプラズマシステム 1 が示されており、このプラズマシステム 1 は電力供給システム 2 を含んでいる。電力供給システム 2 自体は電力変換器 3 を有しており、この電力変換器 3 を給電網 4 に接続することができる。電力変換器 3 の出力側において形成された電力は、インピーダンス整合網 5 を介して、プラズマチャンバ 6 に供給される。プラズマチャンバ 6 ではプラズマが形成され、そのプラズマを用いることによって、プラズマチャンバ 6 内でのプラズマ加工を実施することができる。特に、ワークピースをエッチングすることができるか、又は、基板上に材料層を被着させることができる。

【 0 0 7 7 】

図 2 には、電力供給システム 2 0 が非常に概略的に示されている。電力供給システム 2 0 は、電力変換器 3 0 を有しており、この電力変換器 3 0 は、負荷、例えばプラズマプロセス又はレーザ励起に供給することができる出力電力を形成する。電力変換器 3 0 には複数の増幅経路 3 1 , 3 2 が設けられている。増幅経路 3 1 , 3 2 は可能な限り同一に形成されている。従って、以下では増幅経路 3 1 についてのみ説明する。増幅経路 3 1 , 3 2 (図示されている 2 つの増幅経路 3 1 , 3 2 よりも多くの数の増幅経路を設けても良い) は、アナログ信号を増幅することに適している複数の増幅器 3 7 , 3 8 を有している。増幅経路 3 1 , 3 2 の端部には、少なくとも 1 つの L D M O S トランジスタを備えた増幅器 3 9 が設けられており、この増幅器 3 9 の出力側は直接的に、又は、例えばインピーダンス整合素子及び / 又はフィルタを介して間接的に、結合器 4 0 に接続されている。特に、全ての増幅経路 3 1 , 3 2 の全ての出力側は、とりわけ同じ方式で、結合器 4 0 に接続されている。結合器 4 0 によって、各増幅経路 3 1 , 3 2 の個々の電力が結合されて、総電力となる。

【 0 0 7 8 】

増幅経路 3 1 , 3 2 が可能な限り同一に形成されているということは、同一の増幅率を有しているということ必ずしも意味していない。回路の構成部材のばらつき及び製造公差によって、同一の入力信号であっても、増幅経路 3 1 , 3 2 において形成される高周波電力信号の位相及び / 又は振幅に顕著な差が生じることも考えられる。

【 0 0 7 9 】

増幅経路 3 1 , 3 2 の前段側には、ディジタル・アナログ変換器 (D A C) 4 1 がそれぞれ 1 つずつ接続されており、各 D A C 4 1 には 1 つの論理回路ユニット 4 2 が対応付けられている。特に、D A C 4 1 には論理回路ユニット 4 2 から一連のディジタル値が供給され、それらのディジタル値から D A C 4 1 はアナログ出力信号を形成する。アナログ出力信号は、必要に応じてオブションのフィルタ 5 5 によってフィルタリングされた後に、増幅経路 3 1 , 3 2 に供給される。D A C 4 1 及び論理回路ユニット 4 2 を、いわゆるダイレクト・ディジタル・シンセシス (D D S : Direct-Digital-Synthese、ダイレクト・ディジタル・シンセサイザ (Direct-Digital-Synthesizer) と称される) モジュール 4

3に統合することができる。増幅経路31, 32にはそれぞれ固有のDDSモジュール43が対応付けられており、また相応にDAC41及び論理回路ユニット42が対応付けられている。図3にはDDSモジュール43が例示的に示されている。

【0080】

ここで、論理回路ユニット42は、

1. アナログ信号形状を形成するための信号データ値が格納されている信号データメモリ61と、
 2. アナログ信号の振幅に影響を及ぼすための振幅データ値が格納されている振幅データメモリ62と、
 3. 信号データ値を振幅データ値と乗算するための乗算器63と、
 4. 所定のクロックで、信号データ値が信号データメモリ61から読み出されて乗算器へと供給されるように構成されているカウンタ64と、
- を有している。

【0081】

信号データメモリ61も、振幅データメモリ62も、いわゆるルックアップテーブル(LUT: Look-Up-Tables)として形成することができる。

【0082】

DAC41は更に基準信号入力端44を有しており、この基準信号入力端44の前段側には、基準信号を形成するために制御回路45を接続することができる。制御回路45を、後述するデジタル論理回路(プログラミング可能な論理デバイス、PLD: Programmable Logic Device)において実現することができる。デジタル論理回路を、フィールドプログラマブル(論理)ゲート装置(FPGA: Field Programmable Gate Array)として形成することができる。

【0083】

基準信号入力端44に入力される基準信号によって、出力信号、即ちDAC41によって生成されるアナログ信号に影響を及ぼすことができる。DDSモジュール43の前段側にはデジタル論理回路46が接続されており、このデジタル論理回路46も同様にルックアップテーブル(LUT)として形成されたメモリ47を有している。メモリ47には、振幅データ値を格納することができる。この振幅データ値を、メモリ47から振幅データメモリ62に書き込むことができる。更に、位相補正用のデータも格納することができる。メモリ47に格納されている値は、増幅経路31, 32又は後段側の結合器40における差を補償するために使用される。それらの値を論理回路ユニット42に、特に振幅データメモリ62に引き渡すことができる。デジタル論理回路46は、特にデジタルシグナルプロセッサ(DSP)として形成することができる。制御ユニット48によって制御される。この制御ユニット48はデータバス50を介してシステム制御部49と接続されている。

【0084】

制御ユニット48、メモリ47及び論理回路ユニット42を、1つの論理素子58において実現することができる。論理素子58はデジタル論理回路PLDとして、特にFPGAとして形成することができる。更にDAC41も集積される場合には、コンパクトな論理モジュール57が得られる。制御ユニット48、メモリ47、DDSモジュール43及びDAC41並びにフィルタ55及び第1の増幅器37も、1つのプリント基板56上で実現することができる。同一のプリント基板56を、電力、周波数及び供給負荷(レーザ、プラズマ等)が異なる、種々様々な多数の電力供給システムに使用することができる。

【0085】

結合器40の出力電力は、方向性結合器51を介して、負荷に、例えばプラズマプロセスに供給される。方向性結合器51によって、出力された電力及び負荷からの反射電力を検出することができる。測定信号処理は、方向性結合器51と接続されている測定手段52を用いて行われる。測定手段52自体はシステム制御部49と接続されている。従って

、システム制御部 49 によって、検出された出力電力及び検出された反射電力に基づき、どれ程の大きさの出力電力が結合器 40 によって形成されるべきかを決定することができる。この設定に応じて、システム制御部 49 は制御ユニット 48 を制御し、制御ユニット 48 はまたデジタル論理回路 46 を制御する。

【0086】

測定手段には、アーク識別部を実現することができる。アークへの高速な反応を達成するために、アーク識別部を、即ち測定手段をデジタル・アナログ変換器 41 に、特にデジタル・アナログ変換器 41 の基準信号入力端 44 に又は制御回路 45 に直接的に接続することができる。

【0087】

メモリ 47 には、振幅情報も位相情報も含んでおり、また必要に応じて周波数情報も含んでいるデジタル値が格納されているので、DAC 41 の出力側においては所定の振幅、周波数位置及び位相位置を有しているアナログ信号を形成することができる。これによって、個々の増幅経路 31, 32 の出力信号を相互に調整することができるので、それらの出力信号を結合器 40 において改善された出力電力のために結合することができる。特にこのやり方によって、非常に簡単な結合器 40 が損失なく形成される出力インピーダンスを使用することができ、また損失電力を少量に維持することができる。

【0088】

本発明によるやり方でアナログ信号を形成することによって、非常に高速に、結合器 40 の出力側における電力に影響を及ぼすことができ、また電力を変化させることができる。

【0089】

電力供給システム 20 は更に、調整可能な給電部 59 を有しており、この給電部 59 自体は複数の給電モジュール 53a, 54a, 53b 及び 54b を有している。給電モジュール 53a, 54a, 53b, 54b、従って給電部 59 は、増幅経路 31, 32 の増幅器 38, 39 と接続されている。増幅器 37 との接続も考えられる。この実施例では、増幅器 37 を定電圧で動作させることができる。特に、増幅経路 31, 32 の増幅器 38, 39 には、給電部 59 を介して、調整可能な電圧が供給される。有利には、電圧は増幅器 37 ~ 39 に供給される DC 電圧である。増幅経路 31, 32 の出力側には、測定手段 33, 34 が設けられており、これらの測定手段 33, 34 を介して増幅経路 31, 32 の出力信号が検出される。これによって求められた測定値は、論理回路 46 にフィードバックされる。論理回路 46 には制御ユニット 46a が設けられている。制御ユニット 46a 自体は給電部 59 と接続されている。従って、増幅器 37 ~ 39 に供給される電圧を制御乃至調整することができる。

【0090】

制御ユニット 48 は、高周波電力信号に関する目標値を設定するために設けることができる。高周波電力信号は、増幅経路 31, 32 の出力側における高周波出力信号であっても良いし、結合器 40 の出力側における高周波出力信号であっても良い。この目標値を論理回路 46 へと引き渡すことができる。続いて、この論理回路 46 では、DAC 41 において求められるべきアナログ信号に関する目標値及び給電部 59 によって形成すべき電圧に関する目標値が求められる。択一的に、アナログ信号に関する目標値及び形成すべき電圧を制御ユニット 48 によって設定することができる。別の代替形態によれば、給電部 59 において形成すべき電圧に関する目標値を、論理回路 46 のインタフェース 35 を介して設定することができる。

【0091】

論理回路 46 においては、更に、高周波電力信号に関する目標値の設定から、また、余剰分に関する設定から、給電部 59 において形成すべき電圧の目標値も、DAC 41 によって形成すべきアナログ信号の目標値も求めるように設計されている計算ユニット 46b を設けることができる。択一的に、高周波電力信号に関する目標値の設定、及び、速度設定値又は効率設定値の設定から、給電部 59 において形成すべき電圧の目標値も、DAC

4 1 によって形成すべきアナログ信号の目標値も求めるように、計算ユニット 4 6 b を設計することができる。計算ユニット 4 6 b は同様に、目標値及び余剰分を、インタフェース 3 5 を介して受信することができる。インタフェース 3 5 はデータ技術的にシステム制御部 4 9 と接続することができる。特に、システム制御部 4 9 を介して、高速な振幅制御又はやや緩慢な電圧制御が実行されるべきか否かを設定することができる。このことは、後続の図 4 及び図 5 に基づき説明する。

【 0 0 9 2 】

図 4 においては、出力電力を高速に低減しなければならない場合の方式が記載されている。第 1 の動作状態 1 0 0 においては、電力供給システム 2 0 が、例えば 5 0 V の供給電圧で動作する。増幅経路 3 1 , 3 2 の入力側における入力信号の振幅は 1 0 0 % である。要求される出力電力は例えば 1 , 2 5 0 W であり、また、電力供給システムは 8 0 % の効率で動作する。矢印 1 0 1 によって、要求される出力電力の目標値が急激に変化することが示唆されている。特に、出力電力は急激に低減されなければならない。この高速な電力適合は、振幅制御を介して、増幅経路 3 1 , 3 2 において形成された信号が高速に変化されることによって行われる。従って、増幅器 3 7 ~ 3 9 の供給電圧は、動作状態 1 0 2 において 5 0 V にとどまる。入力信号の振幅は 2 0 % に低減される。効率は 5 5 % まで低下する。続いて、動作状態 1 0 3 においては、効率を再び上昇させるために、アナログ信号の振幅及び電圧の再調整が行われる。つまり、動作状態 1 0 3 においては、増幅器 3 7 ~ 3 9 の供給電圧は 3 0 V に低下される。入力信号の振幅は再び 1 0 0 % となる。要求される出力電力は、従前通り 1 5 0 W になり効率は再び 8 0 % まで上昇する。

【 0 0 9 3 】

図 5 には、出力電力を急激に増大させなければならない場合の方式が記載されている。動作状態 2 0 0 においては、電力供給システム 2 0 が、3 0 V の供給電圧で動作する。入力信号の振幅は 1 0 0 % である。要求される出力電力は 5 5 0 W であり、また、電力供給システム 2 0 は 8 0 % の効率で動作する。より高い出力電力が要求されることは既知であるので、動作状態 2 0 0 から動作状態 2 0 1 へと移行する際には、先ず、増幅器 3 7 ~ 3 9 の供給電圧が 5 0 V に上昇される。入力信号の振幅は、僅か 2 0 % である。出力電力は 5 5 0 W にとどまり、また効率は 5 5 % まで低下する。その後、目標値が急激に変化し、このことは矢印 2 0 2 によって示唆されている。高速な振幅制御を介して、動作状態 2 0 1 から動作状態 2 0 3 への移行が行われる。増幅器 3 7 ~ 3 9 の供給電圧は 5 5 V である。入力信号の振幅は 1 0 0 % であり、出力電力は 1 , 2 5 0 W であり、またシステムは 8 0 % の効率で動作する。このように目標値を急激に変化させることができるようにするために、前もって、増幅器 3 7 ~ 3 9 の供給電圧に関して余剰分が設定されている。つまり、給電部 5 9 において形成される電圧は、もともとは動作状態 2 0 1 において必要とされていたと考えられる目標値よりも高く選択されている。しかしながらこれによって、振幅制御を介して、即ち、DAC 4 1 におけるアナログ信号の調整を介して、高速な振幅制御を実行し、それによって非常に高速に、より高い出力電力へと目標値を急激に変化させることができる。

【 0 0 9 4 】

本発明による電力供給システムでは、高周波信号の振幅制御及び高周波信号を増幅する増幅器の供給電圧の電圧制御が組み合わせられ、負荷の急激な変化を回避することもできる。

【 誤 訳 訂 正 2 】

【 訂 正 対 象 書 類 名 】 特 許 請 求 の 範 囲

【 訂 正 対 象 項 目 名 】 全 文

【 訂 正 方 法 】 変 更

【 訂 正 の 内 容 】

【 特 許 請 求 の 範 囲 】

【 請 求 項 1 】

プラズマプロセス又はガスレーザープロセスに電力を供給するために負荷（６）に接続可能であり、且つ、高周波電力信号を形成する電力変換器（３，３０）を備えている電力供給システム（２，２０）であって、

前記電力変換器（３，３０）は、少なくとも１つの増幅器（３７，３８，３９）を備えた少なくとも１つの第１の増幅経路（３１，３２）を有しており、

前記少なくとも１つの増幅経路（３１，３２）には、デジタル・アナログ変換器（ＤＡＣ）（４１）によってデジタル信号から形成されるアナログ信号が供給されており、

前記ＤＡＣの前段側には、該ＤＡＣに供給される前記デジタル信号を形成するための論理回路ユニット（４２）が接続されており、

該論理回路ユニット（４２）は、

- ・アナログ信号形状を形成するための信号データ値が格納されている信号データメモリ（６１）と、
 - ・前記アナログ信号の振幅に影響を及ぼすための振幅データ値が格納されている振幅データメモリ（６２）と、
 - ・前記信号データ値を前記振幅データ値と乗算するための乗算器（６３）と、
- を有している、電力供給システム（２，２０）において、

前記少なくとも１つの増幅器（３７，３８，３９）と接続されており、且つ、該増幅器（３７，３８，３９）に電圧を供給する調整可能な給電部（５９）が設けられていることを特徴とする、電力供給システム（２，２０）。

【請求項２】

電圧供給のために前記増幅器（３７，３８，３９）に印加される前記電圧を制御するための制御ユニット（４６ａ）が設けられている、請求項１に記載の電力供給システム。

【請求項３】

前記給電部（５９）は、前記増幅器（３７，３８，３９）にＤＣ電力乃至ＤＣ電圧を供給することができる直流電圧供給部として構成されている、請求項１又は２に記載の電力供給システム。

【請求項４】

前記高周波電力信号に関する目標値を設定するための制御ユニット（４８）が設けられており、且つ、後続のデジタル論理回路（４６）が設けられており、該デジタル論理回路（４６）は、前記給電部（５９）において形成すべき前記電圧の目標値も、前記ＤＡＣ（４１）によって形成すべき前記アナログ信号の目標値も求めるように設計されている、請求項１乃至３のいずれか１項に記載の電力供給システム。

【請求項５】

前記給電部（５９）において形成すべき電圧に関する目標値の、前記高周波電力信号の振幅に対する余剰分を設定するためのインタフェース（３５）が設けられている、請求項１乃至４のいずれか１項に記載の電力供給システム。

【請求項６】

前記高周波電力信号に関する目標値の設定から、及び、余剰分の設定から、前記給電部（５９）において形成すべき前記電圧の目標値も、前記ＤＡＣ（４１）によって形成すべき前記アナログ信号の目標値も求めるように設計されている計算ユニット（４６ｂ）が設けられている、請求項１乃至５のいずれか１項に記載の電力供給システム。

【請求項７】

前記高周波電力信号に関する目標値の設定から、及び、速度設定値又は効率設定値の設定から、前記給電部（５９）において形成すべき前記電圧の目標値も、前記ＤＡＣ（４１）によって形成すべき前記アナログ信号の目標値も求めるように設計されている計算ユニット（４６ｂ）が設けられている、請求項１乃至６のいずれか１項に記載の電力供給システム。

【請求項８】

少なくとも２つの増幅経路（３１，３２）が設けられており、各増幅経路（３１，３２）には、ＤＡＣ（４１）によってデジタル信号からその都度形成されるアナログ信号が

供給されており、且つ、各 D A C (4 1) の前段側には論理回路ユニット (4 2) が接続されている、請求項 1 乃至 7 のいずれか 1 項に記載の電力供給システム。

【請求項 9】

前記論理回路ユニット (4 2) は、ディジタル論理回路として形成されている、請求項 1 乃至 8 のいずれか 1 項に記載の電力供給システム。

【請求項 10】

前記ディジタル論理回路及び 1 つ又は複数の論理回路ユニットは、1 つの論理素子に集積されている、請求項 9 に記載の電力供給システム。

【請求項 11】

前記 D A C (4 1) と前記増幅経路 (3 1 , 3 2) との間に、前記アナログ信号をフィルタリングするためのフィルタ装置 (5 5) が設けられている、請求項 1 乃至 10 のいずれか 1 項に記載の電力供給システム。

【請求項 12】

前記電力変換器 (3 , 3 0) は、3 つ以上の増幅経路 (3 1 , 3 2) を有しており、該 3 つ以上の増幅経路 (3 1 , 3 2) にはそれぞれ 1 つの D A C (4 1) が対応付けられており、該 D A C (4 1) は各増幅経路 (3 1 , 3 2) にアナログ信号を供給する、請求項 1 乃至 11 のいずれか 1 項に記載の電力供給システム。

【請求項 13】

前記増幅経路 (3 1 , 3 2) は、該増幅経路において形成された電力を結合して総電力にする結合器 (4 0) と接続されている、請求項 1 乃至 12 のいずれか 1 項に記載の電力供給システム。

【請求項 14】

前記結合器 (4 0) は、位相位置シフト式の結合ユニットとして、特に 90° ハイブリッドコプラとして構成されている、請求項 13 に記載の電力供給システム。

【請求項 15】

前記増幅器 (3 7 , 3 8 , 3 9) のうちの 1 つの増幅器、特に各増幅器 (3 7 , 3 8 , 3 9) は、その出力側に、前記結合ユニットの入力インピーダンスとは異なる出力インピーダンスを有している、請求項 14 に記載の電力供給システム。

【請求項 16】

前記増幅経路 (3 1 , 3 2) は、L D M O S 技術のトランジスタを有している、請求項 1 乃至 15 のいずれか 1 項に記載の電力供給システム。

【請求項 17】

各増幅経路 (3 1 , 3 2) には、所属の論理回路素子を備えた固有の D A C (4 1) が対応付けられており、該 D A C (4 1) に対応付けられている前記論理回路素子と接続されている上位のメモリ、特にルックアップテーブルが設けられている、請求項 1 乃至 16 のいずれか 1 項に記載の電力供給システム。

【請求項 18】

前記上位のメモリは、論理回路に、特にプログラミング可能な論理モジュール (P L D) に、とりわけフィールドプログラマブルゲートアレイ (F P G A) に集積されている、請求項 17 に記載の電力供給システム。

【請求項 19】

前記少なくとも 1 つの D A C (4 1) の基準信号入力端用の制御回路が前記論理素子に集積されている、請求項 18 に記載の電力供給システム。

【請求項 20】

前記 D A C は前記 P L D 乃至前記 F P G A に集積されている、請求項 18 又は 19 に記載の電力供給システム。

【請求項 21】

システム制御部と接続されている測定装置が設けられており、前記システム制御部もまた論理回路を少なくとも間接的に、特にディジタルプロセッサ又は D S P を介して制御する、請求項 1 乃至 20 のいずれか 1 項に記載の電力供給システム。

【請求項 2 2】

負荷（6）に供給することができる高周波電力を形成する方法であって、

少なくとも1つの増幅経路（31，32）に、デジタル・アナログ変換器（DAC）（41）によってデジタル信号から形成されるアナログ信号が供給され、前記増幅経路（31，32）において高周波電力信号へと増幅され、信号データメモリ（61）に格納された信号データ値が、振幅データメモリ（62）に格納された振幅データ値と乗算されることによって前記デジタル信号が形成される、高周波電力を形成する方法において、

前記DAC（41）に供給される前記デジタル信号は、前記DAC（41）の前段側に接続された論理回路ユニット（42）により形成され、該論理回路ユニット（42）は、前記アナログ信号の形状を形成するための前記信号データ値が格納されている前記信号データメモリ（61）と、前記アナログ信号の振幅に影響を及ぼすための振幅データ値が格納されている振幅データメモリ（62）と、前記信号データ値を前記振幅データ値と乗算するための乗算器（63）とを有しており、

前記増幅経路（31，32）の少なくとも1つの増幅器（37～39）に、調整可能な電圧によって電力を供給することを特徴とする、高周波電力を形成する方法。

【請求項 2 3】

制御ユニット（48）によって、給電部（59）において形成すべき前記電圧に関する目標値及び前記DAC（41）によって形成すべき前記アナログ信号に関する目標値を設定する、請求項 2 2 に記載の高周波電力を形成する方法。

【請求項 2 4】

前記高周波電力信号に関する目標値が変化した場合、第1の方法ステップにおいて、前記DAC（41）によって形成すべき前記アナログ信号に関する目標値を設定し、第2の方法ステップにおいて、前記給電部（59）において形成すべき前記電圧に関する目標値を設定する、請求項 2 2 又は 2 3 に記載の高周波電力を形成する方法。

【請求項 2 5】

前記高周波電力信号に関する目標値が変化した場合、第1の方法ステップにおいて、前記給電部（59）において形成すべき前記電圧に関する目標値を設定し、第2の方法ステップにおいて、前記DAC（41）によって形成すべき前記アナログ信号に関する目標値を設定する、請求項 2 2 乃至 2 4 のいずれか1項に記載の高周波電力を形成する方法。