

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年4月21日(21.04.2022)



(10) 国際公開番号

WO 2022/080089 A1

(51) 国際特許分類:
H01P 5/18 (2006.01)

(21) 国際出願番号: PCT/JP2021/034405

(22) 国際出願日: 2021年9月17日(17.09.2021)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2020-171639 2020年10月12日(12.10.2020) JP

(71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 10 番 1 号 Kyoto (JP).

(72) 発明者: ▲徳 ▼田 大輔 (TOKUDA Daisuke);
〒6178555 京都府長岡京市東神足 1 丁目
10 番 1 号 株式会社村田製作所内 Kyoto
(JP). 金良守 (KIM Ryangsu); 〒6178555 京都
府長岡京市東神足 1 丁目 10 番 1 号 株式
会社村田製作所内 Kyoto (JP).

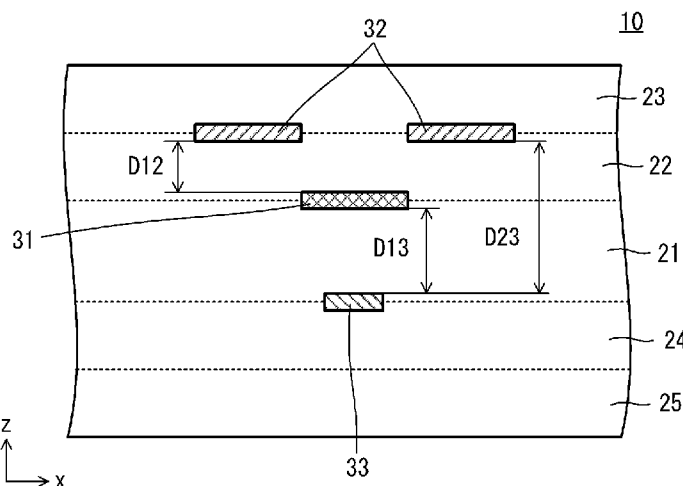
(74) 代理人: 特許業務法人 楓国際特許事務
所 (KAEDE PATENT ATTORNEYS' OFFICE);
〒5400011 大阪府大阪市中央区農人橋 1
丁目 4 番 3 4 号 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ,
EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN,
HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,
ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,

(54) Title: DIRECTIONAL COUPLER

(54) 発明の名称: 方向性結合器



(57) Abstract: A directional coupler (10) is provided with: a main line conductor (31) disposed in a stacked body (20) in which a plurality of insulator layers (21 to 25) are stacked; and a plurality of auxiliary line conductors (32, 33) which are disposed in the stacked body (20), and each of which is disposed in such a way as to be capable of being electromagnetically coupled to the main line conductor (31). The opposing surface area of the auxiliary line conductor (32) and the auxiliary line conductor (33) is smaller than the opposing surface area of the auxiliary line conductors (32, 33) and the main line conductor (31). Further, a distance (D23) between the auxiliary line conductor (32) and the auxiliary line conductor (33) is greater than distances (D12, D13) between the auxiliary line conductors (32, 33) and the main line conductor (31).

TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告（条約第21条(3)）

(57) 要約：方向性結合器（10）は、複数の絶縁体層（21-25）が積層された積層体（20）に配置された主線路の導体（31）と、積層体（20）に配置され、それぞれが主線路の導体（31）に対して電磁氣的に結合可能に配置する複数の副線路の導体（32、33）と、を備える。副線路の導体（32）と副線路の導体（33）との対向面積は、副線路の導体（32、33）と主線路の導体（31）との対向面積、よりも小さい。また、副線路の導体（32）と副線路の導体（33）との距離（D23）は、副線路の導体（32、33）と主線路の導体（31）との距離（D12、D13）よりも大きい。

明 細 書

発明の名称： 方向性結合器

技術分野

[0001] 本発明は、主線路と複数の副線路とを備えた方向性結合器に関する。

背景技術

[0002] 特許文献 1 には、主線路および複数の副線路を備える方向性結合器が記載されている。複数の副線路は、主線路に対して並走して配置される。

[0003] この構成によって、複数の副線路のそれぞれは、主線路に対して、所定の結合度で電磁氣的に結合可能に配置する。

先行技術文献

特許文献

[0004] 特許文献1：米国特許第 1 0 4 9 8 0 0 4 号明細書

発明の概要

発明が解決しようとする課題

[0005] しかしながら、特許文献 1 に示すような従来の方向性結合器では、複数の副線路間も電磁氣的に結合し、所定の結合容量を生じる。

[0006] このような複数の副線路間の結合容量によって、主線路を伝送する高周波信号の挿入損失が増加してしまうことがあった。

[0007] したがって、本発明の目的は、複数の副線路間の結合を抑制することである。

課題を解決するための手段

[0008] この発明の方向性結合器は、複数の絶縁体層が積層された積層体に配置された主線路と、積層体に配置され、それぞれが主線路に対して電磁氣的に結合可能に配置する第 1 副線路および、第 2 副線路と、を備える。複数の絶縁体層の積層方向において、第 1 副線路と第 2 副線路とは、異なる位置に配置される。第 1 副線路と第 2 副線路との対向面積は、第 1 副線路と主線路との対向面積、および、第 2 副線路と主線路との対向面積よりも小さい。

[0009] また、この発明の方向性結合器は、複数の絶縁体層が積層された積層体に配置された主線路と、積層体に配置され、それぞれが主線路に対して電磁氣的に結合可能に配置する第1副線路および、第2副線路と、を備える。複数の絶縁体層の積層方向において、第1副線路と第2副線路とは、異なる位置に配置される。第1副線路と第2副線路との距離は、第1副線路と主線路との距離、または、第2副線路と主線路との距離よりも大きい。

[0010] これらの構成では、主線路と第1副線路および第2副線路との間に、それぞれ所望の結合度が実現し、さらに、第1副線路と第2副線路との結合容量が小さく抑えられる。

発明の効果

[0011] この発明によれば、複数の副線路間の結合を抑制できる。

図面の簡単な説明

[0012] [図1]図1は、第1の実施形態に係る方向性結合器の構成を示す分解斜視図である。

[図2]図2(A)、図2(B)、図2(C)は、第1の実施形態に係る積層体の所定層の平面図である。

[図3]図3は、第1の実施形態に係る方向性結合器の構成を示す側面断面図である。

[図4]図4は、第1の実施形態に係る方向性結合器の等価回路図である。

[図5]図5は、第1の実施形態に係る方向性結合器の一部を拡大した断面図である。

[図6]図6は、対向面積を示す平面図である。

[図7]図7は、第1の実施形態に係る方向性結合器の導体間結合容量を含む等価回路図である。

[図8]図8は、主線路の伝送特性(S_{21})のシミュレーション結果の一例を示すグラフである。

[図9]図9は、第2の実施形態に係る方向性結合器の等価回路図である。

[図10]図10は、第3の実施形態に係る方向性結合器の構成を示す側面断面

図である。

[図11]図 1 1 は、第 4 の実施形態に係る方向性結合器の構成を示す側面断面図である。

[図12]図 1 2 は、第 5 の実施形態に係る方向性結合器の構成を示す側面断面図である。

[図13]図 1 3 は、第 6 の実施形態に係る方向性結合器の構成を示す側面断面図である。

[図14]図 1 4 は、第 7 の実施形態に係る方向性結合器の構成を示す側面断面図である。

[図15]図 1 5 (A)、図 1 5 (B) は、第 8 の実施形態に係る方向性結合器の構成を示す側面断面図である。

[図16]図 1 6 は、第 9 の実施形態に係る方向性結合器の構成を示す側面断面図である。

発明を実施するための形態

[0013] [第 1 の実施形態]

本発明の第 1 の実施形態に係る方向性結合器について、図を参照して説明する。

[0014] (方向性結合器 10 の構造の一例)

図 1 は、第 1 の実施形態に係る方向性結合器の構成を示す分解斜視図である。図 2 (A)、図 2 (B)、図 2 (C) は、第 1 の実施形態に係る積層体の所定層の平面図である。図 3 は、第 1 の実施形態に係る方向性結合器の構成を示す側面断面図である。図 3 は、図 2 (A)、図 2 (B) の A-A 断面を示す。なお、図 1、図 2 (A)、図 2 (B)、図 2 (C)、図 3 では、構成を分かり易くするため、各部の形状は、適宜、強調している。また、以下の各実施形態の図についても同様に、各部の形状は、適宜、強調している。

[0015] 図 1、図 2 (A)、図 2 (B)、図 2 (C)、図 3 に示すように、方向性結合器 10 は、積層体 20、導体 31、導体 32、導体 33 を備える。

[0016] 積層体 20 は、絶縁体層 21、絶縁体層 22、絶縁体層 23、絶縁体層 2

4、および、絶縁体層 25 を備える。すなわち、積層体 20 は、複数の絶縁体層 21 - 25 が積層された構成を備える。複数の絶縁体層 21 - 25 は、所定の誘電率を有する材料からなる。なお、本実施形態では、積層体 20 は、5 層から構成されるが、積層体 20 は、少なくとも、絶縁体層 21 と絶縁体層 22 との 2 層を備えていればよく、層数は、方向性結合器 10 の仕様に応じて適宜設定すればよい。

[0017] 絶縁体層 21 の一方主面側には、絶縁体層 22 および絶縁体層 23 が順に積層される。絶縁体層 21 の他方主面側には、絶縁体層 24 および絶縁体層 25 が順に積層される。例えば、絶縁体層 21 は、コア材層であり、絶縁体層 22、絶縁体層 23、絶縁体層 24、および、絶縁体層 25 は、プリプレグ層である。例えば、積層体 20 は、コア材である絶縁体層 21 の一方主面側に、絶縁体層 22、絶縁体層 23 を順次積層し、絶縁体層 21 の他方主面側に、絶縁体層 24、絶縁体層 25 を順次積層し、加熱圧着することによって、形成される。

[0018] 導体 31、導体 32、および、導体 33 は、例えば、線状導体である。導体 31、導体 32、および、導体 33 は、例えば、銅等によって実現可能である。導体 31 は、本発明の「主線路」に対応し、導体 32 および導体 33 は、それぞれに、本発明の「第 1 副線路」、「第 2 副線路」に対応する。

[0019] 導体 31 は、絶縁体層 21 と絶縁体層 22 とが当接する界面に配置される。導体 31 は、所定形状で延びる導体である。

[0020] より具体的には、導体 31 は、略 1 周の巻回形であり、図 2 (B) に示すように、導体部分 311、導体部分 312、導体部分 313、および、導体部分 314 を備える。導体部分 311、導体部分 312、導体部分 313、および、導体部分 314 は、この順に接続する。なお、本発明における巻回形とは、完全な環状である必要はなく、少なくとも環状の一部を有する形状である。より好ましくは、本発明における巻回形とは、3 個以上の直線部分を有し、これら 3 以上の直線部分が、順に 0 度 (180 度) でない角度でつながる形状である。さらに好ましくは、本発明における巻回形は、3 個以上

の直線部分のうち、直接に接続しない２個の直線部分が平行である形状である。

[0021] 導体部分３１１および導体部分３１３は、複数の絶縁体層２１－２５の積層方向（積層体２０の厚み方向）であるｚ方向に直交するｘ方向に距離をおいて配置され、ｚ方向およびｘ方向に直交するｙ方向に延びる直線状である。導体部分３１２および導体部分３１４は、ｙ方向に距離をおいて配置され、ｘ方向に延びる直線状である。このような形状によって、導体３１は、略１周の巻回形を実現する。

[0022] 導体３２は、絶縁体層２２と絶縁体層２３とが当接する界面に配置される。言い換えれば、導体３２は、絶縁体層２２を介して、導体３１と反対側に配置される。

[0023] 導体３２は、略２周の巻回形であり、図２（Ａ）に示すように、導体部分３２１、導体部分３２２、導体部分３２３、導体部分３２４、導体部分３２５、導体部分３２６、導体部分３２７、および、導体部分３２８を備える。導体部分３２１、導体部分３２２、導体部分３２３、導体部分３２４、導体部分３２５、導体部分３２６、導体部分３２７、および、導体部分３２８は、この順に接続する。

[0024] 導体部分３２１、導体部分３２３、導体部分３２５、および、導体部分３２７は、ｙ方向に延びる直線状である。導体部分３２１と導体部分３２５とは、隣接して並走し、導体部分３２３と導体部分３２７とは、隣接して並走する。導体部分３２２、導体部分３２４、導体部分３２６、および、導体部分３２８は、ｘ方向に延びる直線状である。導体部分３２２と導体部分３２６とは、隣接して並走し、導体部分３２４と導体部分３２８とは、隣接して並走する。このような形状によって、導体３２は、略２周の巻回形、すなわち、２本の導体部分が並走する部分を少なくとも１箇所有する１周以上の巻回形を実現する。

[0025] 導体３３は、絶縁体層２１と絶縁体層２４とが当接する界面に配置される。言い換えれば、導体３３は、絶縁体層２１を介して、導体３１と反対側に

配置される。導体 3 3 は、所定形状で延びる導体である。

[0026] より具体的には、導体 3 3 は、1 周に満たない巻回形であり、図 2 (C) に示すように、導体部分 3 3 1、導体部分 3 3 2、導体部分 3 3 3、および、導体部分 3 3 4 を備える。導体部分 3 3 1、導体部分 3 3 2、導体部分 3 3 3、および、導体部分 3 3 4 は、この順に接続する。

[0027] 導体部分 3 3 1 および導体部分 3 3 3 は、y 方向に延びる直線状である。導体部分 3 1 2 および導体部分 3 1 4 は、x 方向に延びる直線状である。このような形状によって、導体 3 3 は、1 周に満たない巻回形を実現する。

[0028] 導体 3 1 と導体 3 2 とは、近接して並走する。より具体的には、導体 3 2 の導体部分 3 2 1 および導体部分 3 2 5 は、導体 3 1 の導体部分 3 1 1 に近接して、並走する。導体 3 2 の導体部分 3 2 2 および導体部分 3 2 6 は、導体 3 1 の導体部分 3 1 2 に近接して、並走する。導体 3 2 の導体部分 3 2 3 および導体部分 3 2 7 は、導体 3 1 の導体部分 3 1 3 に近接して、並走する。導体 3 2 の導体部分 3 2 4 および導体部分 3 2 8 は、導体 3 1 の導体部分 3 1 4 に近接して、並走する。

[0029] これにより、導体 3 1 と導体 3 2 との間には、所定の結合容量が発生し、所定の電磁気的な結合が実現する。すなわち、導体 3 1 からなる主線路と、導体 3 2 からなる副線路とは、所定の結合容量を生じ、所定の電磁気的な結合を実現する。

[0030] 導体 3 1 と導体 3 3 とは、近接して並走する。より具体的には、導体 3 3 の導体部分 3 3 1 は、導体 3 1 の導体部分 3 1 1 に近接して、並走する。導体 3 3 の導体部分 3 3 2 は、導体 3 1 の導体部分 3 1 2 に近接して、並走する。導体 3 3 の導体部分 3 3 3 は、導体 3 1 の導体部分 3 1 3 に近接して、並走する。導体 3 3 の導体部分 3 3 4 は、導体 3 1 の導体部分 3 1 4 に近接して、並走する。

[0031] これにより、導体 3 1 と導体 3 3 との間には、所定の結合容量が発生し、所定の電磁気的な結合が実現する。すなわち、導体 3 1 からなる主線路と、導体 3 3 からなる副線路とは、所定の結合容量を生じ、所定の電磁気的な結

合を実現する。

[0032] (方向性結合器 10 の回路構成)

図 4 は、第 1 の実施形態に係る方向性結合器の等価回路図である。

[0033] 図 4 に示すように、回路構成として、方向性結合器 10 は、主線路（導体 31）、副線路（導体 32）、副線路（導体 33）を備える。また、方向性結合器 10 は、入出力端子 P311、入出力端子 P312、結合出力端子 Pcp1、結合出力端子 Pcp2、終端回路 81、および、終端回路 82 を備える。

[0034] 主線路（導体 31）の一方端は、入出力端子 P311 に接続し、他方端は、入出力端子 P312 に接続する。

[0035] 副線路（導体 32）の一方端 E321 は、結合出力端子 Pcp1 に接続し、他方端 E322 は、終端回路 81 に接続する。終端回路 81 は、可変抵抗器 Rt1 と可変コンデンサ Ct1 との並列回路を備える。終端回路 81 の並列回路は、副線路（導体 32）の他方端 E322 と基準電位との間に接続される。

[0036] 副線路（導体 33）の一方端 E331 は、結合出力端子 Pcp2 に接続し、他方端 E332 は、終端回路 82 に接続する。終端回路 82 は、可変抵抗器 Rt2 と可変コンデンサ Ct2 との並列回路を備える。終端回路 82 の並列回路は、副線路（導体 33）の他方端 E332 と基準電位との間に接続される。

[0037] 主線路（導体 31）と副線路（導体 32）は、電磁氣的に結合可能に配置する。したがって、主線路（導体 31）を伝送する高周波信号によって、副線路（導体 32）に、結合度に応じた高周波信号が励起し、検出信号として、結合出力端子 Pcp1 から出力される。この検出信号の周波数は、主線路（導体 31）と副線路（導体 32）との並走距離（例えば、検出対象の高周波信号の波長の略 1/4）によって決まる。なお、並走するとは、一方と他方が全く同じ距離を維持しながら並走する場合のみならず、一方と他方が略一定の距離を保って並走する場合（例えば、一方と他方との間の距離が

± 10%以内の範囲で変化しながら並走する場合) も含まれるものとする。

ここで、距離の誤差である± 10%についても、製造誤差、特性の許容範囲等によって適宜設定可能である。

[0038] 主線路(導体31)と副線路(導体33)は、電磁氣的に結合可能に配置する。したがって、主線路(導体31)を伝送する高周波信号によって、副線路(導体33)に、結合度に応じた高周波信号が励起し、検出信号として、結合出力端子Pcp2から出力される。この検出信号の周波数は、主線路(導体31)と副線路(導体33)との並走距離(例えば、検出対象の高周波信号の波長の略1/4)によって決まる。なお、ここでの並走の定義も、上述の並走の定義と同様である。

[0039] 方向性結合器10では、主線路(導体31)と副線路(導体32)との並走距離は、主線路(導体31)と副線路(導体33)との並走距離よりも長い。したがって、結合出力端子Pcp1から出力される検出信号の周波数は、結合出力端子Pcp2から出力される検出信号の周波数よりも低い。言い換えれば、方向性結合器10は、複数の周波数の検出信号を出力できる。

[0040] また、方向性結合器10では、副線路(導体32)と副線路(導体33)とは、主線路(導体31)における同じ箇所に結合するように配置される(図4参照)。これにより、複数の副線路が主線路のそれぞれ別の箇所に結合する構成と比較して、方向性結合器10は小型になる。

[0041] (主線路(導体31)、副線路(導体32)、副線路(導体33)のより具体的な位置関係)

図5は、第1の実施形態に係る方向性結合器の一部を拡大した断面図である。図6は、対向面積を示す平面図である。図7は、第1の実施形態に係る方向性結合器の導体間結合容量を含む等価回路図である。

[0042] 図5に示すように、複数の絶縁体層21-25の積層方向(z方向)において、導体32および導体33は、導体31と異なる位置に配置される。さらに、z方向において、導体32と導体33とは、異なる位置に配置される。より具体的に、z方向において、導体32と導体33とは、導体31を挟

む位置に配置される。言い換えれば、導体 3 2 と導体 3 3 とは、導体 3 1 を基準にして、互いに反対側に配置される。

[0043] 導体 3 1 と導体 3 2 とは、 z 方向において、距離 D_{12} の間隔で配置される。導体 3 1 と導体 3 3 とは、 z 方向において、距離 D_{13} の間隔で配置される。導体 3 2 と導体 3 3 とは、 z 方向において、距離 D_{23} の間隔で配置される。

[0044] 距離 D_{12} は、絶縁体層 2 2 の厚み程度であり、距離 D_{13} は、絶縁体層 2 1 の厚み程度である。距離 D_{23} は、絶縁体層 2 1 の厚みと絶縁体層 2 2 の厚みとを加算した厚み程度である。このように、距離 D_{23} は、距離 D_{12} および距離 D_{13} よりも大きい。したがって、導体 3 2 と導体 3 3 との結合容量 C_{23} (図 7 参照) は、導体 3 1 と導体 3 2 との結合容量 C_{12} (図 7 参照)、および、導体 3 1 と導体 3 3 との結合容量 C_{13} (図 7 参照) よりも小さい。すなわち、2 個の副線路間の電気的な結合度は、主線路と 2 個の副線路とのそれぞれの電気的な結合度よりも小さい。これにより、2 個の副線路間の結合容量は、主線路と 2 個の副線路とのそれぞれの結合容量よりも小さい。

[0045] このように、副線路同士の距離が主線路と副線路との距離よりも長いことによって、方向性結合器 1 0 は、主線路と複数の副線路のそれぞれとの間の電磁気的な結合を所望レベルで確保しながら、複数の副線路間の不要な結合(結合容量)を抑制できる。

[0046] また、積層体 2 0 の平面視において(z 方向に視て)、導体 3 1 と導体 3 3 とは、重なっている。言い換えれば、導体 3 1 と導体 3 3 とは対向している。一方、導体 3 2 と導体 3 3 とは、重なっていない。言い換えれば、導体 3 2 と導体 3 3 とは、対向していない。これにより、2 個の副線路の対向面積は、主線路と副線路との対向面積よりも小さい。したがって、2 個の副線路間の結合容量は、主線路と 2 個の副線路とのそれぞれの結合容量よりも、さらに小さい。

[0047] なお、本願発明の対向面積とは、対象の 2 個の線路(導体)が並ぶ方向に

視て、これら対象の2個の線路が重なる面積を意味する。例えば、図6におけるハッチングされた領域S3133の面積が、導体31と導体33との対向面積に対応する。

[0048] このように、副線路同士の対向面積が主線路と副線路との対向面積よりも小さいことによって、方向性結合器10は、主線路と複数の副線路のそれぞれとの間の電磁気的な結合を所望レベルで確保しながら、複数の副線路間の不要な結合（結合容量）を抑制できる。

[0049] 図8は、主線路の伝送特性（S21）のシミュレーション結果の一例を示すグラフである。図8において、実線は、本願構成の特性を示し、破線は、比較構成の特性を示す。比較構成は、例えば、特許文献1に示すような、本願発明の主線路と複数の副線路との関係を備えない構成である。

[0050] 上述のように、方向性結合器10は、主線路（導体31）に並走する長さが異なる複数の副線路（導体32）および副線路（導体33）を備える。これにより、副線路（導体32）では、主線路（導体31）を伝送する高周波信号の周波数帯域における第1周波数帯域の検出信号を得られる。副線路（導体33）では、主線路（導体31）を伝送する高周波信号の周波数帯域における第2周波数帯域の検出信号を得られる。第2周波数帯域は、第1周波数帯域よりも高周波数側の周波数帯域である。例えば、第2周波数帯域は、1.5 [GHz] 以上の周波数帯域であって、所定の周波数帯域幅を有し、第1周波数帯域は、1.5 [GHz] 未満の周波数帯域であって、所定の周波数帯域幅を有する。なお、この第1周波数帯域と第2周波数帯域とは、一例であり、これに限るものではない。

[0051] このように主線路に対して複数の副線路を結合させる方向性結合器は、広帯域の高周波信号に対して、検出信号を得られる。ただし、この構成では、図7に示すような副線路間の結合容量C23を含む不所望なLC共振回路が形成されてしまう。このため、図8に示すように、このLC共振回路の共振周波数に応じた減衰極が発生する。そして、この減衰極によって、主線路の挿入損失が大きくなる周波数帯域が存在する。

[0052] しかしながら、方向性結合器 10 の構成を備えることによって、副線路間の結合容量 C_{23} を小さくできる。したがって、方向性結合器 10 では、図 8 の実線に示すように、減衰極の周波数を、より高周波数側にシフトできる。また、減衰極周波数での減衰量を小さくできる。

[0053] これにより、減衰極周波数よりも低周波数側で、所望レベルの通過特性を得られる周波数帯域は、広くなる。この結果、方向性結合器 10 は、より広い周波数帯域で、挿入損失の増加を抑えることができ、より広い周波数帯域の高周波信号を低損失で伝送できる。

[0054] また、この構成では、副線路（導体 32）と副線路（導体 33）との間に、主線路（導体 31）が配置される。したがって、副線路（導体 32）と副線路（導体 33）との結合容量は、さらに小さく抑えられる。したがって、方向性結合器 10 は、より広い周波数帯域で、挿入損失の増加を抑えることができ、より広い周波数帯域の高周波信号を低損失で伝送できる。

[0055] また、この構成では、複数の絶縁体層 21 - 25 の積層方向において、副線路（導体 32）と副線路（導体 33）とは、異なる位置に配置される。これにより、方向性結合器 10 は、平面形状を小型化し易くなる。

[0056] [第 2 の実施形態]

本発明の第 2 の実施形態に係る方向性結合器について、図を参照して説明する。図 9 は、第 2 の実施形態に係る方向性結合器の等価回路図である。

[0057] 図 9 に示すように、第 2 の実施形態に係る方向性結合器 10A は、第 1 の実施形態に係る方向性結合器 10 に対して、スイッチ回路 41、スイッチ回路 42 を追加した点、結合出力端子および終端回路を、複数の副線路で共有化した点で異なる。方向性結合器 10A の他の構成は、方向性結合器 10 と同様であり、同様の箇所の説明は省略する。

[0058] 方向性結合器 10A は、スイッチ回路 41、スイッチ回路 42、結合出力端子 P_{cp} 、および、終端回路 80 を備える。スイッチ回路 41 は、副線路（導体 32）の一方端 E321 および他方端 E322 と、結合出力端子 P_{cp} および終端回路 80 との間に接続される。スイッチ回路 42 は、副線路（

導体 33) の一方端 E 331 および他方端 E 332 と、結合出力端子 P c p および終端回路 80 との間に接続される。終端回路 80 は、可変抵抗器 R t と可変コンデンサ C t との並列回路を備える。この並列回路は、スイッチ回路 41 およびスイッチ回路 42 と、基準電位との間に接続される。

[0059] スイッチ回路 41 は、複数のスイッチ素子（スイッチ素子 SW11、スイッチ素子 SW12、スイッチ素子 SW13、および、スイッチ素子 SW14）を備える。スイッチ素子 SW11 は、副線路（導体 32）の一方端 E 321 と結合出力端子 P c p との間に接続される。スイッチ素子 SW12 は、副線路（導体 32）の他方端 E 322 と結合出力端子 P c p との間に接続される。スイッチ素子 SW13 は、副線路（導体 32）の一方端 E 321 と終端回路 80 との間に接続される。スイッチ素子 SW14 は、副線路（導体 32）の他方端 E 322 と終端回路 80 との間に接続される。

[0060] スイッチ回路 42 は、複数のスイッチ素子（スイッチ素子 SW21、スイッチ素子 SW22、スイッチ素子 SW23、および、スイッチ素子 SW24）を備える。スイッチ素子 SW21 は、副線路（導体 33）の一方端 E 331 と結合出力端子 P c p との間に接続される。スイッチ素子 SW22 は、副線路（導体 33）の他方端 E 332 と結合出力端子 P c p との間に接続される。スイッチ素子 SW23 は、副線路（導体 33）の一方端 E 331 と終端回路 80 との間に接続される。スイッチ素子 SW24 は、副線路（導体 33）の他方端 E 332 と終端回路 80 との間に接続される。

[0061] 詳細は省略するが、スイッチ回路 41 の複数のスイッチ素子の開放、短絡、スイッチ回路 42 の複数のスイッチ素子の開放、導通は、例えば制御回路（不図示）などにより制御される。

[0062] これにより、方向性結合器 10A は、副線路（導体 32）および副線路（導体 33）を、結合出力端子 P c p および終端回路 80 に、選択的に接続する。すなわち、方向性結合器 10A は、副線路（導体 32）を結合出力端子 P c p および終端回路 80 に接続する第 1 接続態様と、副線路（導体 33）を結合出力端子 P c p および終端回路 80 に接続する第 2 接続態様とを切り

替える。

[0063] さらに、方向性結合器 10A は、副線路（導体 32）および副線路（導体 33）の接続の方向性（第 1 方向態様または第 2 方向態様）を切り替える。すなわち、方向性結合器 10A は、副線路（導体 32）の一方端 E321 を結合出力端子 Pcp に接続し、他方端 E322 を終端回路に接続する第 1 方向態様と、副線路（導体 32）の他方端 E322 を結合出力端子 Pcp に接続し、一方端 E321 を終端回路に接続する第 2 方向態様とを切り替える。また、方向性結合器 10A は、副線路（導体 33）の一方端 E331 を結合出力端子 Pcp に接続し、他方端 E332 を終端回路に接続する第 1 方向態様と、副線路（導体 33）の他方端 E332 を結合出力端子 Pcp に接続し、一方端 E331 を終端回路に接続する第 2 方向態様とを切り替える。言い換えれば、スイッチ回路 41、42 は、副線路（導体 32）および副線路（導体 33）のうち、結合出力端子 Pcp および終端回路 80 に接続する選択副線路の一方端を結合出力端子 Pcp に接続し、他方端を終端回路 80 に接続する第 1 方向態様と、選択副線路の一方端を終端回路 80 に接続し、他方端を結合出力端子 Pcp に接続する第 2 方向態様とを切り替える。

[0064] このような構成によって、方向性結合器 10A は、結合出力端子および終端回路を 1 個にすることができる。また、方向性結合器 10A は、主線路（導体 31）を伝送する双方向の高周波信号に対する検出信号を出力できる。すなわち、方向性結合器 10A は、入出力端子 P311 から入出力端子 P312 に向けて主線路（導体 31）を伝送する高周波信号と、入出力端子 P312 から入出力端子 P311 に向けて主線路（導体 31）を伝送する高周波信号（入出力端子 P311 から入出力端子 P312 に向けて主線路（導体 31）を伝送する高周波信号の反射信号）とに対して、それぞれ選択的に、検出信号を出力できる。

[0065] ここで、スイッチ回路 41 およびスイッチ回路 42 を構成する各スイッチ素子は、開放状態において、容量成分を有する。そして、この容量成分は、上述の LC 共振回路の容量性として寄与し、減衰極周波数の低周波数化に影響

響を与える。

[0066] しかしながら、方向性結合器 10A は、主線路（導体 31）、副線路（導体 32）、および、副線路（導体 33）に対して、上述の方向性結合器 10 と同様の構成を備えている。したがって、減衰極周波数の低周波数化を抑制できる。すなわち、方向性結合器 10A のように複数のスイッチ素子を備える構成に対して、上述の主線路（導体 31）、副線路（導体 32）、および、副線路（導体 33）の構造は、より有効に作用する。そして、方向性結合器 10A は、上述の主線路（導体 31）、副線路（導体 32）、および、副線路（導体 33）の構造を備えることによって、広い周波数帯域で、挿入損失の増加を抑えることができ、広い周波数帯域の高周波信号を低損失で伝送できる。

[0067] [第 3 の実施形態]

本発明の第 3 の実施形態に係る方向性結合器について、図を参照して説明する。図 10 は、第 3 の実施形態に係る方向性結合器の構成を示す側面断面図である。

[0068] 図 10 に示すように、第 3 の実施形態に係る方向性結合器 10B は、第 1 の実施形態に係る方向性結合器 10 に対して、副線路（導体 33）の配置位置において異なる。方向性結合器 10B の他の構成は、方向性結合器 10 と同様であり、同様の箇所の説明は省略する。

[0069] 方向性結合器 10B では、副線路（導体 33）と副線路（導体 32）とは、平面視において部分的に重なり、対向している。また、副線路（導体 33）と主線路（導体 31）とは、平面視において部分的に重なり、対向している。

[0070] 副線路（導体 33）と副線路（導体 32）との対向面積は、副線路（導体 33）と主線路（導体 31）との対向面積よりも小さい。これにより、副線路（導体 33）と副線路（導体 32）との間の結合容量は、小さくなる。

[0071] また、この構成においても、副線路（導体 33）と副線路（導体 32）との距離は、副線路（導体 33）と主線路（導体 31）との距離、および、副

線路（導体 3 2）と主線路（導体 3 1）との距離よりも大きい。これにより、副線路（導体 3 3）と副線路（導体 3 2）との間の結合容量は、さらに小さくなる。

[0072] このように、副線路（導体 3 3）と副線路（導体 3 2）とが対向していても、上述の関係を確保することで、方向性結合器 1 0 B は、複数の副線路間の結合容量を小さくできる。したがって、方向性結合器 1 0 B は、広い周波数帯域で、挿入損失の増加を抑えることができ、広い周波数帯域の高周波信号を低損失で伝送できる。

[0073] [第 4 の実施形態]

本発明の第 4 の実施形態に係る方向性結合器について、図を参照して説明する。図 1 1 は、第 4 の実施形態に係る方向性結合器の構成を示す側面断面図である。

[0074] 図 1 1 に示すように、第 4 の実施形態に係る方向性結合器 1 0 C は、第 1 の実施形態に係る方向性結合器 1 0 に対して、主線路（導体 3 1）に対する副線路（導体 3 2）および副線路（導体 3 3）の配置位置において異なる。方向性結合器 1 0 C の他の構成は、方向性結合器 1 0 と同様であり、同様の箇所の説明は省略する。

[0075] 方向性結合器 1 0 C では、主線路（導体 3 1）と副線路（導体 3 2）とは、平面視において部分的に重なり、対向している。副線路（導体 3 2）と副線路（導体 3 3）とは、平面視において重ならず、対向していない。

[0076] この構成によって、方向性結合器 1 0 C では、副線路（導体 3 2）と副線路（導体 3 3）と対向面積は、主線路（導体 3 1）と複数の副線路（導体 3 2、導体 3 3）とのそれぞれの対向面積よりも小さい。したがって、方向性結合器 1 0 C は、複数の副線路間の結合容量を小さくできる。

[0077] また、この構成では、副線路（導体 3 2）は、主線路（導体 3 1）の外周側の領域において、主線路（導体 3 1）に対向する。副線路（導体 3 3）は、主線路（導体 3 1）の内周側の領域において、主線路（導体 3 1）に対向する。これにより、副線路（導体 3 2）と副線路（導体 3 3）との結合容量

は、さらに小さく抑えられる。したがって、方向性結合器 10C は、より広い周波数帯域で、挿入損失の増加を抑えることができ、より広い周波数帯域の高周波信号を低損失で伝送できる。

[0078] [第5の実施形態]

本発明の第5の実施形態に係る方向性結合器について、図を参照して説明する。図12は、第5の実施形態に係る方向性結合器の構成を示す側面断面図である。

[0079] 図12に示すように、第5の実施形態に係る方向性結合器 10D は、第1の実施形態に係る方向性結合器 10 に対して、主線路（導体 31）に対する副線路（導体 32）および副線路（導体 33）の配置位置において異なる。方向性結合器 10D の他の構成は、方向性結合器 10 と同様であり、同様の箇所の説明は省略する。

[0080] 方向性結合器 10D では、主線路（導体 31）と副線路（導体 32）と副線路（導体 33）とが、積層方向に副線路（導体 33）、主線路（導体 31）、副線路（導体 32）の順に配置され、平面視において重なる部分（図11の図面左側部分）と、主線路（導体 31）と副線路（導体 32）とが主線路（導体 31）、副線路（導体 32）の順に配置され、平面視において重なる部分（副線路（導体 33）が存在しない部分（図11の図面右側部分））とを有する。

[0081] 副線路（導体 33）、主線路（導体 31）、副線路（導体 32）が平面視において重なる部分では、副線路（導体 33）と主線路（導体 31）とが対向し、副線路（導体 32）と主線路（導体 31）とが対向する。副線路（導体 33）と副線路（導体 32）とは、主線路（導体 31）を挟んで配置されることで、直接に対向せず、副線路間の距離も大きい。このため、副線路（導体 33）と副線路（導体 32）との結合容量は、副線路（導体 33）と主線路（導体 31）との結合容量、および、副線路（導体 32）と主線路（導体 31）との結合容量よりも小さい。

[0082] また、副線路（導体 33）が配置されていない部分では、副線路（導体 3

２）と主線路（導体３１）とは対向するが、当然に、副線路（導体３３）と副線路（導体３２）とが対向することはない。

[0083] したがって、このような構成においても、副線路（導体３２）および副線路（導体３３）と主線路（導体３１）とが対向する部分において、上述の対向面積、距離、結合容量の関係を有することで、方向性結合器１０Ｄは、副線路（導体３２）と副線路（導体３３）との結合容量を小さくできる。

[0084] [第６の実施形態]

本発明の第６の実施形態に係る方向性結合器について、図を参照して説明する。図１３は、第６の実施形態に係る方向性結合器の構成を示す側面断面図である。

[0085] 図１３に示すように、第６の実施形態に係る方向性結合器１０Ｅは、第１の実施形態に係る方向性結合器１０に対して、主線路（導体３１）に対する副線路（導体３２）および副線路（導体３３）の配置位置において異なる。方向性結合器１０Ｅの他の構成は、方向性結合器１０と同様であり、同様の箇所の説明は省略する。

[0086] 方向性結合器１０Ｅでは、複数の絶縁体層２１－２５の積層方向（ z 方向）において、副線路（導体３２）と副線路（導体３３）とは、主線路（導体３１）に対して同じ側に配置される。

[0087] 副線路（導体３２）は、 z 方向において、副線路（導体３３）よりも主線路（導体３１）に近い位置に配置される。副線路（導体３２）と主線路（導体３１）とは、平面視において部分的に重なり、対向している。

[0088] 副線路（導体３３）と主線路（導体３１）とは、平面視において重なり、対向している。副線路（導体３２）と副線路（導体３３）とは、重ならず、対向していない。

[0089] このような構成によって、方向性結合器１０Ｅでは、副線路（導体３２）と副線路（導体３３）と対向面積は、主線路（導体３１）と複数の副線路（導体３２、導体３３）とのそれぞれの対向面積よりも小さい。したがって、方向性結合器１０Ｅは、複数の副線路間の結合容量を小さくできる。

[0090] また、この構成では、副線路（導体 3 2）と副線路（導体 3 3）とは、 z 方向の異なる位置に配置されており、同層に形成されていない。これにより、積層体の横方向（ z 方向に直交する方向）の寸法を大きくすることなく、副線路（導体 3 2）と副線路（導体 3 3）との距離を稼ぐことができる。これにより、副線路（導体 3 2）と副線路（導体 3 3）との結合容量を、さらに小さく抑えられる。

[0091] [第 7 の実施形態]

本発明の第 7 の実施形態に係る方向性結合器について、図を参照して説明する。図 1 4 は、第 7 の実施形態に係る方向性結合器の構成を示す側面断面図である。

[0092] 図 1 4 に示すように、第 7 の実施形態に係る方向性結合器 1 0 F は、第 6 の実施形態に係る方向性結合器 1 0 E に対して、低誘電率部 2 4 0 を備える点で異なる。方向性結合器 1 0 F の他の構成は、方向性結合器 1 0 E と同様であり、同様の箇所の説明は省略する。

[0093] 方向性結合器 1 0 F は、積層体 2 0 F を備える。積層体 2 0 F は、部分的に低誘電率部 2 4 0 を備える。低誘電率部 2 4 0 は、積層体 2 0 F の他の部分よりも実効誘電率が低い部分である。低誘電率部 2 4 0 は、例えば、絶縁体層に空隙等を設けることによって実現可能である。

[0094] 低誘電率部 2 4 0 は、積層体 2 0 F の絶縁体層 2 4 に配置される。より具体的には、低誘電率部 2 4 0 は、副線路（導体 3 2）における副線路（導体 3 3）側に配置される。すなわち、低誘電率部 2 4 0 は、 z 方向において、副線路（導体 3 2）と副線路（導体 3 3）との間の位置に配置される。

[0095] この構成によって、副線路（導体 3 2）と副線路（導体 3 3）との結合容量は、小さく抑えられる。したがって、方向性結合器 1 0 F は、複数の副線路間の結合容量を小さくできる。

[0096] なお、この際、低誘電率部 2 4 0 は、副線路（導体 3 3）と主線路（導体 3 1）とが対向する領域に重ならないことが好ましい。これにより、副線路（導体 3 3）と主線路（導体 3 1）とにおいて、所望レベルの結合度を得や

すい。

[0097] [第8の実施形態]

本発明の第8の実施形態に係る方向性結合器について、図を参照して説明する。図15(A)、図15(B)は、第8の実施形態に係る方向性結合器の構成を示す側面断面図である。

[0098] 図15(A)、図15(B)に示すように、第8の実施形態に係る方向性結合器10G1、10G2は、第1の実施形態に係る方向性結合器10に対して、主線路(導体31)に対する副線路(導体32)および副線路(導体33)の配置位置において異なる。方向性結合器10G1、10G2の他の構成は、方向性結合器10と同様であり、同様の箇所の説明は省略する。

[0099] 図15(A)に示すように、方向性結合器10G1では、複数の絶縁体層21-25の積層方向(z方向)において、主線路(導体31)と副線路(導体32)とは、同層に配置される。これにより、主線路(導体31)と副線路(導体32)とは、導体の側面(複数の絶縁体層21-25の積層方向に延びる面)によって対向する。

[0100] 副線路(導体33)は、主線路(導体31)および副線路(導体32)と異なる層に配置される。副線路(導体33)は、平面視において、主線路(導体31)に重なり、対向している。副線路(導体33)は、平面視において、副線路(導体32)に重ならず、対向していない。

[0101] このような構成によって、方向性結合器10G1では、副線路(導体32)と副線路(導体33)と対向面積は、主線路(導体31)と複数の副線路(導体32、導体33)とのそれぞれの対向面積よりも小さい。したがって、方向性結合器10G1は、複数の副線路間の結合容量を小さくできる。

[0102] 図15(B)に示すように、方向性結合器10G2では、複数の絶縁体層21-25の積層方向(z方向)において、主線路(導体31)と副線路(導体33)とは、同層に配置される。これにより、主線路(導体31)と副線路(導体33)とは、導体の側面によって対向する。

[0103] 副線路(導体32)は、主線路(導体31)および副線路(導体33)と

異なる層に配置される。副線路（導体 3 2）は、平面視において、主線路（導体 3 1）に重なり、対向している。副線路（導体 3 2）は、平面視において、副線路（導体 3 3）に重ならず、対向していない。

[0104] このような構成によって、方向性結合器 1 0 G 2 では、副線路（導体 3 2）と副線路（導体 3 3）と対向面積は、主線路（導体 3 1）と複数の副線路（導体 3 2、導体 3 3）とのそれぞれの対向面積よりも小さい。したがって、方向性結合器 1 0 G 2 は、複数の副線路間の結合容量を小さくできる。

[0105] また、この構成では、三種類の導体が二層に配置されるので、図示は省略しているが、積層体における絶縁体層の積層数を減らすことが可能になる。これにより、方向性結合器 1 0 G 1、1 0 G 2 は、より薄型にすることも可能である。

[0106] [第 9 の実施形態]

本発明の第 9 の実施形態に係る方向性結合器について、図を参照して説明する。図 1 6 は、第 9 の実施形態に係る方向性結合器の構成を示す側面断面図である。

[0107] 図 1 6 に示すように、第 9 の実施形態に係る方向性結合器 1 0 H は、第 1 の実施形態に係る方向性結合器 1 0 に対して、主線路（導体 3 1）に対する副線路（導体 3 2）および副線路（導体 3 3）の配置位置において異なる。方向性結合器 1 0 H の他の構成は、方向性結合器 1 0 と同様であり、同様の箇所の説明は省略する。

[0108] 図 1 6 に示すように、方向性結合器 1 0 H では、複数の絶縁体層 2 1 - 2 5 の積層方向（z 方向）において、主線路（導体 3 1）、副線路（導体 3 2）、および、副線路（導体 3 3）は、同層に配置される。この際、副線路（導体 3 2）と副線路（導体 3 3）とは、主線路（導体 3 1）を間に挟むように配置される。これにより、主線路（導体 3 1）と副線路（導体 3 2）とは、導体の側面によって対向し、主線路（導体 3 1）と副線路（導体 3 3）とは、導体の側面によって対向する。副線路（導体 3 2）と副線路（導体 3 3）とは、側面視において重なっているが、主線路（導体 3 1）が間に配置さ

れることによって、直接的に対向していない。

[0109] このような構成によって、方向性結合器 10H では、主線路（導体 31）と複数の副線路（導体 32、導体 33）との間の結合容量と比較して、複数の副線路（導体 32、導体 33）間の結合容量を小さくできる。

[0110] また、この構成では、三種類の導体が一層に配置されるので、図示は省略しているが、積層体における絶縁体層の積層数を減らすことが可能になる。これにより、方向性結合器 10H は、より薄型にすることも可能である。

[0111] なお、上述の各実施形態の構成および派生例の構成は、適宜組み合わせることが可能であり、それぞれの組合せに応じた作用効果を奏することができる。

符号の説明

[0112] 10、10A、10B、10C、10D、10E、10F、10G1、10G2、10H：方向性結合器
20、20F：積層体
21、22、23、24、25：絶縁体層
31、32、33：導体
41、42：スイッチ回路
80、81、82：終端回路
240：低誘電率部
311、312、313、314、321、322、323、324、325、326、327、328、331、332、333、334：導体部分
C12、C13、C23：結合容量
Ct、Ct1、Ct2：可変コンデンサ
D12、D13、D23：距離
E321：一方端
E322：他方端
E331：一方端
E332：他方端

P 3 1 1、P 3 1 2 : 入出力端子

P c p、P c p 1、P c p 2 : 結合出力端子

R t、R t 1、R t 2 : 可変抵抗器

SW 1 1、SW 1 2、SW 1 3、SW 1 4、SW 2 1、SW 2 2、SW 2 3
、SW 2 4 : スイッチ素子

請求の範囲

[請求項1]

複数の絶縁体層が積層された積層体と、
前記積層体に配置された主線路と、
前記積層体に配置され、それぞれが前記主線路に対して電磁気的に結合可能に配置する第1副線路および、第2副線路と、
を備え、
前記複数の絶縁体層の積層方向において、前記第1副線路と前記第2副線路とは、異なる位置に配置され、
前記第1副線路と前記第2副線路との対向面積は、前記第1副線路と前記主線路との対向面積、および、前記第2副線路と前記主線路との対向面積よりも小さい、
方向性結合器。

[請求項2]

複数の絶縁体層が積層された積層体と、
前記積層体に配置された主線路と、
前記積層体に配置され、それぞれが前記主線路に対して電磁気的に結合可能に配置する第1副線路および、第2副線路と、
を備え、
前記複数の絶縁体層の積層方向において、前記第1副線路と前記第2副線路とは、異なる位置に配置され、
前記第1副線路と前記第2副線路との距離は、前記第1副線路と前記主線路との距離、および、前記第2副線路と前記主線路との距離よりも大きい、
方向性結合器。

[請求項3]

複数の絶縁体層が積層された積層体と、
前記積層体に配置された主線路と、
前記積層体に配置され、それぞれが前記主線路に対して電磁気的に結合可能に配置する第1副線路および、第2副線路と、
を備え、

前記第 1 副線路と前記第 2 副線路との電気的な結合度は、前記第 1 副線路と前記主線路との電気的な結合度、および、前記第 2 副線路と前記主線路との電気的な結合度よりも小さい、

方向性結合器。

[請求項4] 前記複数の絶縁体層の積層方向において、前記第 1 副線路と前記第 2 副線路とは、異なる位置に配置される、

請求項 3 に記載の方向性結合器。

[請求項5] 前記第 1 副線路と前記第 2 副線路とは対向していない、

請求項 1 に記載の方向性結合器。

[請求項6] 前記距離は、前記複数の絶縁体層の積層方向に沿った距離である、

請求項 2 に記載の方向性結合器。

[請求項7] 前記距離は、前記複数の絶縁体層の積層方向に直交する方向に沿った距離である、

請求項 2 に記載の方向性結合器。

[請求項8] 前記複数の絶縁体層の積層方向において、前記第 1 副線路と前記第 2 副線路とは、前記主線路を挟む位置に配置される、

請求項 1 乃至請求項 7 のいずれかに記載の方向性結合器。

[請求項9] 前記複数の絶縁体層の積層方向において、前記第 1 副線路と前記第 2 副線路とは、前記主線路に対して同じ側に配置される、

請求項 1 乃至請求項 5、請求項 7 のいずれかに記載の方向性結合器

。

[請求項10] 前記第 1 副線路および前記第 2 副線路に接続可能な結合出力端子および終端回路と、

前記第 1 副線路および前記第 2 副線路と、前記結合出力端子および前記終端回路との間に接続されたスイッチ回路と、

を備える、請求項 1 乃至請求項 9 のいずれかに記載の方向性結合器

。

[請求項11] 前記スイッチ回路は、

前記第 1 副線路を前記結合出力端子および前記終端回路に接続する第 1 接続態様と、

前記第 2 副線路を前記結合出力端子および前記終端回路に接続する第 2 接続態様と、

を切り替える、

請求項 10 に記載の方向性結合器。

[請求項12]

前記スイッチ回路は、

前記第 1 副線路および前記第 2 副線路における前記結合出力端子および前記終端回路に接続する選択副線路の一方端を前記結合出力端子に接続し、他方端を前記終端回路に接続する第 1 方向態様と、

前記選択副線路の一方端を前記終端回路に接続し、他方端を前記結合出力端子に接続する第 2 方向態様と、

を切り替える、

請求項 11 に記載の方向性結合器。

[請求項13]

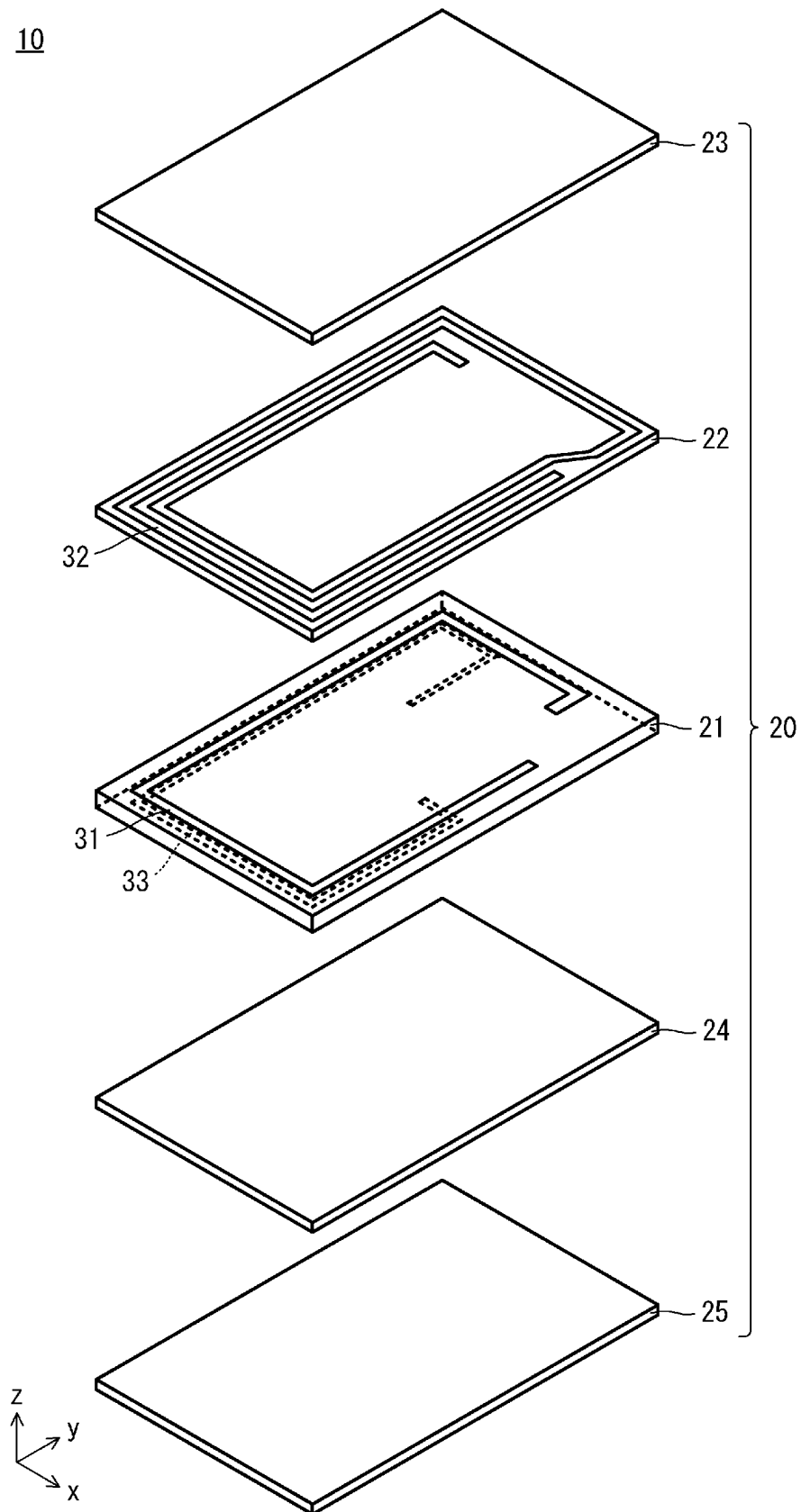
前記スイッチ回路は、

複数のスイッチ素子を含む、

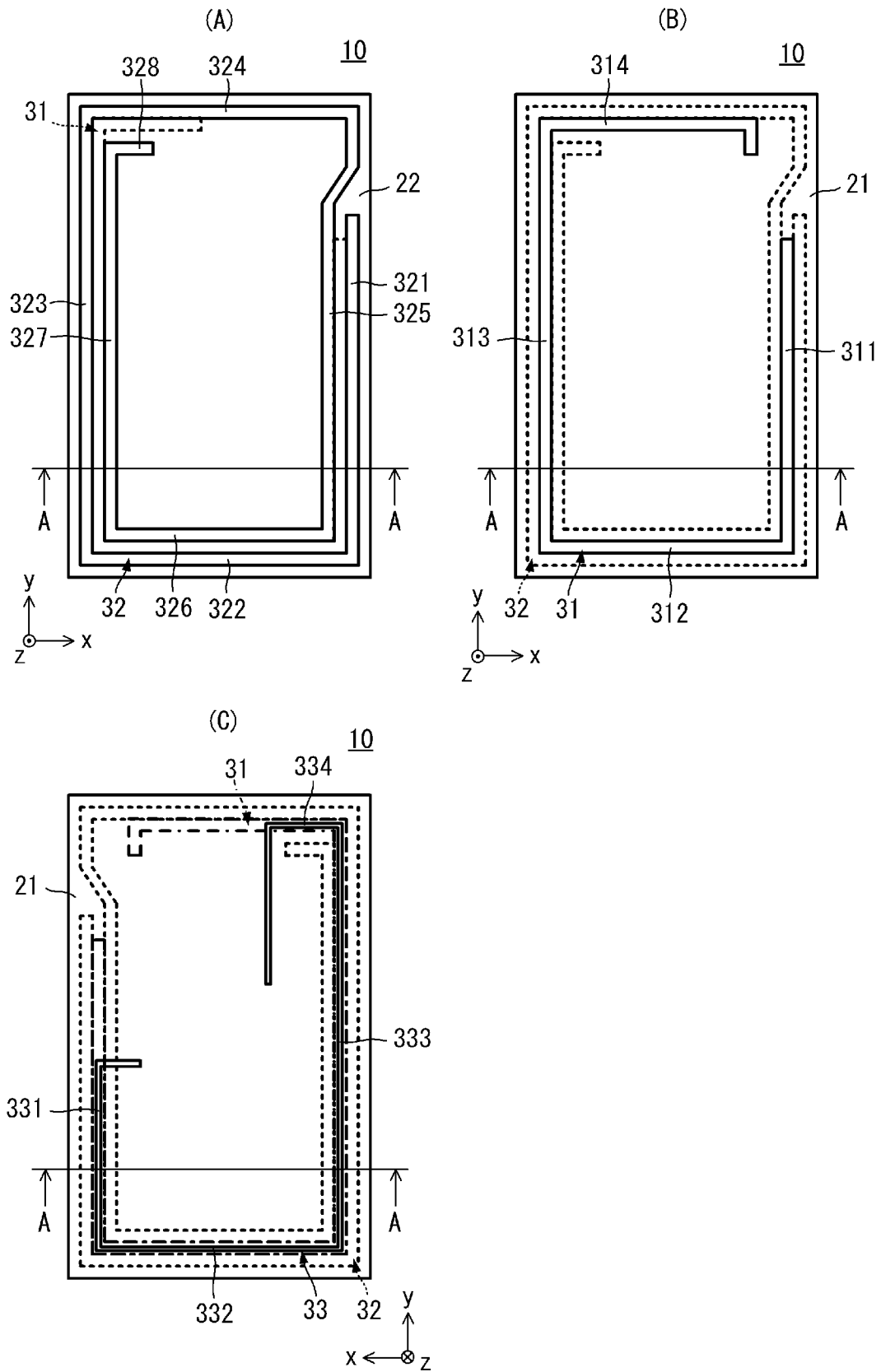
請求項 10 乃至請求項 12 のいずれかに記載の方向性結合器。

[図1]

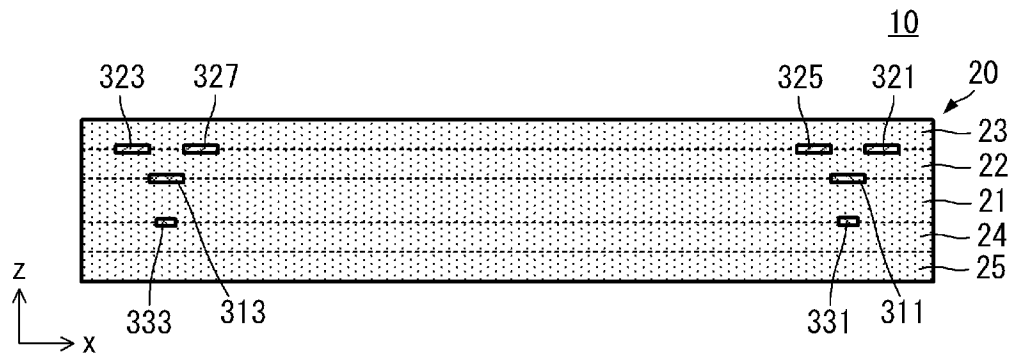
10



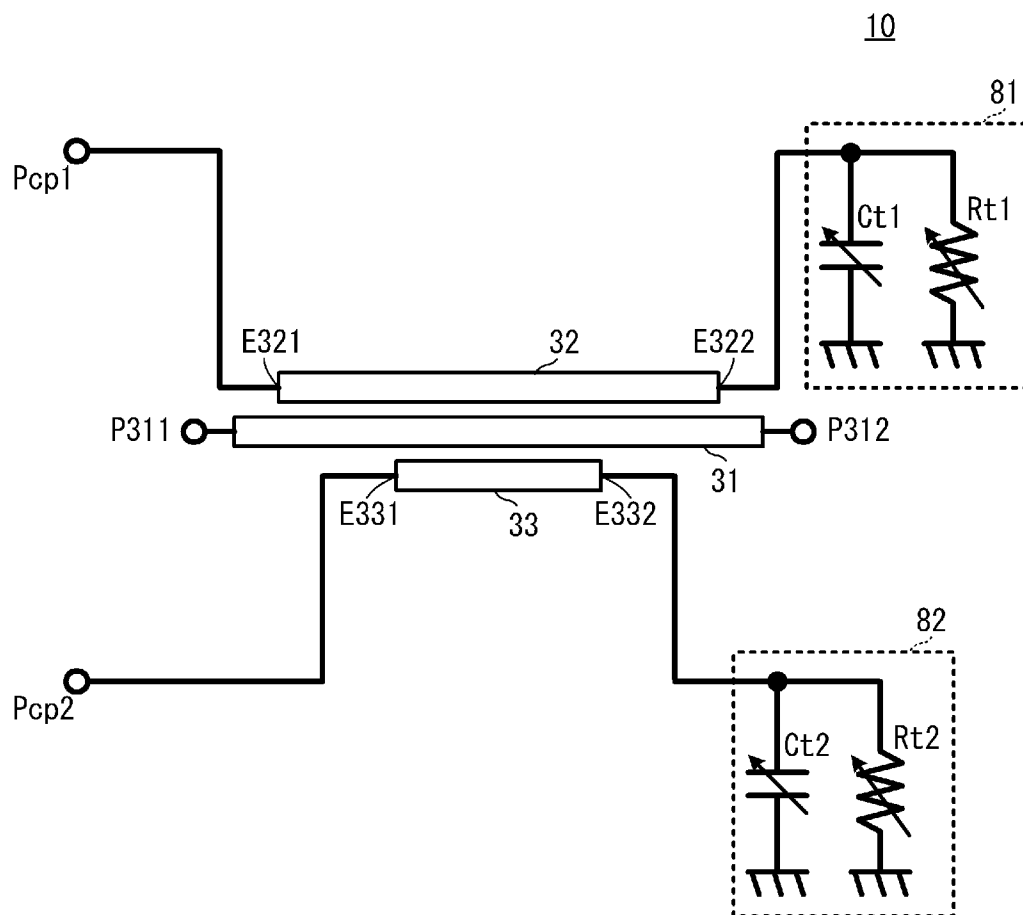
[図2]



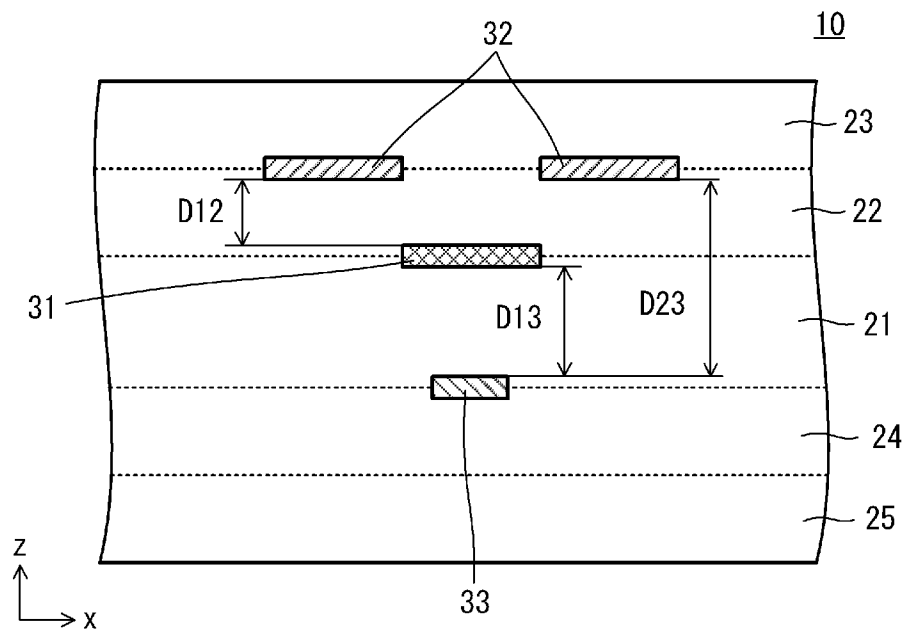
[図3]



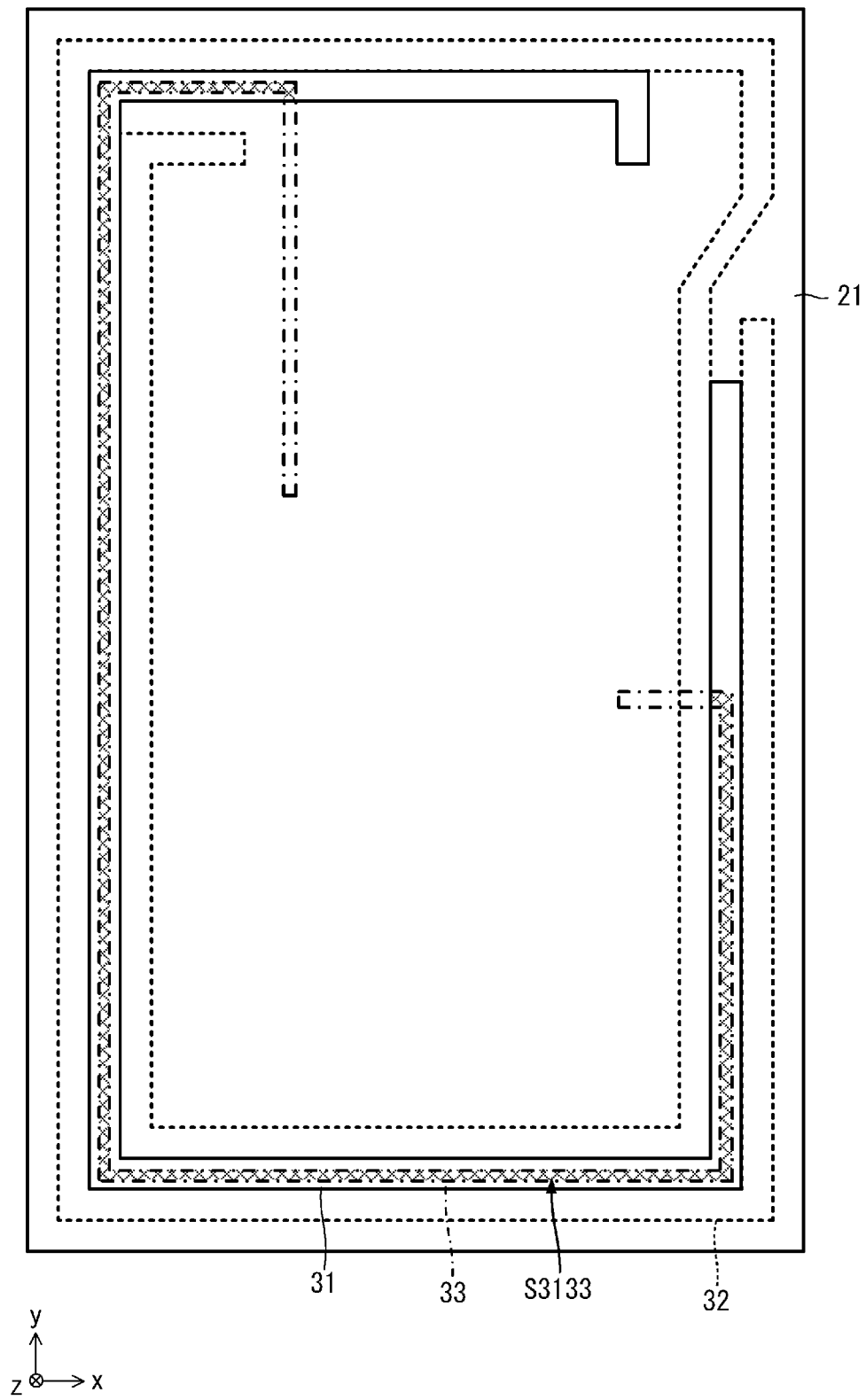
[図4]



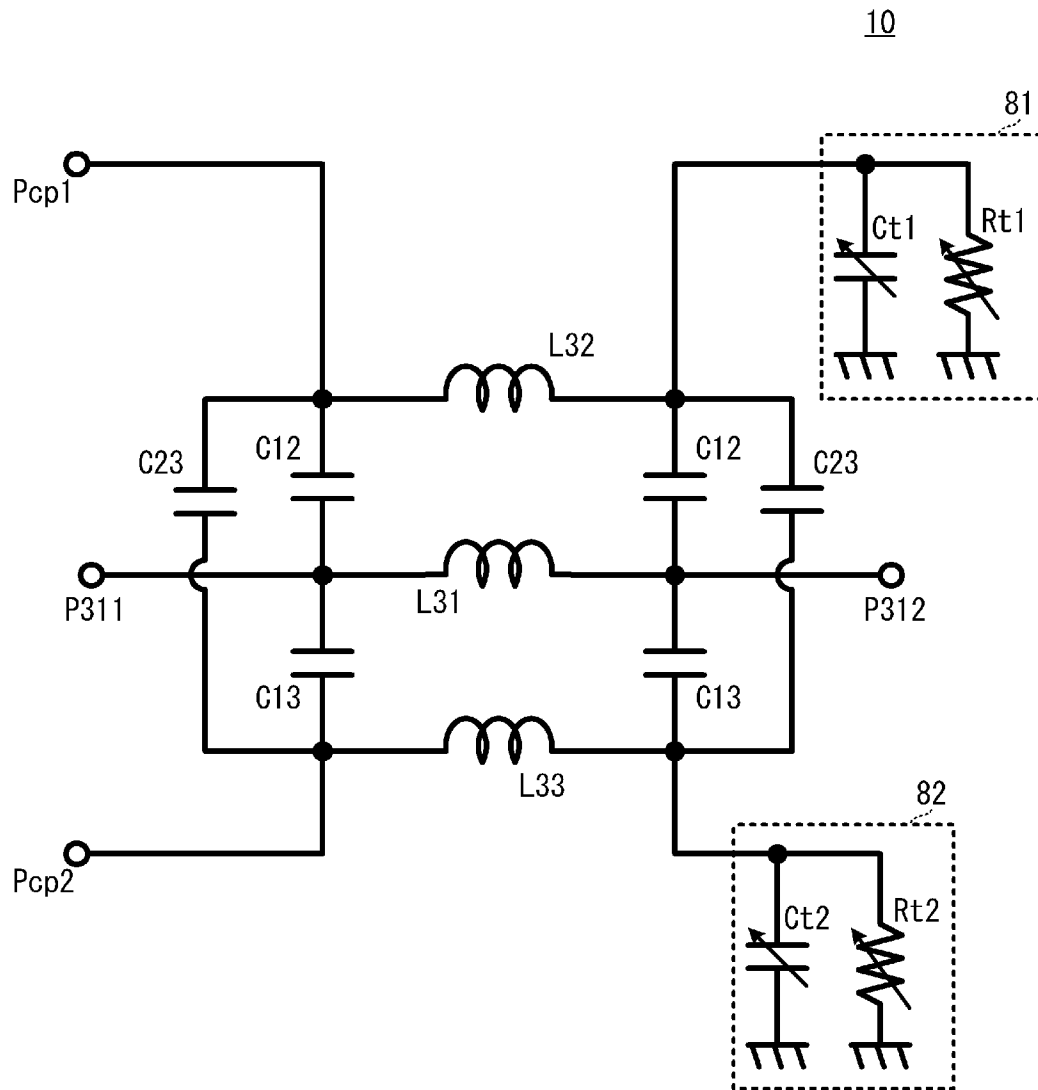
[図5]



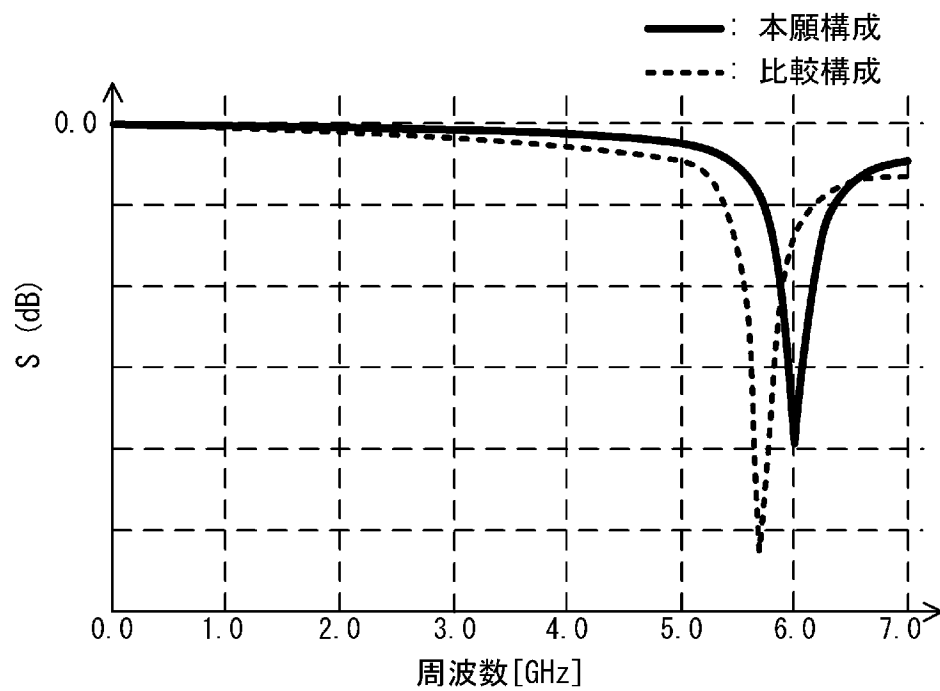
[図6]

10

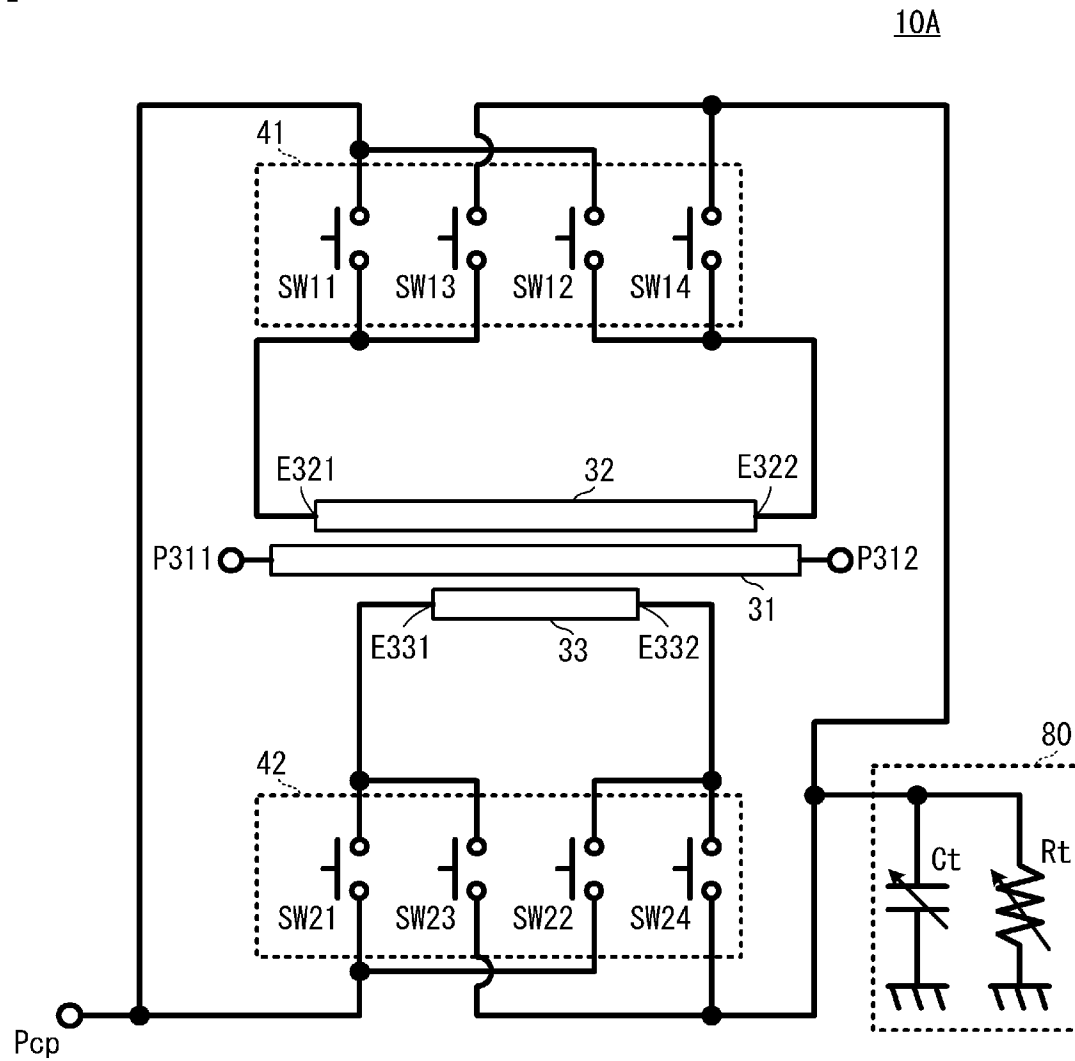
[図7]



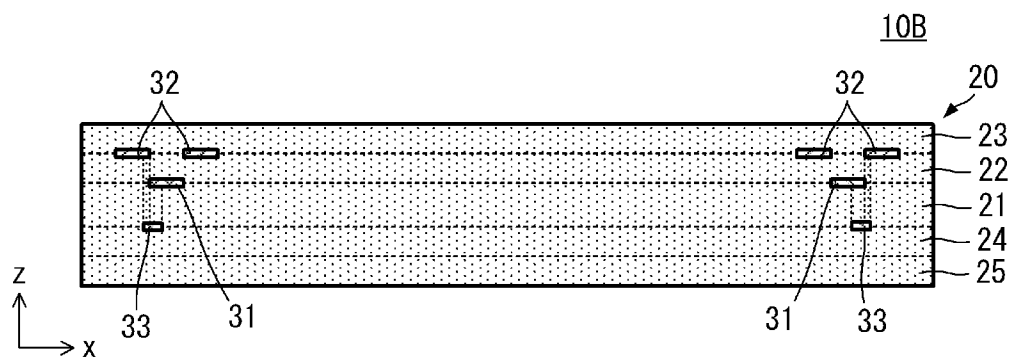
[図8]



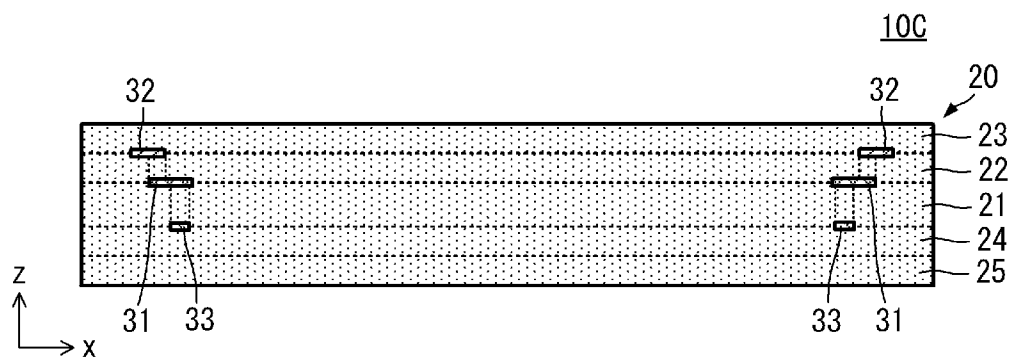
[図9]



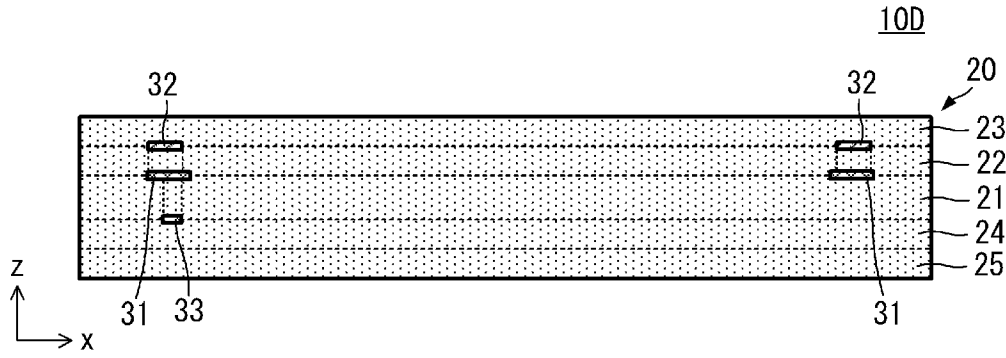
[図10]



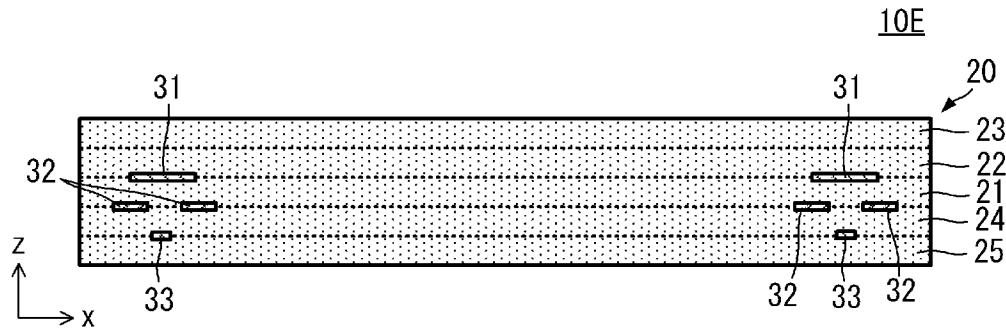
[図11]



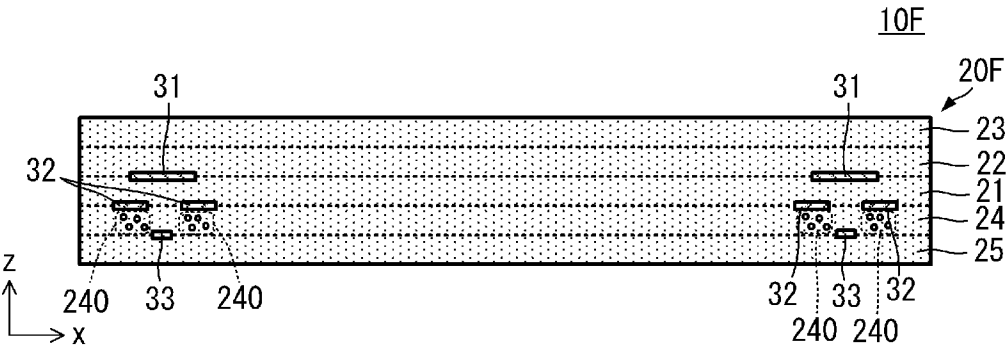
[図12]



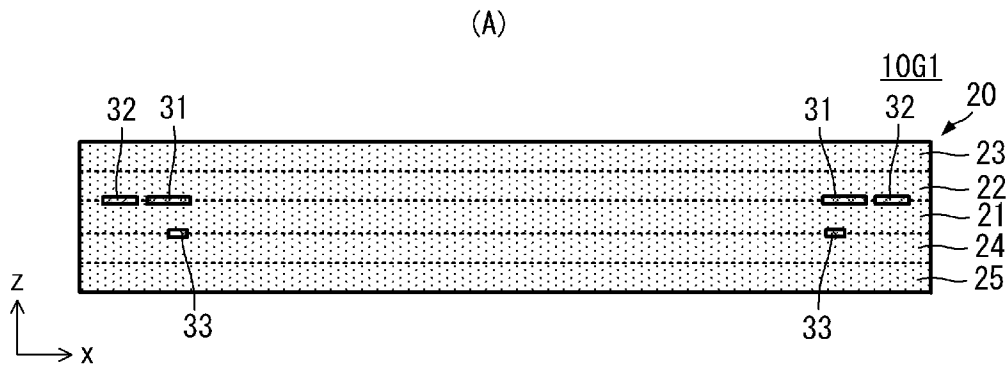
[図13]



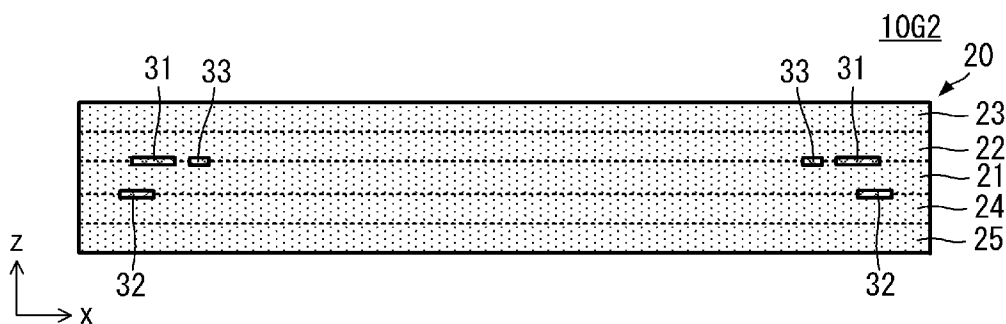
[図14]



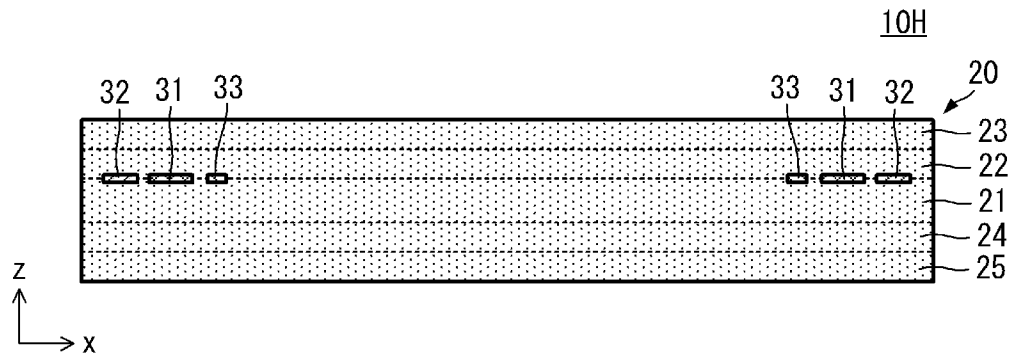
[図15]



(B)



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/034405

A. CLASSIFICATION OF SUBJECT MATTER**H01P 5/18**(2006.01)i

FI: H01P5/18 J

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01P5/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2021
 Registered utility model specifications of Japan 1996-2021
 Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 10498004 B1 (03 December 2019) 03 December 2019 (2019-12-03) entire text, all drawings	1-13
A	JP 2008-244924 A (RENESAS TECHNOLOGY CORP.) 09 October 2008 (2008-10-09) entire text, all drawings	1-13
A	JP 11-068414 A (NEC CORP.) 09 March 1999 (1999-03-09) entire text, all drawings	1-13
A	WO 2016/042990 A1 (MURATA MANUFACTURING CO., LTD.) 24 March 2016 (2016-03-24) entire text, all drawings	1-13
A	JP 2015-220425 A (FUJIKURA LTD.) 07 December 2015 (2015-12-07) entire text, all drawings	1-13
A	US 2016/0174361 A1 (CHEN, Kuan-Yu, LING, Yun, ABDULLAH, Mohd Muhaiyiddin Bin, KONG, Jackson Chung Peng, CHEN, Chung-Hao, HSU, Hao-Han, LI, Xiang) 01 June 2016 (2016-06-01) entire text, all drawings	1-13



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

19 November 2021

Date of mailing of the international search report

07 December 2021

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/034405

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
US	10498004	B1	03 December 2019	(Family: none)	
JP	2008-244924	A	09 October 2008	(Family: none)	
JP	11-068414	A	09 March 1999	(Family: none)	
WO	2016/042990	A1	24 March 2016	CN 106716634 A	
				US 2017/0141752 A1	
JP	2015-220425	A	07 December 2015	CN 106233825 A	
				JP 5658399 B1	
				KR 10-2016-0148711 A	
				US 2017/0048968 A1	
				WO 2015/178313 A1	
US	2016/0174361	A1	01 June 2016	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01P 5/18(2006.01)i FI: H01P5/18 J		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01P5/18		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2021年 日本国実用新案登録公報 1996-2021年 日本国登録実用新案公報 1994-2021年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	US 10498004 B1 (2019.12.03) 03.12.2019 (2019-12-03) 全文, 全図	1-13
A	JP 2008-244924 A (株式会社ルネサステクノロジ) 09.10.2008 (2008-10-09) 全文, 全図	1-13
A	JP 11-068414 A (日本電気株式会社) 09.03.1999 (1999-03-09) 全文, 全図	1-13
A	WO 2016/042990 A1 (株式会社村田製作所) 24.03.2016 (2016-03-24) 全文, 全図	1-13
A	JP 2015-220425 A (株式会社フジクラ) 07.12.2015 (2015-12-07) 全文, 全図	1-13
A	US 2016/0174361 A1 (KUAN-YU CHEN, YUN LING, MOHD MUHAIIYIDDIN BIN ABDULLAH, JACKSON CHUNG PENG KONG, CHUNG-HAO CHEN, HAO-HAN HSU, XIANG LI) 01.06.2016 (2016-06-01) 全文, 全図	1-13
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
国際調査を完了した日 19.11.2021	国際調査報告の発送日 07.12.2021	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 佐藤 当秀 5K 3784 電話番号 03-3581-1101 内線 3556	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/034405

引用文献			公表日	パテントファミリー文献	公表日
US	10498004	B1	03.12.2019	(ファミリーなし)	
JP	2008-244924	A	09.10.2008	(ファミリーなし)	
JP	11-068414	A	09.03.1999	(ファミリーなし)	
WO	2016/042990	A1	24.03.2016	CN	106716634 A
				US	2017/0141752 A1
JP	2015-220425	A	07.12.2015	CN	106233825 A
				JP	5658399 B1
				KR	10-2016-0148711 A
				US	2017/0048968 A1
				WO	2015/178313 A1
US	2016/0174361	A1	01.06.2016	(ファミリーなし)	