



SCHWEIZERISCHE EIDGENOSSENSCHAFT
BUNDESAMT FÜR GEISTIGES EIGENTUM

⑪ CH 663 703 A5

⑤① Int. Cl. 4: H 03 K 5/13
H 03 L 7/10

Erfindungspatent für die Schweiz und Liechtenstein

Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

⑫ **PATENTSCHRIFT** A5

⑳ Gesuchsnummer: 6852/83

㉔ Anmeldungsdatum: 22.12.1983

㉓ Priorität(en): 22.12.1982 BE 2/59975

㉔ Patent erteilt: 31.12.1987

④⑤ Patentschrift
veröffentlicht: 31.12.1987

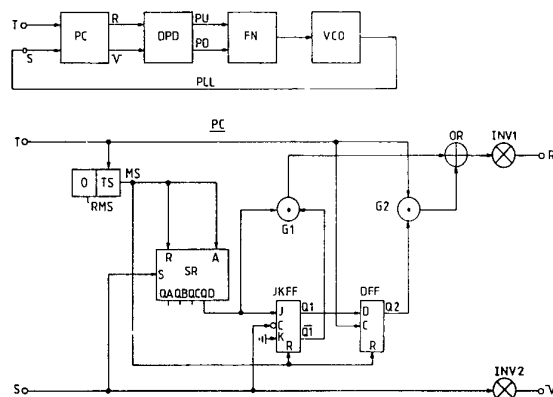
㉗ Inhaber:
Alcatel N.V., Amsterdam (NL)

㉗ Erfinder:
Hoefman, Marc Edmond Maria, St. Niklaas (BE)

㉗ Vertreter:
Dipl.-El.-Ing. Hans F. Bucher, Bern

⑤④ **Impulskorrektur-Schaltung und phasenverriegelte Schleife mit einer solchen Schaltung.**

⑤⑦ Um bei einer PLL-Schaltung (DPD, FN, VCO) auch nach einem Unterbruch des Bezugssignals (R) einen richtigen Neustart des Phasendetektors (DPD) sicherzustellen, ist diesem eine Impulskorrektur-Schaltung (PC) vorgeschaltet, welche sicherstellt, dass nach einem Unterbruch des Bezugssignals zuerst eine Anzahl von positiven und negativen Flanken des Vergleichssignals an den Phasendetektor gelangen, um diesen in eine neutrale Stellung zu bringen, bevor der erste Vergleichsimpuls an diesen angelegt wird. Die Impulskorrektur-Schaltung weist eine mit dem Bezugssignal triggerbare monostabile Schaltung (RMS) auf, weiter ein Schieberegister (SR), ein JK-Flip-Flop (JKFF), ein D-Flip-Flop (DFF), zwei UND-Tore (G1, G2), ein ODER-Tor (OR) und endlich zwei Inverter (INV1, INV2).



PATENTANSPRÜCHE

1. Impulskorrektur-Schaltung, welche in Abhängigkeit von ersten und zweiten Eingangsimpulsen, welche an ihren ersten bzw. zweiten Eingang gelangen, erste und zweite Ausgangsimpulse an ihrem ersten bzw. zweiten Ausgang erzeugt, wobei die erste nach einem Unterbruch der ersten Impulse am genannten ersten Ausgang erscheinende Impulsflanke nie vor der entsprechenden ersten Impulsflanke liegt, die am zweiten Ausgang auftritt, und zwar unabhängig von der Phasenbeziehung zwischen den ersten Impulsflanken, die nach dem Unterbruch an den genannten Eingängen auftreten, dadurch gekennzeichnet, dass sie Zählmittel aufweist (SR), welche die genannte erste Flanke des genannten einen zweiten Ausgangsimpulses ($\overline{S4}$) erzeugen, nachdem eine vorbestimmte Anzahl von Flanken von zweiten Eingangsimpulsen (S) nach dem Ende des Unterbruchs des ersten Eingangsimpulses (T) gezählt werden, das Ganze derart, dass die Dauer des am genannten ersten Ausgang erzeugten Impulses (TL), welcher mit der ersten Flanke startet, praktisch nicht kleiner ist als die Dauer eines (S4) der genannten ersten (T) und zweiten (S) Eingangsimpulse, wobei die genannten zweiten Ausgangsimpulse (V) nur abhängig sind von und synchron sind mit den zweiten Eingangsimpulsen (S), welche nicht unterbrochen werden, wenn die ersten Eingangsimpulse unterbrochen werden.

2. Schaltung nach Anspruch 1, dadurch gekennzeichnet, dass sie eine triggerbare monostabile Schaltung (RMS) aufweist, welche einen Eingang besitzt, der durch den ersten Impulskorrektur-Eingang gebildet wird, und ferner einen mit dem Daten- (A) und dem Rückstell-Eingang (R) eines Schieberegisters (SR) verbundenen Ausgang, welches die genannten Zählmittel sind, und welches einen Takteingang (S) aufweist, der mit dem zweiten Eingang der Impulskorrekturschaltung verbunden ist und endlich einen Ausgang (QD), welcher mit Logikmitteln (JKFF, DFF, G1, G2, OR, INV1) gekoppelt ist, welche am genannten ersten Impulskorrekturausgang den genannten Impuls erzeugen können, welcher mit der ersten Flanke startet, wobei der Betrieb der Logikmittel anlauft, wenn die monostabile Schaltung das Wiedererscheinen des ersten Eingangsimpulses am Ende eines Unterbruchs feststellt und wenn das genannte Schieberegister die vorbestimmte Anzahl von Flanken der zweiten Eingangsimpulse gezählt hat und seinen Ausgang (QD) entsprechend aktiv gemacht hat.

3. Schaltung nach Anspruch 2, dadurch gekennzeichnet, dass die genannten Logikmittel erste Speichermittel (JKFF), zweite Speichermittel (DFF) und TOR-Mittel (G1, G2, OR) aufweisen, dass die ersten Speichermittel den aktivierten Zustand des Schieberegisterausganges (QD) unter der Steuerung einer Flanke (S4) der zweiten Eingangsimpulse, welche Flanke auf die gezählte vorbestimmte Anzahl von Flanken folgt, speichern können, dass die zweiten Speichermittel mit einem Ausgang (Q1) der ersten Speichermittel gekoppelt sind und den gespeicherten Zustand (Q1) der ersten Speichermittel unter Steuerung einer Flanke (T51) der ersten Eingangsimpulse (T) speichern können, welche Flanke auf die genannte Flanke (S41) der zweiten Eingangsimpulse folgt, und dass die Tormittel (G1, G2, OR, INV1) mit Ausgängen (QD, $\overline{Q1}$, Q2) des genannten Schieberegisters und der ersten und zweiten Speichermittel und mit dem ersten Impulskorrektur-Eingang (D) gekoppelt sind und einen mit dem ersten Impulskorrektur-Ausgang (R) gekoppelten Ausgang aufweisen, und dass die TOR-Mittel ein erstes Ausgangssignal

$$R = \overline{QD} \cdot \overline{Q1} \cdot \overline{Q2} \cdot T$$

erzeugen, dabei sind:

QD der genannte Zustand des Schieberegister-Ausgangs;
Q1 ein Ausgangssignal der ersten Speichermittel;
Q2 ein Ausgangssignal der zweiten Speichermittel; und
T das Signal im ersten Impulskorrektur-Eingang.

4. Schaltung nach Anspruch 3, dadurch gekennzeichnet, dass die ersten Speichermittel aus einem JK-Flip-Flop (JKFF) bestehen, welches einen mit dem Ausgang (QD) des Schieberegisters gekoppelten J-Eingang aufweist, ferner einen mit dem zweiten Impulskorrektur-Eingang gekoppelten Takteingang (C) und endlich einen Ausgang (Q1), welcher zusammen mit dem Schieberegister-Ausgang (QD) mit einer ersten TOR-Schaltung (G1) verbunden ist, welche einen Teil der genannten TOR-Mittel bildet und einen Ausgang aufweist, der mit dem ersten Impulskorrektur-Ausgang (R) gekoppelt ist.

5. Schaltung nach Anspruch 3, dadurch gekennzeichnet, dass die genannten zweiten Speichermittel aus einem D-Flip-Flop (DFF) bestehen, dessen Takteingang (C) mit dem ersten Impulskorrektur-Eingang gekoppelt ist, und dessen Ausgang (Q2) zusammen mit dem ersten Eingang der Impulskorrektur-Schaltung mit einer zweiten Torschaltung (G2) gekoppelt ist, welche ebenfalls Teil der Tormittel bildet und einen mit dem ersten Ausgang (R) gekoppelt Ausgang besitzt.

6. Schaltung nach Anspruch 1, dadurch gekennzeichnet, dass der zweite Impulskorrektur-Eingang über einen Inverter (INV2) mit dem zweiten Impulskorrektur-Ausgang verbunden ist.

7. Phasenverriegelte Schleife mit einer Impulskorrekturschaltung nach Patentanspruch 1, dadurch gekennzeichnet, dass sie einen digitalen Phasendetektor (DPD) mit zwei Eingängen (R, V) aufweist, die mit den genannten Ausgängen der Impulskorrektur-Schaltung (PC) gekoppelt sind, und weiter zwei mit einem spannungsgesteuerten Oszillator (VCO) gekoppelte Ausgänge (PU, PD), welcher Oszillator die zweiten Ausgangsimpulse (V) an seinem Ausgang abgibt, welcher mit dem zweiten Eingang der Impulskorrektur-Schaltung verbunden ist, an deren erstem Eingang Eingangsimpulse einer Bezugssignalle anliegen.

Die vorliegende Erfindung betrifft eine Impulskorrektur-Schaltung gemäß dem Oberbegriff des ersten Anspruchs, sowie eine phasenverriegelte Schleife mit einer solchen Schaltung.

Eine solche Impulskorrektur-Schaltung ist bereits aus dem belgischen Pat. Nr. 893 180 bekannt und wird z.B. für eine Phasenverriegelungsschleife verwendet, welche einen digitalen Phasendetektor aufweist, dessen zwei Eingänge mit dem ersten bzw. zweiten, oder Bezugs- bzw. Vergleichsausgang der Impulskorrektur-Schaltung verbunden sind, wobei der erste bzw. zweite oder Bezugs- bzw. Vergleichseingang der letzteren mit dem Ausgang einer Quelle von Bezugsimpulsen bzw. mit dem Ausgang eines spannungsgesteuerten Oszillators verbunden sind, welcher an diesem Ausgang Vergleichsimpulse liefert. Wie im oben erwähnten Patent beschrieben wurde, erzeugt die Impulskorrektur-Schaltung nach dem Ende eines Unterbruchs in der genannten Quelle und unabhängig von der in diesem Moment bestehenden Phasenbeziehung zwischen den Vergleichs- und Bezugsimpulsen an ihrem Vergleichsausgang eine erste Impulsflanke, welche nie früher ist als die entsprechende erste Impulsflanke, die am Vergleichsausgang der Korrekturschaltung erscheint. Der Zweck dieser ersten Impulsflanken besteht darin, den Phasendetektor in einen vorbestimmten neutralen Zustand zu bringen, bei welchem dessen beide Ausgänge betätigt werden, bevor wieder Bezugsimpulse an dessen Eingang zugelassen werden. Um den Detektor so beeinflussen zu können, muss die Dauer des Impulses am Bezugsausgang, der mit der genannten ersten Flanke beginnt, hinreichend lang sein.

Es wurde festgestellt, dass unter gewissen Umständen diese dauer unzureichend sein kann, wie dies aus dem nachfolgenden hervorgeht. Gemäss dem obigen belgischen Patent wird die erwähnte erste Impulsflanke am Bezugsausgang der Korrektur-Schaltung ein bestimmtes Zeitintervall nach dem Auftreten der

ersten Impulsflanke am Bezugseingang nach dem Ende eines Unterbruchs und auch nach dem Auftreten der entsprechenden ersten Impulsflanke am Vergleichseingang erzeugt. Die Länge dieses Zeitintervalls ist abhängig von der Phasendifferenz zwischen diesen ersten Impulsflanken und von Verzögerungen in der Impulskorrektur-Schaltung. Die zweite Impulsflanke am Bezugsausgang, welche unmittelbar auf die oben erwähnte erste Impulsflanke am gleichen Ausgang folgt, wird praktisch sofort nach dem Auftreten der zweiten Impulsflanke am Bezugseingang, welche der oben erwähnten ersten Impulsflanke am gleichen Eingang folgt, erzeugt. Dadurch ist also die Dauer des ersten Impulses, der durch die oben erwähnten ersten und zweiten Impulsflanken begrenzt ist und nach dem Ende des oben erwähnten Unterbruchs am Bezugsausgang erzeugt wird, abhängig von der oben erwähnten Phasendifferenz und von Verzögerungen und von der Dauer des entsprechenden ersten Impulses am Bezugseingang. Die letztere Dauer ist ihrerseits abhängig von der Frequenz der Bezugsimpulse und davon, ob der erste Impuls verstümmelt ist oder nicht. Da, wie oben erwähnt, die Dauer des ersten Impulses am Bezugsausgang der Korrekturschaltung hinreichend lang sein sollte, um den Phasendetektor in einen vorbestimmten Zustand zu bringen, musste in einem praktischen Ausführungsbeispiel einer Phasenverriegelungsschleife die Frequenz der Bezugsimpulse auf 4MHz beschränkt werden.

Es ist nun Aufgabe der vorliegenden Erfindung, eine Impulskorrekturschaltung der obigen Art anzugeben, bei welcher jedoch die Dauer des Impulses am ersten Ausgang beginnend mit der ersten Impulsflanke praktisch unabhängig ist von Verzögerungen in der Korrekturschaltung und von Phasenverschiebung zwischen den Impulsen an den Eingängen am Ende eines Unterbruchs der ersten Eingangsimpulse.

Gelöst wird diese Aufgabe durch die im Kennzeichen des ersten Anspruchs genannten Merkmale. Vorteilhafte Weiterbildungen können den abhängigen Ansprüchen entnommen werden.

Die Impulsdauer ist also praktisch gleich der Dauer eines zweiten Eingangs- oder Ausgangsimpulses. Da die zuletzt genannte Dauer konstant ist, ist die erstgenannte unabhängig von Verzögerungen in der Impulskorrektur-Schaltung und von Phasenverschiebungen zwischen ersten und zweiten Eingangsimpulsen nach einem Unterbruch. Weiter ist diese Impulsdauer auch unabhängig von verstümmelten Impulsen, weil die synchronen zweiten Eingangs- und Ausgangsimpulse nicht unterbrochen werden, wenn die ersten Eingangsimpulse unterbrochen werden. Bei Verwendung der vorliegenden Impulskorrektur-Schaltung in der Phasenverriegelungsschaltung gemäss dem vorerwähnten belgischen Patent wurde es möglich, die Frequenz der Bezugsimpulse am ersten Eingang von 4MHz auf 8MHz zu erhöhen.

Die vorliegende Impulskorrektur-Schaltung weist ferner eine monostabile Schaltung auf, welche das Vorhandensein oder das Fehlen von Impulsen am Bezugseingang detektiert und einen Impulskorrekturvorgang auslöst, wenn diese Bezugsimpulse am Eingang während eines vorbestimmten abgezählten Zeitintervalls nicht vorhanden sind. Nach einem solchen Unterbruch erscheinen jedoch die Vergleichsimpulse weiter am Vergleichsausgang, solange dieses Zeitintervall noch nicht abgelaufen und die Flanken dieser Impulse verbringen den Phasendetektor in eine Anzahl von einander folgenden Zwischenstellungen, bevor dieser durch die oben erwähnte erste Flanke des ersten Bezugsimpulses endlich in die oben erwähnte neutrale Stellung gebracht wird. Wenn jedoch dieses Zeitintervall zu klein ist, z.B. wenn die monostabile Schaltung mit zuviel Toleranz arbeitet und/oder, wenn der Unterbruch der Bezugsimpulse am Eingang kürzer ist als dieses Zeitintervall, kann es vorkommen, dass, weil eine zu geringe Anzahl von Flanken von Vergleichsimpulsen an den Detektor gelangen, dieser nicht bis in den oben erwähnten neutralen Zustand gebracht wird.

Es ist daher eine weitere Aufgabe der vorliegenden Erfindung, eine Impulskorrektur-Schaltung der obigen Art anzugeben, welche jedoch diesen Nachteil nicht aufweist.

Gelöst wird diese Aufgabe durch die im Kennzeichen des Anspruchs 4 angeführten Merkmale. Weil, wie oben erwähnt, die zweiten Eingangsimpulse nicht unterbrochen werden und die zweiten Ausgangsimpulse mit diesen synchron sind, können die Zählmittel immer ab Ende eines Unterbruchs eine gewünschte Anzahl von Flanken von zweiten Eingangsimpulsen zählen, wenn diese am zweiten Ausgang der Korrekturschaltung als eine gleiche Anzahl von Flanken von zweiten Ausgangsimpulsen erscheinen, bevor die oben erwähnte erste Flanke am ersten Ausgang erzeugt wird. Wenn diese Impulskorrektur-Schaltung in einer Phasenverriegelungsschleife von der im oben erwähnten belgischen Patent beschriebenen Art verwendet wird, ist eine richtige Arbeitsweise sichergestellt und zwar unabhängig von der Arbeitsweise der monostabilen Schaltung und unabhängig von der Dauer eines Unterbruchs der Bezugsimpulse.

Ein Ausführungsbeispiel der Erfindung wird nun anhand der Zeichnung näher erläutert. In der Zeichnung zeigt:

Die Fig. 1 ein Blockschema einer Phasenverriegelungsschleife mit einer Impulskorrektur-Schaltung gemäss Erfindung;

die Fig. 2 die Impulskorrektur-Schaltung im Detail;

die Fig. 3 verschiedene Impulssignale, die an verschiedenen Punkten der Impulskorrektur-Schaltung nach Fig. 2 und des in Fig. 1 enthaltenen digitalen Phasendetektors erscheinen; und die Fig. 4 alle die verschiedenen Zustände des digitalen Phasendetektors von Fig. 1.

Die in Fig. 1 gezeigte Phasenverriegelungsschleife PLL weist die Kaskadenschaltung einer Impulskorrekturschaltung PC, eines digitalen Phasendetektors DPD, eines Filternetzwerkes FN und eines spannungsgesteuerten Oszillators VCO auf. Die Impulskorrektur-Schaltung PC weist einen mit einer Quelle von Bezugsimpulsen T (Fig. 3) verbundenen Bezugseingang T auf, weiter einen mit dem Ausgang des spannungsgesteuerten Oszillators VCO verbundenen Vergleichseingang S, welcher die daran anliegenden Vergleichsimpulse S (Fig. 3) liefert, ferner einen Bezugsausgang R und einen Vergleichsausgang V. Die Ausgänge R und V sind mit gleichbezeichneten Eingängen des digitalen Phasendetektors DPD verbunden, welcher eine handelsübliche integrierte Schaltung, z.B. MC4044 von Motorola sein kann. Der Phasendetektor DPD besitzt Ausgänge PU und PD, welche mit gleich bezeichneten Eingängen des Filternetzwerkes SN verbunden sind und den Eingängen R bzw. V zugeordnet sind.

Die zwölf möglichen Zustände des Phasendetektors sind in Fig. 4 dargestellt, wobei in jedem Kreis die Zustände für RV, PU und PD in der im Kreis links oben angegebenen Konfiguration angegeben werden, dabei steht L für den logischen Zustand «0» und H für den logischen Zustand «1». Jeder der von 1 bis 12 nummerierten Kreise gibt einen besonderen Zustand an und ist mit mindestens mit einem andern Kreis über eine Linie verbunden, die in einen Pfeil mündet, der den Zustand angibt, in welchen der einzelne Zustand mündet, wenn das Signal am Eingang R oder V von H auf L (angedeutet durch ↓ oder V ↓) oder von L nach H (angedeutet durch R ↑ oder V ↑) ändert. Wenn ein Eingang R, V von H nach L wechselt, ändert der Zustand des zugehörigen Ausganges PU, PD von H auf L, wenn er vorher auf H war, und ändert nicht, wenn er vorher auf L war. Wenn ein Ausgang PU, PD auf L ist und der Zustand des nicht zugehörigen Einganges V, R von H auf L wechselt, wechselt der Zustand des Ausganges PU, PD von L auf H. Anders gesagt, wenn Eingang R von H auf L wechselt kann PU wechseln von H auf L und PD von L auf H, während, wenn Eingang V von H auf L geht, PD wechseln kann von H auf L und PU von L auf H. PU und PD können niemals gleichzeitig auf L sein.

Die Zustände 5 bis 8 sind neutrale Zustände, bei welchen

beide der Ausgänge PU und PD auf H sind, während die Zustände 1 bis 4 und 9 bis 12 aktive Zustände sind, bei welchen PU bzw. PD auf L sind, aber nie beide zusammen.

In der Phasenverriegelungsschleife PLL werden die Frequenz und die Phase der Vergleichsimpulse S des VCO sowohl in bezug auf die Frequenz als auch in bezug auf die Phase auf die Bezugsimpulse T eingestellt. Am Ausgang PU erscheint ein Impuls, wenn immer die Phase eines Impulses am Eingang R der Phase eines Impulses am Eingang V voreilt und ein Signal erscheint am Ausgang PD, wenn immer die Phase des Signals am Eingang R hinter der Phase des Signals am Eingang V nach-eilt. Die Impulse an den Ausgängen PU bzw. PD haben eine Breite, die proportional dieser Phasendifferenz ist. Wenn die Bezugsimpulse T unterbrochen werden, z.B. wegen eines Ausfalls der Bezugssignalquelle oder weil eine andere Bezugssignalquelle an den Bezugseingang T angeschlossen wird, dann kann die Phase der Bezugsimpulse T, die nach dem Unterbruch am Eingang T erscheinen, gegenüber der Phase der Bezugsimpulse, welche vor dem Unterbruch am Eingang T vorhanden waren, vor- oder nach-eilen. Wie im oben erwähnten belgischen Patent Nr. 893 180 ausführlich beschrieben wurde, wird ohne die Impulskorrektur-Schaltung PC die durch die Phasenverriegelungsschleife PLL durchgeführte Phaseeinstellung in falscher Richtung ausgeführt, wenn die Phase der Bezugsimpulse T, welche am Eingang T nach der Unterbrechung erscheinen, der Phase der Bezugsimpulse voreilt, welche vor dem Unterbruch am Eingang T anlagen. Durch Verwendung der Impulskorrektur-Schaltung PC wird diese fehlerhafte Arbeitsweise jedoch verhindert, da diese Schaltung so arbeitet, dass die Zustände ihrer Ausgänge RV eine Funktion der Zustände an ihren Eingängen T, S sind, und dass die erste Flanke der Bezugsimpulse, welche nach dem Unterbruch der Bezugsimpulse T am Bezugseingang T am Bezugsausgang R erscheint, immer der entsprechenden ersten Flanke der Vergleichsimpulse am Vergleichsausgang V nacheilt und zwar unabhängig von der Phasenbeziehung zwischen den entsprechenden Flanken der Bezugs- und Vergleichseingänge T und S der Impulskorrektur-Schaltung PC in diesem Zeitpunkt.

Die in Fig. 2 gezeigte Impulskorrektur-Schaltung besitzt einen Bezugseingang T, einen Vergleichseingang S, einen Bezugsausgang R und einen Vergleichsausgang V und weist eine triggerbare monostabile Schaltung RMS, ein Schieberegister SR, eine mit der negativen Flanke getriggerte JK-Flip-Flop-Schaltung JKFF, eine mit der positiven Flanke getriggerte D-Flip-Flop-Schaltung DFF, UND-Tore G1 und G2, ein ODER-Tor OR und Inverter INV1 und INV2 auf. Alle diese Schaltungen sind in der gezeigten Art miteinander verbunden und sind handelsüblich.

Zuerst sollen die verschiedenen, auf der linken Seite von Fig. 3 sichtbaren Zustände näher erläutert werden. Die monostabile Schaltung RMS ist mit dem Bezugseingang T verbunden und bildet Detektionsmittel zur Feststellung des Vorhandenseins oder Fehlens von Bezugsimpulsen an diesem Eingang T. Solange solche Bezugsimpulse T vorhanden sind, wird die monostabile Schaltung RMS bei jeder positiven Flanke dieser Bezugsimpulse T getriggert, so dass ihr Ausgangssignal MS, welches den sogenannten seriellen Dateneingang A des Schieberegisters SR steuert, kontinuierlich im Zustand H bleibt. Durch die positiven Flanken der Vergleichsimpulse S wird der Zustand H durch das Schieberegister SR geschoben, so dass zu einem bestimmten Zeitpunkt dessen Ausgang QD und dadurch auch der J-Eingang des Flip-Flops JKFF in den Zustand H verbracht werden. Durch die negative Flanke von S (nicht gezeigt), welche auf die positive Flanke von S (ebenfalls nicht gezeigt) folgt, durch welche dieser J-Eingang von JKFF in den Zustand H gebracht wurde, werden die Ausgänge Q1 und $\overline{Q1}$ von JKFF in den Zustand H bzw. L getriggert. Da das UND-Tor G1 durch die Ausgangssignale QD und $\overline{Q1}$ gesteuert werden, ist das Aus-

gangssignal $QD \cdot \overline{Q1}$ von G1 im Zustand L. Das Signal im Zustand H am Ausgang Q1 von JKFF wird im D-Flip-Flop DFF durch die positive Flanke (nicht gezeigt) des Bezugsimpulses T gespeichert, der auf die zuletzt erwähnte negative Flanke des Impulses S folgt. Als Folge davon wird der Ausgang Q2 von DFF in den Zustand H gebracht. Weil das UND-Tor G2 durch die Ausgangssignale von Q2 und T gesteuert wird, folgt das Ausgangssignal $Q2 \cdot T$ von G2 den Bezugsimpulsen T. Die Impulse an den Ausgängen von G1 und G2 werden an das ODER-Tor OR angelegt und gelangen von dort über den Inverter INV1 zum Bezugsausgang R, an welchem ein Bezugsimpulssignal

$$R = QD \cdot Q1 + Q2 \cdot T \quad \text{oder} \quad \overline{QD \cdot Q1 \cdot Q2 \cdot T}$$

erscheint. Dabei sind $\overline{QD \cdot Q1}$ und $\overline{Q2 \cdot T}$ die inversen Werte der Ausgangssignale von G1 und G2 wie sie in Fig. 3 gezeigt sind. Weil $QD \cdot \overline{Q1}$ auf L und Q2 auf H ist, ist $R = T$, so dass der inverse Wert des Bezugsimpulses T am Ausgang R der Impulsteuerschaltung PC erscheint. Am Ausgang V von PC erscheint immer das Signal $V = \overline{S}$, d.h. der inverse Wert der Vergleichsimpulse S. Es ist zu bemerken, dass wegen des Vorhandenseins der Tore G1 und G2 und des Inverters INV1 die Flanken der Impulse R leicht verzögert sind in Bezug auf jene der Impulse T. Die Impulse an den Ausgängen R, V von PC und die Ausgangssignale PU und PD des digitalen Phasendiskriminators DPD treten auf wie dies auf der linken Seite von Fig. 3 gezeigt ist, wobei die entsprechenden Zustände von DPD auf der letzten Zeile ST gezeigt sind. Diese Zustände können leicht bei Betrachtung von Fig. 4 herausgefunden werden.

Als Beispiel ist nun angenommen, dass die Bezugsimpulse T am Bezugseingang T nach Auftreten einer positiven Flanke von T unterbrochen werden. Wenn diese Unterbrechung während eines Zeitintervalls bleibt, das grösser ist als die Zeitkonstante TS, wird die monostabile Schaltung RMS in ihren Nullzustand zurückversetzt, bei welcher deren Ausgang MS auf L ist. Das Schieberegister SR und die beiden Flip-Flop JKFF und DFF werden dann zurückgestellt und der serielle Dateneingang A dieses Schieberegisters wird in den Zustand L verbracht. Als Folge davon werden die Ausgänge QD, Q1 und Q2 in den Zustand L gebracht, so dass der Bezugssignalausgang R im Zustand H ist (siehe obige Gleichung). Die Zustände der Ausgänge R, V der Schaltung PC und der Ausgänge PU und PD der Schaltung DPD sind wiederum aus Fig. 3 ersichtlich, wobei die aufeinanderfolgenden Zustände der Schaltung DPD wiederum in der letzten Zeile ST dieser Figur dargestellt werden.

Nachdem der Unterbruch der Bezugsimpulse T geendet hat, haben diese Impulse T die gezeigte Phasenlage in Bezug auf die Impulse R. Die erste positive Flanke von T, d.h. die positive Flanke von Impuls T1 triggert die monostabile Schaltung RMS in ihren instabilen Zustand, bei welchem ihr Ausgang MS im Zustand H ist. Dadurch wird dieser Zustand H durch das Schieberegister SR geschoben und zwar durch die positiven Flanken der Vergleichsimpulse S, welche der oben erwähnten ersten positiven Flanke von T folgen, d.h. durch die positiven Flanken der Impulse T, d.h. durch die positiven Flanken der Impulse S1, ... S4, S5, ... Der Zustand der Ausgangssignale Q4, ... QD, ... des Schieberegisters wechseln also bei den positiven Flanken der entsprechenden Impulse S1, ... S4, ... in den Zustand H. Wenn der Ausgang QD des Schieberegisters SR bei der positiven Flanke von S4 den Zustand H einnimmt, wird der inverse Zustand $\overline{QD \cdot Q1}$ des Ausgangssignales $QD \cdot \overline{Q1}$ des Tores G1 ein wenig nach der positiven Flanke von S4 den Zustand L einnehmen wegen der Verzögerung im Tor G1. Nachher wird der Zustand H des Ausgangs QD im Flip-Flop JKFF durch die unmittelbar nachfolgende negative Flanke des Impulses S4 gespeichert. Der Zustand der Ausgänge Q1 und $\overline{Q1}$ von JKFF wird also H bzw. L, so dass der inverse Wert $\overline{QD \cdot Q1}$ des Zustandes des Ausgangssignales des UND-Tores G1 wieder den

Zustand H einnimmt und zwar ein wenig nach der negativen Flanke von S4. Der Zustand H des Ausgangs Q1 von JKFF wird im D-Flip-Flop DFF durch die positive Flanke des Bezugssignals T abgespeichert, welche unmittelbar nach der zuletzt erwähnten negativen Flanke von S4 folgt, d.h. durch die positive Flanke von Impuls T5. Der Zustand des Ausgangs von DFF wird also H, so dass der inverse Wert $\overline{Q2 \cdot T}$ des Zustandes des Ausgangssignals des UND-Tores G2 dem inversen Wert des Signals T folgt. Da die Ausgangsimpulse am Bezugssignal-Ausgang R $QD \cdot \overline{Q1} \cdot Q2 \cdot T$ sind, erscheint dieses Signal, wie in Fig. 3 gezeigt, und die Zustände der Schaltung DPD erscheinen, wie dies die letzte Linie ST dieser Figur zeigt und wie es auch aus Fig. 4 folgt.

Aus Fig. 3 folgt auch, dass, bevor der inverse Wert der Impulse T am Bezugssignal-Ausgang R erscheinen kann, der Zustand des letzteren Ausgangs R für ein Zeitintervall TL auf L gebracht wird, welches Zeitintervall praktisch gleich der Dauer des Impulses S4 ist, wobei die beiden Flanken dieses Zeitintervalls leicht verzögert sind gegenüber jenen des Impulses S4 wegen des Vorhandenseins der Tore G1 und G2. Anders gesagt und weil $V = \overline{S}$ ist, liegt die erste negative Flanke von R (oder R↓) nach einem Unterbruch immer um eine kleine Verzögerung nach der entsprechenden negativen Flanke V (oder V↓), so dass die Ausgangssignale PU und PD des digitalen Phasendetektors DPD in der in Fig. 3 gezeigten Art ändern. Weil die Dauer des negativen Impulses TL am Ausgang R praktisch gleich jener von S4 ist, ist sichergestellt, dass die Schaltung DPD richtig arbeitet, wenn S4 hinreichend lang ist, d.h. länger als 30ms, was der minimalen Reaktionszeit des verwendeten digitalen Phasendetektors DPD entspricht.

Der Zweck des Schieberegisters SR besteht darin, sicherzustellen, dass nach dem Ende eines Unterbruches eine vorbestimmte Anzahl von Impulsflanken V↑ und V↓ an den Phasendetektor angelegt wird, bevor eine Flanke R↓ an diesen ange-

legt wird beim Beginn des Zeitintervalles TL, wobei all diese Impulsflanken V↑ und V↓ bewirken, dass der Detektor DPD eine Anzahl von Zwischenzuständen durchläuft, und wobei die Flanke R↓ diesen am Schluss in den neutralen Zustand 5 bringt. Dies wird aus dem folgenden ersichtlich.

Für den in Fig. 3 gezeigten Fall ist eine Folge von R↓, R↓, V↑, und V↓ vorhanden, welche derart ist, dass die Schaltung DPD die folgenden Zustände durchläuft

- vom aktiven Zustand 2 sukzessive zu den neutralen Zuständen 5, 8 und 7;
- vom Beginn des Unterbruches zu dessen Ende, zum aktiven Zustand 2 und von diesem sukzessive zu den neutralen Zuständen 5 und 6 zu den aktiven Zuständen 9, 10, 11 und 12;
- vom Ende des Unterbruches vom Zustand 12 zum Zustand 11 durch eine vorbestimmte Anzahl von Impulsflanken V↑ und V↓, welche durch das Schieberegister SR gezählt werden, um durch die Impulsflanke R↓ beim Beginn des Intervalles TL in den neutralen Zustand 5 gebracht zu werden. Unabhängig vom Zustand des Phasendetektors DPD am Ende des Unterbruches ist diese vorbestimmte Anzahl von Impulsflanken V↑ und V↓ hinreichend, um diesen Detektor in den Zustand 12 zu bringen, bevor an diesen die Flanke R↓ angelegt wird. Dieser Vorgang ist also unabhängig vom Wert von TS und der Dauer des Unterbruches;
- nachher wiederum durch die Zustände 8, 7, 2 (ausgenommen beim ersten Mal, wo dieser durch Zustand 6 anstelle durch Zustand 8 läuft).

Es ist jedoch zu bemerken, dass das Schieberegister SR die Bezugsimpulse R, welche nach dem Ende eines Unterbruches wieder am Ausgang R erscheinen, mit den Vergleichsimpulsen V synchronisiert, welche nicht unterbrochen wurden. Anstelle des Schieberegisters SR könnte auch ein Zähler für die Impulse S verwendet werden.

