(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.
H04L 12/46 (2006.01)

(45) 공고일자 2006년05월08일
(11) 등록번호 10-0577465
(24) 등록일자 2006년04월28일

(21) 출원번호 10-1999-0007756
(22) 출원일자 1999년03월09일

(65) 공개번호 10-1999-0077712
(43) 공개일자 1999년10월25일

(30) 우선권주장 98-060932 1998년03월12일 일본(JP)

(73) 특허권자 소니 가부시끼 가이샤
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고

(72) 발명자 스기타다케히로
일본국도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내

마에시마야스노리
일본국도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내

(74) 대리인 신관호

심사관 : 김병균

(54) 동기방법 및 브릿지

요약

두 개의 버스 간에 사이클타임카운터의 카운터 값 사이의 편차에 따른 옵셋치가 얻어진다. 옵셋치는 저장된다. 버스가 접속될 때, 제 1사이클타임카운터의 값은 옵셋치로 보정된다. 제 1사이클타임카운터의 카운터값은 제 2사이클타임카운터의 카운터값과 비교된다. 데이터의 타임스탬프는 옵셋치에 따라 교체된다.

대표도

도 2

명세서

도면의 간단한 설명

제 1도는 브릿지에 의한 버스의 접속을 설명하기 위한 블록도이다.

제 2도는 본 발명에 의한 브릿지에서 동기회로의 구조예를 나타내는 블록도이다.

제 3도는 본 발명에 의한 브릿지에서 동기회로의 옵셋회로의 구조예를 나타내는 블록도이다.

제 4a, 4b, 4c, 4d, 4e, 4f, 4g는 본 발명에 의한 브릿지에서 동기회로의 예를 설명하기 위한 타이밍차트이다.

제 5도는 본 발명에 의한 브릿지에서 타임스탬프교체회로의 구조예를 나타내는 블록도이다.

도 6a 및 도 6b는 본 발명에 의한 브릿지로 접속된 버스의 타이밍을 나타내는 개략도이다.

도 7은 무선LAN의 예를 나타내는 개략도이다.

도 8은 브릿지의 구조를 나타내는 기능블럭도이다.

도 9는 무선LAN을 설명하기 위한 블럭도이다.

도 10은 IEEE 1394데이터의 프레임구조를 나타내기 위한 개략도이다.

도 11은 종래의 브릿지에서 동기회로의 예를 나타내는 블럭도이다.

* 도면의 주요부분에 대한 부호의 설명

11, 12. 사이클타임카운터 13. 감산회로

14. 옵셋회로 16. 동기제어회로

23. 셀렉터 25. 레지스터

52. 데이터수신회로 53. 가산회로

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 네트워크를 연결하는 브릿지에 관한 것으로, 특히 접속 시 버스를 동기화하는 동기방법 및 브릿지에 관한 것이다.

예컨대, CD(Compact Disc)플레이어, MD(Mini Disc)레코더/플레이어, 디지털VTR, 디지털카메라, DVD(Digital Versatile Disc)플레이어 등의 오디오기기와 비디오기기가 디지털화되고 있다. 퍼스널컴퓨터가 대중화되면서 이들 디지털 오디오기기나 디지털 비디오기기를 퍼스널컴퓨터와 접속하는 시스템이 제안되고 있다. 이들 디지털 오디오기기나 디지털 비디오기기와 퍼스널컴퓨터를 접속하는 시스템을 구성하기 위한 인터페이스로서 IEEE(Institute of Electronics Engineers) 1394가 주목되고 있다.

IEEE 1394는 등시전송모드와 비동기전송모드 모두를 지원한다. 등시전송모드는 비디오데이터나 오디오데이터와 같은 시간적으로 연속하는 데이터스트림을 고속 전송하기에 적당하다. 비동기전송모드는 예를 들면, 각종의 커맨드 또는 파일의 전송에 적당하다. IEEE1394 인터페이스는 등시전송모드와 비동기전송모드 모두를 지원하기 때문에 IEEE1394 인터페이스가 사용될 때, 디지털 오디오기기 간에 또는 디지털 비디오기기 간에 각각 비디오데이터와 오디오데이터가 전송될 수 있다. IEEEE 1394인터페이스를 통해 상기 디지털 기기와 퍼스널컴퓨터를 접속함으로써 사용자는 비디오데이터와 오디오데이터의 제어 및 편집을 용이하게 할 수 있다.

IEEE1394는 유선 인터페이스이다. 유선 인터페이스로 상기와 같은 시스템을 구축하기 위해서는 케이블 접속이 필요하다. 또, 상기 케이블접속은 복잡화되는 경향이 있다. 더욱이, 유선 인터페이스로는 서로 다른 방에 배치되어 있는 기기를 접속하는 것이 곤란하다.

따라서 본 발명의 출원인은 디지털 오디오기기와 디지털 비디오기기를 퍼스널컴퓨터와 접속하여 그들 간에 무선으로 통신할 수 있는 무선LAN(Local Area Network)을 제안하였다. 도 7은 이와 같은 무선LAN의 일예를 나타내는 것이다.

도 7에서 WN1, WN2, WN3,…은 통신국인 무선노드이다. CD플레이어, MD레코더/플레이어, 디지털VTR, 디지털카메라, DVD플레이어, 텔레비젼수상기 등의 디지털 오디오기기 또는 디지털 비디오기기(AV1, AV2,…)는 무선노드(WN1, WN2,…)에 접속가능하다. 또, 무선노드(WN1, WN2, WN3,…)에 퍼스널컴퓨터를 접속할 수 있다. 무선노드(WN1, WN2, WN3,…)와 접속되는 각 디지털 오디오기기 또는 디지털 비디오기기(AV1, AV2,…)는 IEEE 1394 디지털인터페이스를 포함한다. 무선노드(WN1, WN2,…)와 디지털오디오 및 디지털비디오기기(AV1, AV2,…)는 IEEE1394 디지털인터페이스로 접속된다.

WNB는 제어국인 무선노드이다. 제어국인 무선노드(WNB)는 통신국인 무선노드(WN1, WN2,…)와 제어데이터를 교환한다. 통신국인 무선노드(WN1, WN2,…)는 제어국인 무선노드(WNB)의 제어 하에 서로 통신한다. 통신국인 무선노드(WN1, WN2,…)는 시간적으로 연속하는 데이터스트림(등시데이터)과 커맨드와 같은 비동기 데이터를 무선으로 교환한다.

이와 같이 IEEE 1394 디지털데이터를 무선으로 송신하는 시스템은 버스가 브릿지에 의해 접속되는 시스템으로 간주할 수 있다.

브릿지는 한 쪽 버스 측의 물리층과 링크층을 다른 쪽의 버스 측 물리층과 링크층과 합치시켜, 데이터통신을 행하는 노드에 대한 루팅처리를 수행하고, 전송로를 통해 데이터를 교환한다. 도 8은 그와 같은 브릿지의 구조를 나타내는 것이다.

도 8을 참조하면, 브릿지는 물리층부(111)와, 링크층(112)과, 물리층부(117)와, 링크층(116)과, 루팅부(113) 및 루팅부(115)와, 데이터교환부(114)를 포함하여 구성된다. 물리층부(111)는 제 1버스(101)의 물리층과 제 2버스(102)의 물리층을 합치시킨다. 링크층(112)은 제 1버스(101)의 링크층과 제 2버스(102)의 링크층을 합치시킨다. 또 물리층부(117)는 제 2버스(102)의 물리층과 제 1버스(101)의 물리층을 합치시킨다. 링크층(116)은 제 2버스(102)의 링크층과 제 1버스(101)의 링크층을 합치시킨다. 루팅부(113)는 제 1버스(101)의 데이터를 제 2버스(102)로 보낸다. 루팅부(115)는 제 2버스(102)의 데이터를 제 1버스(101)로 보낸다. 데이터교환부(114)는 제 1버스(101)와 제 2버스(102) 사이에서 데이터를 교환한다.

무선LAN의 경우에는 도 9에 나타내는 것과 같이, 무선노드(WNn)와 무선노드(WNk) 사이에서 무선데이터통신이 행해진다. 이 때, 무선노드(WNn)에 접속되는 IEEE1394의 버스(BUSn)가 제 1버스에 대응한다. 또, 무선노드(WNk)에 접속되는 IEEE1394의 버스(BUSk)가 제 2버스에 대응한다. 데이터는 무선노드(WNn)와 무선노드(WNk)와의 사이에서 통신된다. 무선노드(WNn)는 물리층부(111)와, 링크층부(112)와, 루팅부(113)를 포함한다. 무선노드(WNk)는 물리층부(117)와, 링크층부(116)와, 루팅부(115)를 포함하고 있다. 교환부(114)의 전송로가 무선전송로이다.

따라서 상술한 바와 같이, IEEE 1394의 데이터를 무선으로 전송하는 시스템은 IEEE 1394의 버스가 브릿지로 접속되는 시스템으로 간주할 수 있다.

IEEE 1394 데이터는 프레임 단위로 전송된다. IEEE 1394 데이터는 타임스탬프를 포함한다. 타임스탬프를 포함하는 데이터를 전송하는 버스가 브릿지로 접속될 때, 버스의 사이클타임카운터는 데이터를 일정하게 송신할 수 있도록 동기화된다. 또한, 타임스탬프는 브릿지의 처리시간을 보정하도록 변화된다.

도 10에 도시한 바와 같이 IEEE 1394데이터에서 1 프레임은 125㎲로 이루어진다. 프레임 단위로 송신되는 사이클스타트 패킷과 카운터값의 편차에 따라 카운터는 동기화된다.

사이클타임카운터는 제 1카운터와, 제 2카운터, 제 3카운터로 구성된다. 제 1카운터는 프레임 주기를 24.57㎒로 카운트한다. 제 2카운터는 각 행을 프레임주기로 카운트한다. 제 3카운터는 초 단위로 카운트한다. 사이클타임카운터의 비트길이는 32비트이다.

도 11은 제 1버스와 제 2버스의 사이클타임카운터를 동기화하는 종래의 동기회로의 구조의 일예를 나타내는 블록도이다. 도 11에서 부호(201)는 제 1버스 측 사이클타임카운터이다. 부호(204)는 제 2버스 측 사이클타임카운터이다.

제 1버스 측 사이클타임카운터(201)의 카운터값은 감산회로(202)에 공급된다. 제 2버스 측 사이클타임카운터(204)의 카운터값은 감산회로(202)에 공급된다. 감산회로(202)는 사이클타임카운터(201)의 카운터값에서 사이클타임 카운터(204)의 카운터값을 감산한다.

감산회로(202)의 출력값이 동기제어회로(203)에 공급된다. 동기제어회로(203)는 감산회로(202)의 출력값에 따라 편차제어신호를 출력한다. 편차제어신호는 사이클타임카운터(204)에 공급된다. 사이클타임카운터(204)는 편차제어신호에 따라 제어된다.

두 개의 버스가 접속될 때, 사이클타임카운터(201)의 카운터값은 사이클타임카운터(204)의 카운터값과 다르다. 그러므로, 사이클타임카운터(201)의 카운터값은 사이클타임카운터(204)의 카운터값과 동기화되어야 한다.

따라서 버스가 브릿지로 접속될 때, 사이클타임카운터(204)의 카운터값은 사이클타임카운터(201)의 카운터값에 의해 초기화된다. 따라서 사이클타임카운터(201)의 카운터값은 사이클타임카운터(204)의 카운터값에 합치된다. 즉, 사이클타임카운터(204)의 카운터값이 사이클타임카운터(201)의 카운터값으로 초기화된 후, 사이클타임카운터(201)의 카운터값은 사이클타임카운터(204)의 값과 합치되고, 동기제어회로(303)는 사이클타임카운터(204)의 카운터값에서 사이클타임카운터(201)의 카운터값을 감산한 결과값에 따라 사이클타임카운터(204)의 카운터값을 제어한다.

발명이 이루고자 하는 기술적 과제

그렇지만 사이클타임카운터(204)의 카운터값이 사이클타임카운터(201)의 카운터값으로 초기화될 때, 사이클타임카운터(204)의 카운터값은 불연속적으로 변화하기 때문에 데이터송신은 순간적으로 정지될 수 있다.

데이터송신이 순간적으로 일시 정지하는 것을 방지하기 위해, 사이클타임카운터(204)의 카운터값은 사이클타임카운터(201)의 카운터값과 서서히 합치될 수 있다. 그러나 각 사이클타임카운터의 비트길이는 32비트이므로, 긴 조정시간이 요구된다.

그러므로 본 발명의 목적은 데이터통신의 일시적인 중단없이 프레임을 동기화하면서 데이터를 송수신하는 다수의 노드를 갖는 버스를 동기화하는 동기방법 및 브릿지를 제공하는 것이다.

발명의 구성 및 작용

본 발명의 제 1측면은 프레임을 동기화하면서 데이터를 송수신하는 다수의 노드를 갖는 버스를 브릿지로 접속하는 네트워크의 동기방법으로서, 상기 동기방법은 접속된 버스의 동기타이밍의 옵셋을 검출하는 단계와, 버스를 접속하도록 옵셋을 유지하면서 프레임의 동기화를 유지하는 단계를 포함한다.

본 발명의 제 2측면은 프레임을 동기화하면서 데이터를 송수신하는 다수의 노드를 갖는 버스를 접속하는 브릿지에 관한 것으로서, 접속되는 버스의 동기타이밍의 옵셋을 검출하는 수단과, 옵셋을 유지하면서 동기타이밍을 유지하기 위한 제어수단을 포함한다.

브릿지를 통과하는 데이터의 타임스탬프는 데이터의 타임스탬프를 이용하여 보정되므로, 브릿지에서 데이터의 지연시간과, 사이클타임카운터의 옵셋치와 데이터는 버스의 사이클타임카운터의 카운터값을 합치시킬 필요 없이, 또한 데이터 통신의 일시적인 정지 없이 신속하게 동기화될 수 있다.

이와 같은 본 발명의 목적과 그 외의 다른 목적 및 본 발명의 특징과 효과는 첨부한 도면에 도시된 바와 같이 다음의 상세한 설명 및 최량의 실시의 형태에 의해 보다 명백하게 될 것이다.

다음에 첨부도면을 참조하여 본 발명의 실시의 형태가 설명될 것이다. 도 1은 브릿지로 접속된 다수의 노드를 포함하는 버스의 구조를 나타낸다. 도 1에서 부호(1)와 (2)는 IEEE 1394기준에 의한 버스이다(이하 이들 버스는 IEEE1394버스라고 칭한다). 제 1버스는 노드(1A, 1B, 1C…)로 구성된다. 제 2버스(2)는 노드(2A, 2B, 2C…) 로 구성된다. 버스(1)와 버스(2)는 브릿지(3)로 접속된다.

IEEE 1394 버스를 접속하는 브릿지에서는 데이터 중에 타임스탬프가 포함된다. 버스는 반드시 동기화되어야 한다. 본 발명에 의하면 버스가 접속될 때 브릿지를 통과하는 데이터의 타임스탬프는 브릿지에서 지연시간과, 다른 버스의 사이클타임카운터의 카운터값에서 감산된 하나의 버스의 사이클타임카운터의 카운터값의 옵셋치를 이용하여 보정된다.

도 2는 본 발명에 의한 동기회로의 구조예를 나타내는 블럭도이다. 도 2에서 부호(11)는 제 1버스 측 사이클타임카운터이다. 부호(12)는 제 2버스측 사이클타임카운터이다.

제 1버스측 사이클타임카운터(11)의 카운터값은 감산회로(13)에 공급된다. 제 2버스 측 사이클타임카운터(12)의 카운터값은 옵셋회로(14)에 공급된다.

동기인에이블신호(EN)는 단자(15)에서 옵셋회로(14)로 공급된다. 동기인에이블신호(EN)의 신호레벨이 로우이면 제 2버스측 사이클타임카운터(12)의 카운터값은 직접 출력된다. 동기인에이블신호(EN)의 신호레벨이 하이이면, 사이클타임카운터(12)의 카운터값이 옵셋치로 보정된다. 보정된 값은 감산회로(13)에 공급된다.

도 3은 옵셋회로(14)의 구조를 나타내는 블럭도이다. 도 3에서 제 2버스 측 사이클타임카운터(12)의 카운터값은 입력단자(21)에 공급된다. 동기인에이블신호(EN)는 레지스터(25)와 셀렉터(23)로 공급된다. 동기인에이블신호(EN)의 신호레벨이 하이이면 레지스터(25)는 사이클타임카운터(11)의 카운터값에서 사이클타임카운터(12)의 카운터값을 감산한 옵셋치를 저장한다. 동기인에이블신호(EN)의 신호레벨이 하이이면, 셀렉터(23)는 단자(23A) 측에 위치된다. 동기인에이블신호(EN)의 신호레벨이 로우이면, 셀렉터(23)는 단자(23B) 측에 위치된다.

제 2버스 측 사이클타임카운터(12)의 카운터값은 입력단자(21)로 공급된다. 카운터값이 감산회로(22)와 셀렉터(23)의 단자(23B)에 공급된다. 옵셋치는 레지스터(25)에서 감산회로(22)로 공급된다. 감산회로(22)는 레지스터(25)로부터 수신된 옵셋치에서 제 2버스측 사이클타임카운터(12)의 카운터값을 감산한다. 감산회로(22)의 출력치는 셀렉터(23)의 단자(23A)로 공급된다. 셀렉터(23)의 출력치는 출력단자(26)에서 출력된다.

동기인에이블신호(EN)의 신호레벨이 로우이면, 셀렉터는 단자(23B) 측에 위치된다. 따라서 입력단자(21)에서 수신된 제 2버스 측 사이클타임카운터(12)의 카운터값은 셀렉터(23)를 통해 출력단자(26)에서 출력된다.

동기인에이블신호(EN)의 신호레벨이 하이이면, 옵셋치는 레지스터(25)에 저장된다. 그 후에, 셀렉터(23)는 단자(23A) 측에 위치된다. 따라서 감산회로(22)는 옵셋치에서 사이클타임카운터(12)의 카운터값을 감산한다. 그러므로 사이클타임카운터(12)의 카운터값은 옵셋치로 보정된다. 결과값이 보정된 카운터값으로서 출력단자(26)에서 출력된다.

도 2에서 동기인에이블신호(EN)는 단자(15)에 공급된다. 동기인에이블신호(EN)의 신호레벨이 로우이면, 옵셋회로(14)는 제 2버스 측 사이클타임카운터(12)의 카운터값을 출력한다. 따라서 감산회로(13)는 사이클타임카운터(11)의 카운터값에서 사이클타임카운터(12)의 카운터값을 감산한다. 결과값은 옵셋치로서 옵셋회로(14)에 공급된다. 옵셋치는 옵셋회로(14)의 레지스터(25)에 저장된다.

단자(15)에서 수신된 동기인에이블신호(EN)의 신호레벨이 하이이면, 옵셋회로(14)는 사이클타임카운터(12)의 카운터값이 옵셋치로 보정된 카운터보정치를 출력한다. 감산회로(13)는 사이클타임카운터(11)의 카운터값에서 카운터보정치를 감산한다.

감산회로(13)의 출력치는 동기제어회로(16)에 공급된다. 또한 동기인에이블신호(EN)가 단자(16)로부터 동기제어회로(16)로 공급된다. 또 조정타이밍신호(TM)는 단자(17)로부터 동기제어회로(16)로 공급된다.

단자(15)에서 수신된 동기인에이블신호(EN)의 신호레벨이 하이이면, 동기제어회로(16)는 조정타이밍신호(TM)의 타이밍에서 편차제어신호를 발생한다. 편차제어신호는 사이클타임카운터(12)에 공급된다. 단자(15)에서 수신된 동기인에이블신호(EN)의 신호레벨이 로우이면, 사이클타임카운터(12)가 작동한다.

다음에 도 4a, 4b, 4c, 4d, 4e, 4f, 4g에 도시된 타이밍차트를 참조하여, 도 2에 도시한 동기회로의 작동에 대해 설명한다.

도 4b에서, 동기인에이블신호(EN)의 신호레벨은 시점(t_1)까지는 로우레벨이다. 도 4d에 도시한 바와 같이 동기인에이블신호(EN)의 신호레벨이 로우이면, 사이클타임카운터(12)가 작동한다. 따라서 사이클타임카운터(11)의 카운터값(도 4e 참조)은 사이클타임카운터(12)의 카운터값(도 4d 참조)과 무관하다.

도 4f에 도시한 바와 같이 동기인에이블신호(EN)의 신호레벨이 로우로 되는 시점 (t_1)까지, 옵셋회로(14)는 사이클타임카운터(12)의 카운터값(도 4d)을 출력한다. 감산회로(13)는 사이클타임카운터(11)의 카운터값(도 4e)에서 사이클타임카운터(12)의 카운터값(도 4d)을 감산한다. 그 후에, 도 4g에 도시한 바와 같이 감산회로(13)는 결과값을 출력한다.

즉, 도 4e에 도시한 바와 같이 사이클타임카운터(11)의 카운터값이 "3", "4", …이고, 도 12에 도시한 바와 같이 사이클타임카운터(12)의 카운터값이 "31", "32", …일 때, 감산회로(13)의 출력치는 "28"이다. 따라서, 동기인에이블신호(EN)의 신호레벨이 로우인 시점 (t_1)까지 감산회로(13)는 값 "28"을 출력한다. 출력치 "28"는 레지스터(25)에 옵셋치로서 저장된다.

동기인에이블신호(EN)의 신호레벨이 시점(t_1)에서 하이로 될 때, 옵셋회로(14)는 사이클타임카운터(12)의 카운터값이 옵셋치로 보정된 카운터보정치를 출력한다. 즉, 도 4d에서, 사이클타임카운터의 카운터값이 "33", "34",…일 때, 사이클타임카운터(12)의 카운터값은 옵셋치 "28"에서 감산된다. 따라서 도 4f에 도시된 바와 같이 옵셋회로(14)는 "5', "6", …를 출력한다.

감산회로(13)는 사이클타임카운터(11)의 카운터값에서 카운터값을 감산하고, 감산된 값을 출력한다. 도 4g에서 사이클타임카운터(12)의 카운터보정치(도 4f 참조)가 사이클타임카운터(11)의 카운터값(도 4e 참조)에서 감산될 때, 결과값은 동기인에이블신호(EN)의 신호레벨이 하이로 된 시점(t_1) 직후에 "0"으로 된다.

사이클타임카운터(11)의 타이밍이 버스의 사이클마스터에 따라 조정되기 때문에 사이클타임카운터(11)의 카운터값은 장시간의 카운터동작에서 오차가 생길 수 있다. 이와 같은 경우, 감산회로(13)는 0이 아닌 값으로 된다.

도 4c에 도시한 바와 같이 감산회로(13)가 0 이외의 값을 출력할 때, 조정타이밍신호(TM)의 신호레벨이 시점(t_2)에서 하이로 된다. 조정타이밍신호(TM)의 신호레벨이 하이로 되면, 동기제어회로(16)는 사이클타임카운터(12)의 편차를 조정한다. 이 경우 도 4d에 도시한 바와 같이, 사이클타임카운터(12)의 카운터값은 "74"에서 "76"으로 건너뛰어, 감산회로의 출력값이 "0"으로 된다.

상기 예에서, 하나의 사이클타임카운터의 카운터값은 옵셋치로 보정된다. 두 개의 버스의 프레임타이밍은 옵셋치로 동기화된다.

도 5는 사이클타임카운터의 카운터값이 옵셋치로 보정되는 경우의 타임스탬프교체회로의 구조예를 나타내는 블럭도이다.

도 5에서, 제 1버스에서 수신된 데이터의 타임스탬프는 입력단자(51)에서 데이터수신회로(52)로 공급된다. 데이터수신회로(52)는 제 1버스에서 수신된 데이터에서 타임스탬프를 추출하고, 추출된 타임스탬프를 가산회로(53)로 공급한다.

옵셋치는 레지스터(54)로부터 가산회로(53)로 공급된다. 상술한 바와 같이, 옵셋치는 사이클타임카운터(11)의 카운터값에서 사이클타임카운터(12)의 카운터값을 감산함으로써 얻을 수 있다.

가산회로(53)는 타임스탬프에 옵셋치를 가산한다. 가산회로(53)의 출력치는 데이터수신회로(52)로 반송된다. 데이터수신회로(52)는 타임스탬프교체처리를 수행한다.

교체된 타임스탬프는 에러검출코드 가산회로(55)에 공급한다. 에러검출코드 가산회로(55)는 CRC코드를 재계산하고, CRC에러검출코드를 교체한다.

에러검출코드 가산회로(55)의 출력신호는 데이터송신회로(56)에 공급된다. 데이터송신회로(56)는 출력단자(57)로부터 다른 버스의 출력신호로서 타임스탬프를 교체한다.

사이클타임카운터(11)의 카운터값이 사이클타임카운터(12)의 카운터값에서 감산된 옵셋치는 가산회로(53)로 공급된다. 상술한 예에서, 데이터는 단자(51) 측에서 단자(57) 측으로 이동된다. 그러나, 브릿지에서 데이터는 양쪽으로 이동된다. 데이터가 역방향으로 이동될 때, 음의 부호를 갖는 입력값은 가산회로(53)로 공급된다.

본 발명은 무선브릿지에 한정되는 것은 아니다. 대신에 본 발명은 무선노드가 무선으로 접속되는 경우에 적용될 수 있다.

상술한 예에서, 사이클타임카운터의 카운터값은 옵셋치로 보정된다. 즉, 본 발명에 의한 시스템에서, 도 6a 내지 도 6g에 도시한 바와 같이, 하나의 버스의 프레임(도 6a 참조)과 다른 버스의 프레임(도 6b 참조)은 일정한 옵셋치를 사용하여 동기화된다. 따라서 프레임의 선두를 합치시킬 필요가 없다. 그러므로 프레임은 데이터송신의 일시적인 중단없이 신속하게 동기화될 수 있다.

발명의 효과

본 발명에 의하면, 프레임의 동기화를 유지하면서 데이터를 송수신하는 복수의 노드를 갖는 버스가 브릿지로 접속될 때, 버스의 동기화타이밍의 옵셋이 유지된다. 따라서 버스의 동기화타이밍을 합치시킬 필요가 없다. 데이터통신의 일시적인 중단이 방지될 수 있다. 거기에는 장시간의 동기화시간이 요구된다. 브릿지를 통과하는 데이터의 타임스탬프는 브릿지와 옵셋치의 처리시단에 따른 시간주기로 교체된다. 따라서 타임스탬프와 사이클타임의 편차를 방지할 수 있다.

본 발명은 비록 최량의 실시의 형태에 관해 설명되고 도시되었지만, 발명이 속하는 기술분야의 당업자에 의해 본 발명의 정신과 범위 내에서 다양한 변경, 생략, 부가등이 가능함은 물론이다.

(57) 청구의 범위

청구항 1.

프레임을 동기화하면서 데이터를 송수신하는 다수의 노드를 갖는 버스를 브릿지로 접속하는 네트워크의 동기방법에 있어서,

접속되는 버스의 동기타이밍의 옵셋을 검출하는 단계와,

버스를 접속하도록 보상값으로써 옵셋을 사용하여 버스의 동기타이밍을 유지하면서 프레임의 동기화를 유지하는 단계를 포함하여 구성되며, 상기 옵셋은 동기인에이블 신호의 제 1레벨에 대한 보상값으로써 사용되고, 상기 옵셋은 동기인에이블 신호의 제 2레벨에 대한 보상값으로써 사용되지 않는 것을 특징으로 하는 동기화방법.

청구항 2.

프레임을 동기화하면서 데이터를 송수신하는 다수의 노드를 갖는 버스를 브릿지로 접속하는 버스의 네트워크의 동기방법에 있어서,

접속된 버스의 동기타이밍의 옵셋을 검출하는 단계와,

버스를 접속하도록 보상값으로써 옵셋을 사용하여 버스의 최초의 동기타이밍을 유지하면서 프레임의 동기화를 유지하는 단계와, 상기 옵셋은 동기인에이블 신호의 제 1레벨에 대한 보상값으로써 사용되고, 상기 옵셋은 동기인에이블 신호의 제 2레벨에 대한 보상값으로써 사용되지 않고,

브릿지의 처리시간과 옵셋이 가산된 값에 따라 송신된 데이터의 타임스탬프를 보정하는 단계를 포함하는 것을 특징으로 하는 동기방법.

청구항 3.

제 1항 또는 제 2항에 있어서,

상기 버스는 IEEE 1394버스인 것을 특징으로 하는 동기방법.

청구항 4.

제 1항 또는 제 2항에 있어서,

상기 버스는 무선버스인 것을 특징으로 하는 동기화방법.

청구항 5.

프레임을 동기화하면서 데이터를 송수신하는 다수의 노드를 갖는 버스를 접속하는 브릿지에 있어서,

접속되는 버스의 동기타이밍의 옵셋을 검출하는 수단과,

보정치로써 상기 옵셋을 사용하여 버스의 최초의 동기타이밍을 유지하면서 프렘임의 동기화를 유지하기 위한 제어수단을 포함하고, 상기 옵셋은 동기인에이블 신호의 제 1레벨에 대한 보정치로써 사용되고, 동기인에이블 신호의 제 2레벨에 대한 보정치로써 사용되지 않는 것을 특징으로 하는 브릿지.

청구항 6.

프레임을 동기화하면서 데이터를 송수신하는 복수의 노드를 갖는 버스를 접속하는 브릿지에 있어서,

접속되는 버스의 동기타이밍의 옵셋을 검출하는 수단과,

보정치로써 상기 옵셋을 사용하여 버스의 최초의 동기타이밍을 유지하면서 프레임의 동기화를 유지하는 제어수단과, 상기 옵셋은 동기인에이블 신호의 제 1레벨에 대한 보정값으로써 사용되고, 상기 옵셋은 동기인에이블 신호의 제 2레벨에 대한 보정값으로써 사용되지 않고,

브릿지의 처리타이밍과 옵셋이 가산된 값에 따라 송신된 데이터의 타임스탬프를 보정하는 수단을 포함하는 것을 특징으로 하는 브릿지.

청구항 7.

제 5항 또는 제 6항에 있어서,

상기 옵셋은 버스의 사이클타임카운터의 카운터 값 사이의 편차로서 검출되는 것을 특징으로 하는 브릿지.

청구항 8.

제 5항 또는 제 6항에 있어서,

상기 동기유지수단은 옵셋이 유지되도록 데이터 송신 측의 사이클타임카운터의 카운터값을 보정하는 것을 특징으로 하는 브릿지.

청구항 9.

제 5항 또는 6항에 있어서,

상기 버스는 IEEE 1394버스인 것을 특징으로 하는 브릿지.

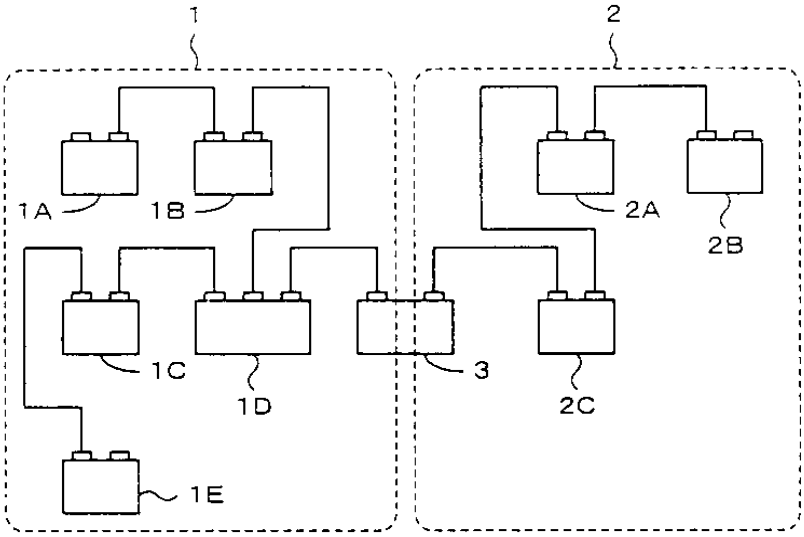
청구항 10.

제 5항 또는 제 6항에 있어서,

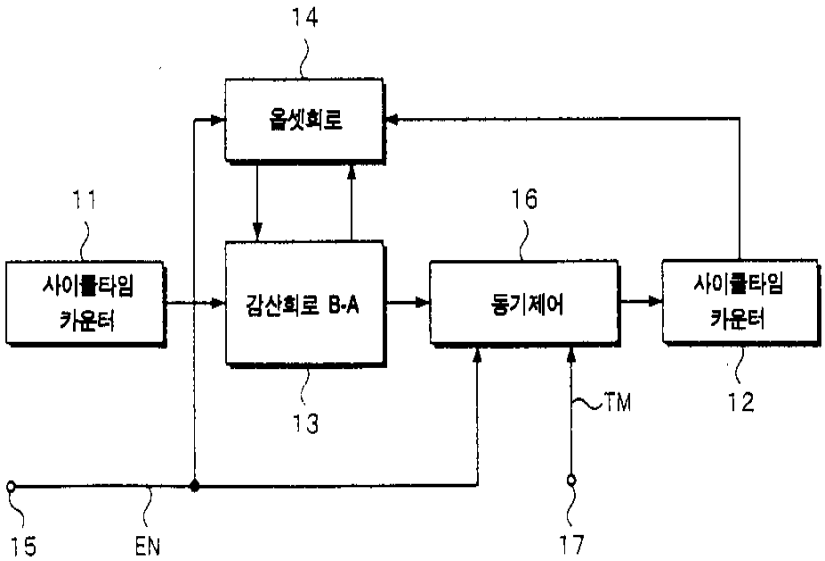
상기 버스는 무선버스인 것을 특징으로 하는 브릿지.

도면

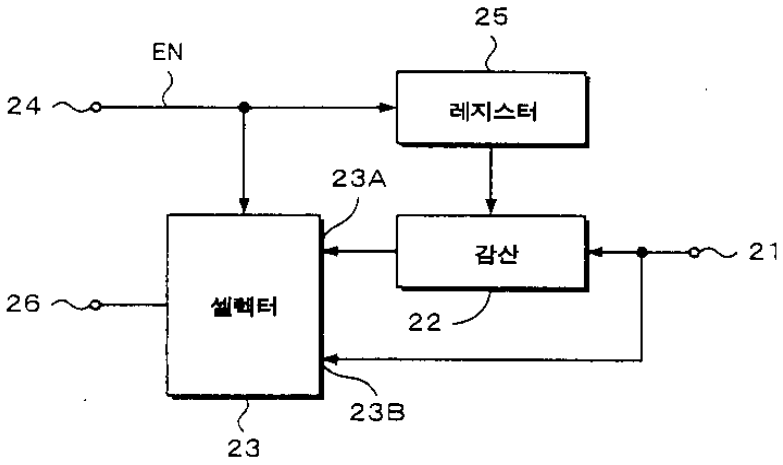
도면1



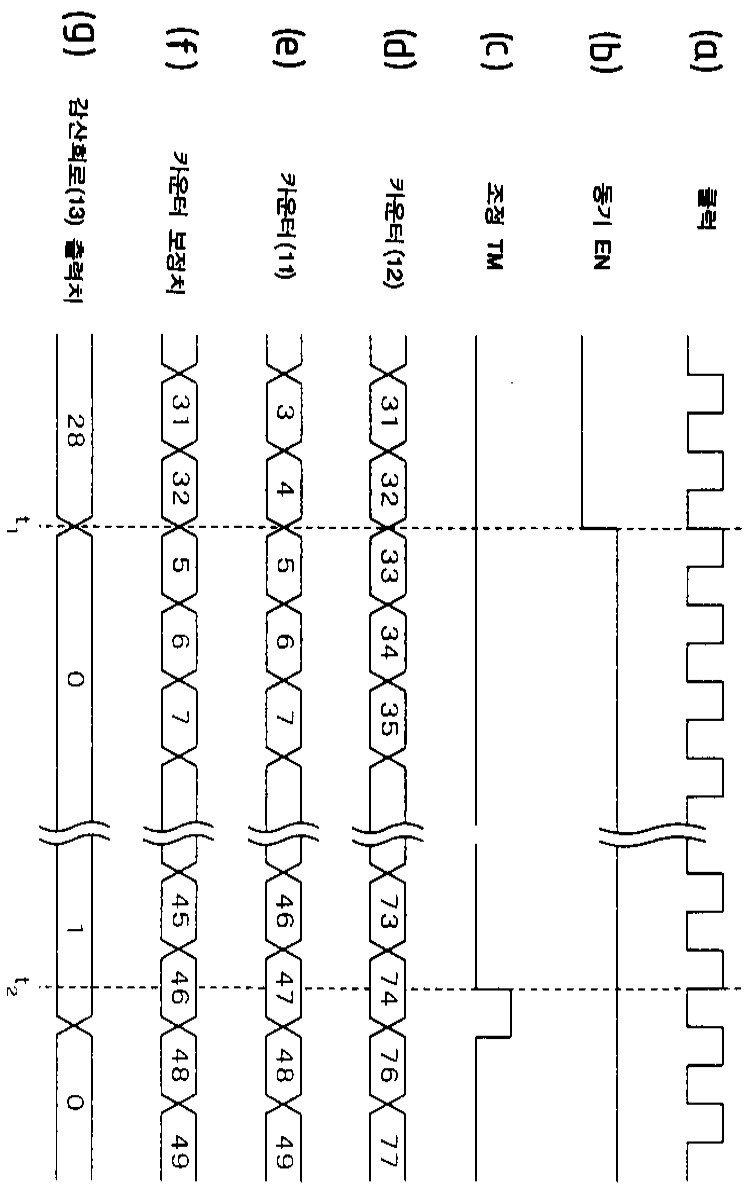
도면2



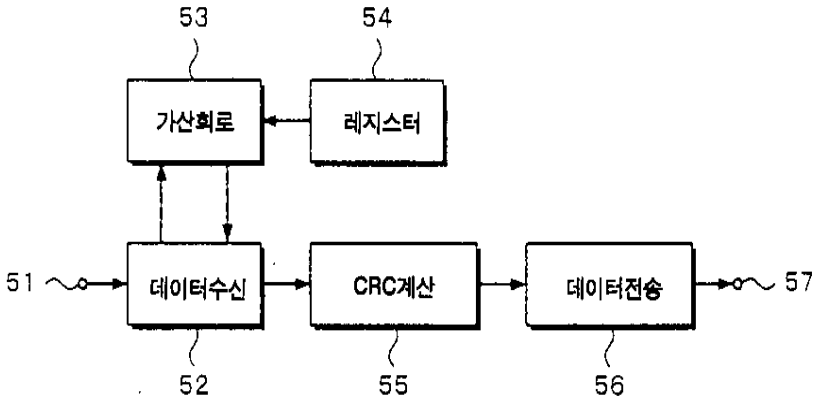
도면3


25
EN
24
레지스터
23A
감산
21
26
셀렉터
22
23B
23

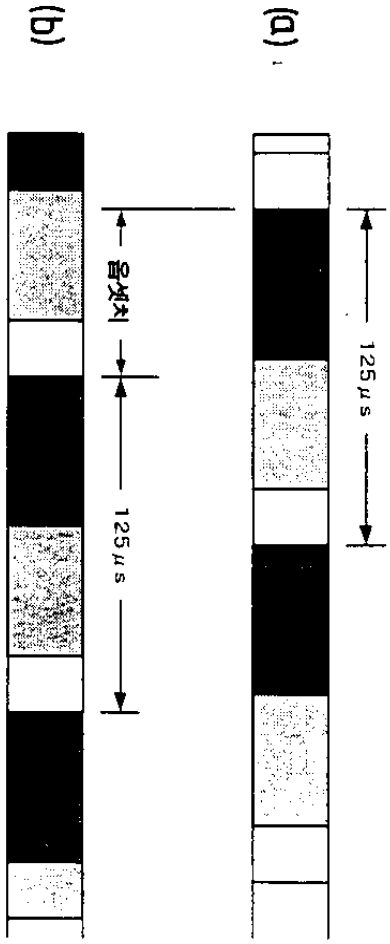
도면4


(a) 클럭
(b) 동기 EN
(c) 조정 TM
(d) 카운터(12)
(e) 카운터(11)
(f) 카운터 보정치
(g) 감산회로(13) 출력치
t1
t2

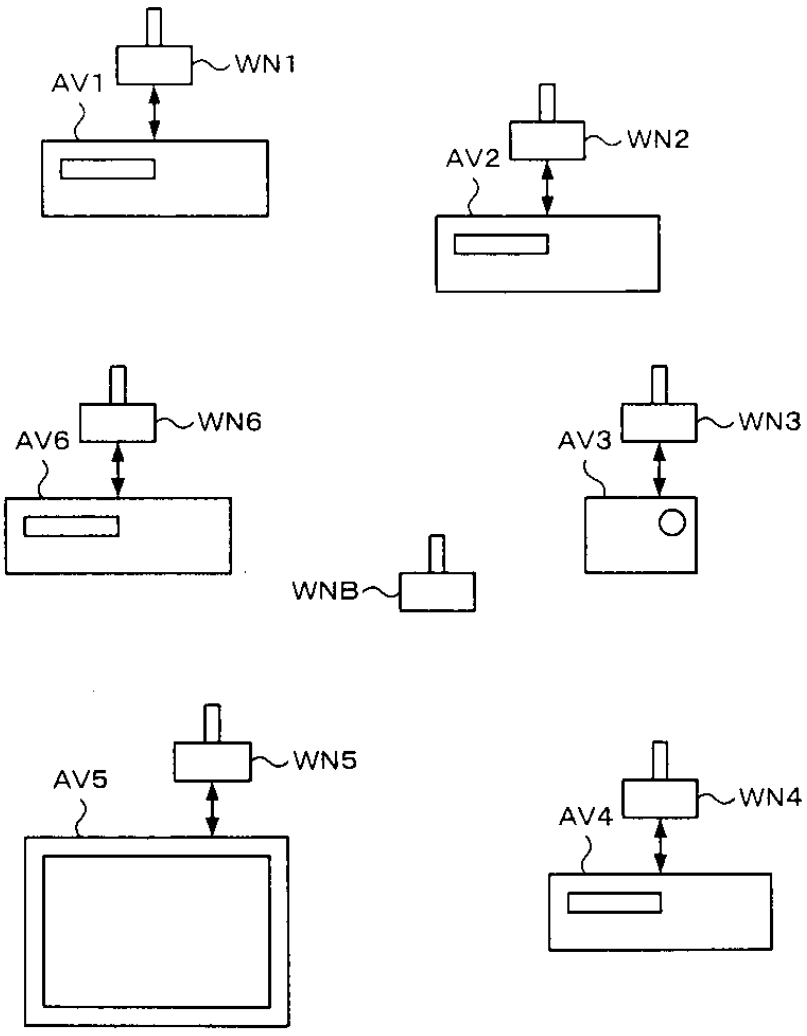
도면5


53
54
가산회로
레지스터
51
데이터수신
CRC계산
데이터전송
57
52
55
56

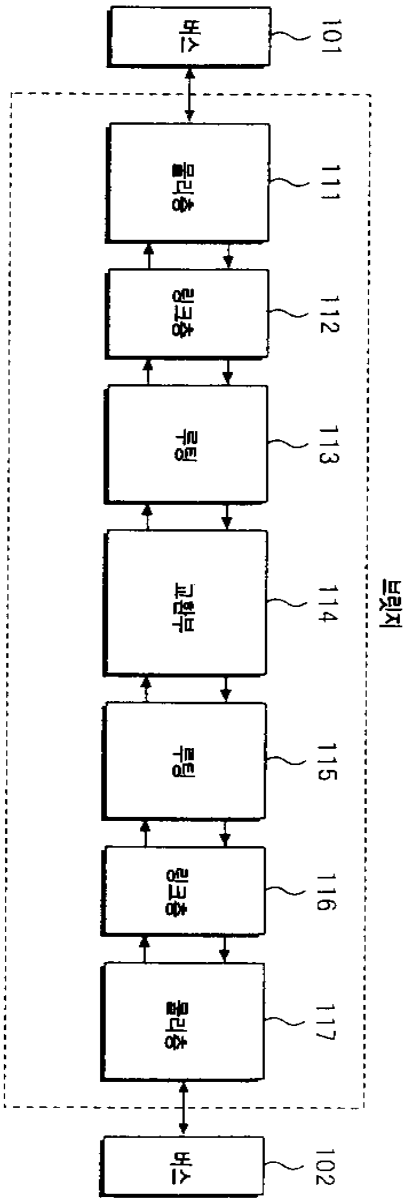
도면6


(b)
(a)
옵셋치
125μs
125μs

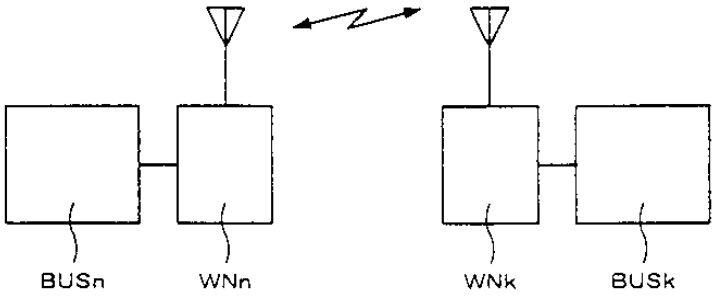
도면7



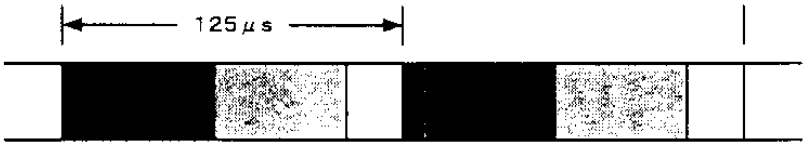
도면8


버스
101
물리층
111
링크층
112
루팅
113
교환부
114
루팅
115
링크층
116
물리층
117
버스
102
브릿지

도면9


BUSn
WNn
WNk
BUSk

도면10



도면11

