



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년07월25일
 (11) 등록번호 10-1642524
 (24) 등록일자 2016년07월19일

(51) 국제특허분류(Int. Cl.)
H01L 33/02 (2010.01) *H01L 33/14* (2010.01)
 (21) 출원번호 10-2010-7020378
 (22) 출원일자(국제) 2009년05월28일
 심사청구일자 2014년05월20일
 (85) 번역문제출일자 2010년09월13일
 (65) 공개번호 10-2011-0015510
 (43) 공개일자 2011년02월16일
 (86) 국제출원번호 PCT/DE2009/000756
 (87) 국제공개번호 WO 2009/149687
 국제공개일자 2009년12월17일
 (30) 우선권주장
 10 2008 028 345.2 2008년06월13일 독일(DE)
 (56) 선행기술조사문헌
 JP2003068745 A
 JP2004134750 A

(73) 특허권자
오스람 옵토 세미컨덕터스 게엠베하
 독일 레겐스부르크 라이브니츠슈트라쎄 4 (우:93055)
 (72) 발명자
스트라스부르그, 마틴
 독일, 93105 테겐헤임, 루터스트라쎄 1
루가워, 한스-쥬르겐
 독일, 93161 신징, 암 에가텐 14
 (뒷면에 계속)
 (74) 대리인
김진희, 김태홍

전체 청구항 수 : 총 14 항

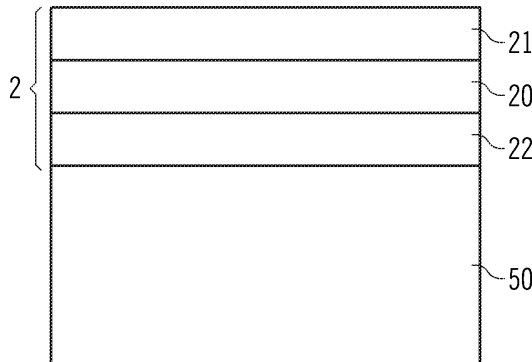
심사관 : 이승민

(54) 발명의 명칭 **반도체 몸체 및 반도체 몸체 제조 방법**

(57) 요약

n형 반도체층(21) 및 p형 반도체층(22)을 포함한 반도체 몸체(2)가 기술된다. p형 반도체층(22)은 p형 도펀트를, n형 반도체층(21)은 n형 도펀트 및 추가 도펀트를 포함한다. 또한, 반도체 몸체의 제조 방법도 기술된다.

대표도 - 도1



(72) 발명자

그롤리어, 빈센트

독일, 93047 레겐스부르크, 본-더-탄-스트라쎄 24

한, 베르톨트

독일, 93155 헤마우, 암 프판넨스티엘 2

플로터, 리차드

독일, 93105 테겐헤임, 테겐헤이머 켈러스트라쎄
39

명세서

청구범위

청구항 1

반도체 몸체(2)에 있어서,

n형 반도체층(21); 및

p형 반도체층(22)

을 포함하고,

상기 p형 반도체층(22)은 p형 도펀트를 포함하고,

상기 n형 반도체층(21)은 n형 도펀트 및 추가 도펀트를 포함하고, 상기 추가 도펀트의 농도는 적어도 1×10^{16} cm^{-3} 이며, 상기 n형 반도체층(21)에서 상기 추가 도펀트는 물질 및 농도와 관련하여, 상기 n형 반도체층(21)의 수소 투과도가 증가하도록 형성되고,

상기 p형 반도체층(22)과 상기 n형 반도체층(21) 사이에 복사 생성을 위해 제공된 활성 영역(20) 및 터널 접촉부(23, 24) 중 적어도 하나가 형성되는 것을 특징으로 하는 반도체 몸체(2).

청구항 2

제 1항에 있어서,

상기 p형 반도체층(22)은 적어도 하나의 추가 반도체층에 의해 덮이는 것을 특징으로 하는 반도체 몸체.

청구항 3

제 1항에 있어서,

상기 p형 반도체층(22)은 상기 활성 영역(20)과, 캐리어(5) 또는 성장 기관(50) 사이에 배치되는 것을 특징으로 하는 반도체 몸체.

청구항 4

제 1항에 있어서,

상기 반도체 몸체는 성장 기관(50), 상기 성장 기관(50) 상의 p형 반도체층(22), 상기 p형 반도체층(22) 상의 활성 영역(20) 및 상기 활성 영역(20) 상의 n형 반도체층(21)의 순서로 층들을 포함하며 극성이 역전된 구조를 가지는 것을 특징으로 하는 반도체 몸체.

청구항 5

삭제

청구항 6

제 1항 내지 제 4항 중 어느 한 항에 있어서,

상기 추가 도펀트는 상기 n형 반도체층(21)에서 수용체로서 역할하는 것을 특징으로 하는 반도체 몸체.

청구항 7

제 1항 내지 제 4항 중 어느 한 항에 있어서,

상기 추가 도펀트는 상기 p형 반도체층(22)의 p형 도펀트와 동일한 것을 특징으로 하는 반도체 몸체.

청구항 8

제 1항 내지 제 4항 중 어느 한 항에 있어서,

상기 n형 반도체층(21)에서 상기 추가 도펀트의 농도는 $1 \times 10^{17} \text{ cm}^{-3}$ 내지 $5 \times 10^{18} \text{ cm}^{-3}$ 인 것을 특징으로 하는 반도체 몸체.

청구항 9

제 1항 내지 제 4항 중 어느 한 항에 있어서,

상기 n형 반도체층(21)에서 추가 도펀트의 농도는 상기 n형 도펀트의 농도의 최대 50%인 것을 특징으로 하는 반도체 몸체.

청구항 10

제 1항 내지 제 4항 중 어느 한 항에 있어서,

상기 반도체 몸체(2)는 활성 영역(20) 및 추가 활성 영역(25)을 포함하고, 상기 활성 영역들은 각각 복사의 생성을 위해 제공되며, 상기 n형 반도체층(21)은 상기 활성 영역(20)과 상기 추가 활성 영역(25) 사이에 형성되는 것을 특징으로 하는 반도체 몸체.

청구항 11

제 1항 내지 제 4항 중 어느 한 항에 있어서,

상기 반도체 몸체(2)는 질화 화합물 반도체 물질계인 것을 특징으로 하는 반도체 몸체.

청구항 12

제 1항 내지 제 4항 중 어느 한 항에 따른 반도체 몸체(2)를 포함한 반도체칩(1)에 있어서,

상기 반도체칩은 발광다이오드칩, 레이저다이오드칩, 또는 박막 반도체칩으로서 형성되는 것을 특징으로 하는 반도체칩(1).

청구항 13

n형 반도체층(21) 및 p형 반도체층(22)을 포함한 반도체 몸체(2)를 제조하는 방법에 있어서,

- a) p형 도펀트 및 수소를 포함한 반도체층(220)을 증착하는 단계;
- b) n형 도펀트 및 추가 도펀트를 포함한 n형 반도체층(21)을 증착하는 단계로서, 상기 추가 도펀트의 농도는 적어도 $1 \times 10^{16} \text{ cm}^{-3}$ 이고, 상기 n형 반도체층(21)에서 상기 추가 도펀트는 물질 및 농도와 관련하여, 상기 n형 반도체층(21)의 수소 투과도가 증가하도록 형성되는 것인, n형 반도체층(21)을 증착하는 단계; 및
- c) p형 반도체층(22)의 형성을 위해 반도체층(220)의 p형 도펀트를 활성화하는 단계를 포함하고, 수소가 상기 반도체층(220)으로부터 n형 반도체층(21)을 투과하는 것을 특징으로 하는 반도체 몸체를 제조하는 방법.

청구항 14

제 13항에 있어서,

상기 c) 단계의 활성화는 열(熱)적으로 수행되는 것을 특징으로 하는 반도체 몸체를 제조하는 방법.

청구항 15

삭제

청구항 16

제 1항 내지 제 4항 중 어느 한 항에 있어서,

상기 n형 반도체층(21)에서 상기 추가 도펀트의 농도는 적어도 $1 \times 10^{17} \text{ cm}^{-3}$ 인 것을 특징으로 하는 반도체 몸체.

발명의 설명

기술 분야

[0001] 본 출원은 반도체 몸체 및 반도체 몸체의 제조 방법에 관한 것이다.

배경 기술

[0002] 질화 화합물 반도체계 발광 다이오드의 경우, p형 도전을 위해 마그네슘으로 도핑된 반도체층이 사용되는 경우가 많다. 제조 시, 반도체층은 활성화 단계를 거칠 수 있는데, 상기 활성화 단계에서, 층에 삽입된 수소는 마그네슘으로부터 분리된다. 특히, 마그네슘으로 도핑되며 매립된 반도체층의 경우, 마그네슘의 활성화가 불충분하면 발광다이오드의 구동 전압을 증가시킬 수 있다.

발명의 내용

해결하려는 과제

[0003] 본 발명의 과제는 개선된 광전 특성을 가지는 반도체 몸체를 제공하는 것이다. 특히 p형 반도체층은 개선된 활성화도를 포함해야 한다. 또한, 반도체 몸체의 제조 방법도 제공되어야 한다.

과제의 해결 수단

- [0004] 이러한 과제는 독립항에 기재된 대상에 의하여 해결된다. 다른 실시예는 종속항에 기재된다.
- [0005] 일 실시예에 따르면, 반도체 몸체는 n형 반도체층 및 p형 반도체층을 포함한다. p형 반도체층은 p형 도펀트를 포함한다. n형 반도체층은 n형 도펀트 및 추가 도펀트를 포함한다.
- [0006] 추가 도펀트를 이용하여 p형 반도체층의 활성화도가 지속적으로 증가할 수 있다. 즉, 전하 캐리어로서 정공을 제공하는 p형 도펀트의 원자 비율이 증가한다.
- [0007] 특히, n형 반도체층의 수소 투과도는 적어도 국부적으로 증가할 수 있다. n형 반도체층에서 수소의 용해도는 추가 도펀트에 의해 증가할 수 있다. p형 반도체층의 활성화 시, 수소는 p형층 상에 배치된 n형 반도체층을 통해 투과할 수 있다. n형 반도체층을 통한 수소의 확산은 상기 추가 도펀트에 의해 용이해질 수 있다.
- [0008] 일 실시예에서, p형 반도체층과 n형 반도체층 사이에 복사 생성을 위해 제공된 활성 영역 및/또는 터널 접촉부가 형성된다. 바꾸어 말하면, p형 반도체층과 n형 반도체층 사이에 기능적 pn접합이 위치한다. 기능적 pn 접합은 - 활성 영역의 경우에 - 복사 생성을 위해 역할하거나, - 터널 접합의 경우에 - p형층과 n형층간의 전기적 연결을 위해 역할한다. 터널 접합은 예컨대 p형으로 고도핑된 터널층 및 n형으로 고도핑된 터널층을 포함할 수 있다.
- [0009] 반도체 몸체의 실시예에서, p형 반도체층은 적어도 하나의 다른 반도체층에 의해 덮인다. 다른 반도체층이란 예컨대 복사 생성을 위해 제공된 활성 영역을 포함하거나 터널 접촉부를 포함한 반도체층을 가리킬 수 있다. 어느 경우에서도, p형 반도체층은 매립되고, 반도체 몸체의 외측에 위치하지 않는다. 즉, p형 반도체층은 노출되지 않는다.
- [0010] 반도체 몸체의 실시예에서, p형 반도체층은 활성 영역과 캐리어 또는 성장 기관 사이에 배치된다. p형 반도체층을 향하는 방향과 반대 방향을 향하는 활성 영역의 측부에는 n형 도펀트 및 추가 도펀트를 포함한 n형 반도체층이 배치될 수 있다. 각 경우에, p형 반도체층은 매립되고, 반도체층의 외부로부터 자유롭게 접근할 수 없다.
- [0011] 반도체 몸체의 실시예에서, n형 반도체층의 두께는 적어도 5 nm이고, 바람직하게 적어도 10 nm이고, 더욱 바람직하게 적어도 20 nm이다. 추가 도펀트를 포함하지 않은, 즉 n형 도펀트만을 포함하는 n형 반도체층은 수소에 대해 불투과성이다. 추가 도펀트의 첨가 이후에야 비로소, 상기 층은 수소에 대한 투과도를 얻는다. 본 명세서에서, 유리하게, n형 반도체층은 20 nm보다 두껍게 형성될 수 있고, 이는 예컨대 n형 반도체층의 횡전도도를 개선한다.
- [0012] 바람직하게, 반도체 몸체는 질화 화합물 반도체 물질계이다.
- [0013] 본 명세서와 관련하여, "질화 화합물 반도체계"란, 활성 에피택시 층시퀀스 또는 상기 층시퀀스의 적어도 하나의 층이 질화물-III/V 화합물 반도체 물질, 바람직하게는 $Al_nGa_mIn_{1-n-m}N$ 을 포함하고, 이 때 $0 \leq n \leq 1$, $0 \leq m \leq 1$,

$n+m \leq 1$ 임이 적용되는 것을 의미한다. 이 때, 상기 물질은 상기 수식에 따라 수학적으로 정확한 조성을 반드시 포함할 필요는 없다. 오히려, $Al_nGa_mIn_{1-n-m}N$ 물질의 특징적인 물리적 특성을 실질적으로 변경하지 않는 하나 이상의 도펀트 및 추가 성분이 포함될 수 있다. 그러나, 결정 격자의 핵심 성분(Al, Ga, In, N)만은 비록 이들이 미량의 다른 성분으로 일부 대체될 수 있다고 하더라도 상기 수식에 포함되는 것이 간단하다.

- [0014] 바람직한 실시예에서, n형 반도체층에서 추가 도펀트는 물질 및/또는 농도와 관련하여, 상기 n형 반도체층의 수소 투과도가 증가하도록 형성된다. p형 반도체층의 활성화 시, 수소는 개선된 상태로 n형 반도체층을 투과할 수 있다. p형 반도체층의 활성화도는 증가할 수 있다. n형 반도체층에서 수소의 용해도는 추가 도펀트를 이용하여 증가할 수 있다.
- [0015] 다른 바람직한 실시예에서, 추가 도펀트는 n형 반도체층에서 수용체로서 역할한다.
- [0016] 질화 화합물 반도체 물질의 경우, 수용체로서 주기율표의 제1 및 제2족의 원소가 적합하다. 이러한 원소가 III 족 원소의 격자 위치에서 결정에 삽입됨으로써, 반도체 물질의 p형 도전이 증가할 수 있다.
- [0017] 수용체로서 역할하는 추가 도펀트에 의해, n형 도핑은 추가 도펀트를 이용하여 부분적으로 보상된다. 추가 도펀트로서의 수용체는 n형 반도체층에서 n형 도핑의 부분적 보상에도 불구하고 p형 반도체층에서 p형 도펀트의 활성화도 증가에 의해 전체적으로 반도체 몸체의 광전 특성을 개선하는 역할을 한다.
- [0018] 바람직한 실시예에서, 추가 도펀트는 마그네슘이다. n형 반도체층에 삽입된 마그네슘 원자는 상기 반도체층에서 수소의 용해도를 특히 국부적으로 증가시킬 수 있다. 수소는 간단히 n형 반도체층을 투과하여 확산될 수 있고, 성장 기관과 반대 방향을 향하는 반도체 몸체의 말단면에 도달하며, 또한 바람직하게 상기 반도체 몸체로부터 나올 수 있다.
- [0019] 다른 실시예에서, n형 반도체층의 추가 도펀트는 p형 반도체층의 p형 도펀트와 동일하다. 특히, 추가 도펀트 및 p형 도펀트는 각각 마그네슘일 수 있다.
- [0020] 바람직하게, 추가 도펀트의 농도는 n형 도펀트 농도의 최대 50%이다. n형 도펀트와 관련하여 추가 도펀트의 도핑 농도가 최대 50%일 때, n형 도핑이 너무 과하게 보상되어 반도체 몸체의 광전 특성이 현저히 저하되는 경우가 방지될 수 있다.
- [0021] 또한 바람직하게, n형 반도체층에서 추가 도펀트의 농도는 적어도 $1 \times 10^{16} \text{ cm}^{-3}$ 이다. 특히, 농도는 $1 \times 10^{17} \text{ cm}^{-3}$ 이상 $5 \times 10^{18} \text{ cm}^{-3}$ 이하, 더욱 바람직하게 $1 \times 10^{17} \text{ cm}^{-3}$ 이상 $2 \times 10^{18} \text{ cm}^{-3}$ 이하일 수 있다. 따라서, n형 반도체층의 수소 투과도가 증가할 수 있고, 이 때 n형 반도체층의 광학적 품질이 현저히 불량해지지 않는다.
- [0022] 바람직하게, 반도체 몸체는 복사의 생성을 위해 제공된 활성 영역을 포함한다. 활성 영역은, 특히, p형 반도체층과 n형 반도체층 사이에 형성될 수 있다.
- [0023] 바람직한 실시예에서, 반도체 몸체는 다른 활성 영역을 포함하고, 이 때 상기 활성 영역 및 다른 활성 영역은 각각 복사의 생성을 위해 제공된다. 다른 활성 영역을 이용하여, 반도체 몸체의 기본면이 동일할 때, 전체적으로 생성 가능한 복사속이 증가할 수 있다.
- [0024] 특히, n형 반도체층은 활성 영역과 다른 활성 영역 사이에 형성될 수 있다. n형 반도체층에 의해 덮인 p형 반도체층은 반도체 몸체의 제조 시 개선된 상태로 활성화될 수 있다.
- [0025] 반도체 몸체를 이용하여, 반도체칩이 형성될 수 있다. 반도체칩은 예컨대 발광다이오드칩 또는 레이저다이오드칩으로서 형성될 수 있다.
- [0026] 바람직한 실시예에서, 반도체 몸체를 위한 성장 기관은 완전히 또는 적어도 국부적으로 제거된다. 이러한 반도체칩은 박막 반도체칩이라고도 한다.
- [0027] 박막 반도체칩, 가령 박막 발광다이오드칩은 본 출원의 범위 내에서 이하의 특징적 특성들 중 적어도 하나를 특징으로 할 수 있다:
- [0028] - 활성 영역을 구비한 반도체층 시퀀스를 포함하는 반도체 몸체에서, 특히 에피택시 층시퀀스에서 캐리어 부재를 향한 제1주요면에 거울층이 도포되거나 가령 브래그 거울로서 반도체층 시퀀스에 통합되어 형성되고, 상기 거울층은 반도체층 시퀀스에서 생성된 복사의 적어도 일부를 상기 반도체층 시퀀스에 재귀 반사함;
- [0029] - 반도체층 시퀀스의 두께는 20 μm 이하의 범위, 특히 10 μm 의 범위를 가짐; 그리고/또는

- [0030] - 반도체층 시퀀스는 혼합 구조를 가진 적어도 하나의 면을 구비한 적어도 하나의 반도체층을 포함하고, 상기 혼합 구조는 이상적인 경우에 반도체층 시퀀스에서 광이 거의 에르고딕(ergodic)으로 분포하도록 유도하며, 즉 상기 혼합 구조는 가능한 한 에르고딕한 확률적 산란 거동을 포함함.
- [0031] 박막 발광다이오드칩의 기본 원리는 예컨대 I. Schnitzer et al., Appl. Phys. Lett. 63(16), 1993.10.18, 2174-2176에 기술되어 있고, 그 공개 내용은 참조로 본 출원에 포함된다.
- [0032] n형 반도체층 및 p형 반도체층을 포함한 반도체 몸체의 제조 방법에서, 일 실시예에 따르면, p형 도펀트 및 수소를 포함한 반도체층이 증착된다. n형 반도체층은 바람직하게 p형 반도체층 상에 증착되고, 이 때 n형 반도체층은 n형 도펀트 및 추가 도펀트를 포함한다. p형 반도체층의 형성을 위해, 반도체층의 p형 도펀트가 활성화되고, 이 때 수소가 반도체층으로부터 나와 n형 반도체층을 투과한다.
- [0033] p형 반도체층의 활성화도가 증가하는 반도체칩의 제조 방법은 간단한 방식으로 구현된다.
- [0034] 바람직하게, 활성화는 열에 의해 수행된다. 반도체 몸체의 가열에 의해, 수소는 간단한 방식으로 반도체 몸체로부터 배출될 수 있다.
- [0035] n형 반도체층은 반도체층 상에 증착될 수 있고, 이 때 n형 반도체층은 상기 반도체층을 완전히 덮을 수 있다. n형 반도체층의 개선된 수소 투과도에 의해, 매립된 p형 반도체층, 특히 완전히 매립된 p형 반도체층은 고효율로 활성화될 수 있다. 따라서, p형 반도체층이 활성화 영역 및 n형 반도체층보다 먼저 증착되는 경우의 반도체 몸체가 간단히 증착될 수 있다. 이 경우, p형 반도체층은 n형 반도체층보다 성장 기관에 더 근접해있다.
- [0036] 반도체 몸체의 실시예에서, 반도체 몸체는 이하의 순서를 가진 층들과 함께 극성이 역전된 구조를 포함한다: 반도체 몸체는 성장 기관을 포함하고, 성장 기관상에 p형 반도체층이 배치된다. 성장 기관과 반대 방향을 향하는 p형 반도체층의 측에 활성화 영역이 배치된다. 활성화 영역과 반대 방향을 향하는 p형 반도체층의 측부에 n형 도펀트 및 추가 도펀트를 포함한 n형 반도체층이 배치된다. 소위 극성이 역전된 이와 같은 구조는 예컨대 문헌 WO 2007/012327에 기술되어 있고, 그 공개 내용은 참조로 포함된다.
- [0037] 극성이 역전된 구조의 경우에도 p형 반도체층은 매립되어 있고, 즉 p형 반도체층은 다른 반도체층에 의해 덮여 있다. p형 반도체층의 활성화 시, 수소는, 반도체 몸체로부터 나올 수 있도록, 다른 반도체층들을 통해 도달해야 하고, 특히 n형 반도체층을 통해 도달해야 한다. 본 명세서에서, 이러한 점은 추가 도펀트, 예컨대 p형 도펀트를 포함한 n형 반도체층의 코도핑(co-doping)에 의해 가능하다. 상기 p형 도펀트는 p형 반도체층에도 사용된다.
- [0038] 특히, 질화 화합물 반도체 물질계 반도체 몸체의 경우, 우선 n형 반도체층, 그리고 차례로 활성화 영역 및 p형 반도체층이 증착되는 순서의 층들에 의해, 압전계가 활성화 영역으로의 전하 캐리어 주입을 어렵게 할 수 있다. 이로 인하여, 이러한 반도체 몸체를 포함한 반도체칩의 내부 양자 효율은 반도체칩에 주입된 전류의 밀도와 함께 상당히 감소한다.
- [0039] 그에 반해, 우선 p형 반도체층이, 그리고 차례로 활성화 영역 및 n형 반도체층이 증착되는 순서는 압전계의 극을, 활성화 영역에서의 전하 캐리어 포집을 지원하기 위해 활용할 수 있다. 이러한 순서의 층 구조의 경우에, 압전계는 활성화 영역에서의 전하 캐리어 포집을 개선하는 데 기여한다. 따라서, 내부 양자 효율은 전류 밀도와 거의 무관하게 된다.
- [0040] 특히, 매립된 p형 반도체층이 마그네슘으로 도핑되는 경우에, 상기 반도체층은 그 아래에 위치한 n형 반도체층의 수소 투과도가 개선됨에 따라 개선된 상태로 활성화될 수 있다.
- [0041] 기술된 방법은 상기에 계속하여 기술한 반도체 몸체의 제조를 위해 매우 적합하다. 따라서, 반도체 몸체와 관련하여 상술한 특징은 방법을 위해서도 인용될 수 있고, 그 반대의 경우도 가능하다.

도면의 간단한 설명

- [0042] 다른 특징, 유리한 실시예 및 적합성은 도면과 관련한 이하의 실시예 설명으로부터 도출된다.
 - 도 1은 반도체 몸체를 위한 제1실시예를 개략적 단면도로 도시한다.
 - 도 2는 반도체 몸체를 포함한 반도체칩을 위한 제1실시예를 개략적 단면도로 도시한다.
 - 도 3은 반도체 몸체를 위한 제2실시예를 개략적 단면도로 도시한다.

도 4a 및 도 4b는 반도체 몸체의 제조 방법을 위한 실시예를 그 중간 단계들에 의거하여 각각 개략적 단면도로 도시한다.

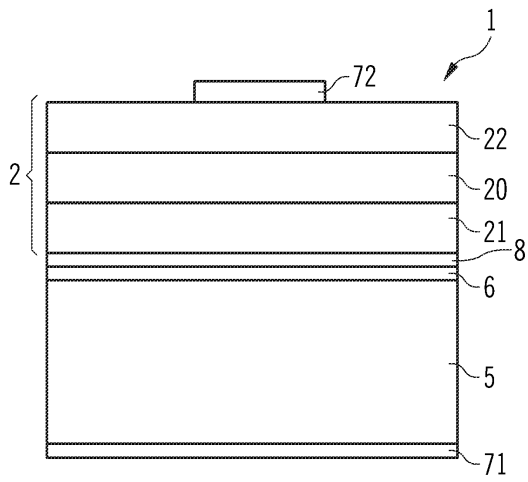
발명을 실시하기 위한 구체적인 내용

- [0043] 동일하거나, 동일한 종류이거나 동일한 효과를 가진 부재는 도면에서 동일한 참조 번호를 가진다.
- [0044] 도면은 각각 개략적으로 도시된 것이므로, 반드시 축척에 맞지는 않다. 오히려, 비교적 작은 부재, 및 특히 층 두께는 명료함을 위해 과장되어 크게 도시되어 있을 수 있다.
- [0045] 반도체 몸체를 위한 제1실시예는 도 1에 개략적으로 단면도로 도시되어 있다. 반도체 몸체(2)는 n형 반도체층(21) 및 p형 반도체층(22)을 포함한다. n형 반도체층과 p형 반도체층 사이에 활성 영역(20)이 형성되고, 상기 활성 영역은 복사 생성을 위해 제공된다.
- [0046] 도 1과 관련하여 기술되는 바와 같은 층 시퀀스는 예컨대 극성이 역전된 구조를 가리키며, 이는 상기에 계속하여 기술된 바와 같다. 즉 성장 방향으로 이하의 순서가 도출된다: p형층(22), 활성 영역(20), n형층(21). 바람직하게, 성장 방향은 반도체 몸체의 결정학적인 C축에 대해 평행하다.
- [0047] 이러한 층시퀀스는 활성 영역(20)에서의 전하 캐리어 포집을 지원하기 위해 반도체 몸체(10)에 형성되는 압전계의 극을 활용한다. 즉, 이러한 순서에서, 압전계는 활성 영역(20)에서의 전하 캐리어 포집을 개선하는 데 기여한다. 이를 통해, 활성 영역(20)에서 예컨대 다중 양자 우물의 내부 양자 효율은 전류 밀도와 거의 무관하게 된다.
- [0048] 반도체 몸체(2)의 반도체층은 바람직하게는 에피택시얼하게, 가령 MOVPE 또는 MBE를 이용하여 성장 기판(50) 상에 증착된다.
- [0049] 반도체 몸체(2)는 질화 화합물 반도체 물질계이며, 예컨대 자외 복사, 청색 복사 또는 녹색 복사의 생성을 위해 제공될 수 있다.
- [0050] 성장 기판으로서 예컨대 사파이어, 규소산화물, 갈륨질화물, 규소, 가령 ZnO와 같은 투명 산화물 또는 유리가 적합하다.
- [0051] p형 반도체층(22)은 p형 도펀트로서 마그네슘을 포함한다. n형 반도체층(21)은 예컨대 규소와 같은 n형 도펀트를 포함한다.
- [0052] 또한, n형 반도체층(21)은 추가 도펀트를 포함한다. 특히, 마그네슘은 n형 반도체층을 위한 추가 도펀트로서 매우 적합하다. 추가 도펀트를 이용하면, n형 반도체층(21)의 수소 투과도가 증가한다. 추가 도펀트는 p형 반도체층의 p형 도펀트에 상응할 수 있다.
- [0053] 반도체층(22)에 삽입된 수소는 간단히 n형 반도체층(21)을 투과하고, 반도체 몸체(2)로부터 나올 수 있다. p형 반도체층(22)의 활성화도는 간단하고 반복 가능한 방식으로 개선될 수 있다.
- [0054] n형 반도체층(21)에서 추가 도펀트의 농도는 바람직하게는 적어도 $1 \times 10^{16} \text{ cm}^{-3}$ 이고, 더욱 바람직하게는 $1 \times 10^{17} \text{ cm}^{-3}$ 과 $5 \times 10^{18} \text{ cm}^{-3}$ 이하사이, 가장 바람직하게는 $1 \times 10^{17} \text{ cm}^{-3}$ 과 $2 \times 10^{18} \text{ cm}^{-3}$ 사이이다. 따라서, n형 반도체층의 광학적 품질이 양호함과 동시에 수소 투과도도 양호하게 얻어질 수 있다.
- [0055] n형 도펀트의 농도와 관련하여, 추가 도펀트의 농도는 바람직하게는 최대 50%이다. 그러므로, 추가 도펀트에 의해 n형 도펀트가 너무 과하게 보상되는 경우는 방지될 수 있다.
- [0056] p형 반도체층(22)은 성장 기판(50)과 n형 반도체층(21) 사이에 배치된다. n형 반도체층은 성장 기판(50)을 향하는 방향과 반대 방향을 향하는 측부에서 p형 반도체층(22)을 덮는다. p형 반도체층은 매립된 반도체층으로서 구현되고, 상기 반도체층은 활성 영역(20) 및 n형 반도체층보다 먼저 증착되었다.
- [0057] p형 반도체층(22), 활성 영역(20) 및 n형 반도체층(21)이라는 순서에 의해, 반도체 몸체는, 전하 캐리어가 간단히 활성 영역으로 주입되고, 또한 발생하는 압전계가 활성 영역에서 전하 캐리어 재조합을 촉진할 수 있도록 형성될 수 있다. 또한, p형 반도체층은 높은 활성화도를 포함할 수 있어서, 이러한 반도체 몸체를 포함한 반도체 칩은 개선된 광전 특성을 가질 수 있다.
- [0058] 반도체칩을 위한 실시예는 도 2에 개략적으로 단면도로 도시되어 있다. 반도체칩(1)은 반도체 몸체(2)를 포함한

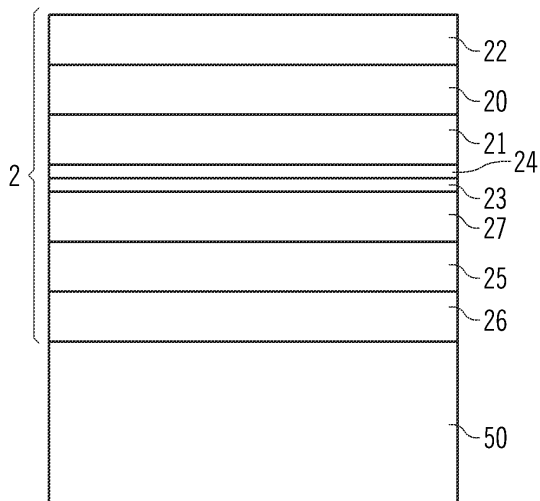
다. 반도체 몸체는 특히 도 1과 관련하여 기술된 바와 같이 형성될 수 있다.

- [0059] 반도체 몸체(2)는 캐리어(5) 상에 배치되며, 상기 캐리어는 반도체 몸체(2)의 반도체층 시퀀스를 위한 성장 기관과 다르다. 반도체 몸체(2)는 결합층(6)을 이용하여 캐리어(5)와 기계적으로 안정되게 결합된다. 결합층(6)은 예컨대 뿔납층 또는 전기 전도 접착층일 수 있다.
- [0060] 또한, 반도체칩(1)은 제1접촉부(71) 및 제2접촉부(72)를 포함한다. 접촉부는 반도체칩(1)의 외부 전기 접촉을 위해 제공되며, 반도체칩의 구동 시 전하 캐리어가 서로 다른 측부에서 활성 영역(20)으로 주입될 수 있고 그곳에서 복사 방출하에 재조합하도록 배치된다.
- [0061] p형 반도체층(22)과 제2접촉부(72) 사이에 전류 확산층이 형성될 수 있다(도면에 명백하게 도시되지 않음). 이를 통해, p형 반도체층을 경유하여 활성 영역(20)으로의 전류 주입이 횡 방향에서 균일하게 되는 경우가 간단히 달성될 수 있다.
- [0062] 전류 확산층은 횡 방향에서 제2접촉부를 넘어 연장되는 것이 적합하다. 바람직하게, 전류 확산층은 p형 반도체층(22)을 완전히 또는 실질적으로 완전히 덮는다.
- [0063] 전류 확산층은 다른 n형 반도체층으로서 형성될 수 있고, 또한 바람직하게 p형 반도체층보다 높은 횡전도도를 가질 수 있다. 바람직하게, 다른 n형 반도체층은 상기 다른 n형 반도체층과 p형 반도체층(22) 사이에 터널 접합이 형성되고, 상기 터널 접합에 의해 전하 캐리어가 반도체칩의 구동 시 제2접촉부(72)로부터 po형 반도체층으로 도달할 수 있도록 형성된다.
- [0064] 또는, 전류 확산층은 반도체 몸체의 외부에 배치될 수 있다. 이러한 전류 확산층은 예비 제조된 반도체 몸체 상에서 예컨대 증발증착 또는 스퍼터링을 이용하여 도포될 수 있다.
- [0065] 이 경우, 전류 확산층은 예컨대 TCO(transparent conductive oxide)- 물질, 가령 ITO(indium tin oxide) 또는 ZnO를 포함하거나 그러한 물질로 구성될 수 있다.
- [0066] 활성 영역에서 생성된 복사에 대해 투명하거나 적어도 반투명할만큼 얇은 금속 전류 확산층도 고려될 수 있다.
- [0067] 물론, 전류 확산층은 다층으로 형성될 수 있고, 예컨대 TCO층 및 금속층을 포함할 수 있다.
- [0068] 반도체 몸체(2)와 캐리어(5) 사이에 거울층(8)이 형성된다. 거울층에서, 반도체칩(1)의 구동 시 활성 영역(20)에서 생성되어 캐리어(5)의 방향으로 방출되는 복사가 반사될 수 있다. 따라서, 캐리어에서 복사가 흡수될 위험이 방지될 수 있다.
- [0069] 거울층(8)은 예컨대 금속, 가령 은, 알루미늄, 로듐 또는 팔라듐을 포함하거나 그러한 물질로 구성될 수 있다.
- [0070] 바람직하게, 캐리어(5)는 전기 전도성으로 형성된다. 예컨대, 캐리어(5)는 가령 게르마늄, 갈륨비화물 또는 규소와 같은 반도체 물질을 포함하거나 그러한 물질로 구성될 수 있다. 이와 달리, 캐리어(5)는 가령 알루미늄질화물 또는 붕소질화물과 같은 세라믹을 포함하거나 그러한 물질로 구성될 수 있다.
- [0071] 도 2에 도시된 실시예에서, 반도체칩(1)은 예시적으로만 박막 발광다이오드칩으로서 형성된다. 도시된 실시예와 달리, 반도체 몸체(2)를 위한 성장 기관은 반도체칩에 잔류할 수 있다. 예컨대, 성장 기관은 국부적으로 또는 전면이 얇아지거나 국부적으로 제거될 수 있다.
- [0072] 또한, 접촉부(71, 72)는 반도체칩의 동일한 측부에 배치될 수 있어서, 반도체칩은 일 측으로부터만 외부에서 전기적으로 접촉될 수 있다.
- [0073] 접촉부(71, 72)는 전기 전도성으로 형성되는 것이 적합하며, 또한 바람직하게 가령 티타늄, 백금, 니켈, 금, 알루미늄, 로듐 또는 팔라듐과 같은 금속 또는 상기 열거한 금속 중 적어도 하나와의 금속 합금을 포함한다.
- [0074] 반도체 몸체를 위한 제2실시예는 도 3에 개략적으로 단면도로 도시되어 있다. 이러한 제2실시예는 도 1과 관련하여 기술된 제1실시예에 실질적으로 상응한다.
- [0075] 이와 달리, 반도체 몸체(2)는 다른 활성 영역(25), 다른 n형 반도체층(26) 및 다른 p형 반도체층(27)을 포함한다. 활성 영역(20)과 다른 활성 영역(25) 사이에 제1터널층(23) 및 제2터널층(24)이 배치된다. 제1터널층 및 제2터널층은 터널 접촉부를 형성하고, 상기 터널 접촉부에 의해 활성 영역(20, 25)은 전기적으로 서로 직렬 접속된다. 추가 활성 영역에 의해, 전체적으로 반도체 몸체에서 생성될 수 있는 복사속이 증가할 수 있다. 바람직하게, 터널층(23, 24)은 도전형과 관련하여 서로 상이하고, 또한 바람직하게는, 높은 도핑 농도, 더욱 바람직하게

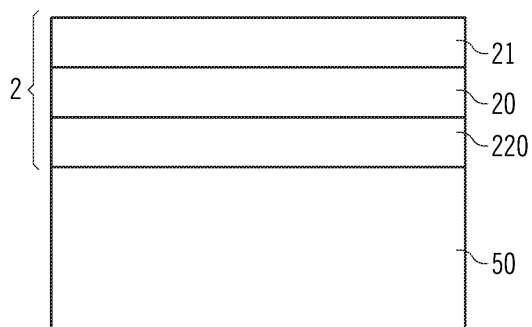
도면2



도면3



도면4a



도면4b

