

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2023 年 3 月 16 日 (16.03.2023)



(10) 国际公布号
WO 2023/036307 A1

- (51) 国际专利分类号:
H01L 45/00 (2006.01)
- (21) 国际申请号: PCT/CN2022/118183
- (22) 国际申请日: 2022 年 9 月 9 日 (09.09.2022)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202111068031.7 2021年9月13日 (13.09.2021) CN
202210863735.1 2022年7月21日 (21.07.2022) CN
- (71) 申请人: 华为技术有限公司 (HUAWEI TECHNOLOGIES CO., LTD.) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。
- (72) 发明人: 李响 (LI, Xiang); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 郭艳蓉 (GUO, Yanrong); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong

518129 (CN)。 陈鑫 (CHEN, Xin); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 马平 (MA, Ping); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 童浩 (TONG, Hao); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。
- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,

(54) Title: PHASE CHANGE MEMORY UNIT AND PHASE CHANGE MEMORY

(54) 发明名称: 一种相变存储单元及相变存储器

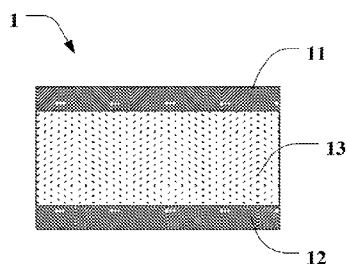


图 1A

(57) Abstract: The present application provides a phase change memory unit and a phase change memory. The phase change storage unit comprises a first electrode, a second electrode, and a phase change material layer; the phase change material layer is located between the first electrode and the second electrode, and comprises a parent phase change material doped with a hafnium (Hf) metal and/or an Hf compound; and the parent phase change material is a material containing at least one element of germanium (Ge), antimony (Sb), tellurium (Te) and bismuth (Bi). The Hf metal and/or the Hf compound may be used as a crystal nucleus in the crystallization process to accelerate the crystallization process of the phase change material layer, so as to improve the SET operation speed; and moreover, doping with the Hf metal and/or the Hf compound can fill vacancies when the parent phase change material is in a crystalline state, and reduce the volume change of the phase change material layer before and after phase change, thereby reducing the generation of holes and improving the cycle performance.

(57) 摘要: 本申请提供一种相变存储单元及相变存储器。该相变存储单元包括第一电极、第二电极和相变材料层, 其中, 相变材料层位于第一电极与第二电极之间, 相变材料层包括掺杂铪(Hf)金属和/或铪化合物的母体相变材料, 母体相变材料为包含锗(Ge)、锑(Sb)、碲(Te)、铋(Bi)中至少一种元素的材料。铪金属和/或铪化合物可以作为晶化过程中的晶核, 加速相变材料层的晶化过程, 从而提升SET操作速度; 而且, 掺杂铪金属和/或铪化合物可以填充母体相变材料处于晶态时的空位, 减少相变材料层在相变前后的体积变化, 从而降低空洞的产生, 提升循环性能。

NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

一种相变存储单元及相变存储器

本申请要求于 2021 年 9 月 13 日提交中国专利局、申请号为 202111068031.7、发明名称为“一种相变存储单元及相变存储器”的中国专利申请的优先权，以及于 2022 年 07 月 21 日提交的申请号为 202210863735.1、发明名称为“一种相变存储单元及相变存储器”的中国专利申请的优先权，前述两件专利申请的全部内容通过引用结合在本申请中。

技术领域

本申请涉及存储技术领域，尤其涉及一种相变存储单元及相变存储器。

背景技术

随着移动互联网、云计算、大数据、深度学习以及物联网等各项技术的广泛应用，市场对超高密度、超大容量的数据存储的需求快速增长。其中，相变存储器(phase change memory, PCM)作为应用前景最被看好的非易失存储技术之一，已经在多种存储结构方向得到应用，例如，在二维存储器结构方向，二维相变存储器已经在嵌入式应用中得到使用，又例如，在三维存储器结构方向，三维相变存储器作为存储级内存(storage class memory)已应用在数据中心等场景中。

相变存储器具有低功耗、高密度、尺寸小等优点，其通过电脉冲的方式使相变材料在晶态和非晶态之间转变时所表现出来的导电性差异实现读写数据。目前在相变存储器中，相变材料以 $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 体系材料为主，由于 $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 体系材料本身在非晶态时的成核中心不稳定，导致晶化过程的成核步骤慢，使得 SET 操作速度慢，而且，由于 $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 体系材料在晶态和非晶态时的密度差异较大，导致循环操作过程中材料体积反复变化，容易导致空洞的产生，因此循环性能差。

发明内容

本申请提供一种相变存储单元及相变存储器，用以提高相变存储器的 SET 操作速度，并提升相变存储器的循环性能。

第一方面，本申请提供了一种相变存储单元，该相变存储单元包括第一电极、第二电极和相变材料层，其中，相变材料层位于所述第一电极与所述第二电极之间，所述相变材料层包括掺杂铪(Hf)金属和/或铪化合物的母体相变材料，所述母体相变材料为包含锗(Ge)、锑(Sb)、碲(Te)、铋(Bi)中至少一种元素的材料。

本申请提供的相变存储单元中，相变材料层包括掺杂铪金属和/或铪化合物的母体相变材料，一方面，铪金属和/或铪化合物可以作为晶化过程中的晶核，加速相变材料层的晶化过程，从而提升 SET 操作速度；另一方面，掺杂铪金属和/或铪化合物可以填充母体相变材料处于晶态时的空位，减少相变材料层在相变前后的体积变化，从而降低空洞的产生，提升循环性能。

在本申请一种可能的实现方式中，所述铪金属和/或铪化合物在所述相变材料层中所占的原子百分比为 0.1%~40%。该实现方式中，铪金属和/或铪化合物在相变材料层中所占的原子百分比为 0.1%~40%，可以提高相变材料层的晶化速度，并提升循环性能。

以下提供几种上述铪金属和/或铪化合物在所述相变材料层中所占的原子百分比的示例：
示例一，所述铪金属和/或铪化合物在所述相变材料层中所占的原子百分比为 1.5%~6.5%。
示例二，所述铪金属和/或铪化合物在所述相变材料层中所占的原子百分比为 10%~19.5%。
示例三，所述铪金属和/或铪化合物在所述相变材料层中所占的原子百分比为 25%~35%。

上述三种示例都可以提高相变材料层的晶化速度，并提升循环性能，其中，晶化速度从低到高依次为：示例三、示例二、示例一，循环次数从低到高依次为：示例一、示例二、示例三。一般而言，晶化速度越高，相变材料层的性能越好，循环次数越高，相变材料层的性能也越好，所以这三种示例的相变材料层的性能各有优劣。

在本申请一种可能的实现方式中，母体相变材料包括以下任一种材料： $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 、 $\text{Ge}_x\text{Bi}_y\text{Te}_{1-x-y}$ ，其中，所述 x 与所述 y 之和的取值范围为 0-100%。

在本申请一种可能的实现方式中，所述铪化合物包括以下至少一种：铪金属氧化物，铪金属硼化物，铪金属碳化物，铪金属氮系化合物，铪金属硫系化合物，铪金属卤素化合物，铪金属与其它金属形成的二元或多元化合物。

在本申请一种可能的实现方式中，所述相变存储单元还可以包括选通材料层，所述选通材料层位于所述第一电极与所述第二电极之间，本申请对于选通材料层的具体设置位置不作限制。选通材料层可以在小电压下呈现高阻态从而抑制漏电流，在较大的电压下呈现低阻态从而提供足够的电流进行读和写操作。

在本申请一种可能的实现方式中，所述相变存储单元还可以包括位于所述第一电极与所述第二电极之间的以下至少一层：绝缘层、加热层、粘附层、缓冲层。

具体设置绝缘层时，绝缘层可以包裹相变材料层裸露的表面，绝缘层不导电，则电流集中从相变材料层经过，可以提升电流密度和电流的加热效率，本申请对于绝缘层的具体设置位置不作限制。

具体设置加热层时，加热层可以设置于第一电极与第二电极之间的任意两层之间，例如，加热层设置于第一电极与相变材料层之间，又例如，加热层设置于相变材料层与第二电极之间，本申请对于加热层的具体设置位置不作限制。加热层可以提高整个单元的电阻，从而提高单位电流下发热效率。

具体设置粘附层时，粘附层可以设置于第一电极与第二电极之间的任意两层之间，本申请对于粘附层的具体设置位置不作限制。粘附层可以提高与粘附层相邻的两层之间的粘附效果。

具体设置缓冲层时，缓冲层可以置于第一电极与第二电极之间的任意两层之间，本申请对于缓冲层的具体设置位置不作限制。缓冲层可以减缓在反复擦写（或 reset/set）操作下，相变存储单元中的相邻两层材料互相扩散，从而可以提高可靠性。

在本申请一种可能的实现方式中，所述相变材料层采用化学气相沉积法、物理气相沉积、或原子层沉积制备得到。

第二方面，本申请提供了另一种相变存储单元，该相变存储单元包括第一电极、第二电极和相变材料层，所述相变材料层位于所述第一电极与所述第二电极之间，该相变材料层包括层叠的至少一个含铪材料层和至少一个硫系化合物材料层，该含铪材料层包括以下至少一种材料：铪（Hf）金属、铪化合物、掺杂铪金属和/或铪化合物的母体相变材料，该母体相变材料为包含锗（Ge）、锑（Sb）、碲（Te）、铋（Bi）中至少一种元素的材料。

本申请提供的相变存储单元中，相变材料层包括层叠的至少一个含铪材料层和至少一个

硫系化合物材料层，一方面，含铅材料层中包括的掺杂铅金属和/或铅化合物可以作为晶化过程中的晶核，加速晶化过程，从而提升 SET 操作速度；另一方面，相变材料层包括层叠的至少两层结构使得相变存储单元的热导率发生变化，两层材料层的界面会阻碍热传导，因此可以提升加热效率，降低 RESET 操作功耗，从而降低空洞产生的概率，提升循环性能。而且，硫系化合物材料层还有利于抑制含铅材料层中元素偏析导致的上下电极之间导通而发生低阻失效，从而可以提升相变存储单元的循环性能，同时有利于降低阻值漂移。

在本申请一种可能的实现方式中，硫系化合物材料层包括以下至少一种材料：锗 (Ge)、锑 (Sb)、钛 (Ti)、钽 (Ta)、铪 (Hf)、铋 (Bi)、硅 (Si)、碳 (C)、铂 (Pt)、铟 (In) 中的至少一种元素与碲 (Te) 元素的碲化合物；掺杂铅金属和/或铅化合物的碲化合物。

在本申请一种可能的实现方式中，母体相变材料包括以下任一种材料： $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 、 $\text{Ge}_x\text{Bi}_y\text{Te}_{1-x-y}$ 、 Sb_xTe_y ，其中，所述 x 与所述 y 之和的取值范围为 0-100%。

在本申请一种可能的实现方式中，所述相变材料层包括的所述含铅材料层和所述硫系化合物材料层交替排布。通过该方式，如果一个含铅材料层中发生元素偏析问题而造成该含铅材料层导通，该含铅材料层析出的单质可以与该含铅材料层相邻的硫系化合物材料层中的材料结合，从而可以与有效抑制整个相变材料层导通而发生低阻失效，从而可以提升相变存储单元的循环性能，同时有利于降低阻值漂移。

在本申请一种可能的实现方式中，所述相变材料层包括层叠设置的至少三个材料层，所述至少三个材料层中包括至少一个含铅材料层和至少一个硫系化合物材料层，且至少三个材料层中包括的所述含铅材料层与所述硫系化合物材料层交替排布。通过该方式，可以增加相变材料层中的界面数量，进一步降低热导，因此可以提升加热效率，降低 RESET 操作功耗，从而可以降低空洞产生的概率，进一步提升循环性能。

在本申请一种可能的实现方式中，所述相变存储单元还包括位于所述第一电极和所述第二电极之间的选通材料层。本申请对于选通材料层的具体设置位置不作限制。选通材料层可以在小电压下呈现高阻态从而可以抑制漏电流，在较大的电压下呈现低阻态从而可以提供足够的电流进行读和写操作。

在本申请一种可能的实现方式中，所述相变存储单元还包括位于所述第一电极与所述第二电极之间的以下至少一层：绝缘层、电极层、加热层、粘附层、缓冲层。

具体设置绝缘层时，绝缘层可以包裹相变材料层裸露的表面，绝缘层不导电，则电流集中从相变材料层经过，可以提升电流密度和电流的加热效率，本申请对于绝缘层的具体设置位置不作限制。

具体设置电极层时，电极层可以设置于第一电极与第二电极之间的任意两层之间，本申请对于电极层的具体设置位置不作限制。

具体设置加热层时，加热层可以设置于第一电极与第二电极之间的任意两层之间，例如，加热层设置于第一电极与相变材料层之间，又例如，加热层设置于相变材料层与第二电极之间，本申请对于加热层的具体设置位置不作限制。加热层可以提高整个单元的电阻，从而提高单位电流下发热效率。

具体设置粘附层时，粘附层可以设置于第一电极与第二电极之间的任意两层之间，本申请对于粘附层的具体设置位置不作限制。粘附层可以提高与粘附层相邻的两层之间的粘附效果。

具体设置缓冲层时，缓冲层可以置于第一电极与第二电极之间的任意两层之间，本申请

对于缓冲层的具体设置位置不作限制。缓冲层可以减缓在反复擦写（或 reset/set）操作下，相变存储单元中的相邻两层材料互相扩散，从而可以提高可靠性。

在本申请一种可能的实现方式中，所述相变材料层采用化学气相沉积法、物理气相沉积法、或原子层沉积法制备得到。

第三方面，本申请提供了一种相变存储器，包括控制器和存储介质，其中，存储介质包括上述第一方面及第一方面各种可能的实现方式中的相变存储单元组成的阵列，或者，上述第二方面及第二方面各种可能的实现方式中的相变存储单元组成的阵列。

附图说明

图 1A 为本申请实施例中相变存储单元的一种结构示意图；

图 1B 为本申请实施例中相变存储单元的另一种结构示意图；

图 2 为本申请实施例提供的包括一层材料层的相变材料层 13 的垂直截面示意图；

图 3 为本申请实施例提供的包括两层材料层的相变材料层 13 的一种垂直截面示意图；

图 4 为本申请实施例提供的包括两层材料层的相变材料层 13 的另一种垂直截面示意图；

图 5 为本申请实施例提供的包括两层材料层的相变材料层 13 的另一种垂直截面示意图；

图 6 为本申请实施例提供的包括两层材料层的相变材料层 13 的另一种垂直截面示意图；

图 7 为本申请实施例提供的包括至少三层材料层的相变材料层 13 的一种垂直截面示意图；

图 8 为本申请实施例提供的包括至少三层材料层的相变材料层 13 的另一种垂直截面示意图；

图 9 为本申请实施例提供的包括至少三层材料层的相变材料层 13 的另一种垂直截面示意图；

图 10 为本申请实施例提供的包括至少三层材料层的相变材料层 13 的另一种垂直截面示意图；

图 11 为本申请实施例中相变存储单元的另一种结构示意图；

图 12 为本申请实施例中相变存储单元的另一种结构示意图；

图 13 为本申请实施例中相变存储单元的另一种结构示意图；

图 14 为本申请实施例中相变存储器的一种结构示意图；

图 15 为本申请实施例中相变存储器的另一种结构示意图。

图 16 为本申请实施例中 GexSbyTe_{1-x-y} 中 x 和 y 的取值范围的示意图。

图标说明：

1-相变存储单元；

11-第一电极；

12-第二电极；

13-相变材料层；

131-含铪材料层；

132-硫系化合物材料层；

14-选通材料层；

15-绝缘层；

- 16-加热层;
- 17-第一电极层;
- 18-第二电极层;
- 19-第三电极层;
- 2-第一电极线;
- 3-第二电极线。

具体实施方式

以下实施例中所使用的术语只是为了描述特定实施例的目的，而并非旨在作为对本申请的限制。如在本申请的说明书和所附权利要求书中所使用的那样，单数表达形式“一个”、“一种”、“所述”、“上述”、“该”和“这一”旨在也包括例如“一个或多个”这种表达形式，除非其上下文中明确地有相反指示。

在本说明书中描述的参考“一个实施例”或“一些实施例”等意味着在本申请的一个或多个实施例中包括结合该实施例描述的特定特征、结构或特点。由此，在本说明书中的不同之处出现的语句“在一个实施例中”、“在一些实施例中”、“在其他一些实施例中”、“在另外一些实施例中”等不是必然都参考相同的实施例，而是意味着“一个或多个但不是所有的实施例”，除非是以其他方式另外特别强调。术语“包括”、“包含”、“具有”及它们的变形都意味着“包括但不限于”，除非是以其他方式另外特别强调。

为了方便理解本申请实施例提供的相变存储单元及相变存储器，下面介绍一下其应用场景。本申请提供的相变存储器可用于手机、平板电脑、笔记本电脑、可穿戴设备、车载设备等电子设备中的数据存储。相变存储器是一种基于硫系相变材料的非易失存储器，在热作用下能够在不同电阻状态下转换，利用相变存储器在高阻态(reset 态)与低阻态(set 态)之间10~10000 倍电阻值的差异实现数据 0 和 1 的存储，set 操作为从高阻态到低阻态的操作，reset 操作为从低阻态到高阻态的操作。

目前的相变存储器中的相变材料以 $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 体系材料为主，由于 $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 体系材料本身在非晶态时的成核中心不稳定，导致晶化过程的成核步骤慢，使得 SET 操作速度慢，而且，由于 $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 体系材料在晶态和非晶态时的密度差异较大，导致循环操作过程中材料体积反复变化，容易导致孔洞的产生，因此循环性能差。为了解决上述问题，本申请提供了一种相变存储单元及相变存储器，下面结合附图来说明本申请技术方案中的相变存储单元及相变存储器。

图 1A 为本申请实施例提供的相变存储单元的一种结构示意图。如图 1A 所示，本申请实施例中的相变存储单元 1 包括第一电极 11、第二电极 12 和相变材料层 13。其中，相变材料层 13 位于第一电极 11 与第二电极 12 之间。

需要说明的是，本申请实施例涉及的第一电极 11 和第二电极 12 可以如图 1A 所示的上下结构，即在垂直方向上，第一电极 11 在第二电极 12 的上方，应理解，在其它一些实施例中，在垂直方向上，第一电极 11 也可以在第二电极 12 的下方，本申请实施例对此不做限制。在其它一些实施例中，第一电极 11 和第二电极 12 可以如图 1B 所示的左右结构，即在水平方向上，第一电极 11 在第二电极 12 的左方，应理解，在其它一些实施例中，在水平方向上，第一电极 11 也可以在第二电极 12 的右方，本申请实施例对此不做限制。同样的，以下图 11、图 12 和图 13 中的第一电极 11 和第二电极 12 可以为垂直方向上的上下结构或垂直方向上的

左右结构，后文不再赘述。

为便于描述，以下实施例中以第一电极 11 和第二电极 12 为在垂直方向上的上下结构进行示意，后文不再赘述。

上述相变材料层 13 具有第一电阻状态和第二电阻状态，相变材料层 13 在第一电阻状态下的阻值，与相变材料层 13 在第二电阻状态下的阻值不同，从而可以通过控制和读取当前相变存储单元 1 的阻值来进行读写操作。应理解，相变材料层 13 可能不止具有两种电阻状态，可以具有多种电阻状态，本申请对相变材料层 13 具有的电阻状态数量不构成限制。

本申请实施例中，相变材料层 13 可以有多种可能的实施方式，下面分别进行说明。

可能的实施方式一，相变材料层 13 包括一层材料层。

图 2 为本申请实施例提供的包括一层材料层的相变材料层 13 的垂直截面示意图。如图 2 所示，相变材料层 13 包括一层材料层 130，该一层材料层 130 包括掺杂铪 (Hf) 金属和/或铪化合物的母体相变材料 130，母体相变材料为包含锗 (Ge)、锑 (Sb)、碲 (Te)、铋 (Bi) 中至少一种元素的材料。其中，铪金属和/或铪化合物的局域晶态结构与基体材料的局域晶态结构一致。在该实施方式一中，相变材料层 13 包括掺杂铪金属和/或铪化合物的母体相变材料，一方面，铪金属和/或铪化合物可以作为晶化过程中的晶核，加速相变材料层 13 的晶化过程，从而提升 SET 操作速度；另一方面，掺杂铪金属和/或铪化合物可以填充母体相变材料处于晶态时的空位，减少相变材料层 13 在相变前后的体积变化，从而降低空洞的产生，提升循环性能。

在本申请一实施例中，所述含铪或者含铪的化合物在所述相变材料中的不同部分原子百分比不一致，例如当所述相变材料位于顶电极与底电极之间时，所述含铪或者含铪的化合物在所述相变材料中从顶电极到底电极方向原子百分比呈由高到低，或者由低到高的梯度变化。

本申请实施例中，铪金属和/或铪化合物在相变材料层 13 中所占的原子百分比为 0.1%~40%。铪金属和/或铪化合物的原子百分比如此设置，可以提高相变材料层的晶化速度，并提升循环性能。

以下提供几种上述铪金属和/或铪化合物在所述相变材料层中所占的原子百分比的示例：

示例一，铪金属和/或铪化合物在相变材料层 13 中所占的原子百分比为 1.5%~6.5%。

示例二，铪金属和/或铪化合物在相变材料层 13 中所占的原子百分比为 10%~19.5%。

示例三，铪金属和/或铪化合物在相变材料层 13 中所占的原子百分比为 25%~35%。

示例四，铪金属和/或铪化合物在相变材料层 13 中所占的原子百分比为 7%~14%。

示例五，铪金属和/或铪化合物在相变材料层 13 中所占的原子百分比为 17%~24%。

示例六，铪金属和/或铪化合物在相变材料层 13 中所占的原子百分比为 27%~34%。

上述六种示例都可以提高相变材料层 13 的晶化速度，并提升循环性能，其中，晶化速度从低到高依次为：示例三、示例二、示例一，循环次数从低到高依次为：示例一、示例二、示例三。一般而言，晶化速度越高，相变材料层的性能越好，循环次数越高，相变材料层的性能也越好，所以这三种示例的相变材料层的性能各有优劣。

在本申请的一种实施例中，上述母体相变材料的具体材质不作限制，母体相变材料可以包括以下任一种材料： $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 、 $\text{Ge}_x\text{Bi}_y\text{Te}_{1-x-y}$ 、 Sb_xTe_y 、 Bi_xTe_y 、 Ge_xTe_y 、Sb，其中，x 与 y 之和的取值范围为 0-100%。母体相变材料还可以包括 $\text{Ge}_x\text{Sb}_y\text{Bi}_z\text{Te}_{1-x-y-z}$ ，其中，x、y、z 之和的取值范围为 0-100%。

作为示例性说明，母体相变材料例如为 $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 、 $\text{Ge}_x\text{Bi}_y\text{Te}_{1-x-y}$ 中的任一种材料，其

中, 所述 x 与所述 y 之和的取值范围为 0-100%。

作为另外一种示例, 所述母体材料还可以为 Sb_xTe_y , 或者所述母体材料还包括 $\text{GexSbyBizTe}_{1-x-y-z}$, 其中, 所述 x, y, z 之和为 100%。

在所述材料 GexSbyTe_{1-x-y} 中及 $\text{GexBi}_y\text{Te}_{1-x-y}$ 中, $x:y:(1-x-y) = 4:1:5, 2:2:5, 3:2:6, 1:2:4,$ 或 $1:4:7$, 在所述材料 Sb_xTe_y 中, $x:y = 2:3, 1:1, 2:1$ 、或者 $1:0$ 。

在另外一种示例中, GexSbyTe_{1-x-y} 浓度取值范围可以为如图 16 所示的灰色椭圆区域和四边形区域 A, 该区域的 GexSbyTe_{1-x-y} 材料具有高速的结晶特性, 同时也具有一定的热稳定性。在所述黑色椭圆区域中, $1/7-1/10 \leq x:(1-x-y) \leq 1/4 + 1/10$ 或者 $2/3-1/10 \leq y:(1-x-y) \leq 2/3+1/10$, 在所述四边形区域 A 中, $1/7 \leq x:(1-x-y) \leq 2/5, 2/3 \leq y:(1-x-y) \leq 4$ 。在本申请的一种实施例中, 上述铪化合物的具体材质不做限制, 上述铪化合物可以包括以下至少一种: 铪金属氧化物 (例如 HfO_2), 铪金属硼化物 (例如 HfB), 铪金属碳化物 (例如 HfC), 铪金属氮系化合物 (例如 HfN), 铪金属硫系化合物 (例如 $\text{HfS}, \text{HfSe}, \text{HfTe}$ 等), 铪金属卤素化合物 (例如 $\text{HfF}, \text{HfCl}, \text{HfBr}$ 等), 铪金属与其它金属形成的二元或多元化合物 (例如 $\text{HfTa}, \text{HfW}, \text{HfTi}, \text{HfSc}$ 等)。

在本申请的一种实施例中, 相变材料层 13 可以采用沉积方法制备得到, 例如, 沉积方法可以为化学气相沉积法 (chemical vapor deposition, CVD)、物理气相沉积法 (physical vapor deposition, PVD)、或原子层沉积法 (atomic layer deposition, ALD)。

作为示例性说明, 以物理气相沉积方法为例, 可以使用两个或多个靶材, 一个靶材为含 Hf 材料, 一个为母体相变材料, 也可以为一个合金靶材, 合金靶材同时包括含 Hf 材料以及母体材料, 在沉积过程中, 还可以加入 N_2, O_2 等形成氮化物或氧化物。

可能的实施方式二, 相变材料层 13 包括多层材料层。

图 3 至图 10 为本申请实施例提供的包括多层材料层的相变材料层 13 的垂直截面示意图。

如图 3 至图 10 所示, 相变材料层 13 包括层叠的至少一个含铪材料层 131 和至少一个硫系化合物材料层 132, 该含铪材料层 131 包括以下至少一种材料: 铪 (Hf) 金属、铪化合物、掺杂铪金属和/或铪化合物的母体相变材料, 该母体相变材料为包含锗 (Ge)、锑 (Sb)、碲 (Te)、铋 (Bi) 中至少一种元素的材料。在该实施方式二中, 相变材料层 13 包括层叠的至少一个含铪材料层 131 和至少一个硫系化合物材料层 132, 一方面, 含铪材料层 131 中包括的掺杂铪金属和/或铪化合物可以作为晶化过程中的晶核, 加速晶化过程, 从而提升 SET 操作速度; 另一方面, 相变材料层 13 包括层叠的至少两层结构使得相变存储单元的热导率发生变化, 两层材料层的界面会阻碍热传导, 因此可以提升加热效率, 降低 RESET 操作功耗, 从而降低空洞产生的概率, 提升循环性能。而且, 硫系化合物材料层 132 还有利于抑制含铪材料层 131 中元素偏析导致的上下电极之间导通而发生低阻失效, 从而可以提升相变存储单元的循环性能, 同时有利于降低阻值漂移。

在本申请的一种实施例中, 硫系化合物材料层 132 可以包括以下至少一种材料: 锗 (Ge)、锑 (Sb)、钛 (Ti)、钽 (Ta)、钪 (Sc)、铋 (Bi)、硅 (Si)、碳 (C)、铂 (Pt)、铟 (In) 中的至少一种元素与碲 (Te) 元素的碲化合物; 掺杂铪金属和/或铪化合物的碲化合物。

作为示例性市说明, 硫系化合物材料层 132 可以为 $\text{GexTe}_{1-x}, \text{SbxTe}_{1-x}, \text{GexTe}_{1-x}, \text{Ti}_x\text{Te}_{1-x}, \text{Ta}_x\text{Te}_{1-x}, \text{Sc}_x\text{Te}_{1-x}, \text{Bi}_x\text{Te}_{1-x}, \text{GexSb}_{1-x}, \text{In}_x\text{Te}_{1-x}, \text{Si}_x\text{Te}_{1-x}, \text{C}_x\text{Te}_{1-x}, \text{Pt}_x\text{Te}_{1-x}, \text{GexSbyTe}_{1-x-y}, \text{GexBi}_y\text{Te}_{1-x-y}, \text{Ta}_x\text{SbyTe}_{1-x-y}, \text{Ti}_x\text{SbyTe}_{1-x-y}, \text{Sc}_x\text{SbyTe}_{1-x-y}$, 也可以为含 Hf 的硫系化合物, 如 $\text{Hf}_x\text{Te}_{1-x}, \text{Hf}_x\text{SbyTe}_{1-x-y}, \text{HfGexSbyTe}_{1-x-y}$, 或者与上述实施方式一的掺杂铪 (Hf) 金属和/或铪化合物的母

体相变材料中铪原子的浓度(也可以理解为铪原子在掺杂有铪(Hf)金属和/或铪化合物的母体相变材料中所占的原子百分比)不同的含Hf材料。其中,x与y之和的取值范围为0-100%。

在本申请的一种实施例中,上述母体相变材料的具体材质不作限制,母体相变材料可以包括以下任一种材料: $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 、 $\text{Ge}_x\text{Bi}_y\text{Te}_{1-x-y}$ 、 Sb_xTe_y 、 Bi_xTe_y 、 Ge_xTe_y 、Sb,其中,x与y之和的取值范围为0-100%。母体相变材料还可以包括 $\text{Ge}_x\text{Sb}_y\text{Bi}_z\text{Te}_{1-x-y-z}$,其中,x、y、z之和的取值范围为0-100%。

作为示例性说明,母体相变材料例如为 $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 、 $\text{Ge}_x\text{Bi}_y\text{Te}_{1-x-y}$ 中的任一种材料。

在本申请的一种实施例中,上述铪化合物的具体材质不做限制,上述铪化合物可以包括以下至少一种:铪金属氧化物(例如 HfO_2),铪金属硼化物(例如HfB),铪金属碳化物(例如HfC),铪金属氮系化合物(例如HfN),铪金属硫系化合物(例如HfS、HfSe、HfTe等),铪金属卤素化合物(例如HfF、HfCl、HfBr等),铪金属与其它金属形成的二元或多元化合物(例如HfTa、HfW、HfTi、HfSc等)。

在一个示例中,含铪材料层131和硫系化合物材料层132的材料搭配例如可以为以下任一种: $\text{HfGe}_x\text{Sb}_y\text{Te}_{1-x-y}/\text{Sb}_x\text{Te}_y$; $\text{HfGe}_x\text{Sb}_y\text{Te}_{1-x-y}/\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$; $\text{HfGe}_x\text{Sb}_y\text{Te}_{1-x-y}/\text{Ge}_x\text{Te}_y$; $\text{HfGe}_x\text{Sb}_y\text{Te}_{1-x-y}$ (浓度A)/ $\text{HfGe}_x\text{Sb}_y\text{Te}_{1-x-y}$ (浓度B),其中,浓度A与浓度B不同; $\text{HfO}_2/\text{HfGe}_x\text{Sb}_y\text{Te}_{1-x-y}$; $\text{Hf}_x\text{Te}_{1-x}/\text{HfGe}_x\text{Sb}_y\text{Te}_{1-x-y}$ 等。

在本申请的一种实施例中,相变材料层13包括的含铪材料层131和硫系化合物材料层132交替排布。通过该方式,如果一个含铪材料层131中发生元素偏析问题而造成该含铪材料层131导通,该含铪材料层131析出的单质可以与该含铪材料层131相邻的硫系化合物材料层132中的材料结合,从而可以与有效抑制整个相变材料层13导通而发生低阻失效,从而可以提升相变存储单元的循环性能,同时有利于降低阻值漂移。

继续参照图3至图6所示,相变材料层13包括一层含铪材料层131和一层硫系化合物材料层132,如图3所示,硫系化合物材料层132可以位于含铪材料层131下方,可以理解为在相变存储单元中硫系化合物材料层132位于含铪材料层131远离第一电极11的一侧。如图4所示,硫系化合物材料层132也可以位于含铪材料层131上方,可以理解为在相变存储单元中硫系化合物材料层132位于含铪材料层131远离第二电极12的一侧。如图5所示,硫系化合物材料层132也可以位于含铪材料层131下方、硫系化合物材料层132且包裹含铪材料层131的侧壁和底部。如图6所示,硫系化合物材料层132也可以位于含铪材料层131上方、且含铪材料层131包裹硫系化合物材料层132的侧壁和底部。

在本申请的一种实施例中,相变材料层13包括层叠设置的至少三个材料层,至少三个材料层中包括至少一个含铪材料层131和至少一个硫系化合物材料层132,且至少三个材料层中包括的含铪材料层131与硫系化合物材料层132交替排布。通过该方式,可以增加相变材料层13中的界面数量,进一步降低热导,因此可以提升加热效率,降低RESET操作功耗,从而可以降低空洞产生的概率,进一步提升循环性能。

继续参照图7至图10所示,相变材料层13包括三层及三层以上的材料层,以含铪材料层131和硫系化合物材料层132的双层材料层为基本单元,重复n次,n为大于或等于1的整数。如图7所示,相变材料层13的最上层和最下层均为硫系化合物材料层132。如图8所示,相变材料层13的最上层和最下层均为含铪材料层131。如图9所示,相变材料层13的最上层为含铪材料层131,最下层为硫系化合物材料层132。如图10所示,相变材料层13的最上层为硫系化合物材料层132,最下层为含铪材料层131。

在本申请的一种实施例中,相变材料层 13 包括的至少一个含铪材料层 131 和至少一个硫系化合物材料层 132 可以采用沉积方法制备得到,例如,沉积方法可以为化学气相沉积法、物理气相沉积法、或原子层沉积法。

基于上述实施方式一和上述实施方式二,在本申请的一种实施例中,相变存储单元还可以包括位于第一电极 11 与第二电极 12 之间的以下至少一层:绝缘层、加热层、粘附层、缓冲层、电极层。

具体设置绝缘层时,绝缘层可以包裹相变材料层 13 裸露的表面,绝缘层不导电,则电流集中从相变材料层 13 经过,可以提升电流密度和电流的加热效率,本申请对于绝缘层的具体设置位置不作限制。绝缘层的材料例如可以为二氧化硅(SiO_2)、氮化硅(SiN)或者氮化钛(TiN)中至少一种,也可以为其它可以起到隔绝电流的材料,本申请对于绝缘层的具体材料不作限制。

具体设置加热层时,加热层可以设置于第一电极 11 与第二电极 12 之间的任意两层之间,例如,加热层设置于第一电极 11 与相变材料层 13 之间,又例如,加热层设置于相变材料层 13 与第二电极 12 之间,本申请对于加热层的具体设置位置不作限制。加热层可以提高整个单元的电阻,从而提高单位电流下发热效率。

具体设置粘附层时,粘附层可以设置于第一电极 11 与第二电极 12 之间的任意两层之间,本申请对于粘附层的具体设置位置不作限制。粘附层可以提高与粘附层相邻的两层之间的粘附效果。

具体设置缓冲层时,缓冲层可以置于第一电极 11 与第二电极 12 之间的任意两层之间,本申请对于缓冲层的具体设置位置不作限制。缓冲层可以减缓在反复擦写(或 reset/set)操作下,相变存储单元中的相邻两层材料互相扩散,从而可以提高可靠性。

具体设置电极层时,电极层可以设置于第一电极 11 与第二电极 12 之间的任意两层之间,本申请对于电极层的具体设置位置不作限制。

作为示例性说明,加热层、粘附层、缓冲层的材质例如可以为氧化物、硼化合物、碳化合物、氮系化合物、硫系化合物、卤素化合物等,本申请对于加热层、粘附层、缓冲层这几种材料层的具体材料不作限制,只要可以实现这几种材料层相应的功能即可。

基于上述任一实施例,相变存储单元还可以包括选通材料层,选通材料层位于第一电极 11 与第二电极 12 之间,本申请对于选通材料层的具体设置位置不作限制。选通材料层可以在小电压下呈现高阻态从而抑制漏电流,在较大的电压下呈现低阻态从而提供足够的电流进行读和写操作。

其中,选通材料层可以包括单层材料层,也可以包括多层材料层。在一个示例中,选通材料层包括单层材料层,具体实施中选通材料层可以包括掺杂铪金属和/或铪化合物的基体材料,该基体材料例如可以为 $\text{Ge}_x\text{As}_y\text{Se}(\text{Te})_{1-x-y}$, 其中, x 与 y 之和等于 1。铪化合物可以参见前述相变材料层 13 中的铪化合物的相关介绍,此处不再赘述。在另一个示例中,选通材料层可以包括多层材料层,具体实施中选通材料层可以包括至少一个含铪材料层和至少一个硫系化合物材料层,选通材料层可以包括多层材料层的具体实现方式可以参见上述相变材料层包括多层材料层的相关描述,此处不再赘述。

图 11 为本申请实施例中相变存储单元的另一结构示意图,图 11 中示出的相变存储单元 1 为 T 型相变存储单元,如图 11 所示,相变存储单元 1 包括第一电极 11、第二电极 12、

以及位于第一电极 11 与第二电极 12 之间的相变材料层 13。相变存储单元 1 还可以包括位于相变材料层 13 与第二电极 12 之间的加热层 16，该加热层 16 的侧壁还包裹了绝缘层 15。加热层 16 需要满足导电的需求，还需要可以提高整个相变存储单元的电阻的效果。相变材料层 13 位于一个截面较小尺寸的加热层 16 和包裹该加热层 16 侧壁的绝缘层 15 之上，相变材料层 13 通过导电的加热层与其下方的第二电极 12 相连，又与相变材料层 13 上方的第一电极 11 相连，第一电极 11 和第二电极 12 在不同水平方向上延伸，将存储阵列中的不同相变存储单元连接起来。

图 12 为本申请实施例中相变存储单元的另一种结构示意图，图 12 中示出的相变存储单元 1 为限制型相变存储单元，如图 12 所示，相变存储单元 1 包括第一电极 11、第二电极 12、以及位于第一电极 11 与第二电极 12 之间的相变材料层 13，相变材料层 13 截面尺寸较小，直接与上方的第一电极 11 以及下方的第二电极 12 相连。相变存储单元 1 还可以包括位于相变材料层 13 与第二电极 12 之间的绝缘层 15，该绝缘层 15 包裹了相变材料层 13 的侧壁。

图 13 为本申请实施例中相变存储单元的另一种结构示意图，图 13 中示出的相变存储单元 1 为三维相变存储单元，如图 13 所示，相变存储单元 1 包括第一电极 11、第二电极 12、以及位于第一电极 11 与第二电极 12 之间的相变材料层 13，相变材料层 13 还可以包括位于第一电极 11 与第二电极 12 之间的选通材料层 14，相变材料层 13 和选通材料层 14 的截面尺寸较小，第一电极 11 与第二电极 12 之间依次包括第一电极层 17、相变材料层 13、第二电极层 18、选通材料层 14、第三电极层 19，相变材料层 13 可以通过第一电极层 17 与第一电极 11 相连、选通材料层 14 可以通过第二电极层 18 与相变材料层 13 相连，通过第二电极层 18 与第二电极 12 相连。相变存储单元 1 还可以包括位于相变材料层 13 与第二电极 12 之间的绝缘层 15，该绝缘层 15 包裹了相变材料层 13、选通材料层 14、以及电极层的侧壁。第一电极 11 和第二电极 12 在不同水平方向上延伸，将存储阵列中的不同相变存储单元连接起来，形成一个阵列排布在一层上，这样的阵列在垂直方向上进一步堆叠形成了交叉堆叠的三维相变存储器。

基于相同的发明构思，本申请还提供了一种相变存储器。图 14 为本申请实施例中相变存储器的一种结构示意图，如图 14 所示，相变存储器 100 包括控制器 110 和存储介质 120，其中，存储介质 120 包括上述任一实施例中的相变存储单元 1 组成的阵列。

基于相同的发明构思，本申请还提供了一种相变存储器。

图 15 为本申请实施例中相变存储器的另一种结构示意图。图 15 所示，该相变存储器还可以包括行解码器 (row decoder)、列解码器 (column decoder)、灵敏放大器 (sense amplifier)、驱动电路 (driver circuitry)、数据缓冲器 (data buffer) 和数字控制器 (digital controller)。多个相变存储单元 1 的第一电极 12 连接成第一电极线 2，多个相变存储单元 1 的第二电极 13 连接成第二电极线 3，上述第一电极线 2 的延伸方向和第二电极线 3 的延伸方向相交。具体的，上述第一电极线 2 和第二电极线 3 交叉处具有唯一确定的一个相变存储单元 1。相变存储器的行解码器与所有的第一电极线 2 电连接，列解码器、灵敏放大器和驱动电路与所有的第二电极线 3 电连接。而上述行解码器、列解码器、灵敏放大器和驱动电路又分别与数字控制器和数据缓冲器电连接。第一电极线 2 和第二电极线 3 中的一个为字线 (word line, WL)，另一个为位线 (bit line, BL)，可以使得一条字线连接一个行的相变存储单元 1，在选中的字线上施加和其他字线不同的电平值，从而选择某一行的相变存储单元 1 进行读和写等操作。

一条位线连接一个列的相变存储单元 1，向列解码器选中的列传递写相变存储单元 1 操作的电信号，或者沿着选中的列，向列解码器传递读取单元操作得到的电信号。具体可以使第一电极线 2 为字线，第二电极线 3 为位线；或者，可以使第一电极线 2 为位线，第二电极线 3 为字线，本申请不做限制。

下面以第一电极线 2 为字线，第二电极线 3 为位线为例，来说明本申请技术方案中相变存储器的工作过程。相变存储器的行解码器与所有的第一电极线 2 电连接，列解码器、灵敏放大器和驱动电路与所有的第二电极线 3 电连接。而上述行解码器、列解码器、灵敏放大器和驱动电路又分别与数字控制器和数据缓冲器电连接。由于位于第一电极线 2 和第二电极线 3 交叉处具有唯一确定的一个相变存储单元 1，该相变存储单元 1 具有不同的电阻状态，则可以实现三维相变存储器的读写操作。在进行读取操作时：数字控制器控制行解码器将与设定相变存储单元 1 连接的第一电极线 2 的电压调制到读模式（比如电压为 0V），控制列解码器将与该设定相变存储单元 1 连接的第二电极线 3 的电压调制到读模式（比如电压为 1V）。然后通过第二电极线 3 连接的灵敏放大器对该设定相变存储单元 1 的电流进行测量，以判断该相变存储单元 1 的相变材料层 13 的电阻状态，从而获取存储数据的状态。在进行写入操作时：数字控制器控制行解码器将与设定相变存储单元 1 连接的第一电极线 2 的电压调制到写模式（比如电压为 2V），控制列解码器将与该设定相变存储单元 1 连接的第二电极线 3 的电压调制到写模式（比如电压为 0V），然后通过第二电极线 3 连接的驱动电路发出写的脉冲电流或者脉冲电压，传递到上述设定相变存储单元 1，改变相变存储单元 1 的电阻状态，以实现写操作。此外，从灵敏放大器中读取出的数据以及将写入到相变存储器中的数据都存储在数据缓冲器中。

具体的实施例中，请参考图 15，上述相变存储器可以为二维相变存储器。具体的实施例中，上述二维相变存储器中的相变存储单元 1 可以阵列排布，例如可以排布呈 n 行和 m 列，其中 m 和 n 分别为大于 1 的正整数。

以上，仅为本申请的具体实施方式，但本申请的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本申请揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本申请的保护范围之内。因此，本申请的保护范围应以权利要求的保护范围为准。

权 利 要 求 书

1.一种相变材料,其特征在于,所述相变材料包括含铪材料,所述含铪材料由含铪或者含铪的化合物掺杂至母体材料形成,所述母体材料包括碲与锗、铋、铟中至少一个元素组成的能够发生相变的化合物。

2.如权利要求1所述的相变材料,其特征在于,所述相变材料还包括硫系化合物材料,所述硫系化合物材料位于所述含铪材料的上方或者下方。

3.如权利要求2所述的相变材料,其特征在于,所述相变材料包括多个叠加在一起的相变材料单元,每个相变材料单元包括一层所述含铪材料及一层所述硫系化合物材料。

4.如权利要求1至3任意一项所述的相变材料,其特征在于,所述含铪或者含铪的化合物在所述相变材料中的不同部分原子百分比不一致。

5.如权利要求4所述的相变材料,其特征在于,当所述相变材料位于顶电极与底电极之间时,所述含铪或者含铪的化合物在所述相变材料中从顶电极到底电极方向原子百分比呈由高到低,或者由低到高的梯度变化。

6.如权利要求1至5任意一项所述的相变材料,其特征在于,所述含铪材料中,所述铪和/或铪化合物所占的原子百分比为0.1%~40%。

7.如权利要求1至6任意一项所述的相变材料,其特征在于,所述含铪材料中,所述铪和/或铪化合物所占的原子百分比为1.5%~6.5%,或者10%~19.5%,25%~35%,7%~14%,17%~24%,或者27%~34%。

8.如权利要求1至7任一项所述的相变材料,其特征在于,所述母体材料包括以下任一种材料: $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 、 $\text{Ge}_x\text{Bi}_y\text{Te}_{1-x-y}$, 其中,所述 x 与所述 y 之和的取值范围为大于0小于100%,或者所述母体材料还包括 Sb_xTe_y , 或者所述母体材料还包括 $\text{Ge}_x\text{Sb}_y\text{Bi}_z\text{Te}_{1-x-y-z}$, 其中,所述 x, y, z 之和为100%。

9.如权利要求8所述的相变材料,其特征在于,在所述材料 $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 中及 $\text{Ge}_x\text{Bi}_y\text{Te}_{1-x-y}$ 中, $x:y:(1-x-y) = 4:1:5$ 、 $2:2:5$ 、 $3:2:6$ 、 $1:2:4$ 、或 $1:4:7$, 在所述材料 Sb_xTe_y 中, $x:y = 2:3$ 、 $1:1$ 、 $2:1$ 、或者 $1:0$ 。

10.如权利要求8所述的相变材料,其特征在于,在所述 $\text{Ge}_x\text{Sb}_y\text{Te}_{1-x-y}$ 中, $1/7-1/10 \leq x:(1-x-y) \leq 1/4 + 1/10$ 、或者 $2/3-1/10 \leq y:(1-x-y) \leq 2/3 + 1/10$ 、或者 $1/7 \leq x:(1-x-y) \leq 2/5$ 、或者 $2/3 \leq y:(1-x-y) \leq 4$ 。

11.如权利要求1至10任一项所述的相变存储单元,其特征在于,所述铪化合物包括以下至少一种: 铪金属氧化物、铪金属硼化物、铪金属碳化物、铪金属氮系化合物、铪金属硫系化合物、铪金属卤素化合物、铪金属与其它金属形成的二元或多元化合物。

12.一种存储芯片,其特征在于,所述存储芯片包括多个存储单元,每个存储单元包括权利要求1至10任意一项所述的相变材料。

13.如权利要求12所述的存储芯片,其特征在于,所述每个存储单元还包括,选通材料,所述选通材料掺杂有铪或者铪化合物。

14.一种相变存储器,其特征在于,包括控制器和至少一个如权利要求12或13所述的存储芯片,所述控制器用于存储数据至所述至少一个存储芯片,或者从所述至少一个存储芯片读取数据。

15.一种电子设备,其特征在于,所述电子设备包括处理器和如权利要求10所述的相变存储器,所述处理器用于存储数据至所述相变存储器,或者从所述相变存储器读取数据。

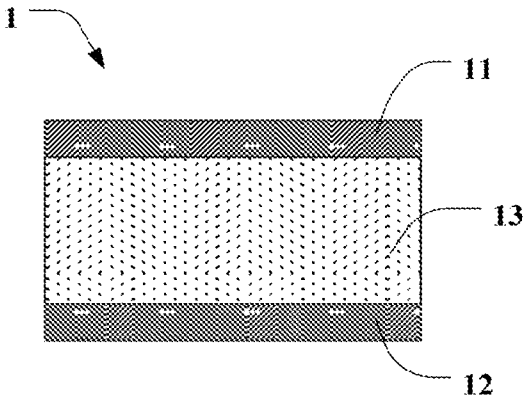


图 1A

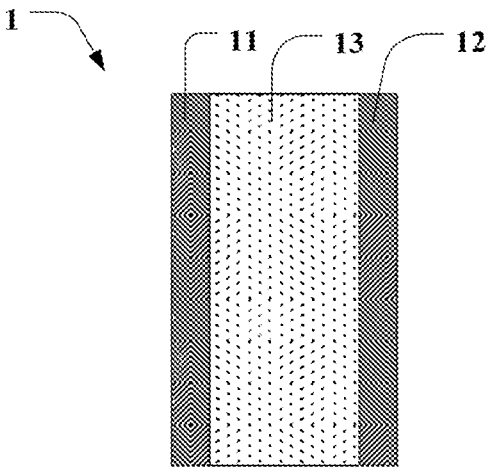


图 1B

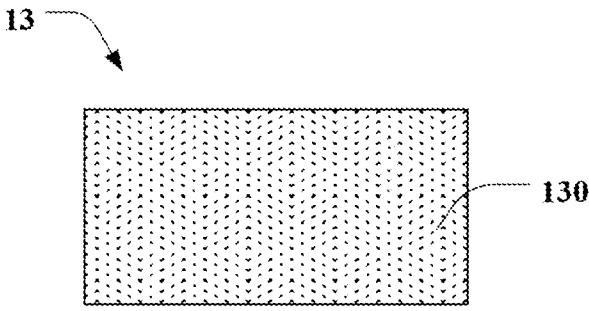


图 2

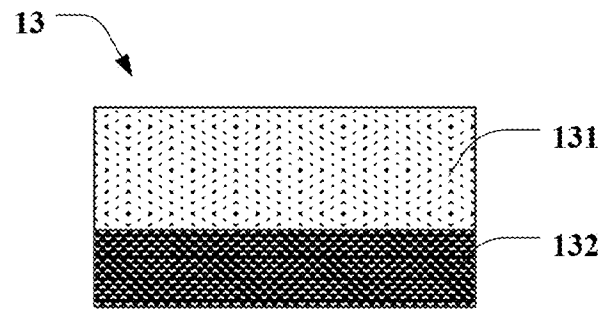


图 3

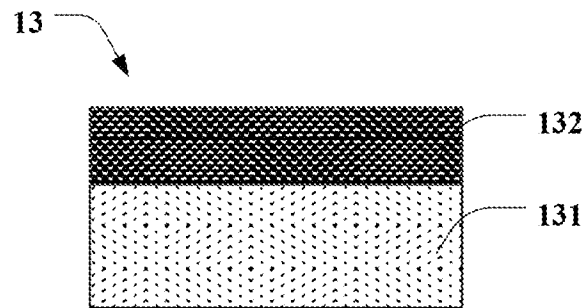


图 4

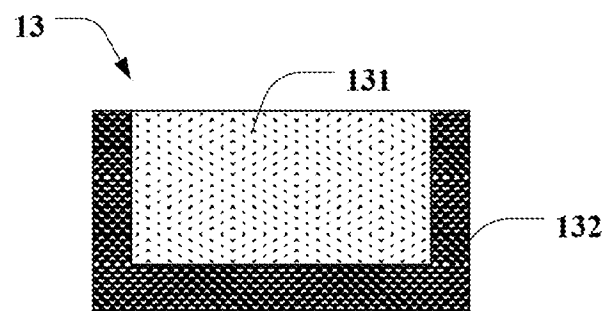


图 5

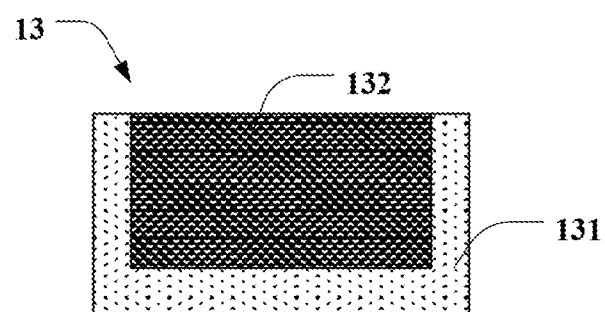


图 6

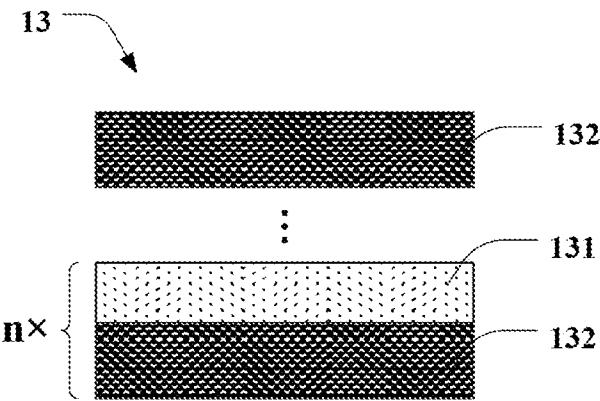


图 7

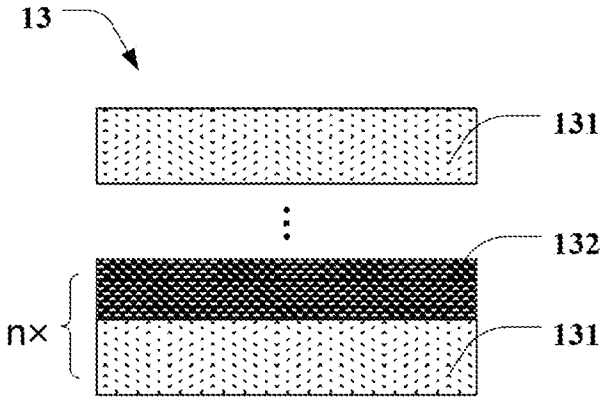


图 8

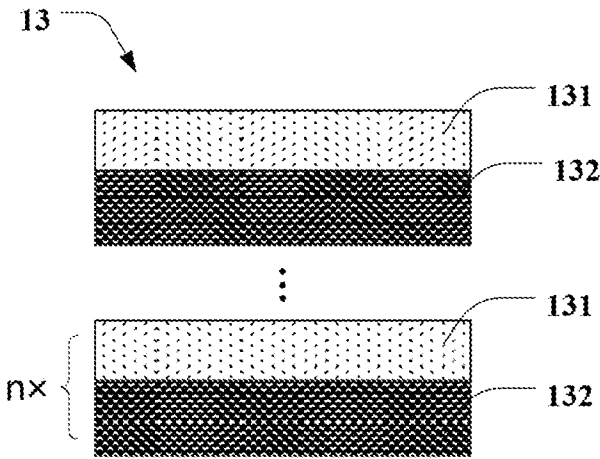


图 9

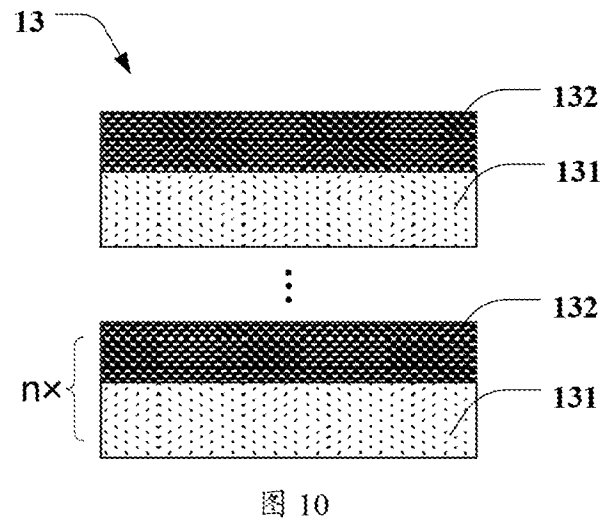


图 10

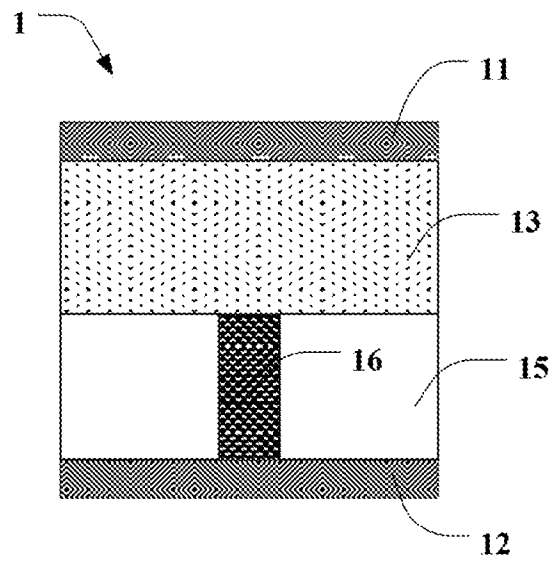


图 11

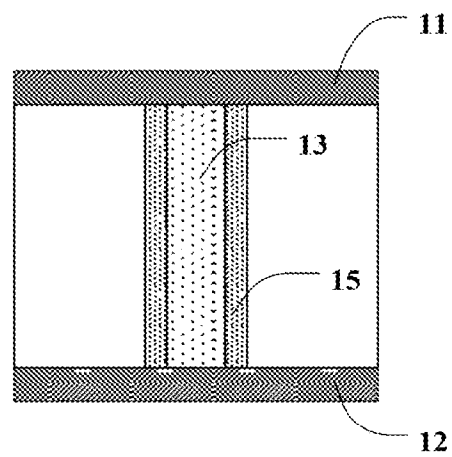


图 12

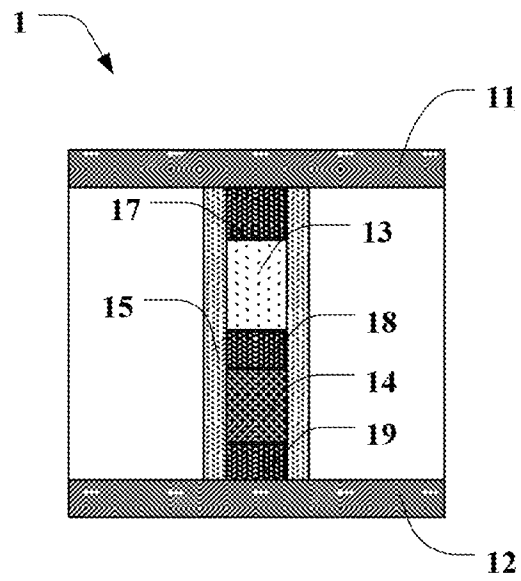


图 13

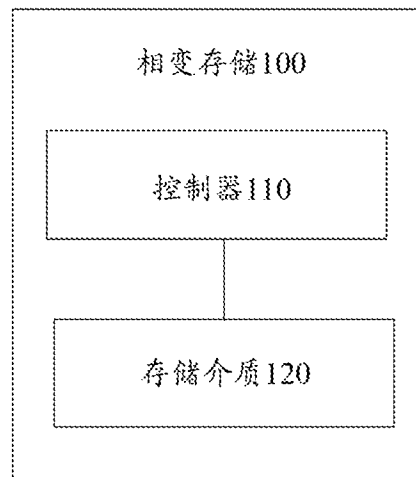


图 14

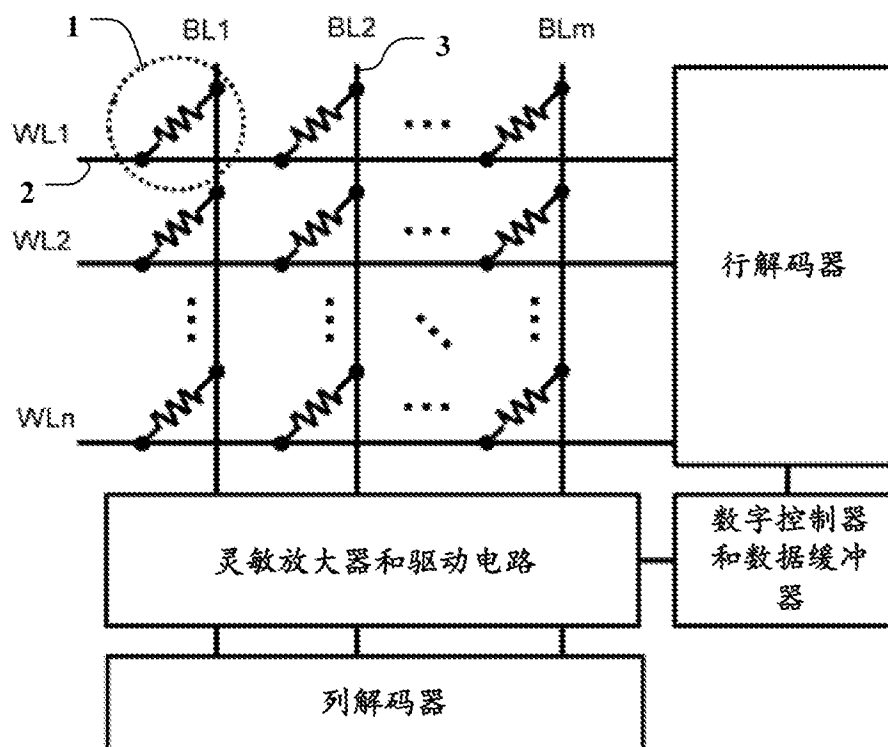


图 15

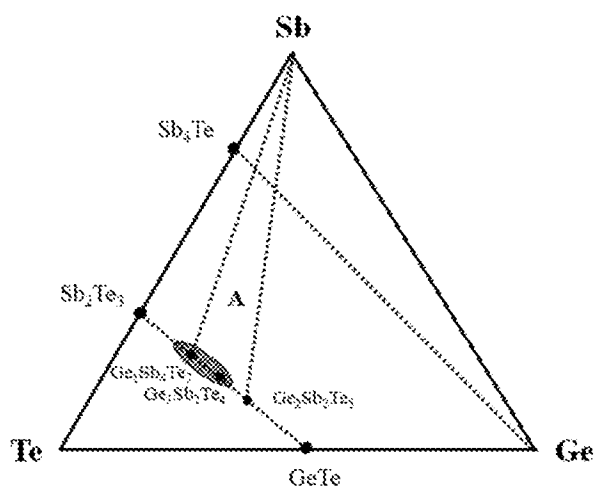


图 16

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/118183

A. CLASSIFICATION OF SUBJECT MATTER

H01L 45/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI: 铅, 铋, 碲, 相变, 掺杂, 层, 百分比, PCM, hf, bi, te

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 111320145 A (SHANGHAI INSTITUTE OF MICROSYSTEM AND INFORMATION TECHNOLOGY, CHINESE ACADEMY OF SCIENCES) 23 June 2020 (2020-06-23) description, paragraphs 3, 75-76 and 84	1-15
X	CN 110335942 A (SHANGHAI INSTITUTE OF MICROSYSTEM AND INFORMATION TECHNOLOGY, CHINESE ACADEMY OF SCIENCES) 15 October 2019 (2019-10-15) claim 7	1-15
X	CN 110036479 A (INTEL CORP.) 19 July 2019 (2019-07-19) description, paragraph 38	1-15
A	CN 107665947 A (SAMSUNG ELECTRONICS CO., LTD.) 06 February 2018 (2018-02-06) entire document	1-15
A	US 2008073637 A1 (SAMSUNG ELECTRONICS CO., LTD.) 27 March 2008 (2008-03-27) entire document	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

04 November 2022

Date of mailing of the international search report

25 November 2022

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2022/118183

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	111320145	A	23 June 2020	None			
CN	110335942	A	15 October 2019	US	2022231224	A1	21 July 2022
				WO	2021003904	A1	14 January 2021
CN	110036479	A	19 July 2019	WO	2018125386	A1	05 July 2018
				US	2018182958	A1	28 June 2018
				US	10347831	B2	09 July 2019
CN	107665947	A	06 February 2018	KR	20180013035	A	07 February 2018
				US	2018033826	A1	01 February 2018
US	2008073637	A1	27 March 2008	KR	100807230	B1	28 February 2008
				TW	200830545	A	16 July 2008

国际检索报告

国际申请号

PCT/CN2022/118183

A. 主题的分类

H01L 45/00 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

CNPAT, WPI, EPDOC, CNKI: 铅, 铋, 碲, 相变, 掺杂, 层, 百分比, PCM, hf, bi, te

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 111320145 A (中国科学院上海微系统与信息技术研究所) 2020年6月23日 (2020 - 06 - 23) 说明书第3、75-76、84段	1-15
X	CN 110335942 A (中国科学院上海微系统与信息技术研究所) 2019年10月15日 (2019 - 10 - 15) 权利要求7	1-15
X	CN 110036479 A (英特尔公司) 2019年7月19日 (2019 - 07 - 19) 说明书第38段	1-15
A	CN 107665947 A (三星电子株式会社) 2018年2月6日 (2018 - 02 - 06) 全文	1-15
A	US 2008073637 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2008年3月27日 (2008 - 03 - 27) 全文	1-15

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2022年11月4日

国际检索报告邮寄日期

2022年11月25日

ISA/CN的名称和邮寄地址

中国国家知识产权局 (ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

陈凯

电话号码 86-(10)-53961646

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2022/118183

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	111320145	A	2020年6月23日	无			
CN	110335942	A	2019年10月15日	US	2022231224	A1	2022年7月21日
				WO	2021003904	A1	2021年1月14日
CN	110036479	A	2019年7月19日	WO	2018125386	A1	2018年7月5日
				US	2018182958	A1	2018年6月28日
				US	10347831	B2	2019年7月9日
CN	107665947	A	2018年2月6日	KR	20180013035	A	2018年2月7日
				US	2018033826	A1	2018年2月1日
US	2008073637	A1	2008年3月27日	KR	100807230	B1	2008年2月28日
				TW	200830545	A	2008年7月16日