

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年9月23日(23.09.2021)



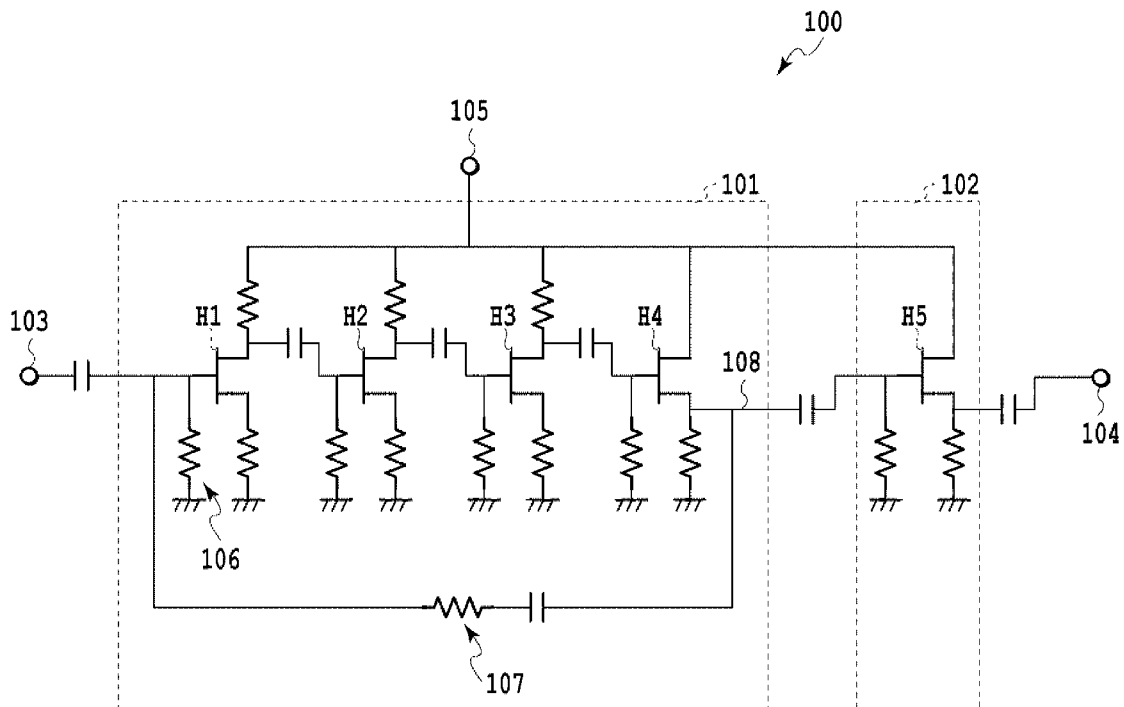
(10) 国際公開番号

WO 2021/186653 A1

- (51) 国際特許分類:
H01L 21/338 (2006.01) *H03F 1/34* (2006.01)
H01L 29/778 (2006.01) *H03F 3/68* (2006.01)
H01L 29/812 (2006.01)
- (21) 国際出願番号: PCT/JP2020/012152
- (22) 国際出願日: 2020年3月18日(18.03.2020)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).
- (72) 発明者: 橋坂 昌幸 (HASHISAKA Masayuki); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センタ内 Tokyo (JP). 村木 康二 (MURAKI Koji); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センタ内 Tokyo (JP). 秋保 貴史 (AKIHO Takafumi); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センタ内 Tokyo (JP).
- (74) 代理人: 特許業務法人 谷・阿部特許事務所 (TANI & ABE, P.C.); 〒1070052 東京都港区赤坂2丁目6番20号 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,

(54) Title: CURRENT-VOLTAGE CONVERSION DEVICE

(54) 発明の名称: 電流電圧変換装置



(57) Abstract: There has been a problem wherein if a current-voltage conversion device is used at low temperatures, the frequency band at which minute current can be measured is limited. Also, the stray capacitance of a coaxial cable for taking the output voltage of a current-voltage conversion device from inside a cooling device to the outside has reduced the operating frequency band of the current-voltage conversion device. The current-voltage conversion device of the present disclosure uses, as an electronic element for current-voltage conversion, an element (such as an HEMT) that is optimized

CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

exclusively for low temperature operation. Therefore, the current-voltage conversion device can achieve current-voltage conversion properties of significantly improved sensitivity compared to conventional technology, even if operated in very low temperature conditions of close to absolute zero or 150K or less. Also, by adding a source follower circuit at the output stage of the current-voltage conversion circuit, the impact of the stray capacitance added to the output side of the current-voltage conversion circuit is cut off, resulting in widening of the band.

(57) 要約: 電流電圧変換装置を低温で使用する場合、測定可能な微小電流の周波数帯域が制限される問題があった。電流電圧変換装置の出力電圧を冷却装置内から外部へ取り出す同軸ケーブルの浮遊容量が、電流電圧変換装置の動作周波数帯域を狭めていた。本開示の電流電圧変換装置は、電流電圧変換のための電子素子として、低温動作専用に最適化した素子(例えばHEMT)を使用する。これにより、150K以下の低温または絶対零度近くの極低温の状態で電流電圧変換装置を動作させても、従来技術のよりも格段に優れた感度の電流電圧変換特性を実現する。さらに、電流電圧変換回路の出力段にソースフォロア回路を追加して、電流電圧変換回路の出力側に付加される浮遊容量の影響を切り離して広帯域化を実現する。

明 細 書

発明の名称：電流電圧変換装置

背景技術

- [0001] 本発明は、電流を電圧に変換する電子回路に関する。
- [0002] 電流を測定するために、対象となる電流を電圧に変換し、電圧計を用いて電流を計測することが知られている。微小な電流を正確に読み出すためには、低ノイズの電子回路を用いて電流を電圧に変換する必要がある。これを実現するために、電流電圧変換装置を低温で用いて熱ノイズを低減する手法が利用されている。超長波～短波帯域（1 kHz～30 MHz）の電流信号に対しては、低温動作する低消費電力電界効果トランジスタ（FET）を用いた電流電圧変換装置が報告されている（非特許文献1）。
- [0003] 図1は、従来技術の電流電圧変換装置の電流電圧変換回路の概略構成を示す図である（非特許文献1）。電流電圧変換回路10では、入力端子11に測定する対象の電流が流れ出す端子（電流ソース）を接続し、出力端子14において、対象電流に対応した変換電圧の測定を行う。4つのFET（H1～H4）を用いて信号増幅を行い、最終段のH4のソース出力信号を入力側のH1のゲートにフィードバックすることで電流－電圧変換を実現する。従来技術の電流電圧変換回路では、一般に入手可能な室温動作するFETが使用されてきた。例えば非特許文献1の電流電圧変換装置は、シュードモルフイック高電子移動度トランジスタ（HEMT：High Electron Mobility Transistor）を用いている。
- 非特許文献1：橋坂他，“Cross-correlation measurement of quantum shot noise using homemade transimpedance amplifiers, 2014年, Rev. Sci. Instrum. 85, 054704
- 非特許文献2：PAM－X I AMEN社 GaAs HEMT Epi wafer 製品カタログページ、[online] 令和2年3月6日検索、インターネット＜URL：<https://www.powerwaywafer.com/gaas-hemt-epi-wafer.html>>

発明の概要

発明が解決しようとする課題

[0004] しかしながら、電流電圧変換装置を低温で使用する場合、測定可能な微小電流の周波数帯域が制限されてしまう問題があった。後述するように、低温で高感度に微小電流を測定する場合には、冷却装置と組み合わせて用いることが前提となる。このとき、出力電圧を冷却装置内から外部へ取り出すために同軸ケーブルなどを使用する。電流電圧変換回路の出力側に接続される同軸ケーブルの浮遊容量は、電流電圧変換装置の動作周波数帯域を狭めていた。

[0005] 本発明はこのような問題に鑑みてなされたものであって、その目的とするところは、極めて低温の状態で感度良く広帯域に微小電流を測定する手段を提供することにある。

課題を解決するための手段

[0006] このような目的を達成するために、本発明の1つの実施態様は、各段が電子素子で構成された少なくとも3段を有する増幅部であって、初段に対象電流が供給され、最終段は出力信号を前記初段へ帰還するソースフォロアを構成し、前記対象電流を電圧に変換する、増幅部と、前記増幅部に接続され、前記電子素子で構成されたソースフォロアを構成し、前記変換された電圧を出力するバッファ部とを備え、前記電子素子は、150K以下の温度における動作に適合された電界効果トランジスタ（FET）であることを特徴とする電流電圧変換装置である。

発明の効果

[0007] 極めて低温の状態で、感度良く広帯域に微小電流を測定することができる。

図面の簡単な説明

[0008] [図1]従来技術の電流電圧変換回路の概略構成を示す図である。

[図2]低温で動作させる電流電圧変換装置を含む測定系構成を説明する図であ

る。

[図3]本開示の電流電圧変換装置の電流電圧変換回路の構成を示す図である。

[図4]電流電圧変換効率の周波数特性を従来技術と比較して示した図である。

[図5]入出力間位相差の周波数特性を従来技術と比較して示した図である。

発明を実施するための形態

[0009] 以下の開示は、極めて低温の状態であっても、感度良く広帯域で微小電流を測定する電流電圧変換装置に関する。本開示の電流電圧変換装置は、電流電圧変換のための電子素子として、低温動作専用に最適化した素子（例えば H E M T）を使用する。これにより、150 K 以下の低温または絶対零度近くの極低温の状態で電流電圧変換装置を動作させても、従来技術よりも格段に優れた感度の電流電圧変換特性を実現する。さらに、電流電圧変換回路の出力段にソースフォロア回路を追加して、電流電圧変換回路の出力側に付加される浮遊容量の影響を切り離して広帯域化を実現する。

[0010] 再び図 1 を参照すると、電流電圧変換回路 10 で使用される H 1 ~ H 4 の F E T は、それぞれ室温でも動作することを前提としていた。一般に、電子素子はその使用温度によって動作性能が異なり、電流電圧変換回路であれば、F E T へ供給すべき電源電圧や、変換効率、ノイズ特性などの全て特性、動作要件が温度と伴に変化する。例えば非特許文献 1 で開示された電流電圧変換装置のシュードモルフィック F E T は、一般に入手できる電子デバイスであって、常温・低温どちらでも動作するものを用いている。この理由は、電子素子の検査において常温で動作できることで、まず常温で特性評価を行って、コストの掛かる低温評価を選択的・任意的に実施できるからである。電子素子の量産時の試験の効率、常温時での使用・評価の容易さなどの観点から、供給者および使用者の両方にとって、常温および低温で動作する電子素子を作製することに大きなメリットがある。

[0011] しかしながら、宇宙線や量子デバイス信号、電流の「量子的な揺らぎ」などのような微小電流を測定するため絶対零度近くまで F E T を冷却する状況では、常温および低温の両方で動作する F E T の電流電圧変換特性は不十分

なものであった。発明者らは、従来技術の電流電圧変換装置で使用されていた電子素子を、低温での動作および性能だけに特化したものにすれば、低温状態においてより好ましい低雑音特性が得られるのではないかとこの着想に至った。

[0012] 図2は、低温動作させる電流電圧変換装置を含む測定系構成を説明する図である。従来技術の電流電圧変換装置におけるもう1つの問題は、電流電圧変換装置を低温状態で使用する場合に生じる動作帯域幅の制限である。図2の電流電圧変換装置20において、図1に示した電流電圧変換回路10は、例えば冷却ステージ22およびそのケース21からなる冷却装置の内部に配置されている。電流電圧変換回路10は、増幅器の記号でシンボリックに示しているが、実際には図1に示した複数の素子（FET）他が基板上に実装されたパッケージ状のものであり得る。さらにこのパッケージを無酸素銅等のケースに入れ、ケースごとステージ22に配置したものであり得る。ケース21の内部から外部へ、電流入力端子11、電圧出力端子14、2つの電源供給端子12、13が取り出される。

[0013] 電流電圧変換回路10を冷却装置と組み合わせて用いる場合、微小電流測定時のノイズ混入を防ぐため、電圧出力端子14と電圧測定装置24との間を、同軸ケーブル23によって接続する。

[0014] 冷却装置は様々な形態ものがあり得るが、一例を挙げれば、希釈冷凍機を使用できる。希釈冷凍機は直径0.5～1m×高さ2mほどの筒状の缶の中に上記の電流電圧変換回路10を実装して、缶の内部でヘリウムを循環させる機構を持つ。図2には示していないヘリウム循環のためのポンプやコンプレッサ等の外部機構も含み得る。他のタイプの冷却装置と冷却温度を例示すれば、希釈冷凍機：10mK～1K程度、3He冷凍機：300mK程度、4He冷凍機：1.5K程度、液体ヘリウム：4.2K、液体窒素：77K、無冷媒パルスチューブ冷凍機：1.5K～300Kを利用できる。冷却装置のタイプに応じて、ケースおよび冷却ステージの形態が変わることに留意されたい。

- [0015] 簡単のため図2では、冷却装置のケース21の外部から同軸ケーブル23を使用したものとして示している。比較的大掛かりな希釈冷凍機などの場合には、低温環境の缶（ケース）の内部側から同軸ケーブルを使用して、常温環境の電圧測定装置24へ信号を取り出す場合もある。冷却装置が大型のものになれば、同軸ケーブルの長さは1 m以上にも及ぶ場合がある。
- [0016] 同軸ケーブルは浮遊容量を持つため、その影響により電流電圧変換回路において出力信号の位相シフトが起こる。浮遊容量は、電流電圧変換回路の出力インピーダンスと共にローパスフィルタを構成するため、位相シフト量は周波数が高いほど顕著になる。結果として、電流電圧変換装置の動作周波数に上限を与える。動作周波数をより高周波側へ伸ばすためには、同軸ケーブルの浮遊容量を小さくすれば良い。しかしながら、電流電圧変換装置では冷却装置のサイズによって必要な同軸ケーブル長さが決まるため、通常、浮遊容量を小さくすることは難しい。電流電圧変換装置の広帯域化するためには、出力側の浮遊容量の影響を減らす独自の工夫が必要となる。
- [0017] 本開示の電流電圧変換装置では、低温動作に特化して構成された電子素子（FET）を用いること、および、電流電圧変換回路の特有の構成によって、上述の低温動作時の動作周波数の制限の問題を解決する。
- [0018] 図3は、本開示の電流電圧変換装置における電流電圧変換回路の構成を示す図である。電流電圧変換回路100は、大きく分けて電流電圧変換部101と、出力段ソースフォロア部102とを含む。電流電圧変換部101は、基本的な増幅器構成としては図1と類似しており、コモンソース電圧増幅段を構成する3つのFET（H1～H3）およびソースフォロアである最終出力段FET（H4）を備える。H4のソースからの出力電圧108を、フィードバック抵抗107を介してH1のゲートへ帰還させている。各FETへのゲートは、ゲート抵抗106によって接地電位とされ、各FETは単一の電源供給端子105からの電源によりソース抵抗によって自己バイアスされる。電流電圧変換部101は、初段に対象電流が供給され、最終段は出力信号を初段へ帰還するソースフォロアを構成し、対象電流を電圧に変換する増

幅部として機能する。

[0019] 出力段ソースフォロア部 102 は、図 1 の従来技術の電流電圧変換回路 100 が備えていない構成である。すなわち本開示の電流電圧変換回路 100 では、出力段ソースフォロア部 102 の FET (H5) は、出力電圧端子 104 の後段側に同軸ケーブル等を接続する場合に、ケーブルの浮遊容量により電流電圧変換回路 100 の周波数帯域が狭くなるのを防ぐ。一般に電子回路出力におけるソースフォロアは、電子回路の出力インピーダンスを下げ、次段の回路との接続によって受けるその電子回路自身の動作の変動を避けるため使用される。

[0020] 消費電流の制限がない常温における微小電流測定の場合、電流電圧変換部 101 のソースフォロア (H4) に大きな電流を流すことができる。しかしながら冷却装置を使用して極低温において電流電圧変換装置を使用する場合、1 段構成のソースフォロアだけでは不十分と判った。図 1 の従来技術の構成でソースフォロアの FET (H4) に割り当てることのできる消費電流には制限があり、ソースフォロアの出力インピーダンスを十分に下げることができない。そこで出力段ソースフォロア部 102 をさらに備えることで、同軸ケーブルの浮遊容量による電流電圧変換特性の周波数特性悪化を防ぐことができる。出力段ソースフォロア部 102 は、電流電圧変換回路の出力インピーダンスを下げることも、同軸ケーブルの浮遊容量が電流電圧変換部 101 側から見えないように切り離す、アイソレーション作用をしていると考えられる。したがって、出力段ソースフォロア部 102 は、電子素子で構成されたソースフォロアを構成し、対象電流から変換された電圧を出力するバッファ部として機能する。

[0021] 低温動作に特化された低電流の FET を使用することで、増幅段の数の増加 (4 → 5 段) を補って、電流電圧変換回路全体でもより小さい消費電力を実現できる。同時に、極低温測定における広帯域な微小電流測定を実現する。

[0022] 本開示の電流電圧変換装置において特徴的な点は、図 3 の電流電圧変換回

路の各FET（H1～H5）について、低温動作に特化した構成のFETを使用していることにある。低温動作に特化したFETの例としてGaAs系HEMTがあり、具体的には、 $n\text{-Al}_x\text{Ga}_{1-x}\text{As}/\text{GaAs}$ HEMT、GaAs量子井戸HEMTがある。GaAs系HEMTは低温で高い電子移動度を示すことから、広帯域かつノイズの少ないFETとして動作し、低温でトランスコンダクタンスの大きな素子の作製も容易である。

[0023] 図4は、本開示の電流電圧変換装置における電流電圧変換効率の周波数特性を、従来技術と比較して示した図である。図4の（b）は、図1に示した従来技術の電流電圧変換回路10を、常温および低温で動作可能なFETを使用して構成した場合の、温度4 Kにおける電流電圧変換効率Aを示している。具体的には、低温実験で一般に用いられるAVAGO製ATF35143を使用した。帰還抵抗を調整して、電流電圧変換効率Aを $2.82 \times 10^4 \text{ V/A}$ に調整している。図4の（b）から、設定したAの値からの偏差が $\pm 2.5\%$ となる最高周波数（動作上限周波数と呼ぶ）は1 MHzであった。2つのサンプル（TA1、TA2）いずれも、概ね1 MHzの最高周波数となっている。

[0024] 一方で図4の（a）は、図3に示した本開示の電流電圧変換回路100を、低温動作に特化したFETを使用して構成した場合の温度4 Kにおける電流電圧変換効率を示している。具体的には、チャネル幅3 mmのGaAs-AlGaAs HEMTを使用している。帰還抵抗107を調整して、図4の（b）と同様に電流電圧変換効率Aを $3.0 \times 10^4 \text{ V/A}$ に調整している。図4の（a）から、設定した変換効率値からの偏差が $\pm 2.5\%$ となる最高周波数（動作上限周波数）は5 MHzとなっている。電流電圧変換効率Aを概ね同じ値に設定した図4の（a）、（b）の2つの特性を比較すれば、本開示の出力段ソースフォロア部102を追加した構成で、動作帯域がより広くなっていることがわかる。

[0025] 図5は、本開示の電流電圧変換装置における入出力位相差の周波数特性を、従来技術と比較して示した図である。図5の（a）、（b）は、図4の（

a)、(b)の各特性に対応したものであって、初段の素子H1への入力信号と、最終段の出力信号との間の位相差を度(°)で示している。図1および図3の電流電圧変換回路はいずれも、使用帯域の中央周波数における通常動作条件で負帰還となるように帰還抵抗および帰還コンデンサの値が設定されており、通常動作条件での入出力間位相差は180°となる。電流電圧変換回路の出力側にケーブル等で付加される浮遊容量等によって、動作周波数とともに位相回転量が通常動作の180°から次第に増加していく。

[0026] 本開示の出力段ソースフォロア部102を追加した構成では、図5の(a)に示したように上限動作周波数の5MHzにおける位相差は130°であり、通常動作時から50°の位相回転が生じている。一方、従来技術の構成では、図5の(b)に示したように同じ周波数5MHzの位相差は0°に達しており、通常動作時からの位相回転量が180°にまで広がっている。図5の(a)、(b)からも、本開示の出力段ソースフォロア部102を追加した構成で、電流電圧変換回路の動作帯域がより広がっていることがわかる。

[0027] したがって本開示の電流電圧変換装置は、各段が電子素子で構成された少なくとも3段を有する増幅部であって、初段に対象電流が供給され、最終段は出力信号を前記初段へ帰還するソースフォロアを構成し、前記対象電流を電圧に変換する、増幅部と、前記増幅部に接続され、前記電子素子で構成されたソースフォロアを構成し、前記変換された電圧を出力するバッファ部とを備え、前記電子素子は、150K以下の温度における動作に適合された電界効果トランジスタ(FET)であるものとして実施できる。

[0028] 従来技術の電流電圧変換装置で使用されていた常温および低温の両方で動作するFETと、本開示の電流電圧変換装置で使用した低温動作に特化したFETの特性について、述べておく。図3に示した電流電圧変換回路100で使用したHEMT(FET)は、GaAs-AlGaAs変調ドープ超格子構造を持つHEMTである。他に使用可能なものとしては、シュドーモルフィックHEMT、InP系HEMTがある。これらのHEMTは低温で動作

可能で、優れた雑音特性を持つ。

[0029] HEMTでは、チャネル部分の構成が微小電流に対する検出感度に関係している。HEMTの断面構造を考えると、ドレインおよびソースの間にチャネルが形成される。チャネルにおける電流は、ゲートへの入力信号によって制御される。常温で動作するHEMTの場合は、チャネルとゲート間のリーク電流を抑えるために、ゲート絶縁層の厚さ d は十分に大きい必要がある。したがって、常温および低温の両方で動作可能なHEMTは、絶縁層の厚さ d は通常100nm以上ある。一方で、厚さ d が大きいほど、ゲート電圧の変化に対する応答が小さくなり、ゲートへの入力信号に対する検出感度が低下する。

[0030] 本開示の電流電圧変換装置で使用した低温動作に特化したチャネル幅3mmのGaAs-AlGaAsHEMTでは、温度4Kで絶縁層厚さ d は、100nm以下の55nmとした。このHEMTを増幅素子として利用する場合、室温ではゲートーチャネル間の電気抵抗は実測値で200k Ω /mmとなっており、リーク動作が大きいため使用できない。一方で、例えば液体ヘリウム温度(4.2K)ではゲートーチャネル間の電気抵抗は1G Ω /mm以上のため、リーク電流を無視できる。常温における正常な動作を諦めて、低温動作に特化したHEMTを使用することで、極低温用の電流電圧変換回路としてHEMTの電流検出感度を大きく向上させることができる。

[0031] 一般に常温動作のHEMTでは、ゲートーチャネル間のリークを抑えることが重要である。GaAs-AlGaAsHEMTでは、ショットキー障壁ができるため、ゲートとチャネルは自然に絶縁されるものの、絶縁層はある程度厚くする必要がある。一般に入手可能なGaAs-AlGaAsHEMTの構成は、例えば非特許文献2に開示されており、ドーパ量について記載はないが、絶縁層の厚さは210nmとなっている。材料が違えば絶縁層の必要な厚さも異なるが、GaAs-AlGaAsの場合は概ね100nm以上の厚さが一般的だと考えられる。本開示の電流電圧変換装置では、常温動作をさせるためには選択し得ない、ゲート絶縁層が100nm以下の厚さを

持つ、低温動作に特化した構成を採用することで、従来技術よりも格段に優れた電流電圧変換特性を実現した。同時に、出力段ソースフォロア部102を追加した構成で広帯域化も実現した。

[0032] ここで、低温動作に特化したHEMTの構成についてさらに言及しておく。上述のように、電流電圧変換回路において、電流検出感度を大きくするためにはゲートとチャネルの距離が近く、ゲート絶縁層が薄いほど良い。また、ゲート電圧に対するチャネル電流の変化量（トランスコンダクタンス）が大きいほど良いので、ドーパ量は多いほど電流検出感度が大きくなる。

[0033] しかしながら、ゲート絶縁層厚さおよびドーパ量の2つの条件は、ゲート絶縁層にキャリアが生じないような範囲でしか最適化できない。この範囲を超えると、室温ではゲートリーク電流が生じたり、平行伝導（Parallel Conduction）によって移動度が低下しHEMTの特性が劣化したりすることが知られている。HEMTのゲート絶縁層でキャリアが生じ、ゲートリーク電流が流れれば、電流電圧変換回路としてはもちろん、常温で電子素子の基本動作・性能を持たないものとして使用できなくなる。

[0034] 上述の電子素子としての基本的な動作を確保するために、市販のHEMTは、例えばゲート絶縁層の一部であるバリア層として100nm以上の厚さを持つものが大半である。非特許文献2によれば、バリア層は180nmであり、3層構造のゲート全厚さは210nmである。このような厚いゲート絶縁層を持つ構成のHEMTでは、低温で高感度な測定を行う障壁となる。

[0035] 本開示の電流電圧変換装置では、HEMTのゲート絶縁層の厚さを55nmとして、2回のデルタドーパ（ $6 \times 10^{11} \text{ cm}^{-2}$ ）を行ったもの（チャネルのキャリア密度 $4 \times 10^{11} \text{ cm}^{-2}$ に相当）を使用して、電流電圧変換回路を試作し、優れた雑音性能を確認した。これらのHEMTは、室温で電気抵抗の実測値が200k Ω /mmのゲート抵抗を持ち、リーク電流のために室温ではHEMTとして用いることができない。しかしながら、上述の低温動作に特化したHEMTを極めて低温で使用し、図3に示したように出力段ソースフォロア部を追加する構成とすることで、図4、図5に示したよう高

感度、広帯域で低消費電力な測定を実現できる。低温動作に特化したHEMTの構成の目安としては、ゲート絶縁層の厚さが100nm以下であって好ましくは55nm以下であり、かつドーピング量はチャンネルのキャリア密度 $4 \times 10^{11} \text{ cm}^{-2}$ 相当を越えるものであると言える。

[0036] 以上詳細に述べたように、本開示の電流電圧変換装置によって、極めて低温の状態で感度良く、広帯域に微小電流の測定を実現できる。

産業上の利用可能性

[0037] 本発明は、微小電流の高感度で広帯域な測定に利用することができる。

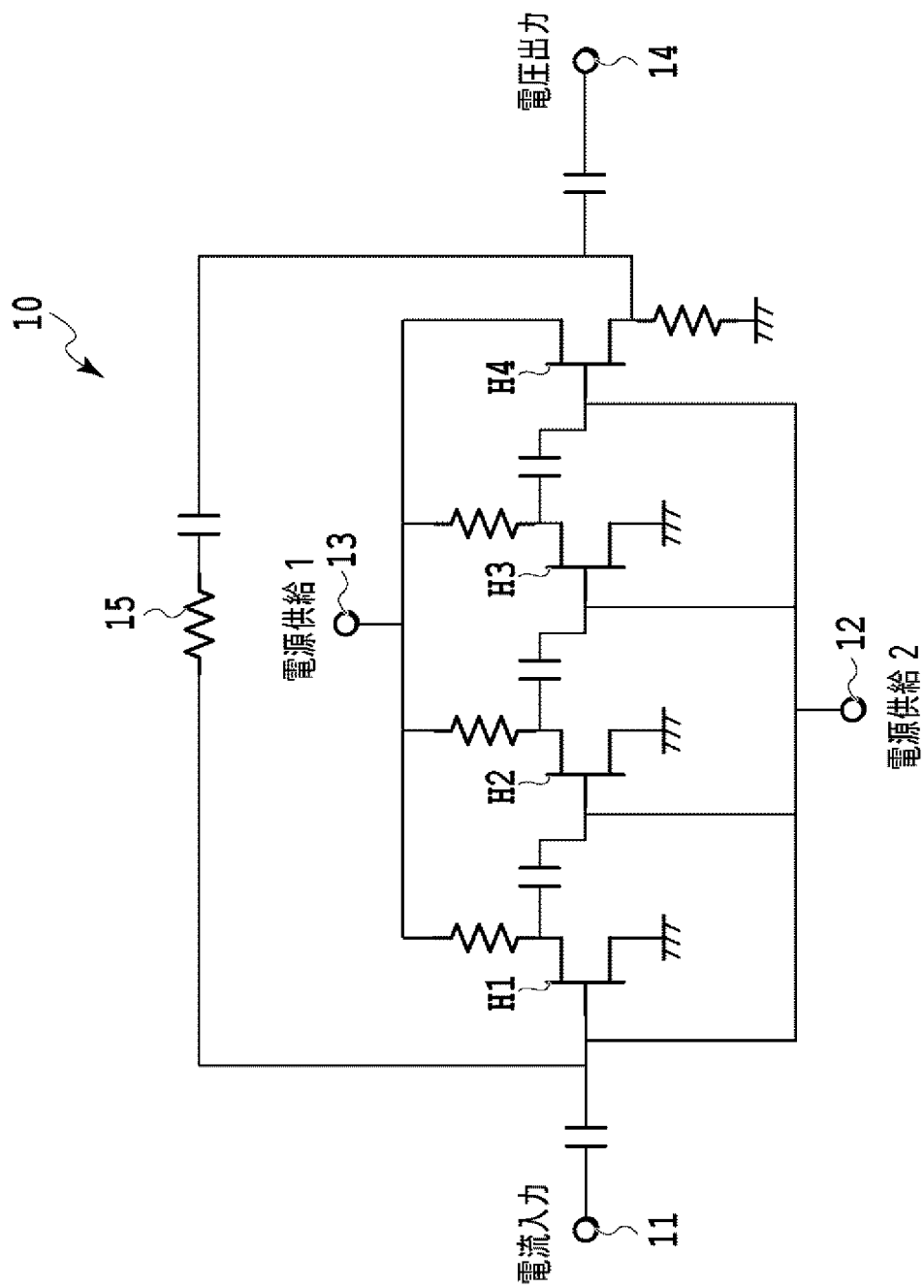
符号の説明

[0038] 10、100 電流電圧変換回路
11、103 電流入力端子
12、13、105 電源端子
14、104 電圧出力端子
15、107 帰還抵抗
20 電流電圧変換装置
21 ケース
22 冷却ステージ
23 同軸ケーブル
24 電圧測定装置
25 浮遊容量
108 ドレイン出力電圧

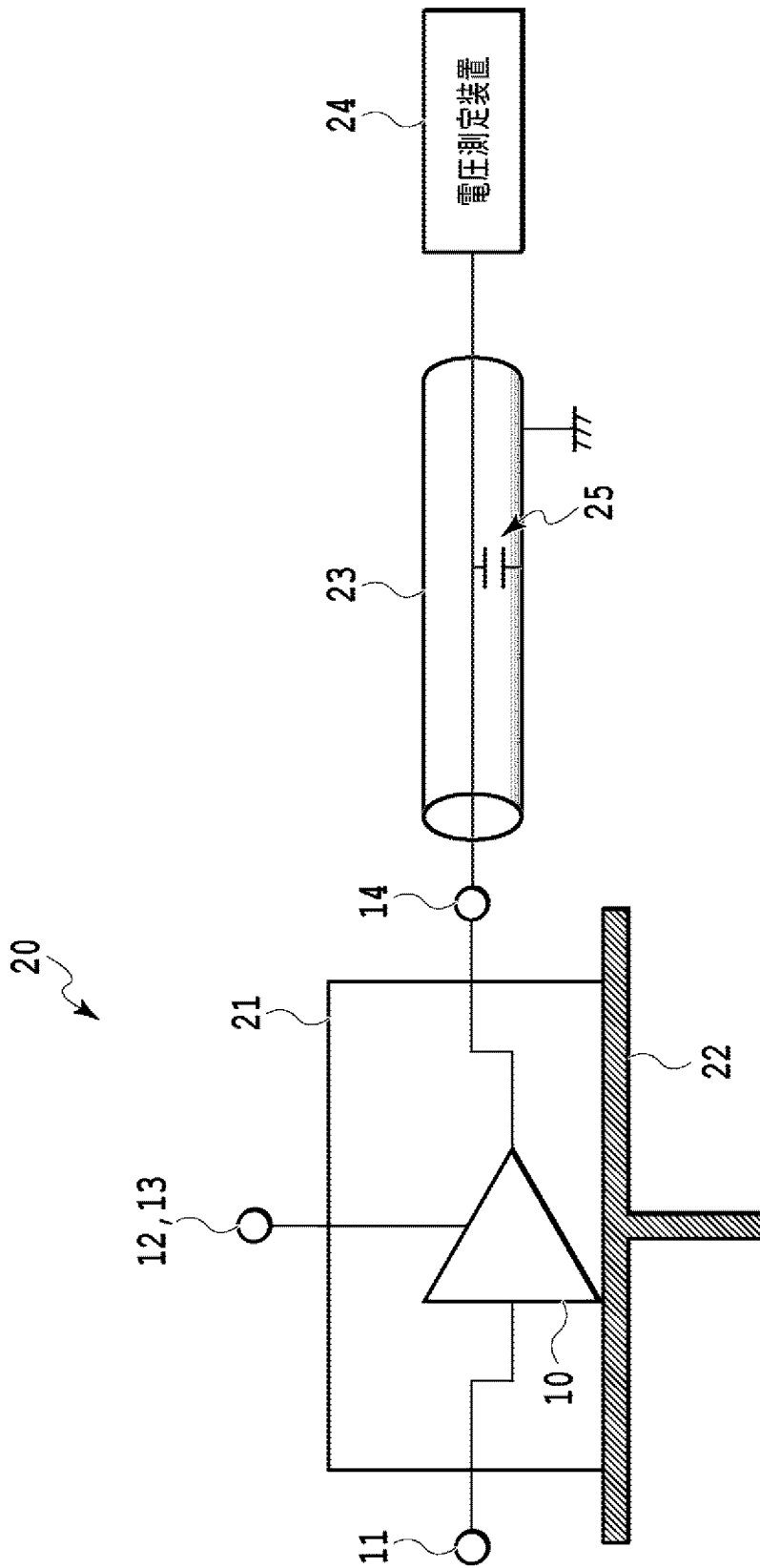
請求の範囲

- [請求項1] 各段が電子素子で構成された少なくとも3段を有する増幅部であって、初段に対象電流が供給され、最終段は出力信号を前記初段へ帰還するソースフォロアを構成し、前記対象電流を電圧に変換する、増幅部と、
- 前記増幅部に接続され、前記電子素子で構成されたソースフォロアを構成し、前記変換された電圧を出力するバッファ部と
- を備え、
- 前記電子素子は、150K以下の温度における動作に適合された電界効果トランジスタ（FET）であることを特徴とする電流電圧変換装置。
- [請求項2] 前記増幅部は4段のコモンソース電圧増幅段であることを特徴とする請求項1に記載の電流電圧変換装置。
- [請求項3] 前記FETは、高電子移動度トランジスタ（HEMT）であって、ゲート絶縁層厚さが100nm以下であることを特徴とする請求項1または2に記載の電流電圧変換装置。
- [請求項4] 前記HEMTは、GaAs-AlGaAs変調ドープ超格子構造のHEMT、シュードモルフィックHEMT、またはInP系HEMTのいずれかであることを特徴とする請求項3に記載の電流電圧変換装置。
- [請求項5] 冷却装置内に請求項1乃至4いずれかの電流電圧変換装置を備えた微小電流測定装置。

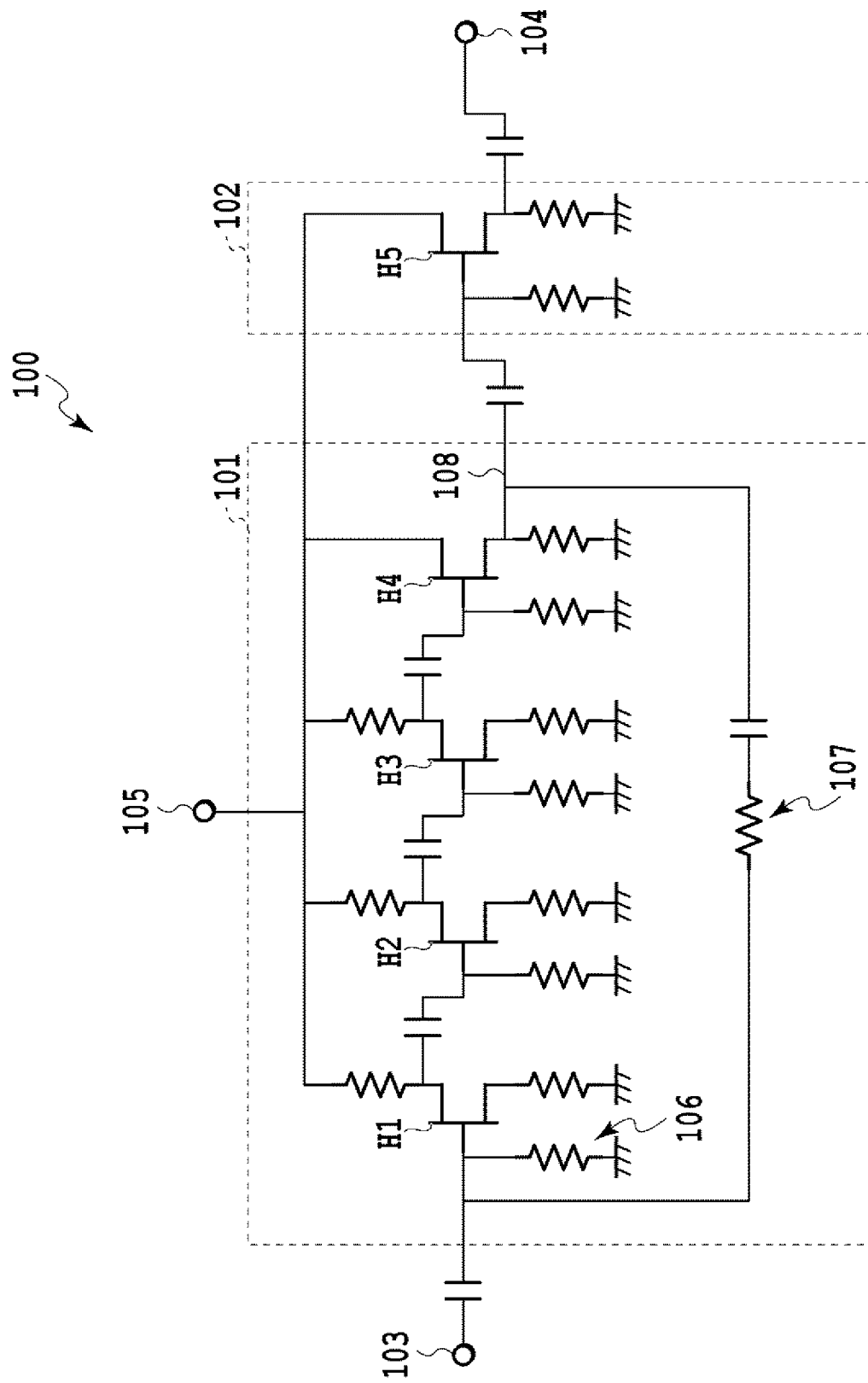
[図1]



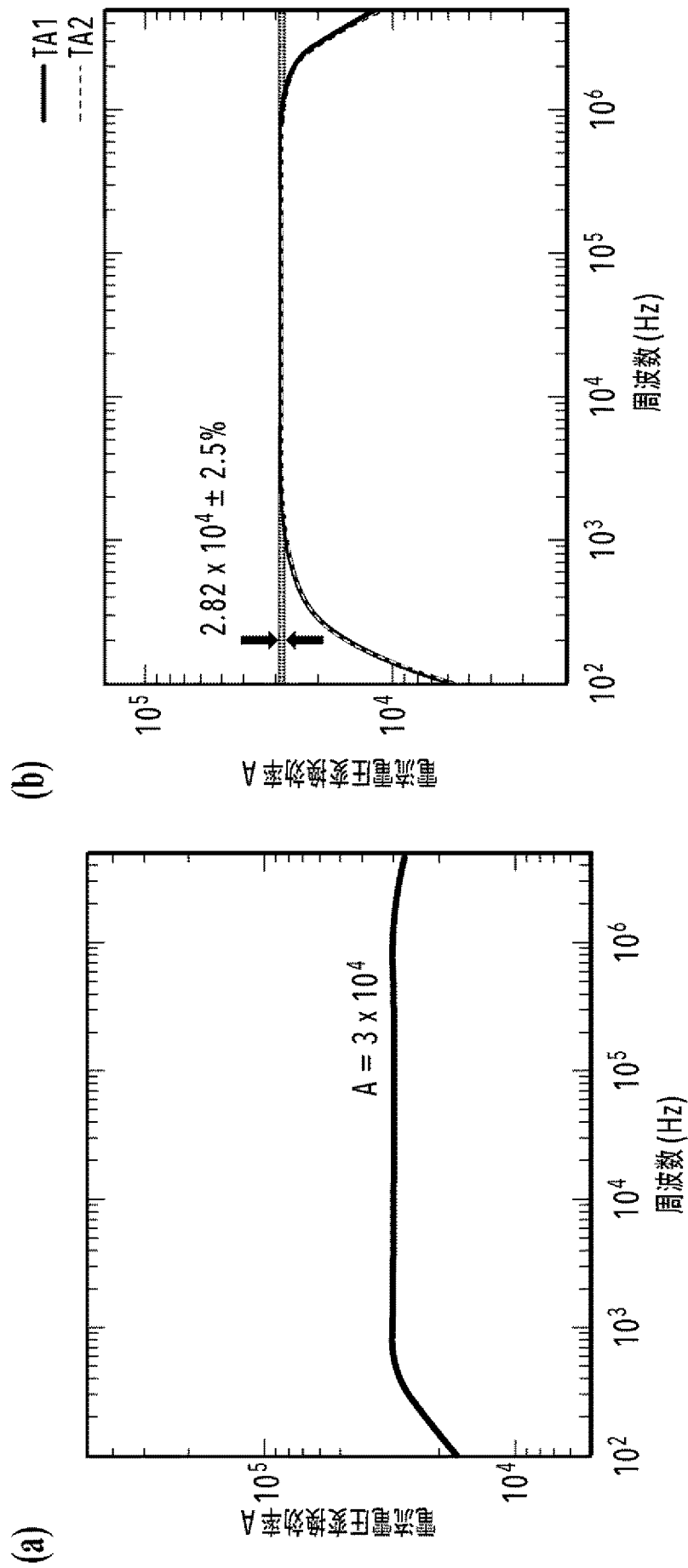
[図2]



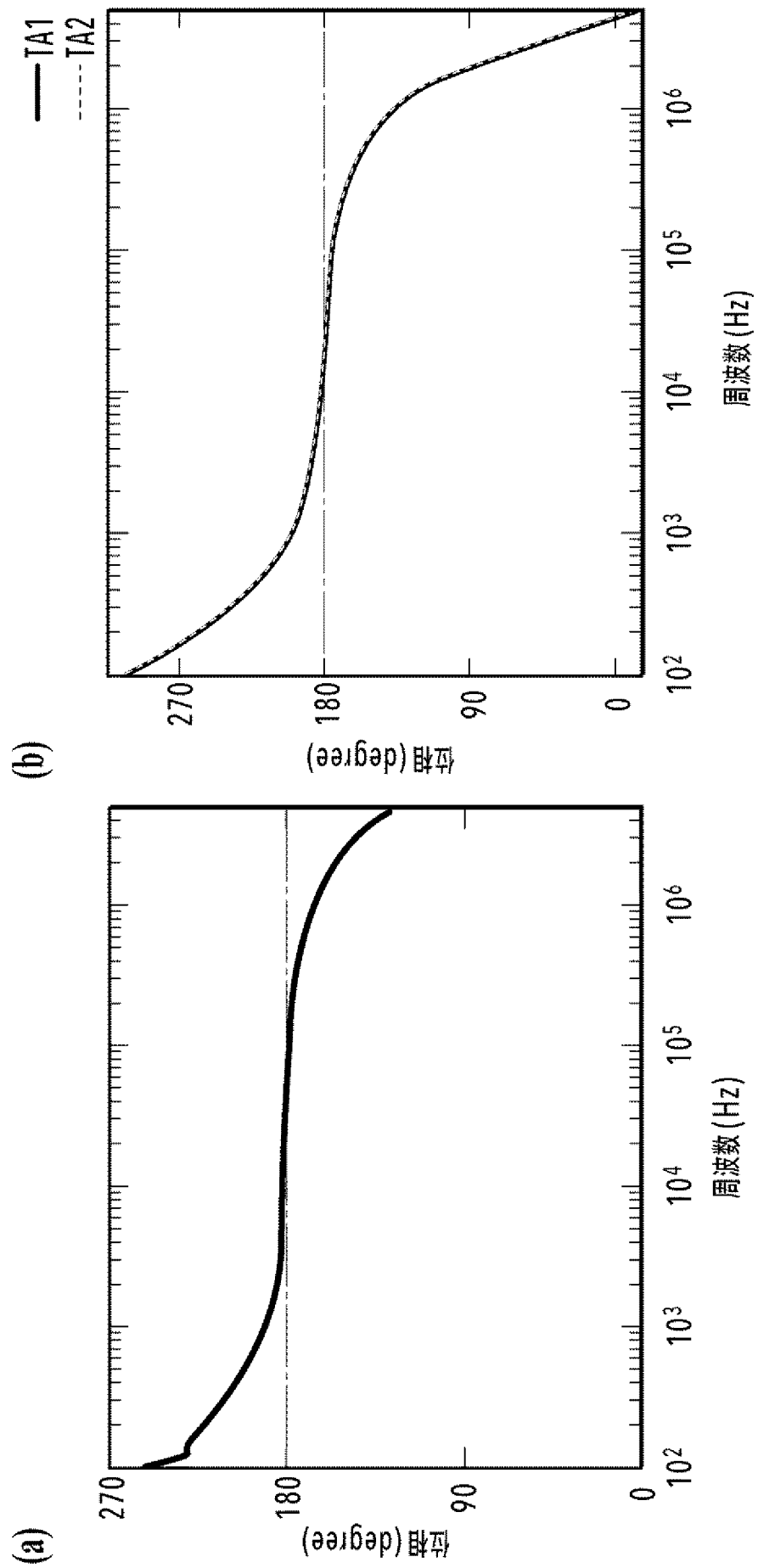
[図3]



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/012152

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H01L21/338 (2006.01) i, H01L29/778 (2006.01) i,
 @@@R01L29/812@@@ (2006.01) i, H03F1/34 (2006.01) i, H03F3/68 (2006.01) i
 FI: H03F3/68, H03F1/34, H01L29/80 H

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H01L21/338, H01L29/778, H01L29/812, H03F1/34, H03F3/68

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 4-107004 A (FUJITSU LTD.) 08 April 1992, page 1, lower left column, line 18 to page 3, upper right column, line 3	1-5
Y	JP 2009-10910 A (NTT DOCOMO INC.) 15 January 2009, paragraphs [0001]-[0005], [0010], [0017]-[0022], fig. 1, 2, 9	1-5
Y	JP 2015-50464 A (TRIQUINT SEMICONDUCTOR INC.) 16 March 2015, paragraph [0033], fig. 1	3-5
Y	JP 2010-506397 A (SELEX SISTEMI INTEGRATI SPA) 25 February 2010, paragraphs [0002], [0018]-[0039], fig. 1	3-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
 06.08.2020

Date of mailing of the international search report
 18.08.2020

Name and mailing address of the ISA/
 Japan Patent Office
 3-4-3, Kasumigaseki, Chiyoda-ku,
 Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/012152

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 3-6029 A (SHARP CORP.) 11 January 1991, page 1, lower left column, line 17 to page 3, upper left column, line 9, fig. 1	4-5

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2020/012152

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
JP 4-107004 A	08.04.1992	(Family: none)	
JP 2009-10910 A	15.01.2009	US 2008/0204149 A1 paragraphs [0001]- [0007], [0010], [0046]-[0051], fig. 1, 3, 15 EP 1962418 A1 KR 10-2008-0078595 A CN 101252344 A	
JP 2015-50464 A	16.03.2015	DE 102014012702 A1 paragraph [0033], fig. 1	
JP 2010-506397 A	25.02.2010	US 2010/0102358 A1 paragraphs [0002], [0031]-[0052], fig. 1 WO 2008/041249 A1 CN 101636843 A	
JP 3-6029 A	11.01.1991	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 21/338(2006.01)i; H01L 29/778(2006.01)i; H01L 29/812(2006.01)i; H03F 1/34(2006.01)i; H03F 3/68(2006.01)i FI: H03F3/68; H03F1/34; H01L29/80 H		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01L21/338; H01L29/778; H01L29/812; H03F1/34; H03F3/68		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で利用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 4-107004 A（富士通株式会社）08.04.1992（1992-04-08） 第1頁左下欄第18行-第3頁右上欄第3行	1-5
Y	JP 2009-10910 A（株式会社エヌ・ティ・ティ・ドコモ）15.01.2009（2009-01-15） 段落[0001]-[0005], [0010], [0017]-[0022], 図1-2, 9	1-5
Y	JP 2015-50464 A（トライクイント・セミコンダクター・インコーポレイテッド） 16.03.2015（2015-03-16） 段落[0033], 図1	3-5
Y	JP 2010-506397 A（セレックス システム インテグリエッセ, ピ. ア.） 25.02.2010（2010-02-25） 段落[0002], [0018]-[0039], 図1	3-5
Y	JP 3-6029 A（シャープ株式会社）11.01.1991（1991-01-11） 第1頁左下欄第17行-第3頁左上欄第9行, 第1図	4-5
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 06.08.2020		国際調査報告の発送日 18.08.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 及川 尚人 5W 5888 電話番号 03-3581-1101 内線 3576

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/012152

引用文献			公表日	パテントファミリー文献	公表日
JP	4-107004	A	08.04.1992	(ファミリーなし)	
JP	2009-10910	A	15.01.2009	US 2008/0204149 A1	
				段落[0001]-[0007],	
				[0010], [0046]-[0051], 図	
				1, 3, 15	
				EP 1962418 A1	
				KR 10-2008-0078595 A	
				CN 101252344 A	
JP	2015-50464	A	16.03.2015	DE 102014012702 A1	
				段落[0033], 図1	
JP	2010-506397	A	25.02.2010	US 2010/0102358 A1	
				段落[0002], [0031]-	
				[0052], 図1	
				WO 2008/041249 A1	
				CN 101636843 A	
JP	3-6029	A	11.01.1991	(ファミリーなし)	