



# PATENTSCHRIFT 151 237

Wirtschaftspatent

Erteilt gemäß § 5 Absatz 1 des Änderungsgesetzes zum Patentgesetz

In der vom Anmelder eingereichten Fassung veröffentlicht

11)	151 237	(44)	08.10.81	Int. Cl. <sup>3</sup> 3(51)	G 06 F 3/153
21)	WP G 06 K / 221 428	(22)	29.05.80		

---

71) siehe (72)

72) Matthes, Wolfgang, Dipl.-Ing., DD

73) siehe (72)

74) Dipl.-Jur. Gregor Böhme, VEB Robotron ZFT, E2,  
9010 Karl-Marx-Stadt, Ernst-Thälmann-Straße 7

---

54) Einrichtung zur Informationsdarstellung auf Fernsehgeräten

---

57) Kombinationen von Fernsehgeräten mit Speichern und Mikroprozessoren als Ausgabeeinrichtung für EDVA, Prozeßdarstellung, als „Heimcomputer“ und dergleichen. Verringerung des Aufwandes an Schaltmitteln und Speichern, variable Gestaltung der Auflösung und Darstellungsart des Bildes. Es sind drei RAMs vorgesehen, von denen zwei die Zugriffsbreite des Mikrorechners haben und der dritte mindestens von einem Bit. Alle RAMs sind eingangsseitig mit dem Mikrorechner verbunden. Eine Adressenauswahl ist zwischen dem Adressenbus einerseits und einem Adressenzähler andererseits und den RAMs angeordnet. Zwei RAMs sind über ein Pufferregister mit dem Datenbus verbunden. Ferner sind drei Video-Ausgangsregister vorgesehen, und den Ausgängen des zweiten RAM und des zweiten Video-Ausgangsregisters ist ein Steuersignal-Register nachgeschaltet, das auch mit dem dritten RAM verbunden ist und Synchronisiersignale sowie das Rücksetzsignal für den Adressenzähler liefert. - Fig.1 -

## Einrichtung zur Informationsdarstellung auf Fernsehgeräten

### Anwendungsgebiet der Erfindung

Die Erfindung betrifft eine Einrichtung zur Informationsdarstellung auf Fernsehgeräten, bei der die Raster-Information in einem Lese/Schreib-Speicher (RAM) enthalten ist, der an einen Mikrorechner angeschlossen ist. Mit einer Einrichtung dieser Art sind praktisch beliebige programmierbare graphische Darstellungen realisierbar, so daß eine sehr große Zahl von Einsatzmöglichkeiten gegeben ist. Beispiele sind Ausgabeeinrichtungen für EDV-Anlagen, Prozeßdarstellungen in der Industrie sowie auch der Einsatz im privaten Bereich ("Heimcomputer", "personal computer").

### Charakteristik der bekannten technischen Lösungen

Es ist bekannt, eine Darstellung auf einem Fernsehgerät dadurch zu erzeugen, daß synchron zur Schreibung des Bildrasters ein Lese/Schreib-Speicher ausgelesen wird.

Weiterhin ist es ebenfalls bekannt, diesen Speicher mit einem Mikrorechner zu koppeln. Eine derartige Einrichtung ist z. B. in der USA-Patentschrift 4 026 555 näher ausgeführt.

Bei einer derartigen Einrichtung hängen die Kosten direkt von der Bild-Auflösung und der Darstellungsart (schwarz/weiß oder farbig) ab.

Weiterhin sind bei den bekannten Lösungen noch spezielle Schaltmittel zur Erzeugung der Synchronsignale vorgesehen. Die Geschwindigkeit des Programmablaufs ist begrenzt, da der Mikrorechner nur in den Austast-Perioden Zugriff zum Lese/Schreib-Speicher hat. Soll dieser Nachteil vermieden werden,

ist bei bekannten Einrichtungen eine aufwendigere Zugriffsorganisation des Lese/Schreib-Speichers notwendig. Eine derartige Organisationsform ist beispielsweise in der Zeitschrift Hewlett Packard Journal, April 1979, S. 6 - 8 dargestellt.

Weitere Merkmale der bekannten Einrichtungen, die zu einem relativ hohen Aufwand beitragen bzw. den Gebrauchswert in gewisser Weise einschränken, sind:

- Zusätzlich zu dem genannten Lese/Schreib-Speicher ist eine weitere Speicheranordnung als Arbeitsspeicher des Mikrorechners erforderlich.
- Auflösung und Darstellungsart des Bildes sind unveränderlich.
- Der Benutzer hat keine Auswahl- und Modifikations-Möglichkeiten für die Parameter "Auflösung" und "Darstellungsart".

#### Ziel der Erfindung

Das Ziel der Erfindung besteht darin, den Aufwand an Schaltmitteln und zusätzlichen Lese/Schreib-Speichern zu verringern, eine höhere Geschwindigkeit des Programmablaufs zu gewährleisten, Auflösung und Darstellungsart des Bildes variabel zu gestalten und eine Möglichkeit zur Auswahl und Modifikation für die Parameter "Auflösung" und "Darstellungsart" anzubieten.

#### Wesen der Erfindung

Die Aufgabe der Erfindung besteht darin, eine Organisation eines Lese/Schreib-Speichers sowie die zugehörigen Schaltmittel für die Bilddarstellung und die Verbindung mit dem Mikrorechner anzugeben, die den Schaltungsaufwand gegenüber bekannten Lösungen verringert, einen schnelleren Zugriff von seiten des Mikrorechners gewährleistet und eine Modifikation von Auflösung und Darstellungsart zuläßt.

Die Mängel der bekannten Lösungen haben ihre Ursache in der Art und Weise der Organisation des Lese/Schreib-Speichers sowie der Verbindung mit dem Mikrorechner.

Erfindungsgemäß wird die Aufgabe durch die im Erfindungsanspruch genannten Merkmale gelöst.

#### Ausführungsbeispiel

Im folgenden Ausführungsbeispiel zeigen:

Fig. 1: das Blockschaltbild des Gerätes,

Fig. 2: die Anordnung der Lese/Schreib-Speicher,

Fig. 3: die Anordnung für die Erzeugung der Synchronisations- und Austastsignale,

Fig. 4: ein Taktdiagramm mit zeitlichen Details des Speicherzugriffs,

Fig. 5: einen Ausschnitt aus der Schaltungsanordnung zur Erzeugung der Speicherzugriffs-Signale,

Fig. 6: die Anordnung zur Erzeugung der Video-Signale.

Fig. 1 zeigt das Blockschaltbild des Gerätes. Grundlage ist der Mikrorechner 1, der in üblicher Weise aus einer Zentraleinheit (CPU) 2, einer gewissen Anzahl von ROM-Speichern 3, Ein/Ausgabe-Schaltkreisen (PIO) 4; 5 und einer Anschlußschaltung für Datenaufzeichnung auf Tonbandkassetten (ACIA) 6 aufgebaut ist. Zusätzlich ist eine Speicherschutzeinrichtung realisiert, die aus einem Speicherschutzregister 7, einem Addierwerk 8 und einer Unterbrechungssteuerschaltung (NMI) 9 besteht.

Der Mikrorechner ist auf der Basis eines der vielen 8-Bit-Mikroprozessor-Systeme realisiert, die auf dem internationalen Markt verfügbar sind. Charakteristisch für diese Systeme ist, daß ihre Komponenten durch einen 16 bit breiten Adressenbus 10 und einen 8 bit breiten Datenbus 11 untereinander verbunden sind.

Über diese Busleitungen sind auch die Schaltmittel für die Bildspeicherung und Videosignalerzeugung angeschlossen. Dazu sind drei Lese/Schreib-Speicher (RAM) 12; 13; 14 vorgesehen. RAM 12 und 13 haben eine Kapazität von 16 K x 8 bit und sind eingangsseitig mit allen Bits des Datenbus 11 verbunden. RAM 14 hat eine Kapazität von 16 K x 1 bit und ist deshalb eingangsseitig mit nur einer Leitung des Datenbus 11 verbunden.

Die Adresseneingänge aller RAMS 12; 13; 14 sind einer Auswahl-schaltung (SEL) 15 nachgeordnet, die ihrerseits mit einem Adressenzähler (CT) 16 und dem Adressenbus 10 verbunden ist. Ausgangsseitig ist RAM 12 mit zwei Video-Ausgangsregistern 17; 18 verbunden. Das Video-Ausgangsregister 18 ist dabei seinerseits ausgangsseitig mit dem Eingang eines weiteren Video-Ausgangsregisters 19 und dem Ausgang des RAM 13 verbunden, an den wiederum ein Pufferregister 20 angeschlossen ist. Das Pufferregister 20 ist ausgangsseitig an den Datenbus 11 angeschlossen. Die RAM-Ausgänge und die Register 18; 20 sind mit "tri state"-Ausgängen ausgerüstet, so daß die beschriebene Zusammenschaltung ohne Schwierigkeiten möglich ist.

Zur Erzeugung der Videosignale sind Auswahl-schaltungen 21; 22 vorgesehen. Ein Steuersignal-Register 23 ist mit RAM 13 sowie über Video-Ausgangsregister 18 mit RAM 12 und ständig mit RAM 14 verbunden. Es liefert die Synchron- und Austast-signale für das angeschlossene Fernsehgerät. Weiterhin existiert eine Verbindung von diesem Register zum Rückstelleingang des Adressenzählers 16.

Zur Steuerung der Bilddarstellung sind schließlich ein Hintergrund-Register 24 und ein Steuerregister 25 an den Datenbus 11 angeschlossen.

Die Schaltungsanordnung hat die Aufgabe, eine graphische Darstellung auf dem Fernseh-Bildschirm zu erzeugen. Die Art der Darstellung wird durch die Belegung des Steuerregisters 25 bestimmt. Es sind folgende Darstellungen möglich:

- a.) Eine Darstellung von etwa 256 x 156 Bildpunkten, wobei jeder Bildpunkt mit 4 Farben bzw. Graustufen dargestellt werden kann. Dazu wird die Raster-Information ausschließlich dem RAM 13 entnommen, und ein Byte repräsentiert je 4 Bildpunkte (2 Bits pro Bildpunkt). Die beiden Video-signale werden von der Auswahl-schaltung 22 geliefert. RAM 12 ist für die Darstellung nicht erforderlich. Werden die anderen Darstellungs-Varianten nicht benötigt, können RAM 12, die Register 17; 18 sowie die Auswahl-schaltung 21 selektiv weggelassen werden. Dies wird durch eine konstruktiv getrennte Anordnung dieser Schaltmittel (etwa auf einer

- gesonderten Leiterplatte) erleichtert.
- b.) Eine Darstellung von etwa 512 x 312 Bildpunkten, wobei jeder Bildpunkt durch ein Bit dargestellt wird (reine Schwarzweiß-Darstellung). Das Videosignal wird dabei von der Auswahl-schaltung 22 geliefert.
  - c.) Eine Darstellung von etwa 256 x 156 Bildpunkten, wobei jeder Bildpunkt mit 16 Farben bzw. Graustufen dargestellt werden kann. Die vier Videosignale werden von den Auswahl-schaltungen 21; 22 geliefert. Dabei trägt zu den vier Bits eines Bildpunktes jeder der RAMs 12; 13 zwei bei.

Die Verbindung mit dem Fernsehgerät ist nicht dargestellt. Sie kann auf verschiedene bekannte Arten erfolgen, beispielsweise durch HF-Modulation und Einspeisung in den Antenneneingang oder auch durch direkte Zuführung zu den Videoverstärkern. Dabei liefert die letztere Methode erfahrungsgemäß bessere Bilder.

Ebenfalls ist nicht dargestellt, wie aus den binär gelieferten Videosignalen und den Ausgangssignalen des Hintergrund-Registers 24 die eigentlichen analogen Videosignale bzw. das Signal für die HF-Modulation gebildet werden. Geeignete Misch-Schaltungen sind jedoch seit langer Zeit in der Fernseh-technik bekannt.

Die Bilddarstellung erfolgt derart, daß der Adressenzähler 16 zyklisch umläuft, so daß damit zyklisch die aufeinanderfolgenden Positionen der RAMs 12; 13; 14 ausgelesen werden. Aus den gelesenen Bytes der RAMs 12; 13 werden in den Auswahl-schaltungen 21; 22 die Videosignale durch Parallel/Serien-Wandlung abgeleitet.

Es ist ein Merkmal der erfindungsgemäßen Lösung, daß die Synchron- und Austast-Signale ebenfalls aus den RAMs entnommen werden. Zur Unterscheidung dieser Information von den Bildraster-Bytes dient der Inhalt des RAM 14. Wird dort eine "1" gelesen, so wird das parallel dazu aus RAM 13 bzw. 12 gelesene Byte nicht als Video-Information interpretiert,

sondern einige Bits daraus werden im Steuersignal-Register 23 ausgewertet (Fig. 3). Beispielsweise bedeuten:

- Bit 0: Einschalten Austastsignal
- Bit 1: Ausschalten Austastsignal
- Bit 2: Einschalten Synchronsignal
- Bit 3: Ausschalten Synchronsignal
- Bit 4: Rücksetzen Adressenzähler 16

Über die Auswahlhaltung 15 ist es möglich, die RAMs 12; 13; 14 auch vom Mikrorechner 1 aus zu adressieren.

Die RAMs 12; 13; 14 sind mit dynamischen 16 K-Schaltkreisen aufgebaut, deren Zugriffszeit es erlaubt, einen zeitgeteilten Zugriff zu realisieren. Die Taktsteuerung des Gerätes, die hier nicht dargestellt ist, teilt beispielsweise in einem Intervall von 1 Mikrosekunde die ersten 500 ns für einen Zugriff vom Mikrorechner 1 und die zweiten 500 ns für das Lesen der Video-Information zu. Die Auswahlhaltung 15 übernimmt dabei sowohl die Umsteuerung der RAM-Adresse zwischen Adressenbus 10 und Adressenzähler 16 als auch das für 16 K-Schaltkreise erforderliche "multiplexing", d. h. die Zuführung der Adresse in zwei aufeinanderfolgenden 7-Bit-Abschnitten.

Vom Mikrorechner 1 aus gesehen verhalten sich die RAMs 12; 13 wie ein einziger Lese/Schreib-Speicher mit einer Kapazität von 32 K-Bytes, der genau so wie die anderen Komponenten des Mikrorechners 1, z. B. der ROM 4, durch die üblichen CPU-Befehle direkt erreicht werden kann.

RAM 14 kann vom Mikrorechner 1 aus nur beschrieben werden. Dazu muß allerdings ein spezielles Bit im Steuerregister 25 gesetzt sein.

Nach dem Einschalten des Gerätes beginnt die CPU 2 Befehle von der Adresse 0 an abzuarbeiten. Diese Befehle werden aus ROM 3 entnommen. Nach einer diagnostischen Überprüfung des Gerätes (Eigentest) ist zunächst die Bildsteuerinformation in die RAMs 12; 13; 14 zu bringen. Dazu werden in den RAM 14 zunächst an allen erforderlichen Stellen Bits eingeschrieben. Anschließend werden in die korrespondierenden Positionen

der RAMs 12; 13 die erforderlichen Steuerbytes eingetragen. Daraufhin wird sich auf dem Fernseh-Bildschirm ein stabiles Bild einstellen.

Für die Belegung der RAMs 12; 13 gilt:

- Zur Steuerung der Bilddarstellung werden einige Bytes in bestimmten Abständen in RAM 13 belegt, bei höherer Bildauflösung auch in RAM 12.
- Je nach der gewünschten Darstellungs-Art werden von der ersten Position an aufwärts einige tausend Bytes von der Bildraster-Information belegt.
- Die verbleibende Speicherkapazität bis zum Ende des RAM-Adressenbereiches kann als Arbeitsspeicher für die CPU 2 benutzt werden.
- Weiterhin können die Bytes, die in den Austastperioden zwischen den durch RAM 14 markierten Steuerbytes liegen, als Arbeitsspeicher von CPU 2 belegt werden.

Bei einer Darstellung von 256 x 156 Bildpunkten in 4 Farben bzw. Graustufen werden in RAM 13 die untersten 9984 Bytes für die Bilddarstellung belegt. Somit verbleibt in RAM 13 ein zusammenhängender Arbeitsspeicher-Bereich von 6400 Bytes. RAM 12 steht dabei vollständig als Arbeitsspeicher von 16 K Bytes zur Verfügung.

Bei den anderen Darstellungsarten (mit doppelter Auflösung und Schwarzweiß-Darstellung bzw. bei 16 Farben-Darstellung bei gleicher Auflösung) werden in jedem der RAMs 12; 13 die unteren 9984 Bytes für die Bilddarstellung belegt. Damit stehen 2 Arbeitsspeicher-Bereiche mit je 6400 Bytes (zusammen 12800 Bytes) zur Verfügung. Die mögliche Ausnutzung von "Austast-Lücken" ist dabei nicht berücksichtigt.

Es sei bemerkt, daß die Auflösungs-Angaben das gesamte Raster der Bildschreibung betreffen. Infolge der Strahl-Rücklaufzeiten sind weniger Bildpunkte auf dem Schirm sichtbar (bei 256 x 156 Bildpunkten-Raster-Auflösung etwa 200 x 140).

Durch die freie Programmierbarkeit sind auch andere Auflösungen prinzipiell möglich, wenn eine Taktfrequenz gewählt wird, die ein entsprechendes Vielfaches der Zeilenablenkfrequenz beträgt. Dabei bestimmt die Information in RAM 13 und RAM 14 das Ab-

lenk-Raster und die Belegung des Steuerregisters 25 die Interpretation der gespeicherten Bildpunkte, d. h. die Darstellungs-Art.

Die relativ beträchtliche Größe des frei verfügbaren Arbeitsspeichers erlaubt es, die meisten Anwendungs-Programme des Gerätes von dort aus abzuarbeiten. Für übliche Anwendungen im Sinne eines "personal computers" bzw. "Heimcomputers" kommt dabei folgende Arbeitsweise in Betracht:

- ROM 3 enthält die Eigentest-Routinen, das Initialisierungs-Programm zum Laden der Bildsteuer-Information in die RAMs 12; 13; 14, die E/A-Routinen zur Bedienung der E/A-Schaltkreise (PIO, ACIA) 4; 5; 6, zum Laden des Speicherschutzregisters 7 und des Steuerregisters 25 sowie zur Fehlerbehandlung.
- An einen der PIO-Schaltkreise, z. B. an PIO 4, ist eine Tastatur angeschlossen, an die ACIA-Schaltung 6 ein übliches Kassetten-Tonbandgerät, das zur Speicherung der Anwendungs-Programme dient.
- Gemäß den über die Tastatur eingegebenen Informationen übernehmen ROM-residente Routinen das Einstellen der erforderlichen Darstellungsart in Steuerregister 25 sowie das Laden des auszuführenden Programms in den Arbeitsspeicher-Bereich der RAMs 12; 13 und das Initiieren seiner Ausführung.

Um bei Abarbeitung der Anwendungs-Programme aus RAM-Bereichen eine größere Funktionssicherheit zu erreichen, namentlich dann, wenn der Benutzer eigene Programme entwickelt und austestet, wurde die übliche Mikrorechner-Anordnung 1 um eine Speicherschutz-Einrichtung erweitert.

Durch entsprechendes Laden des Speicherschutzregisters 7 kann dabei ein zusammenhängender RAM-Bereich, der in Schritten von 4 K Bytes erweitert oder verringert werden kann, gegen Beschreiben geschützt werden.

Durch additive Verknüpfung des 1-er-Komplements der Bereichsgrenze mit den höchsten 4 Bits des Adressenbus 10 in der Addierschaltung 8 wird beim Schreiben in den geschützten Bereich durch Unterbrechungssteuerung 9 eine "nicht maskierbare Unterbrechung" (NMI) in der CPU 2 erzeugt. Daraufhin

wird eine ROM-residente Fehlerroutine gestartet. Das Schreiben in den RAM wird dabei nicht verhindert, jedoch weist ein Speicherschutzfehler bei der Abarbeitung ausgetesteter Programme auf Fehler im Gerät und bei der Erprobung von Programmen auf Fehler im Programm hin.

Fig. 2 zeigt etwas detaillierter die Anordnung der RAMs 12; 13; 14 mit den Registern 17; 18; 19; 20; 23, den Auswahl-schaltungen 21; 22 und die Verbindungen dieser Schaltmittel mit der CPU 2 über den Datenbus 11.

Fig. 6 zeigt, wie die Auswahl-schaltungen 21; 22 den Video-Ausgangsregistern 17; 19 nachgeordnet sind, daß die Auswahl-schaltung 21 aus zwei "1 aus 4"-Multiplexern besteht, daß die Auswahl-schaltung 22 aus zwei "1 aus 4"-Multiplexern und einem "1 aus 8"-Multiplexer besteht und daß die Auswahl-eingänge aller dieser Multiplexer mit den niedrigsten Stellen des Adressenzählers 16 verbunden sind. Um die Funktion der Schaltung anhand der Figuren 2 - 6 näher erläutern zu können, seien folgende Annahmen getroffen:

Das Gerät ist zur Ansteuerung von Fernsehgeräten mit einer Zeilenfrequenz von 15,625 kHz und einer Bildfrequenz von 50 Hz eingerichtet. Die Zeilendauer beträgt damit 64  $\mu$ s, und ein Bild umfaßt 312 Zeilen. Die Auflösung des gesamten Ablenk-Rasters soll 256 Bildpunkte x 156 Bildpunkte bei farbiger und 512 x 312 Bildpunkte bei reiner Schwarzweiß-Darstellung betragen.

Bei farbiger Darstellung enthält jedes Byte aus einem der RAMs 12; 13 vier Bildpunkte. Somit werden für eine Zeile 64 Bytes benötigt, und die RAMs müssen in jeder Mikrosekunde ein Byte liefern.

In dieser Zeit werden zwei Bytes gelesen.

Fig. 4 zeigt im Detail den Zeitablauf. Zur Steuerung der Abläufe wird ein 16 MHz-Takt verwendet, der von einem quarzgesteuerten Generator erzeugt wird. Dieser treibt den Adressenzähler 16, dessen niedrigste Stellen keine RAM-Adressen liefern, sondern die benutzt werden, um die Steuerimpulse für den gesamten Ablauf zu liefern. Je 8 Impulse bzw. 500 ns sind für einen RAM-Zugriff vorgesehen.

In diesem Intervall werden jeweils abwechselnd die Steuerungssignale CPU SLOT und VIDEO SLOT gebildet.

CPU SLOT bewirkt, daß die Adressen-Auswahlschaltung 15 die Adressen vom Adressenbus 10 zu den RAMs 12; 13; 14 durchsteuert.

VIDEO SLOT bewirkt, daß die Adressen-Auswahlschaltung 15 die Adressen von den höheren Stellen des Adressenzählers 16 zu den RAMs 12; 13; 14 durchsteuert.

Die dynamischen Speicherschaltkreise erfordern zwei zu aufeinanderfolgenden Zeiten ausgelöste Zugriffs-Signale RAS, CAS, um einen Lese- oder Schreibzyklus auszuführen. Beim Auslösen von RAS werden von der Auswahlschaltung 15 die niederen 7 Bits der ausgewählten Adresse zu den RAMs 12; 13; 14 durchgesteuert, beim Auslösen von CAS die höheren 7 Bits.

Weiterhin wird etwas später im Zyklus zum Fixieren der gelesenen Information bzw. als Schreibtakt das Signal LATCH PULSE erzeugt. Die Details der zeitlichen Lage dieser Signale richten sich nach den eingesetzten Speicherschaltkreisen. In den einschlägigen Datenblättern ist auch angegeben, welche zeitlichen Verhältnisse dabei zu beachten sind. Auch gibt es zahlreiche bekannte Schaltungen, um Impulse der gewünschten Art zu erzeugen, beispielsweise integrierte Schieberegister oder Laufzeitketten passender Länge, so daß sich eine nähere Beschreibung erübrigt.

Während die RAS-Impulse stets an alle RAMs geliefert werden, um das Auffrischen der Speicherinhalte zu gewährleisten, werden die CAS-Impulse selektiv zu den RAMs geführt, wie dies in Fig. 5 dargestellt ist.

CAS 1 ist das Signal für den RAM 13. Es wird stets erzeugt, wenn dieser RAM ausgewählt wird. Dazu liefert die Adressen-Auswahlschaltung 15 das Auswahlsignal RAM ADRS 14. Dieses Signal muß inaktiv sein, um RAM 13 auszuwählen. Es wird bei Videozugriffen nur dann aktiv, wenn im Steuerregister 25 eine hochauflösende Schwarzweiß-Darstellung spezifiziert ist und der Adressenzähler 16 eine der ungeraden Zeilen des Fernsehbildes (1, 3, 5 usw.) adressiert. Dies ist anhand des entsprechenden Ausschnittes aus der Auswahlschaltung 15 in Fig. 5 ersichtlich.

Bei VIDEO SLOT = 1 wird das RAM-Adressen-Signal RAM ADRS 14 durch die konjunktive Verknüpfung von CONTROL REG 0 (dies spezifiziert im Steuerregister 25 die hochauflösende Schwarzweiß-Darstellung) und VERT ADRS 1 (dieses Signal wird vom Adressenzähler 16 in jeder geraden Zeile abgegeben) gebildet. Bei CPU-Zugriffen richtet sich der Wert nach der entsprechenden Belegung auf dem Adressenbus 10 (Adressensignal CPU ADRS 14 in Fig. 5). CAS 2 ist das Signal für den RAM 12.

Bei CPU-Zugriffen wird es nur dann abgegeben, wenn das entsprechende Bit auf dem Adressenbus 10 aktiv ist (RAM ADRS 14 wird dann aktiv). Bei Video-Zugriffen ist der Zugriff nur dann möglich, wenn im Steuerregister 25 eine entsprechende Belegung eingestellt ist (Signal /CONTROL REG 0). Die betreffenden Belegungen des Steuerregisters 25 geben an, daß eine 16-farbige (ständige Auswahl) oder eine Schwarzweiß-Darstellung hoher Auflösung (Auswahl nur in den geraden Zeilen) gewünscht wird, die Kapazität von RAM 12 zur Bild-darstellung also benötigt wird. CAS 3 ist das Signal für den RAM 14. Es wird bei VIDEO-Zugriffen stets erzeugt, um das permanente Auslesen der Darstell-Steuerbits zu gewährleisten. Bei CPU-Zugriffen wird es nur geliefert, wenn das Schreiben in RAM 14 durch ein spezielles Bit im Steuerregister 25 (CONTROL REG 3) verlangt wird.

Gemäß Fig. 5 wird somit bei Zugriffen für die Video-Darstellung (VIDEO SLOT = 1)

- in der Betriebsart "hochauflösende Schwarzweiß-Darstellung" (CONTROL REG 0 = 1) in den ungeraden Zeilen (1, 3 usw.) CAS 1 und in den geraden Zeilen (0, 2 usw.) CAS 2 abgegeben;
- in den beiden Betriebsarten der Farbdarstellung werden CAS 1 und CAS 2 gleichzeitig abgegeben.

Gemäß Fig. 2 werden bei jedem Video-Zugriff die Video-Ausgangsregister 17; 19 geladen (VIDEO SLOT & LATCH PULSE).

Während Register 17 stets mit der Information aus RAM 12 geladen wird, richtet sich der Inhalt von Register 19 nach der Darstellungsart. Ist in Steuerregister 25 die hochauflösende Schwarzweiß-Darstellung gefordert, so wird während der geraden Zeilen die Information aus RAM 13 übernommen

und während der ungeraden Zeilen des 312-Zeilen-Bildes aus RAM 12 über Register 18.

Ansonsten wird stets die Information aus RAM 13 übernommen. Bei CPU-Lesezugriffen wird das Pufferregister 20 geladen (CPU READ), wobei die Quelle (RAM 12 oder 13) vom Adreßbit "14" (RAM ADRS 14) abhängt. Ist das Bit = 0, wird RAM 13 ausgewählt. Ist das Bit = 1, erhält RAM 13 kein CAS 1 - Signal, und über Register 18 wird die Information von RAM 12 übernommen.

Eine nicht dargestellte Synchronisationsschaltung gewährleistet, daß bei jeder CPU-Anforderung nur ein RAM-Zugriff ausgeführt wird und daß der Ablauf in der CPU bis zum Ende dieses Zyklus angehalten wird. Dies ist bei vielen üblichen Mikroprozessor-Schaltkreisen durch Erregen einer mit "WAIT", "READY" oder dergleichen bezeichneten Leitung leicht zu erreichen.

Gemäß Fig. 3 wird das Steuersignal-Register 23, das aus drei Flipflops besteht, bei jedem Video-Zugriff (Taktsignal VIDEO LATCH) geladen, sofern sich in der entsprechenden Position des RAM 14 eine Eins befindet. Wie die eigentliche Bildinformation stammen auch die Steuersignale bei der hochauflösenden Schwarzweiß-Darstellung (512 x 312 Bildpunkte) in den ungeraden Zeilen aus RAM 13 und in den geraden Zeilen aus RAM 12 über Ausgangsregister 18. In den beiden anderen Darstellungsarten werden die Steuersignale ausschließlich aus RAM 13 entnommen.

SYNC ist dabei das Synchronsignal, wobei gemäß der Fernsehnorm ein einzelner Impuls von etwa 6  $\mu$ s Dauer für die Zeilensynchronisation und eine längere Impulsfolge für die Bildsynchronisation abzugeben ist.

FLYBACK ist das Rücksetzsignal für den Adressenzähler 16. Es ist im letzten Byte der letzten Zeile auszulösen.

BLANKOFF ist das Austastsignal, das dazu benutzt wird, während des Zeilenvorlaufs die Darstellung freizugeben und während des Zeilen- und Bildrücklaufs zu sperren.

Fig. 6 zeigt schließlich, wie die Videosignale erzeugt werden. Dabei werden die in den Video-Ausgangsregistern 17; 19 stehenden Bytes serialisiert, wobei der Rhythmus der Abfrage von den niedrigen Positionen des Adressenzählers 16 gesteuert wird.

In der Betriebsart "256 x 156 Bildpunkte; 4 Farben" sind nur die beiden oberen Ausgänge der Auswahlerschaltung 22 von Bedeutung. In einer Mikrosekunde werden im Rhythmus von 250 ns vier Bildpunkt-Signale in einer Breite von 2 Bits abgegeben. Die Information in Video-Ausgangsregister 19 stammt ausschließlich aus RAM 13; RAM 12 ist für die Bilddarstellung ohne Bedeutung.

In der Betriebsart "256 x 156 Bildpunkte; 16 Farben" werden zusätzlich noch die Videosignale der Auswahlerschaltung 21 im selben Rhythmus verwendet. Die Information in Video-Ausgangsregister 17 stammt dabei von RAM 12, d. h. RAM 12 ergänzt die Information in RAM 13 mit zwei weiteren Bits pro Bildpunkt. In der Betriebsart "hochauflösende Schwarzweiß-Darstellung (512 x 312 Bildpunkte)" ist nur das untere Videosignal der Auswahlerschaltung 22 von Bedeutung. Anhand der Fig. 2; 3 und 5 wurde bereits dargestellt, daß die Information im Video-Ausgangsregister 19 in den ungeraden Zeilen von RAM 13 und in den geraden Zeilen von RAM 12 geliefert wird. Diese Information wird während einer Mikrosekunde im Rhythmus von 125 ns in 8 aufeinanderfolgende Videoimpulse umgesetzt.

Erfindungsanspruch

1. Einrichtung zur Informationsdarstellung auf Fernsehgeräten, bei der die Raster-Information in Lese/Schreib-Speichern (RAMs) enthalten ist, die an einen Mikrorechner angeschlossen sind, dadurch gekennzeichnet, daß drei Lese/Schreib-Speicher (RAMs 12; 13; 14) vorgesehen sind, wobei zwei RAMs (12; 13) die Zugriffsbreite des angeschlossenen Mikrorechners (1) haben und der dritte RAM (14) eine Zugriffsbreite von wenigstens einem Bit hat, daß alle RAMs (12; 13; 14) eingangsseitig mit dem Mikrorechner (1) verbunden sind, wobei für die Adressen eine Adressen-Auswahlschaltung (15) zwischen dem Adressenbus (10) und einem Adressenzähler (16) vorgeschaltet ist, daß wenigstens die zwei RAMs (12; 13) über ein Pufferregister (20) ausgangseitig mit dem Datenbus (11) des Mikrorechners (1) verbunden sind, daß drei Video-Ausgangsregister (17; 18; 19) vorgesehen sind, wobei das dritte Video-Ausgangsregister (19) mit dem Ausgang des zweiten RAM (13) und dem Ausgang des zweiten Video-Ausgangsregisters (18) verbunden ist, daß dem Ausgang des ersten RAM (12) das erste und zweite Video-Ausgangsregister (17; 18) nachgeschaltet sind, daß den Ausgängen des zweiten RAM (13) und des zweiten Video-Ausgangsregisters (18) sowohl das Pufferregister (20) als auch ein Steuersignal-Register (23) nachgeschaltet sind, daß das Steuersignal-Register (23) eingangsseitig weiterhin mit dem Ausgang des dritten RAM verbunden ist, daß an das Steuersignal-Register (23) Austast- und Synchronimpulsleitungen für das zu betreibende Fernsehgerät sowie eine Rücksetzleitung für den Adressenzähler (16) angeschlossen sind, daß das dritte Video-Ausgangsregister (19) mit einer ersten Auswahlschaltung (22) verbunden ist, die Serialisierungs-Netzwerke für zwei Farb- und ein Schwarzweiß-Videosignal enthält und daß das erste Video-Ausgangsregister (17) mit einer zweiten Auswahlschaltung (21) verbunden ist, die Serialisierungs-Netzwerke für zwei zusätzliche Farb-Videosignale enthält.

2. Einrichtung nach Punkt 1, dadurch gekennzeichnet, daß der erste RAM (12), die ersten beiden Video-Ausgangsregister (17; 18) sowie die zweite Auswahlschaltung (21) getrennt von den übrigen Schaltmitteln angeordnet sind.
  
3. Einrichtung nach Punkt 1, dadurch gekennzeichnet, daß der Mikrorechner (1) derart ausgebildet ist, daß an seinen Datenbus (11) ein Steuerregister (25), ein Hintergrund-Register (24) und ein Speicherschutzregister (7) angeschlossen sind, daß dem Speicherschutzregister (7) ein Addierwerk (8) nachgeschaltet ist, das seinerseits mit den höchstwertigen Bits des Adressenbus (10) verbunden ist und daß dem Addierwerk (8) eine Unterbrechungs-Steuerungsschaltung (9) nachgeordnet und mit der CPU (2) verbunden ist.

Hierzu 6 Seiten Zeichnungen

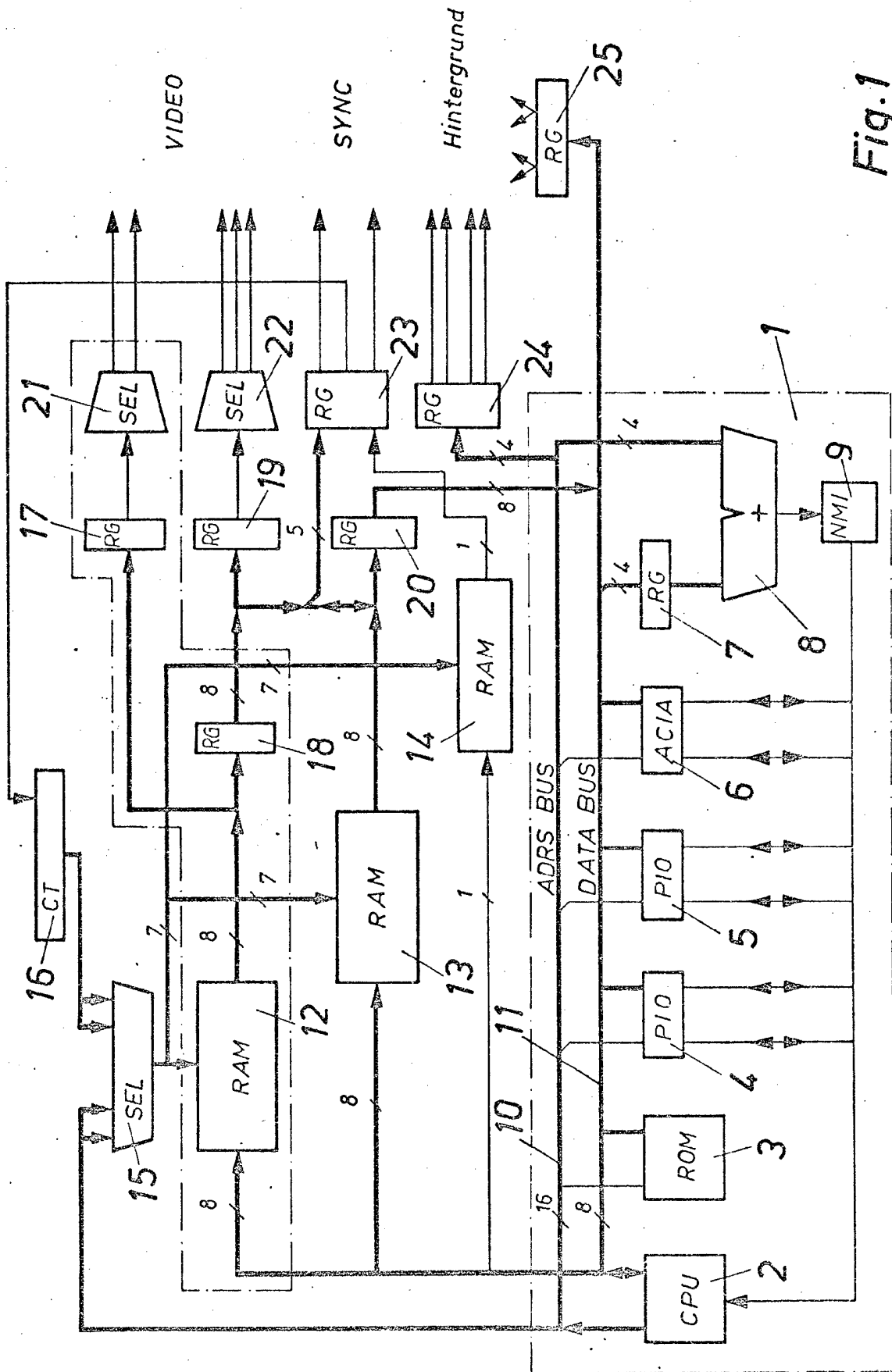


Fig. 1

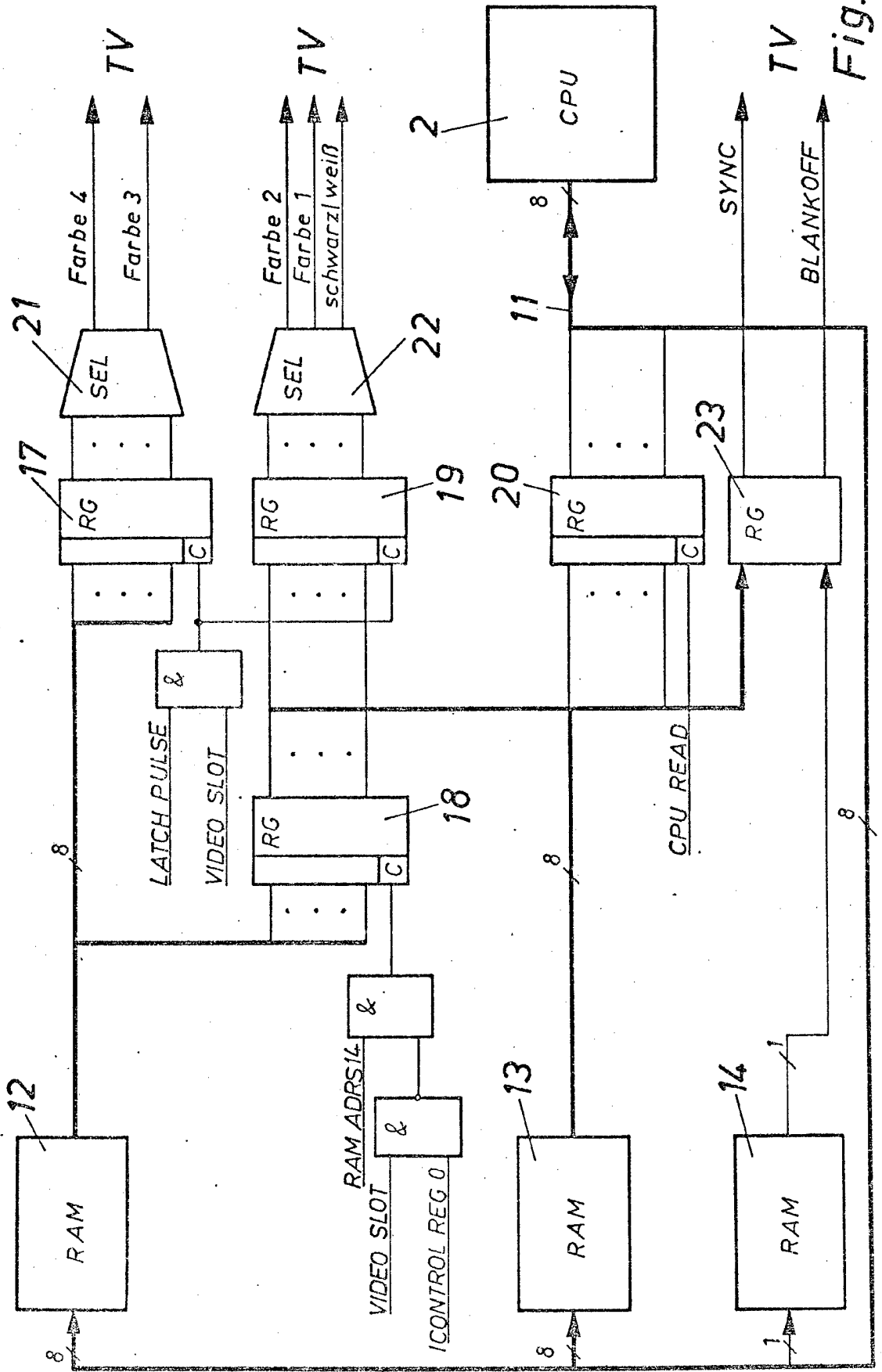


Fig. 2

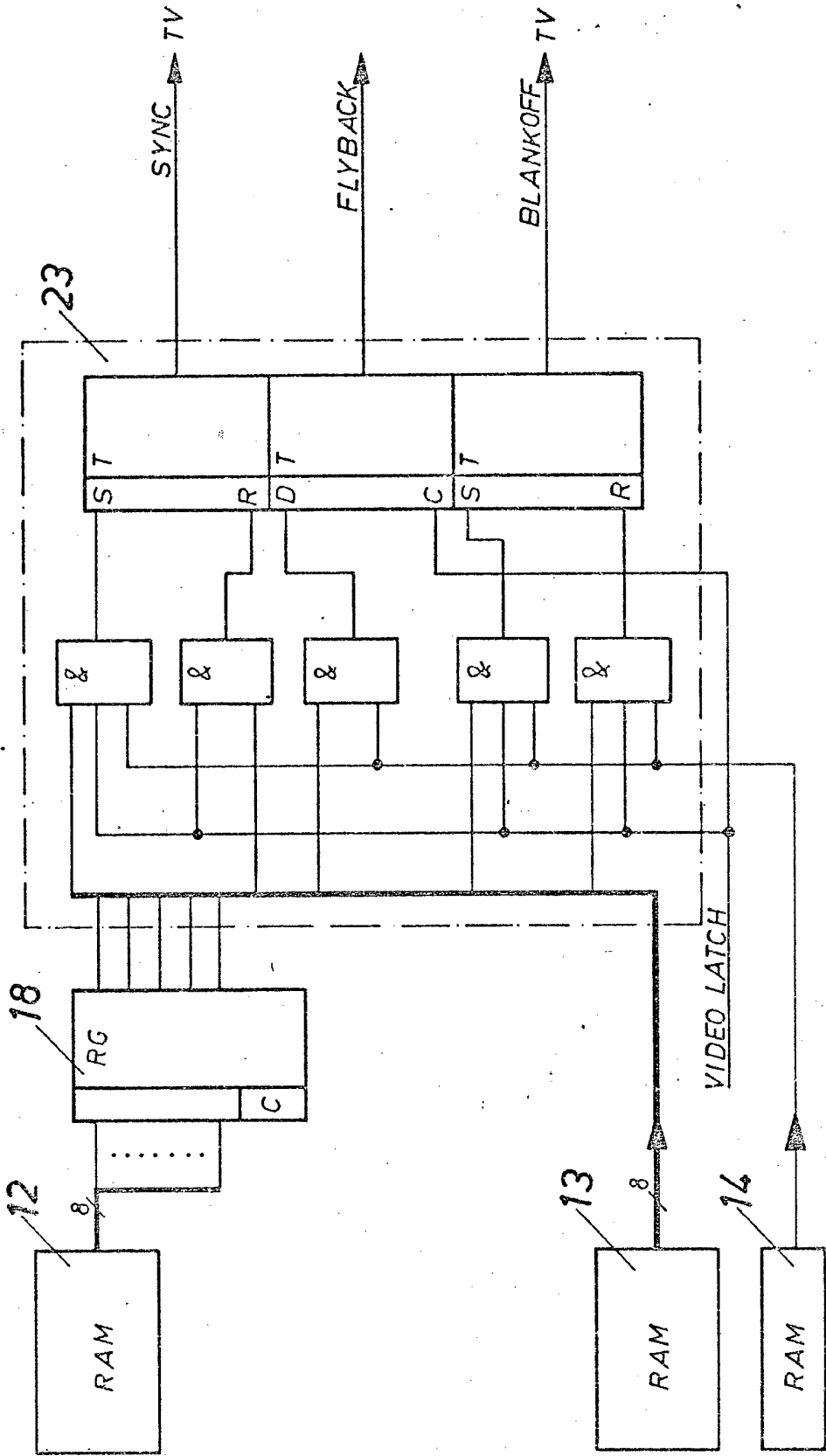


Fig. 3

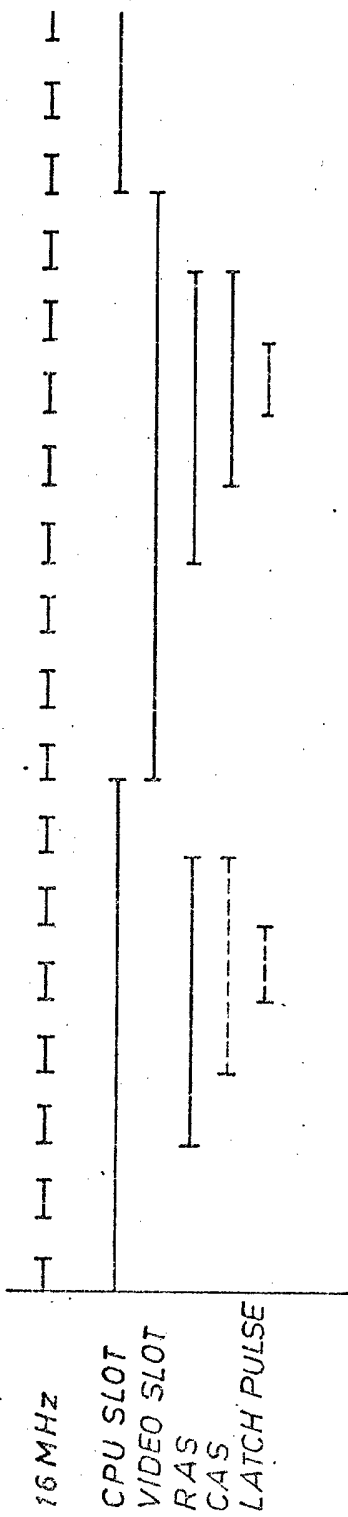


Fig.4

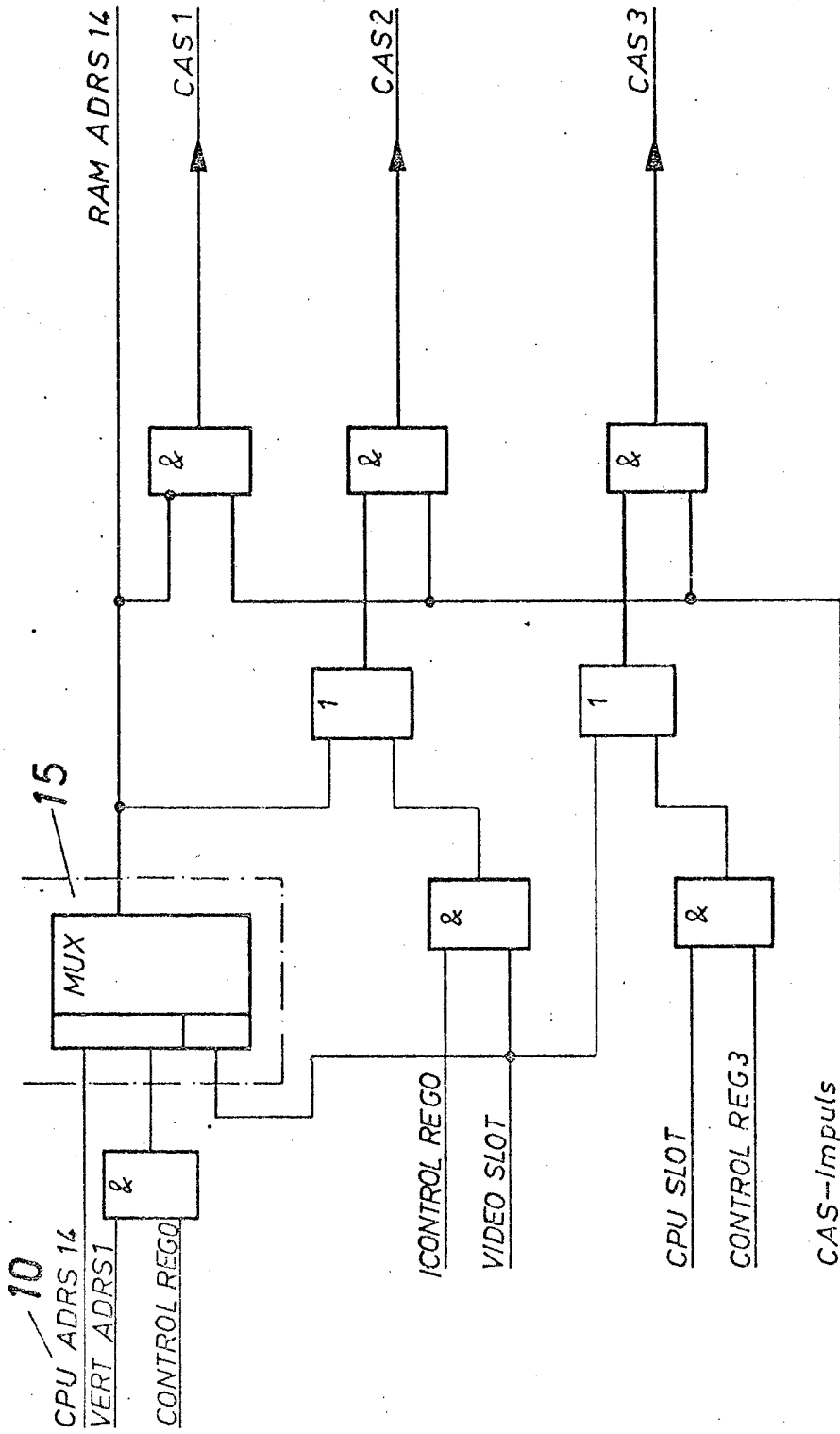


Fig.5

TV

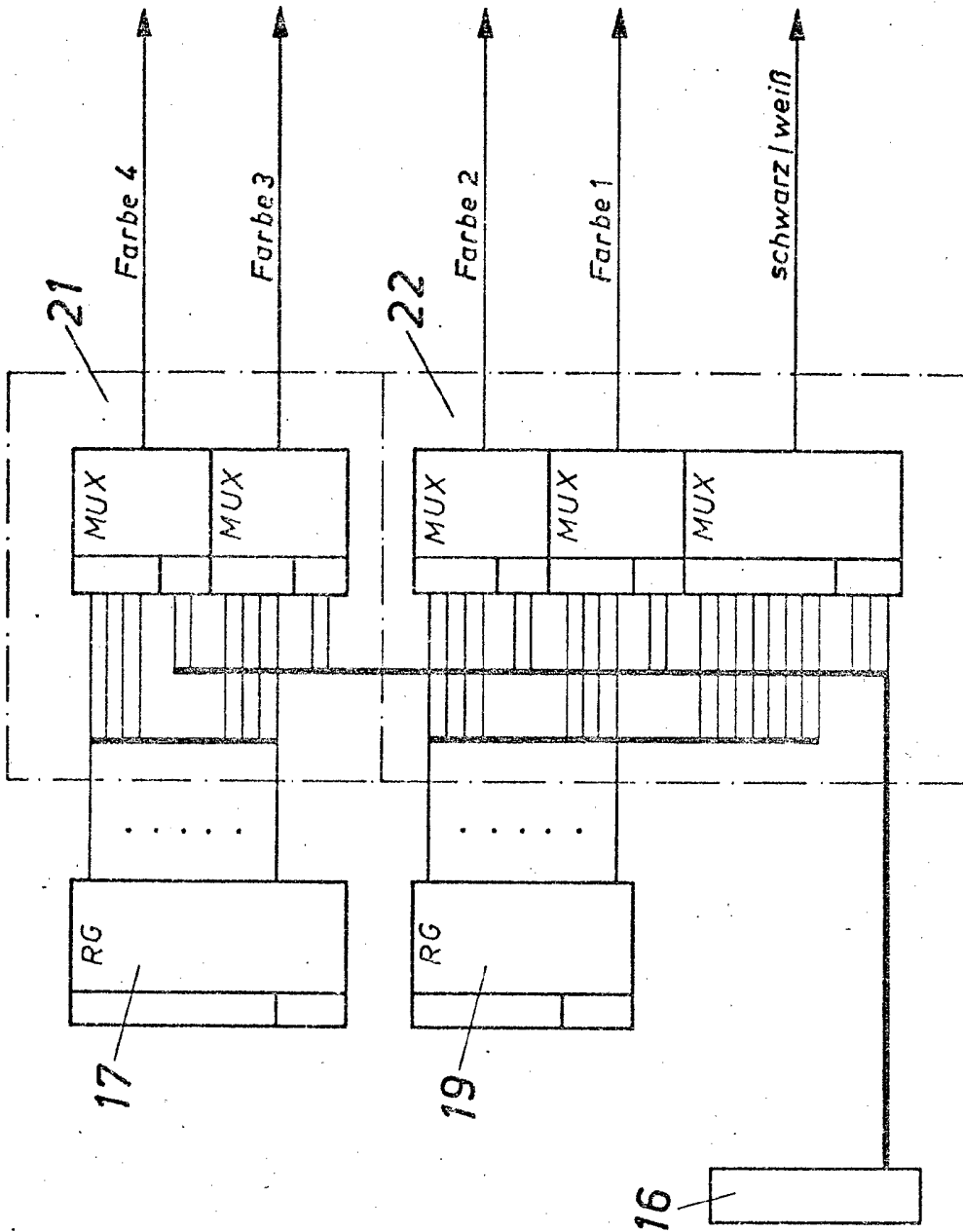


Fig. 6