



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl.	(45) 공고일자	2007년06월19일
H05K 3/42 (2006.01)	(11) 등록번호	10-0728754
H05K 3/40 (2006.01)	(24) 등록일자	2007년06월08일

(21) 출원번호	10-2006-0032635	(65) 공개번호
(22) 출원일자	2006년04월11일	(43) 공개일자
심사청구일자	2006년04월11일	

(73) 특허권자 삼성전기주식회사
 경기도 수원시 영통구 매탄동 314

(72) 발명자 신희범
 경기 군포시 산본2동 주공11단지아파트 1102-203

 박동진
 경기 수원시 영통구 영통동 청명마을3단지아파트 302동 1403호

 목지수
 경기 용인시 상현동 858번지 만현마을 5단지 아이파크 503동405호

 배종석
 부산 연제구 거제4동 649-123

 김기환
 충남 보령시 동대동 808-1 보령맨션가동208호

(74) 대리인 이경란

(56) 선행기술조사문헌	
JP2001267726 A	JP2001189561 A
JP2002353627 A	JP09162553 A

심사관 : 김종희

전체 청구항 수 : 총 19 항

(54) 범프를 이용한 인쇄회로기판 및 그 제조방법

(57) 요약

리버스 펄스(reverse pulse) 도금에 의하여 코어기재의 관통공을 충전(filling) 하여, 종래 가공한계인 100 μ m이상 두께의 코어기판을 제작할 수 있으며, 발명은 지금까지 곤란하였던 두꺼운 절연층에 범프를 형성하여, 적층 시 발생하는 페이스트 범프의 전달압력에 잘 견딜 수 있고, 층간 결합이 용이하며, 열방출 효과가 우수하고, 코어기판도 일괄적층할 수 있는 인쇄

회로기판의 제조방법 및 이에 의해 제조된 인쇄회로기판을 제공한다. 또한, 본 발명은 수평라인에서 도금이 가능하도록 하여 연속작업을 통하여 작업시간을 단축시킬 수 있고, 블라인드 비아홀을 형성하기 위하여 요구되던 개방부(window) 형성 공정을 생략할 수 있는 인쇄회로기판의 제조방법 및 이에 의하여 제조된 인쇄회로기판을 제공한다.

대표도

도 2

특허청구의 범위

청구항 1.

- (a) 코어기재에 관통공(through hole)을 형성하는 단계;
- (b) 상기 관통공을 필(fill) 도금에 의하여 충전하고, 상기 코어기재의 표면에 회로패턴을 형성하는 단계;
- (c) 상기 관통공이 형성된 위치의 적어도 일면에 코어 범프를 결합하는 단계;
- (d) 상기 코어 범프를 경화시키는 단계;
- (e) 상기 코어 범프가 코어 절연재를 관통하도록 상기 코어기재의 상기 적어도 일면에 상기 절연재를 적층하고, 상기 절연재의 상부에 도전층을 적층하는 단계; 및
- (f) 상기 도전층에 회로를 형성하는 단계를 포함하고,

상기 필 도금은 리버스 펄스(Reverse Pulse) 도금에 의한 범프를 이용한 인쇄회로기판의 제조방법

청구항 2.

청구항 1에 있어서,

상기 회로에 하나이상의 페이스트 범프 기판을 일괄적층하는 단계를 더 포함하되,

상기 페이스트 범프 기판은,

동박판의 일면에 페이스트 범프를 결합하는 단계;

상기 페이스트 범프를 경화시키는 단계; 및

상기 페이스트 범프가 제1 절연재를 관통하도록 상기 동박판의 상기 일면에 상기 제1 절연재를 적층하는 단계를 포함하는 제조되는 범프를 이용한 인쇄회로기판의 제조방법

청구항 3.

청구항 1에 있어서,

상기 단계 (e)의 상기 절연재와 상기 도전층은 수지 코팅 동박(Resin Coated Cu Foil, RCC)에 의하여 제공되는 범프를 이용한 인쇄회로기판의 제조방법

청구항 4.

청구항 1에 있어서,

상기 필 도금은 상기 코어기재에 포함되는 절연재의 두께가 100 μm 내지 400 μm 인 범프를 이용한 인쇄회로기판 제조방법

청구항 5.

청구항 1에 있어서,

상기 필 도금은 수평라인에서 수행되는 범프를 이용한 인쇄회로기판 제조방법

청구항 6.

청구항 1에 있어서,

상기 리버스 펄스 도금은 정전류 밀도(forward current density) 1 내지 10ASD에서 정전류 시간(forward time) 10 내지 500ms로 하고, 역전류 밀도(reverse current density)는 5 내지 50ASD에서 역전류 시간(reverse time) 0.4 내지 25ms로 수행하는 범프를 이용한 인쇄회로기판 제조방법

청구항 7.

제1 기판과 제2 기판을 일괄적층하여 인쇄회로기판을 제조하는 인쇄회로기판 제조방법에 있어서,

상기 제1 기판은,

(a) 코어기재에 관통공을 형성하는 단계; 및

(b) 상기 관통공을 필 도금에 의하여 충전하고, 상기 코어기재의 표면에 회로패턴을 형성하는 단계를 포함하여 형성되고,

상기 제2 기판은,

(c) 상기 제1 기판에 있어서 상기 관통공이 형성된 위치의 적어도 일면에 코어 범프를 결합하는 단계;

(d) 상기 코어 범프를 경화시키는 단계; 및

(e) 상기 코어 범프가 코어 절연재를 관통하도록 상기 코어기재의 상기 적어도 일면에 상기 절연재를 적층하는 단계를 포함하여 형성되고,

상기 필 도금은 역 펄스전류를 이용한 도금인 범프를 이용한 인쇄회로기판 제조방법

청구항 8.

청구항 7에 있어서,

상기 인쇄회로기판은 하나이상의 상기 제1 기판 및 하나이상의 상기 제2 기판을 포함하고,

상기 코어 범프와 상기 필 도금된 상기 관통공 또는 상기 회로가 서로 상응하도록 정렬하여 적층 한 후, 압착하여 형성하는 범프를 이용한 인쇄회로기판 제조방법

청구항 9.

청구항 7에 있어서,

(f) 동박판에 외층 범프를 결합하는 단계;

(g) 상기 외층 범프를 경화시키는 단계; 및

(h) 상기 외층범프가 외층 절연재를 관통하도록 상기 동박판에 상기 외층 절연재를 적층하는 단계를 포함하여 형성되고,

상기 제1 기판 또는 상기 제2 기판의 최외층에 놓이는 외층기판을 제조하는 단계를 더 포함하는 범프를 이용한 인쇄회로 기판 제조방법

청구항 10.

청구항 9에 있어서,

상기 인쇄회로기판은 하나이상의 상기 제1 기판, 하나이상의 상기 제2 기판 및 하나이상의 외층기판을 포함하고,

상기 코어 범프와 상기 필 도금된 상기 관통공 또는 상기 회로가 서로 상응하도록 정렬하고,

상기 외층 범프와 상기 필 도금된 상기 관통공 또는 상기 회로가 서로 상응하도록 정렬하여 적층 한 후,

압착하여 형성하는 범프를 이용한 인쇄회로기판 제조방법

청구항 11.

청구항 7에 있어서,

상기 필 도금은 상기 코어기재에 포함되는 절연재의 두께가 100 μ m 내지 400 μ m 에서 수행되는 범프를 이용한 인쇄회로기판 제조방법

청구항 12.

청구항 7에 있어서,

상기 필 도금은 수평라인에서 수행되는 범프를 이용한 인쇄회로기판 제조방법

청구항 13.

청구항 7에 있어서,

상기 리버스 펄스 도금은 정전류 밀도(forward current density) 1 내지 10ASD에서 정전류 시간(forward time) 10 내지 500ms로 하고, 역전류 밀도(reverse current density)는 5 내지 50ASD에서 역전류 시간(reverse time) 0.4 내지 25ms로 수행하는 범프를 이용한 인쇄회로기판 제조방법

청구항 14.

코어기재;

상기 코어기재에 형성되는 관통공;

상기 관통공에 충전되는 필 도금층;

상기 코어기재의 적어도 일면에 형성되는 회로패턴;

상기 필 도금층 표면에 형성되는 코어 범프;

상기 코어 범프를 관통하고 상기 코어기재의 상기 적어도 일면에 형성되는 절연층;

상기 절연층 상에 형성되는 도전층을 포함하되,

상기 필 도금층은 리버스 펄스 도금에 의하여 형성되는 범프를 이용한 인쇄회로기판

청구항 15.

청구항 14에 있어서,

상기 코어기재에 포함되는 절연재의 두께가 $100\mu\text{m}$ 내지 $400\mu\text{m}$ 인 범프를 이용한 인쇄회로기판

청구항 16.

코어기재;

상기 코어기재에 형성되는 관통공;

상기 관통공에 충전되는 필 도금층; 및

상기 코어기재의 적어도 일면에 형성되는 회로패턴을 포함하는 하나이상의 제1 기판; 및

상기 제1 기판의 상기 필 도금층 표면에 형성되는 코어 범프; 및

상기 코어 범프를 관통하고 상기 코어기재의 상기 적어도 일면에 형성되는 절연층을 포함하는 하나이상의 제2기판을 포함하되,

상기 필 도금층은 리버스 펄스 도금에 의하여 형성되는 범프를 포함하는 인쇄회로기판

청구항 17.

청구항 16에 있어서,

동박판;

동박판의 일면에 결합하는 외층 범프; 및

상기 외층 범프를 관통하고 상기 동박판의 상기 일면에 형성되는 절연층을 포함하고,

상기 인쇄회로기판의 최외층에 놓이는 하나이상의 외층기판을 더 포함하는 범프를 포함하는 인쇄회로기판

청구항 18.

청구항 16에 있어서,

상기 하나이상의 제1 기판, 상기 하나이상의 제2 기판 및 상기 외층기판은 전층(全層) IVH(interstitial via hole)를 형성하는 범프를 포함하는 인쇄회로기판

청구항 19.

청구항 16에 있어서,

상기 코어기재에 포함되는 절연재의 두께가 $100\mu\text{m}$ 내지 $400\mu\text{m}$ 인 범프를 포함하는 인쇄회로기판

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 범프를 이용한 인쇄회로기판 및 이의 제조방법에 관한 것으로, 특히 다층기판을 일괄적층하여 형성하는 인쇄회로기판 및 이의 제조방법에 관한 것이다.

종래 다층 인쇄회로기판은 동박적층판(CCL) 등의 코어기판의 표면에 애디티브(additive) 공법 또는 서브트랙티브(subtractive) 공법 등을 적용하여 내층회로를 형성하고, 절연층 및 금속층을 순차적으로 적층(build-up)하면서 내층회로와 같은 방법으로 외층회로를 형성함으로써 제조된다.

전자부품의 발달로 인해 인쇄회로기판의 고밀도화를 위한 회로패턴의 층간 전기적 도통 및 미세회로 배선이 적용된 HDI(high density interconnection)기판의 성능을 향상할 수 있는 기술이 요구되는 실정이다. 즉, HDI기판의 성능향상을 위해서는 회로패턴의 층간 전기적 도통 기술 및 설계의 자유도를 확보하는 기술이 필요하다.

종래기술에 따른 다층 인쇄회로기판의 제조공정은, 먼저 CCL 등의 코어기판에 기계적 드릴링(mechanical drilling) 등에 의해 비아홀을 천공하고, 코어기판의 표면 및 비아홀의 내주면에 화학동도금 및/또는 전기동도금 등으로 도금층을 형성하고, 코어기판의 표면에 애디티브 공법 또는 서브트랙티브 공법 등을 적용하여 내층회로를 형성한 후 회로를 검사한다.

다음으로, 표면처리 및 RCC(resin coated copper) 등의 적층에 의해 빌드업을 진행하며, 회로패턴의 층간 전기적 연결을 위한 비아홀을 레이저 드릴링 등에 의해 형성하고 비아홀의 표면을 도금한 후 적층된 기판의 표면에 외층회로를 형성하고 회로를 검사한다. 회로패턴의 층을 추가하기 위해서는 다시 표면처리 및 RCC 등을 적층하고, 비아홀을 형성하고 비아홀의 표면을 도금한 후 외층회로를 형성한다. 이와 같은 빌드업 공정을 진행하여 원하는 수만큼의 회로패턴 층을 형성한다.

그러나, 이와 같은 종래의 다층 인쇄회로기판 제조공정은 핸드폰 등의 적용제품의 가격 하락에 따른 저비용(low cost)에 대한 요청, 양산성을 높이기 위한 리드 타임(lead-time) 단축에 대한 요청 등을 만족시키지 못하는 문제가 있으며, 이러한 문제를 해결할 수 있는 새로운 제조공정이 요구되는 실정이다.

종래기술의 복잡한 공정을 단순화하고 일괄적층에 의해 신속하고 저렴하게 다층 인쇄회로기판을 제조하기 위해, 도 1에 도시된 바와 같이 동박판(3)에 페이스트(paste)를 인쇄하여 범프(bump)(2')를 형성하고 여기에 절연재(1)를 적층시켜 페이스트 범프 기판을 미리 제조함으로써 간단하고 용이하게 적층공정이 이루어지도록 하는 소위 'B2it'(Buried bump interconnection technology) 기술이 상용화되어 있다.

페이스트 범프 기판에 관한 종래기술로는, 동박판에 도전성 페이스트로 범프를 형성한 페이스트 범프 기판을 사용함으로써 간단하고 용이하게 고밀도 전자부품의 단자 간 접속을 가능케 한 발명을 들 수 있으나, 상기 발명은 페이스트 범프 기판만으로 전층 IVH를 구현하기에는 구조적 취약하며, 비아 홀의 가공 한계에 따라 내층 코어기판으로 사용될 수 있는 기판의 두께에 한계가 있다. 또한, 열방출 효과가 우수하고 형성된 HDI 또는 BGA 기판의 성능을 향상시키기 위하여 층간 도통기술 및 설계의 자유도를 확보하는데 문제가 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 리버스 펄스(reverse pulse) 도금에 의하여 코어기재의 관통공을 충전(filling) 하여, 종래 가공한계인 100 μ m 이상 두께의 코어기판을 제작할 수 있으며, 발명은 지금까지 곤란하였던 두꺼운 절연층에 범프를 형성할 수 있는 인쇄회로기판의 제조방법 및 이에 의해 제조된 인쇄회로기판을 제공한다.

또한, 본 발명은 코어기판의 강도증가에 따라 적층 시 발생하는 페이스트 범프의 전달압력에 잘 견딜 수 있고, 층간 결합이 용이하며, 열방출 효과가 우수하고, 종래에 일괄적층방식이 구현되지 않았던 코어기판도 일괄적층할 수 있는 인쇄회로기판의 제조방법 및 이에 의해 제조된 인쇄회로기판을 제공한다.

또한, 본 발명은 수평라인에서 도금이 가능하도록 하여 연속작업을 통하여 작업시간을 단축시킬 수 있고, 블라인드 비아홀을 형성하기 위하여 요구되던 개방부(window) 형성공정을 생략할 수 있는 인쇄회로기판의 제조방법 및 이에 의하여 제조된 인쇄회로기판을 제공한다.

발명의 구성

본 발명의 일 측면에 따르면, (a) 코어기재에 관통공(through hole)을 형성하는 단계, (b) 상기 관통공을 필(fill) 도금에 의하여 충전하고, 상기 코어기재의 표면에 회로패턴을 형성하는 단계, (c) 상기 관통공이 형성된 위치의 적어도 일면에 코어 범프를 결합하는 단계, (d) 상기 코어 범프를 경화시키는 단계, (e) 상기 코어 범프가 코어 절연재를 관통하도록 상기 코어기재의 상기 적어도 일면에 상기 절연재를 적층하고, 상기 절연재의 상부에 도전층을 적층하는 단계 및 (f) 상기 도전층에 회로를 형성하는 단계를 포함하고, 상기 필 도금은 리버스 펄스(Reverse Pulse) 도금에 의한 범프를 이용한 인쇄회로기판의 제조방법을 제시할 수 있다.

여기서 상기 회로에 하나이상의 페이스트 범프 기판을 일괄적층하는 단계를 더 포함하되, 상기 페이스트 범프 기판은, 동박판의 일면에 페이스트 범프를 결합하는 단계, 상기 페이스트 범프를 경화시키는 단계 및 상기 페이스트 범프가 제1 절연재를 관통하도록 상기 동박판의 상기 일면에 상기 제1 절연재를 적층하는 단계를 포함하는 제조될 수 있다.

또한, 여기서 상기 단계 (e)의 상기 절연재와 상기 도전층은 수지 코팅 동박(Resin Coated Cu Foil, RCC)에 의하여 제공될 수 있다.

또한, 여기서 상기 필 도금은 상기 코어기재에 포함되는 절연재의 두께가 100 μ m 내지 400 μ m일 수 있다.

또한, 여기서 상기 필 도금은 수평라인에서 수행될 수 있고, 바람직한 실시예에 따르면, 상기 리버스 펄스 도금은 정전류 밀도(forward current density) 1 내지 10ASD에서 정전류 시간(forward time) 10 내지 500ms로 하고, 역전류 밀도(reverse current density)는 5 내지 50ASD에서 역전류 시간(reverse time) 0.4 내지 25ms로 수행할 수 있다.

본 발명의 다른 측면에 따르면, 제1 기판과 제2 기판을 일괄적층하여 인쇄회로기판을 제조하는 방법에 있어서, 상기 제1 기판은, (a) 코어기재에 관통공을 형성하는 단계 및 (b) 상기 관통공을 필 도금에 의하여 충전하고, 상기 코어기재의 표면에 회로패턴을 형성하는 단계를 포함하여 형성되고,

상기 제2 기관은, (c) 상기 제1 기관에 있어서 상기 관통공이 형성된 위치의 적어도 일면에 코어 범프를 결합하는 단계, (d) 상기 코어 범프를 경화시키는 단계; 및 (e) 상기 코어 범프가 코어 절연재를 관통하도록 상기 코어기재의 상기 적어도 일면에 상기 절연재를 적층하는 단계를 포함하여 형성되고, 상기 필 도금은 역 펄스전류를 이용한 도금인 범프를 이용한 인쇄 회로기관 제조방법을 제시할 수 있다.

여기서, 상기 인쇄회로기관은 하나이상의 상기 제1 기관 및 하나이상의 상기 제2 기관을 포함하고, 상기 코어 범프와 상기 필 도금된 상기 관통공 또는 상기 회로가 서로 상응하도록 정렬하여 적층 한 후, 압착하여 형성할 수 있다.

또한, 여기서 (f) 동박판에 외층 범프를 결합하는 단계, (g) 상기 외층 범프를 경화시키는 단계 및 (h) 상기 외층범프가 외층 절연재를 관통하도록 상기 동박판에 상기 외층 절연재를 적층하는 단계를 포함하여 형성되고, 상기 제1 기관 또는 상기 제2 기관의 최외층에 놓이는 외층기관을 제조하는 단계를 더 포함할 수 있다.

또한, 여기서 상기 인쇄회로기관은 하나이상의 상기 제1 기관, 하나이상의 상기 제2 기관 및 하나이상의 외층기관을 포함하고, 상기 코어 범프와 상기 필 도금된 상기 관통공 또는 상기 회로가 서로 상응하도록 정렬하고, 상기 외층 범프와 상기 필 도금된 상기 관통공 또는 상기 회로가 서로 상응하도록 정렬하여 적층 한 후, 압착하여 형성할 수 있다.

또한, 여기서 상기 필 도금은 상기 코어기재에 포함되는 절연재의 두께가 $100\mu\text{m}$ 내지 $400\mu\text{m}$ 에서 수행될 수 있다.

상기 필 도금은 수평라인에서 수행될 수 있으며, 바람직한 실시예에 따르면, 상기 리버스 펄스 도금은 정전류 밀도(forward current density) 1 내지 10ASD에서 정전류 시간(forward time) 10 내지 500ms로 하고, 역전류 밀도(reverse current density)는 5 내지 50ASD에서 역전류 시간(reverse time) 0.4 내지 25ms로 수행할 수 있다.

본 발명의 또 다른 측면에 따르면, 코어기재, 상기 코어기재에 형성되는 관통공, 상기 관통공에 충전되는 필 도금층, 상기 코어기재의 적어도 일면에 형성되는 회로패턴, 상기 필 도금층 표면에 형성되는 코어 범프, 상기 코어 범프를 관통하고 상기 코어기재의 상기 적어도 일면에 형성되는 절연층, 상기 절연층 상에 형성되는 도전층을 포함하되, 상기 필 도금층은 리버스 펄스 도금에 의하여 형성되는 범프를 이용한 인쇄회로기관을 제시할 수 있다.

여기서 상기 코어기재에 포함되는 절연재의 두께가 $100\mu\text{m}$ 내지 $400\mu\text{m}$ 일 수 있다.

본 발명의 또 다른 측면에 따르면, 코어기재, 상기 코어기재에 형성되는 관통공, 상기 관통공에 충전되는 필 도금층 및 상기 코어기재의 적어도 일면에 형성되는 회로패턴을 포함하는 하나이상의 제1 기관, 및

상기 제1 기관의 상기 필 도금층 표면에 형성되는 코어 범프, 및 상기 코어 범프를 관통하고 상기 코어기재의 상기 적어도 일면에 형성되는 절연층을 포함하는 하나이상의 제2기관을 포함하되, 상기 필 도금층은 리버스 펄스 도금에 의하여 형성되는 범프를 포함하는 인쇄회로기관을 제시할 수 있다.

여기서 동박판, 동박판의 일면에 결합하는 외층 범프 및 상기 외층 범프를 관통하고 상기 동박판의 상기 일면에 형성되는 절연층을 포함하고, 상기 인쇄회로기관의 최외층에 놓이는 하나이상의 외층기관을 더 포함할 수 있다.

또한, 여기서 상기 하나이상의 제1 기관, 상기 하나이상의 제2 기관 및 상기 외층기관은 전층(全層) IVH(interstitial via hole)를 형성할 수 있다.

또한, 여기서 상기 코어기재에 포함되는 절연재의 두께가 $100\mu\text{m}$ 내지 $400\mu\text{m}$ 일 수 있다.

이하, 본 발명에 따른 범프를 이용한 인쇄회로기관의 제조방법 및 이에 의하여 제조된 인쇄회로기관의 바람직한 실시예들을 첨부도면을 참조하여 상세히 설명하기로 한다.

도 2는 본 발명의 바람직한 일 실시예에 따른 범프를 이용한 인쇄회로기관 제조방법을 나타낸 순서도이다.

본 발명은 코어기재에 관통공을 형성하고, 이를 리버스 펄스 도금에 의하여 충전시키고, 이 관통공의 위치에 상응하여 코어 범프를 인쇄한 후 절연재를 적층하여 일괄방식으로 다층인쇄회로기관을 제조할 수 있는 코어기관을 제공할 수 있다. 이

에 따라 본 발명은 두꺼운 코어기관을 형성할 수 있고, 두꺼운 절연층에 범프를 형성할 수 있어, 적층 시 전달압력에 잘 견디고, 층간 결합이 용이하여, 열방출 효과가 우수하고, 일괄적층할 수 있으며, 연속작업을 통하여 작업시간을 단축시키고 공정을 생략할 수 있는 인쇄회로기판을 제조할 수 있다. 이를 위하여 먼저 코어기재에 관통공을 형성한다(100).

통상 코어기재는 표면에 동박층이 적층되어 있는 동박적층판(CCL)을 사용하는 것이 효율적이며 회로패턴을 형성하는 데도 효과적이다. 또한 관통공을 형성하기 전에 베이킹(baking)과 같은 일반적인 전처리를 수행할 수 있음은 물론이다. 관통공(through hole)을 형성하는 방법은 여러 가지가 있으며, 이에 한정되는 것은 아니나, 예를 들면 기계적 드릴링 또는 레이저(CO₂ 또는 Yag Laser) 드릴링으로 형성할 수 있다. 작업의 간편성과 100 μ m 이상의 두께를 가지는 절연층도 용이하게 관통시킬 수 있어 본 발명의 바람직한 실시예에 따르면 기계적 드릴 방법이 바람직하게 사용할 수 있다. 또한 기계적 드릴 방법으로 본 발명의 관통공을 형성하는 경우 종래의 블라인드 비아홀을 형성하기 위하여 동박층의 일부를 미리 제거하여 개방부(window)를 형성하는 공정과 같은 추가공정이 요구되지 않아 간략화된 공정으로 기관을 제조할 수 있다.

다음으로 필(fill) 도금으로 관통공을 충전시키고, 코어기재의 표면에 회로패턴을 형성하는데(110), 본 발명에서는 리버스 펄스(reverse pulse) 도금으로 관통공을 충전시킨다. 이 리버스 펄스 전류는 DC전류를 이용하여 도금하는 경우보다 고전류 밀도부분에서는 석출효과가 억제되고, 저전류밀도 부분에서는 석출효과가 커지기 때문에 균일한 도금막을 형성할 수 있고, 균일전착성이 향상된다. 리버스 펄스 전류의 경우 균일 전착성의 향상으로 인하여 관통공을 충전하는데 매우 유리하다.

또한 종래의 DC 전류를 이용한 경우 사용할 수 있는 기관의 두께와 표면 두께에 제약이 있었다. 예를 들면 DC전류에 의하여 관통공을 필 도금하기 위해서는 표면에 형성되는 도금 두께가 불필요하게 높아져 이를 제거하는데 더 많은 시간과 노력이 요구되어 효율 측면에서 바람직하지 않았다. 또한 코어기재 중 절연층의 두께가 150 μ m 이상인 경우에는 필 도금이 되지 않았다. 그러나 본 발명은 내부 코어기재의 절연층의 두께가 150 μ m 이상에서도 표면에 형성되는 도금층의 두께가 DC도금의 절반수준에서도 관통공을 필 도금할 수 있어, 선택할 수 있는 기관층의 두께의 범위가 더 광범위하다. 따라서 본 발명은 종래의 DC 전류로 도금하는 경우 하프(half) 에칭에 의하여 코어 기관의 표면의 동박층의 두께를 일정 정도 감소시키는 공정과 같은 추가공정이 요구되지 않는다.

본 발명은 또한 이러한 리버스 펄스 도금을 수평라인에서 수행하여 전/후 공정간의 리스 타임을 줄여 작업의 연속성을 높이고 작업시간을 단축시키는 효과를 거둘 수 있다.

다음으로 관통공이 형성된 위치의 적어도 일면에 코어 범프를 인쇄하고(120), 인쇄된 코어 범프를 경화시킨다(130). 본 발명에 사용되는 코어 범프는 도전성 페이스트로 형성될 수 있으며, 통상적으로 은, 금, 팔라듐, 구리, 백금 등의 금속 입자를 포함하는 페이스트가 주로 사용된다. 이중에서도 도전성이 우수한 은 페이스트가 바람직하게 사용될 수 있다. 그러나 이에 한정되지 아니하고 요구되는 페이스트의 강도, 비용, 적용성 등을 고려하여 당업자에게 자명한 범위 내에서 다른 종류의 페이스트가 사용될 수 있음은 물론이다.

다음으로 코어 범프가 코어 절연재를 관통하도록 코어기재의 적어도 일면에 상기 절연재를 적층하고, 절연재의 상부에 도전층을 적층한 후(140), 이 도전층에 회로를 형성한다(150). 여기서 절연재와 도전층은 수지 코팅 동박(Resin Coated Cu Foil, RCC)에 의하여 일괄 공급할 수 있다.

필 도금된 관통공의 적어도 일면에 인쇄되어 경화된 코어 범프는 다른 기관의 도금층보다 강도가 작고, 절연재보다 강도가 큰 것이 좋다. 이는 회로 배선이 형성된 코어 기재에 절연재가 적층 되더라도 코어 범프가 변형되지 않고 절연재를 관통할 수 있기 때문이다. 또한, 코어 범프와 다른 기관과 적층하고 압착하여 코어 범프와 다른 기관의 도금층과 전기적으로 결합되도록 할 때, 코어 범프에 의하여 도금층이 손상되지 않도록 하기 위해서 코어 범프의 강도가 다른 기관의 도금층의 강도보다 작은 것이 좋다.

이와 같은 과정에 의하여 형성된 인쇄회로기판을 코어기관으로 하여 다른 페이스트 범프 기관과 일괄적층하는 것도 가능하다. 예를 들면 동박판에 페이스트 범프를 결합시키고, 이 페이스트 범프를 경화시킨 후, 페이스트 범프가 절연재를 관통하도록 하여 동박판에 절연재를 적층하여 페이스트 범프 기관을 제작할 수 있다. 이 페이스트 범프 기관을 상기 코어기관의 상부 및 하부에 하나이상에 일괄 적층한 후 압착하여 다층인쇄회로기판을 제작할 수 있다.

이상과 같이 하나의 코어기관으로 본 발명의 다층인쇄회로기판을 형성할 수도 있으나, 다른 구성을 가지는 기관을 코어기관으로 하여 일괄적층하여 다층인쇄회로기판을 형성할 수도 있다.

도 3은 본 발명의 바람직한 다른 실시예에 따른 범프를 이용한 인쇄회로기판 제조방법을 나타낸 순서도이다. 즉, 제1 기판 및 제2 기판을 일괄적층하여(200) 인쇄회로기판을 제조하기 위해서는, 먼저 제1 기판(210)은 코어기재에 관통공을 형성하고(212), 이 관통공을 필 도금에 의하여 충전한 후, 코어기재의 표면에 회로패턴을 형성한다(214).

다음으로 제2 기판(220)은 제1 기판과 함께 일괄적층하고 압착하여 다층인쇄회로기판을 형성하기 위한 것으로, 제1 기판과 같은 형태로 형성된 기판에 관통공의 도금층에 코어 범프를 인쇄하여 형성된다. 즉, 제2 기판은 제1 기판에 있어서 관통공이 형성된 위치에 적어도 일면에 코어 범프를 결합하고(224), 이 코어 범프를 경화시킨 후(224), 코어 범프가 코어 절연재를 관통하도록 코어기재의 적어도 일면에 코어 절연재를 적층하여 형성된다(226).

제2 기판을 제1 기판에 적층하는 과정에서 코어 범프는 제1 기판 또는 다른 제2 기판에 형성된 도금된 관통공 또는 회로와 결합하여 서로 전기적으로 연결된다. 즉, 제1 코어기판 및 제2 코어기판이 전기적으로 연결되어 전층 IVH(interstitial via hole)를 형성하게 된다. 이와 같이 본 실시예에서 형성되는 전층 IVH 구조는 종래의 페이스트 범프 기판의 적층에 의해 형성되는 것과 비교해 볼 때, 중간에 코어기판 및 도금층이 충분한 구조적 강도를 보유하고 있어 전체적으로 안정한 구조를 구성하게 된다. 더욱이 코어기판의 두께가 종래보다 한층 두꺼워 더욱 안정적인 층간 접착이 가능하다.

여기서 제1 기판 및 제2 기판은 각각 하나 이상 포함되어 다층인쇄회로기판을 형성할 수 있음은 물론이다. 또한 여기서 코어기재나 관통공, 필 도금으로 리버스 펄스 도금 및 코어 범프 등과 같이 구성요소에 관한 구체적인 내용은 도 2에 관한 기재에서 설명한 바와 동일하다.

도 4는 본 발명의 바람직한 또 다른 실시예에 따른 범프를 이용한 인쇄회로기판 제조방법을 나타낸 순서도이다. 도 2를 참조하면, 도 2에서 설명한 바와 같이 제1 기판(310) 및 제2 기판(320)을 형성하고, 여기에 외층기판(330)은 동박판에 외층 범프를 결합하고(332) 이 외층 범프를 경화시킨 후(334), 외층 범프가 외층 절연재를 관통하도록 동박판에 외층 절연재를 적층하여 형성시킨다(336).

이와 같이 형성된 제1 기판, 제2 기판 및 외층기판을 적층하는 과정에서 제2 기판의 코어 범프는 제1 기판 또는 다른 제2 기판에 형성된 도금된 관통공이나 회로와 서로 결합하고, 외층 범프는 제1 기판 또는 제2 기판에 형성된 도금된 관통공이나 회로와 결합하도록 일괄적층하여 압착하여 서로 전기적으로 연결시킨다. 여기서 제1 기판, 제2 기판 및 외층기판은 각각 하나 이상 포함되어 다층인쇄회로기판을 형성할 수 있음은 물론이다. 또한 여기서도 코어기재나 관통공, 필 도금으로 리버스 펄스 도금 및 코어 범프 등과 같이 구성요소에 관한 구체적인 내용은 도 2에 관한 기재에서 설명한 바와 동일하다.

본 발명에서 사용되는 코어 범프, 페이스트 범프 및 외층 범프의 구성요소는 서로 같을 수도 있고 다를 수도 있으나, 통상적인 도전성 페이스트에 의하여 형성된다는 점에서 동일하다. 또한, 코어 절연재, 외층 절연재, 페이스트 범프 기판에 포함되는 제1 절연재의 구성요소는 서로 같을 수도 있고 다를 수도 있으나, 통상적인 범위 내에서 프리프레그(prepreg)나 수지층과 같은 절연성 물질로 이루어질 수 있다. 또한, 본 발명에 있어서 회로 또는 회로 배선의 형성은 에칭과 같이 당해 기술 분야의 통상적인 방법에 의하여 수행될 수 있으며, 특별히 제한되는 사항은 없다.

도 5는 본 발명의 바람직한 일 실시예에 따른 범프를 이용한 인쇄회로기판 제조공정을 나타낸 흐름도이다. 도 5를 참조하면 코어기재(10), 도전층(12), 관통공(14), 필 도금층(16), 회로 또는 회로패턴(18, 26), 코어 범프(20), 절연재(22)가 도시되어 있다.

도 5에 도시된 바와 같이 본 실시예에 따른 다층인쇄회로기판은 코어기재에 관통공을 형성하고 이를 필 도금한 후, 필 도금된 관통공의 양면에 코어 범프를 형성한 후 절연재와 도전층을 적층하여 형성된다. 이를 보다 구체적으로 살펴보기로 한다.

코어 범프를 포함하는 코어기판을 제조하기 위하여, 도 5의 (a)와 같이 베이킹(baking) 등의 전처리 공정을 거친 동박적층판(CCL) 등의 도전층(12)을 포함하는 코어기재(10)를 준비하고, 도 5의 (b)와 같이 드릴로 관통공(14)을 형성한다. 이와 같이 관통공의 형성하는 방법은 드릴로 형성한다. 도 5의 (c)와 같이 관통공(14)을 필 도금하고 이에 의해 형성된 도금층을 도전층(12)과 함께 통상적인 노광, 현상, 에칭, 검사를 포함하는 회로 패턴 형성공정을 적용하여 회로 패턴(18)을 형성한다. 여기서 회로 배선을 형성하는 방법은 당업자에게 자명한 범위에서 수행될 수 있으나, 본 발명의 바람직한 실시예에 따르면 필 도금은 리버스 펄스 도금에 의하여 수행하고, 리버스 펄스 도금의 조건은 다음과 같다.

-정전류 밀도(forward current density) : 1 내지 10ASD

-역전류 밀도(reverse current density) : 5 내지 50ASD

-정전류 시간(forward time) : 10 내지 500ms

-역전류 시간(reverse time) : 0.4 내지 25ms

또한, 도금욕의 조건은

-Cu : 50 내지 70g/ℓ

-H₂SO₄ : 60 내지 100g/ℓ

-Cl : 40 내지 60mg/ℓ

-광택제(brightener) : 10 내지 30ml/ℓ

-레벨러(leveller) : 20 내지 40ml/ℓ

-Fe³⁺ : 1 내지 7 g/ℓ와 같이 하여 도금할 수 있다.

여기서 정전류 밀도가 1ASD이하로 하면 도금의 거의 이루어지지 않아 바람직하지 않고, 10ASD 이상인 경우 도금입자가 거칠어져 도금표면상태가 불량하여 별도의 후 공정이 추가되어야 하는 문제가 있고, 홀 내부도 도금이 거칠고 입자가 불균일하여 전도도 신뢰성에 영향을 미칠 수 있어 바람직하지 않습니다. 또한, 역전류 밀도는 상술한 정전류 밀도와 정류기의 한계값에 의하여 결정되고, 역전류 시간과도 관련되며, 이 역전류 밀도는 시험기를 통하여 얻어질 수 있다. 부연하자면 여기서 역전류 시간을 0으로 하면 종래의 DC전류 도금에 해당하는 것이다.

이와 같은 리버스 펄스 도금은 수평라인에서 수행하여 연속작업이 가능하여 작업시간 및 작업효율을 향상시킬 수 있다. 본 발명의 바람직한 실시예에 따르면 아토텍사(Atotech 社)의 수평라인 장치를 본원 발명의 도금에 도입하여 상술한 조건 하에서 관통홀을 필 도금하였다.

도 5의 (d)와 같이 필 도금층(16)의 적어도 일면에 실버 페이스트 등의 도전성 페이스트를 인쇄하여 코어 범프(20)를 형성한다. 도 5의 (e)와 같이 프리프레그 등의 절연재(22)를 인쇄 배선(18)이 형성된 코어기재(10) 상에 적층하고, 이 절연재(22) 상에 도전층(24)을 적층한다. 본 발명의 바람직한 실시예에 따르면 절연층과 도전층을 함께 포함하는 수지 코팅 동박(RCC)를 적층하여 단일공정으로 코어 범프(22)가 절연층(22) 내부, 도전층(24) 하부에 형성될 수 있도록 할 수 있다. 도 5 (f)와 같이 도전층에 회로(26)를 형성하여 인쇄회로기판을 제조한다..

도 6은 본 발명의 바람직한 또 다른 실시예에 따른 범프를 이용한 인쇄회로기판 제조공정을 나타낸 흐름도이다. 도 6을 참조하면, 코어기재(10, 30), 도전층(12), 관통공(14), 필 도금층(16, 34), 회로(18, 32), 코어 범프(36), 절연재(38), 동박층이 도시되어 있다.

도 6에 도시된 바와 같이 이 실시예에 따른 다층인쇄회로기판은 제1 기판, 제2 기판을 각 병행하여 제조한 후, 이들을 일괄 적층함으로써 형성된다. 각 단위 공정은 아래에서 구체적으로 설명한다.

도 7은 본 발명의 바람직한 또 다른 실시예에 따른 범프를 이용한 인쇄회로기판 제조공정을 나타낸 흐름도이다. 도 7을 참조하면, 코어기재(10, 30), 도전층(12, 24), 관통공(14), 필 도금층(16, 34), 회로(18, 26, 32), 코어 범프(20, 36), 절연재(22, 38, 44), 동박층(40), 외층 범프(42)가 도시되어 있다.

도 7에 도시된 바와 같이 이 실시예에 따른 다층인쇄회로기판은 제1 기판, 제2 기판, 외층기판을 각 병행하여 제조한 후, 이들을 일괄적층함으로써 형성된다. 각 단위 공정을 나누어 설명한다.

(1) 제1 기판의 제조공정

코어 범프가 부착되지 않은 제1 기판을 제조하기 위하여, 도 7의 (a)와 같이 베이킹 등의 전처리 공정을 거친 동박적층판(CCL) 등의 도전층(12)을 포함하는 코어기재(10)를 준비하고, 도 7의 (b)와 같이 드릴에 의하여 관통공(14)을 형성한다. 도 7의 (c)와 같이 이 관통공(14)을 필 도금하고, 본 발명에 있어서 필 도금은 리버스 펄스 도금에 의하여 수행한다. 이에 관한 자세한 설명은 도 5에 설명한 바와 같으므로 이하 구체적인 설명은 생략한다.

도 7의 (c)와 같이 코어기재(10) 표면의 도전층(12)에 노광, 현상, 에칭, 검사를 포함하는 회로패턴 형성공정을 적용하여 회로 패턴(18)을 형성한다. 회로 패턴 형성공정이 완료된 후 기판은 후술하는 레이업(Lay-Up) 공정으로 이송된다.

(2) 제 2기판의 제조공정

코어 범프를 포함하는 제2 기판은 도 7의 (d)와 같이 제1 기판 제조공정으로부터 제작된 기판을 준비하고, 도 7의 (e)와 같이 은 페이스트와 같은 도전성 페이스트로 도금된 관통공(34)의 일면에 코어 범프(36)를 인쇄한다. 제2 기판에 결합되는 코어 범프(36)는 다른 기판의 도금된 관통공이나 회로패턴과 전기적으로 연결되며, 제2 기판의 도금된 관통공(34)은 다른 기판 또는 외층 기판의 외층 범프와 결합된다.

일괄공정을 수행하기 위하여 도 7의 (f)와 같이 프리프레그 등의 코어 절연재(38)를 회로 패턴(32)이 형성된 코어기재(30)의 일면에 적층한다. 이 과정에서 코어 범프(36)가 프리프레그 등의 코어 절연재(38)를 관통하여 절연재(38)의 표면에 돌출된다.

이와 같이 코어 절연재(38)의 표면으로 코어 범프(36)가 노출되도록 함으로써 일괄적층 시 안정적으로 다른 기판의 도금층이나 회로와 결합할 수 있도록 한다. 코어 절연재(38) 적층공정이 완료된 후 제2 기판은 후술하는 레이업 공정으로 이송된다.

(3) 외층기판 제조공정

도 7의 (g)와 같이 준비된 동박판(Copper Foil)(40)에 도 7의 (h)와 같이 실버 페이스트 등의 도전성 페이스트를 인쇄하여 외층 범프(42)를 형성한다. 제2 기판의 제조공정에서 언급한 바와 같이 일괄적층의 효율성을 제고하기 위하여 도 7의 (i)와 같이 프리프레그 등의 외층 절연재(44)를 동박판(40)에 적층한다. 이 과정에서 동박판(40)에 형성된 외층 범프(42)가 프리프레그 등의 외층 절연재(44)를 관통하여 외층 절연재(44) 표면으로 돌출된다.

이와 같이 표면으로 외층 범프(42)가 노출되도록 함으로써 일괄적층 과정에서 다른 기판의 도금층이나 회로와 외층 범프(42)가 안정적으로 결합하여 전기적으로 통전될 수 있다. 외층 절연재(44) 적층공정이 완료된 후 후술하는 레이업 공정으로 이송된다.

(4) 레이업 및 일괄적층 공정

도 7의 (j)와 같이 제1 기판, 제2 기판, 외층기판을 코어 범프(36) 및 외층 범프(42)의 위치가 다른 기판의 필 도금층(16)과 정렬되도록 레이업(Lay-Up)하고, 도 7의 (k)와 같이 일괄적층된 각 기판을 압착하여 다층인쇄회로기판을 제조한다. 이후 인쇄회로기판에 외층회로를 형성하는 공정은 종래의 일반 빌드업(Build-Up) 공정을 적용할 수 있다.

도 7의 (j), (k)에 도시된 바와 같이 제1 기판 또는 제2 기판을 여러 층 적층하여 필요한 만큼의 다층인쇄회로기판을 확보할 수 있다.

도 8은 본 발명의 바람직한 일 실시예, 즉 도 5에 도시된 인쇄회로기판의 제조공정에 따라 제조된 인쇄회로기판을 나타내는 단면도이다. 도 8을 참조하면 코어기재(10), 필 도금층(16) 회로패턴(18, 26), 코어 범프(20), 절연재(22)가 도시되어 있다.

본 발명의 일 실시예에 따른 인쇄회로기판은 코어기재(10)에 관통공을 형성하여 그 내부에 필 도금층(16)을 형성한 후, 필 도금층(16)의 양면에 코어 범프(20)를 형성하고, 회로패턴(18)이 형성된 코어기재(10)의 양면에 코어절연층(22)을 적층한 후 외부 회로(26)를 형성한 것이다.

도 9은 본 발명의 바람직한 다른 실시예, 즉 도 7에 도시된 인쇄회로기판의 제조공정에 따라 제조된 인쇄회로기판을 나타내는 단면도이다. 도 9을 참조하면, 코어기재(10, 30), 필 도금층(34), 회로패턴(18, 32), 코어 범프(36), 절연재(38, 44), 동박층(40), 외층 범프(42)가 도시되어 있다.

본 발명의 다른 실시예에 따른 인쇄회로기판은 코어기판에 관통공을 형성하고 그 내부에 필 도금층(34)을 형성한 기판과, 이 기판의 필 도금층(34)에 코어 범프(36)를 형성한 후 코어 절연층(38)을 적층한 기판 및 외층기판을 일괄적층하여 필 도금층(34)과 코어 범프(36), 외층 범프(42)가 전기적 연결을 구현할 수 있다. 결과적으로 필 도금층(34) 및 코어 범프(36), 외층 범프(42)로 이루어지는 전층 IVH 구조를 안정적으로 형성하는 것이다. 여기서 외층기판은 동박층(40)에 외층 범프(42)와 외층 절연재(44)가 형성된다.

또한 본 발명의 바람직한 또 다른 실시예에 따르면 코어기판에 관통공을 형성하고 그 내부에 필 도금층(34)을 형성한 기판과, 이 기판의 필 도금층(34)에 코어 범프(36)를 형성한 후 코어 절연층(38)을 적층한 기판을 일괄적층하여 필 도금층(34)과 코어 범프(36)가 전기적 연결을 구현할 수 있다. 여기서 최외층은 코어기재(10, 30)에 형성된 회로 패턴(18)이 구성하게 된다. 결과적으로 필 도금층(34) 및 코어 범프(36)로 이루어지는 전층 IVH 구조를 안정적으로 형성할 수 있다.

이와 같이 본 발명에 따른 인쇄회로기판의 내부기재(10, 30)를 구성하는 절연재의 두께는 100 μ m 내지 400 μ m일 수 있다. 이는 리버스 펄스 도금에 의하여 관통공을 충전할 수 있기 때문이다.

본 발명은 상기 실시예에 한정되지 않으며, 많은 변형이 본 발명의 사상 내에서 당 분야에서 통상의 지식을 가진 자에 의하여 가능함은 물론이다.

발명의 효과

상술한 바와 같이 본 발명은 리버스 펄스(reverse pulse) 도금에 의하여 코어기재의 관통공을 충전(filling) 하여, 종래 가공한계인 100 μ m 이상 두께의 코어기판을 제작할 수 있으며, 발명은 지금까지 곤란하였던 두꺼운 절연층에 범프를 형성할 수 있는 인쇄회로기판의 제조방법 및 이에 의해 제조된 인쇄회로기판을 제공한다.

또한, 본 발명은 코어기판의 강도증가에 따라 적층 시 발생하는 페이스트 범프의 전달압력에 잘 견딜 수 있고, 층간 결합이 용이하며, 열방출 효과가 우수하고, 종래에 일괄적층방식이 구현되지 않았던 코어기판도 일괄적층할 수 있는 인쇄회로기판의 제조방법 및 이에 의해 제조된 인쇄회로기판을 제공한다.

또한, 본 발명은 수평라인에서 도금이 가능하도록 하여 연속작업을 통하여 작업시간을 단축시킬 수 있고, 블라인드 비아홀을 형성하기 위하여 요구되던 개방부(window) 형성공정을 생략할 수 있는 인쇄회로기판의 제조방법 및 이에 의하여 제조된 인쇄회로기판을 제공한다.

도면의 간단한 설명

도 1은 종래기술에 따른 범프 기판을 나타내는 단면도;

도 2 내지 4는 본 발명의 바람직한 실시예들에 따른 범프를 이용한 인쇄회로기판 제조방법을 나타낸 순서도;

도 5 및 7은 본 발명의 바람직한 실시예들에 따른 범프를 이용한 인쇄회로기판 제조공정을 나타낸 흐름도; 및

도 8 및 9은 본 발명의 바람직한 실시예들에 따른 범프를 이용한 인쇄회로기판을 나타내는 단면도이다.

<도면의 주요 부분에 대한 부호의 설명>

10, 30 : 코어기재 12, 24 : 도전층

14 : 관통공 16, 34 : 필 도금층

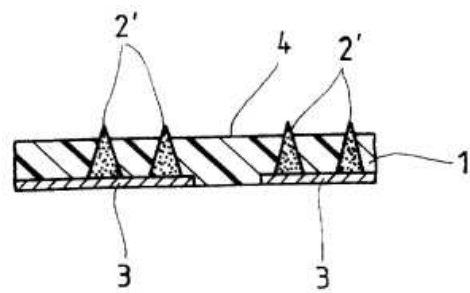
18, 26, 32 : 회로패턴 20, 36 : 코어 범프

22, 38, 44 : 절연재 40 : 동박층

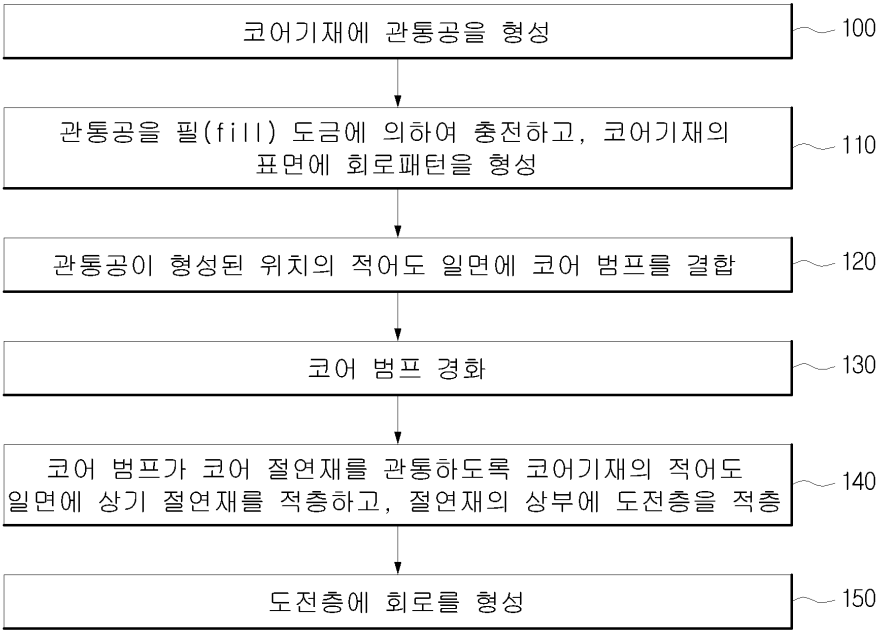
42 : 외층 범프

도면

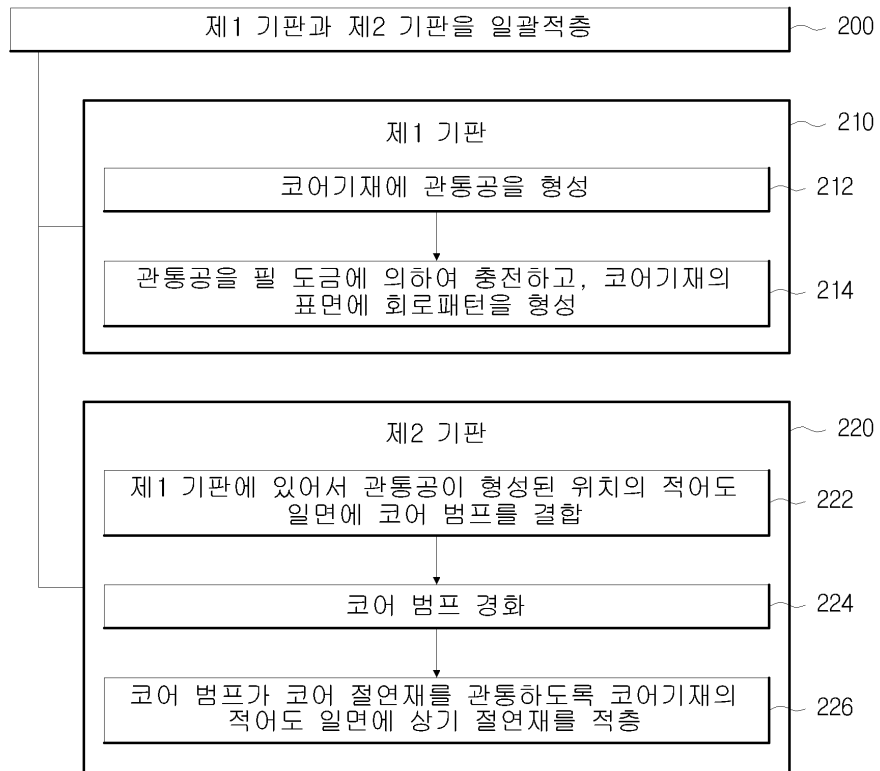
도면1



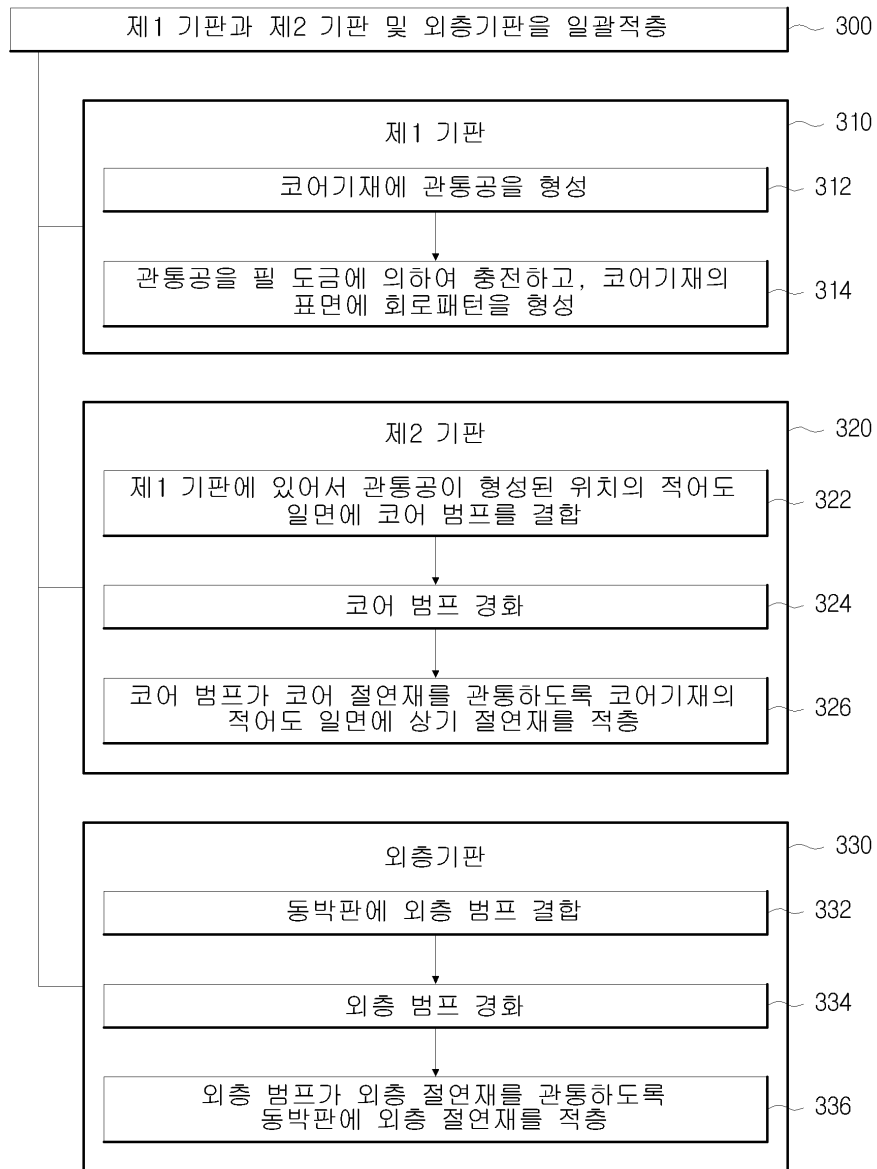
도면2



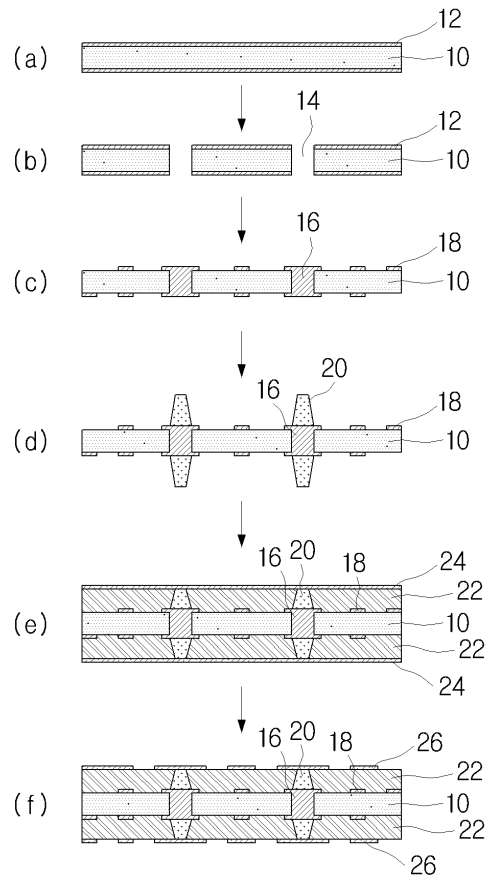
도면3



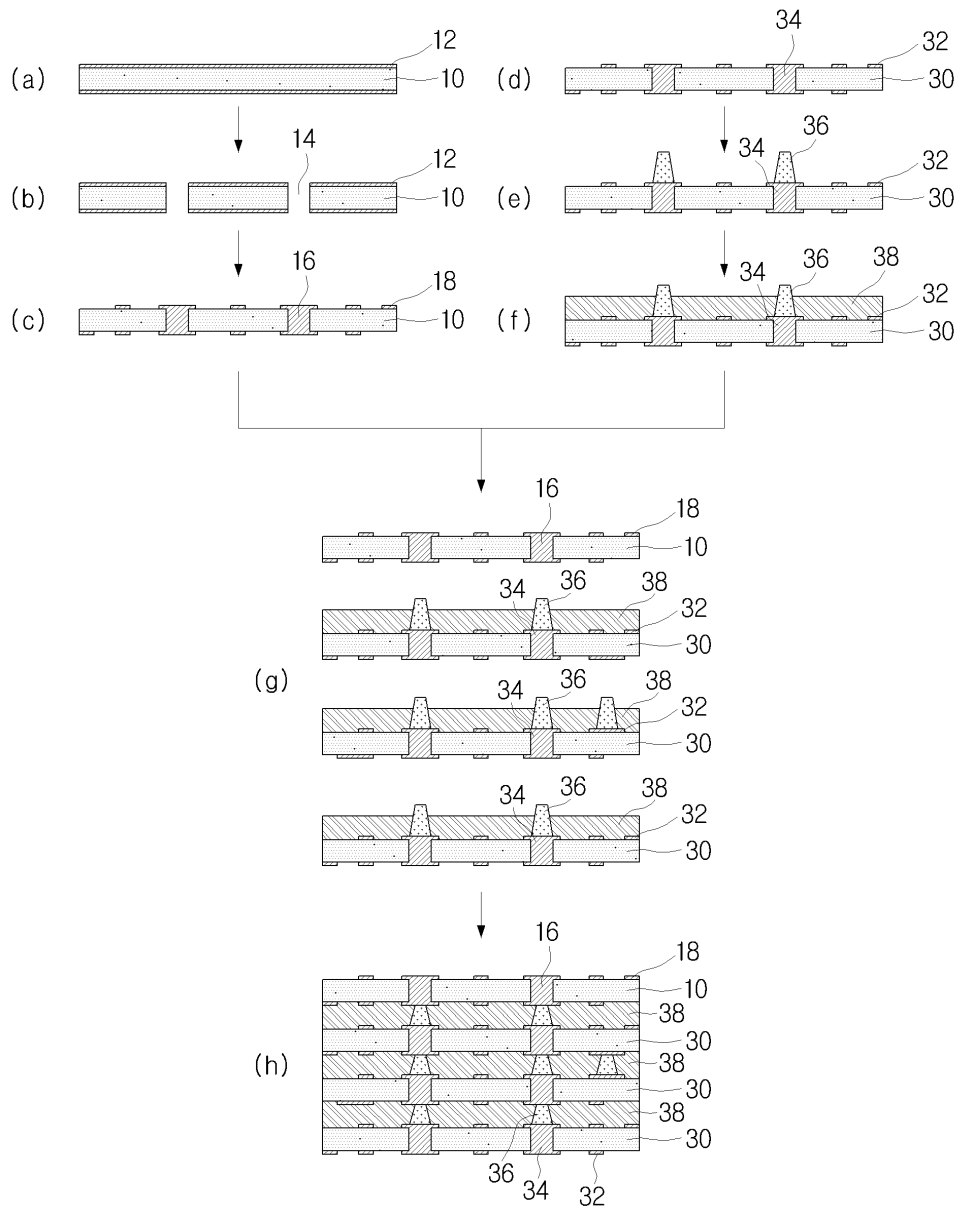
도면4



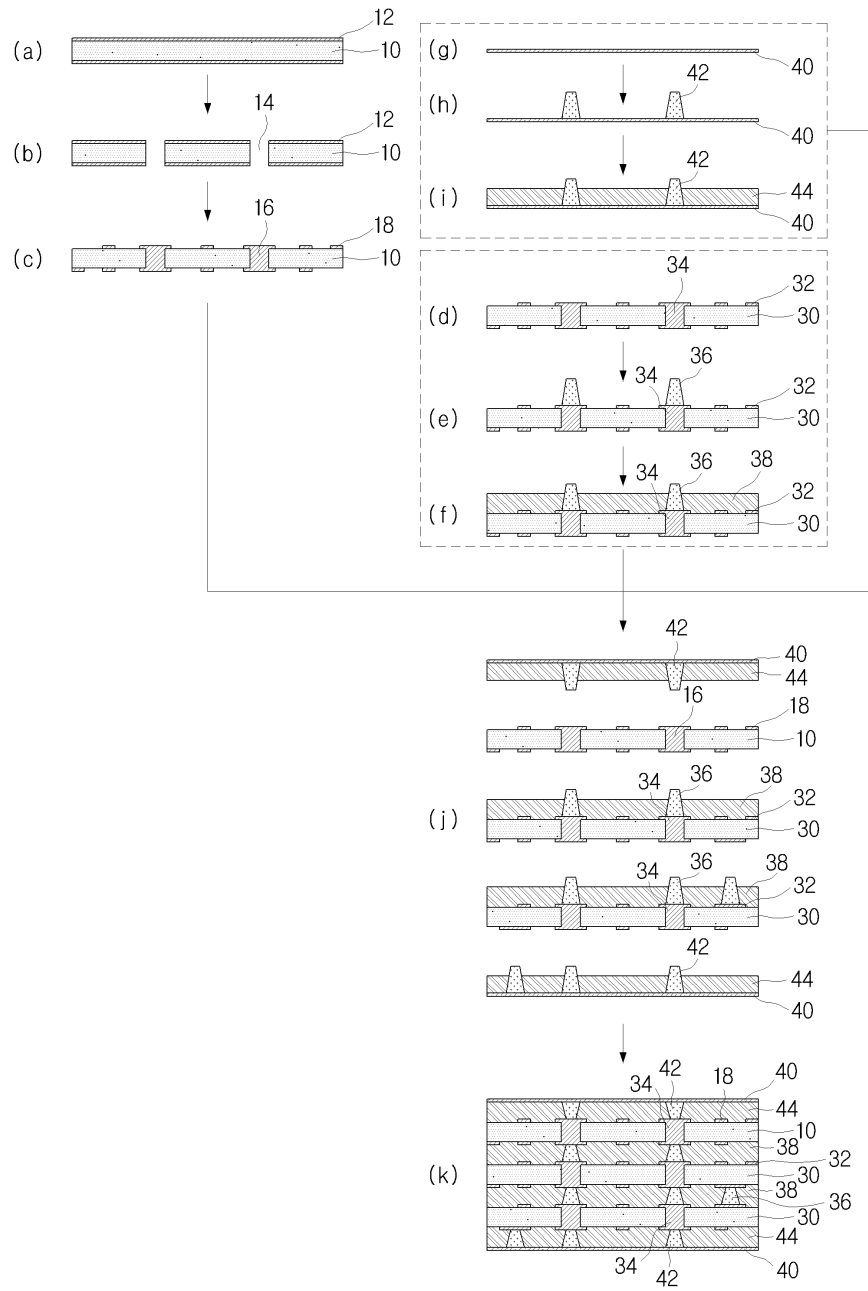
도면5



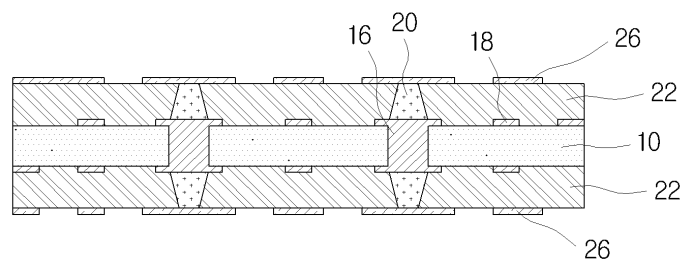
도면6



도면7



도면8



도면9

