(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
H01L 27/12

(11) 공개번호 특1998-077750
(43) 공개일자 1998년11월16일

(21) 출원번호 특1997-014991
(22) 출원일자 1997년04월22일

(71) 출원인 삼성전자 주식회사 윤종용
경기도 수원시 팔달구 매탄동 416번지
(72) 발명자 오승영
경기도 수원시 장안구 율전동 433-69
(74) 대리인 이영필, 권석흠, 노민식

심사청구 : 없음

(54) 박막 트랜지스터 액정표시장치(TFT-LCD) 및 그 제조방법

요약

본 발명은 유리기판 상에, 소오스 전극, 드레인 전극 및 게이트 전극을 구비하여 형성된 박막 트랜지스터(TFT); 상기 박막 트랜지스터를 덮도록 형성된 제1 절연막; 상기 제1 절연막 상에, 상기 TFT에 대응되도록 형성된 차광막 패턴; 상기 차광막 패턴이 형성된 결과물 상의 전면에 형성된 제2 절연막; 및 상기 제1 절연막과 제2 절연막을 관통하여 상기 드레인 전극을 노출시키는 콘택홀을 통하여 상기 드레인 전극과 연결된 화소 전극을 구비한 것을 특징으로 하는 박막 트랜지스터 액정 표시장치(TFT-LCD)와 이를 제조하는 방법을 제공한다.

대표도

도5

명세서

도면의 간단한 설명

도 1은 본 발명에 의한 TFT-LCD를 설명하기 위한 단면도이다.

도 2 내지 도 5는 본 발명의 바람직한 실시예에 따른 TFT-LCD의 제조방법을 설명하기 위하여 공정 순서에 따라 도시한 단면도들이다.

* 도면의 주요부분에 대한 부호의 설명

17 : 제1 절연막 19 : 차광막 패턴

21 : 제2 절연막 23 : 드레인 전극의 일부를 노출시키는 콘택홀

25 : 화소 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 박막 트랜지스터 액정 표시장치 (Thin Film Transistor Liquid Crystal Display; TFT-LCD)에 관한 것으로, 특히 차광막(Black Matrix; BM)이 칼라 필터 기판(상판)이 아닌 TFT기판(하판)에 형성되어 소비전력을 절감할 수 있고 화질도 향상될 수 있는 TFT-LCD 및 그 제조방법에 관한 것이다.

TFT-LCD는, TFT 매트릭스를 배치한 TFT기판과 칼라 필터(color filter) 및 공통전극을 배치한 칼라 필터 기판을 서로 마주보도록 고정시키고, 그 사이의 수 ㎛의 공간에 액정을 봉입한 패널(panel)을 2매의 편광판으로 끼운 구조로 되어 있다.

TFT 기판상에는 복수의 신호선과 주사선이 격자상으로 배치되어 있고, 상기 신호선과 주사선에 의해 둘러싸인 부분이 하나의 화소(pixel)된다. 화소전극 및 공통전극에는 투명도전막이 사용되므로, TFT기판의 뒤쪽에서 백 라이트(Back Light)를 비추어 칼라 필터측에서 통과해 나오는 빛을 보는 방식으로 되어 있다.

그런데, 백 라이트(Back Light)가 통과하여 나올 때 칼라 필터 기판(상판)에 형성되어 있는 각 칼라 필터 패턴의 경계지역에서 빛의 난반사가 발생하여 화질이 저하되는 문제가 있다. 기존에는 이를 방지하기 위

하여 칼라 필터 패턴의 경계지역에 차광막(BM)을 형성시켰는 데, 이는 다음과 같은 문제점을 일으킨다.

첫째, 칼라 필터 기판(상판)과 TFT기판(하판)을 얼라인(Align)할 때 미스얼라인(Misalign)을 고려하여 차광막(BM) 패턴의 폭을 크게 형성시켜야 하는 데, 이는 LCD의 개구율을 감소시킨다.

둘째, 차광막(BM)으로 인해 개구율이 작기 때문에 일정 수준 이상의 화질을 확보하기 위해서는 백 라이트(Back Light)의 소비전력을 증가시켜야 하며, 반대로 백 라이트(Back Light)의 소비전력을 증가시키지 아니하면 화질이 나빠진다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명이 이루고자 하는 기술적 과제는 상기 문제점을 해결하여 소비전력을 감소시킬 수 있고, 화질을 향상시킬 수 있는 TFT-LCD를 제공하는 데 있다.

본 발명의 다른 기술적 과제는, 상기 TFT-LCD를 제조하는 데 적합한 제조방법을 제공하는 데 있다.

발명의 구성 및 작용

상기 기술적 과제를 달성하기 위하여 본 발명은, 유리기판 상에 소오스 전극, 드레인 전극 및 게이트 전극을 구비하여 형성된 박막 트랜지스터(TFT); 상기 박막 트랜지스터를 덮도록 형성된 제1 절연막; 상기 제1 절연막 상에, 상기 TFT에 대응되도록 형성된 차광막 패턴; 상기 차광막 패턴이 형성된 결과물 상의 전면에 형성된 제2 절연막; 및 상기 제1 절연막과 제2 절연막을 관통하여 상기 드레인 전극을 노출시키는 콘택홀을 통하여 상기 드레인 전극과 연결된 화소 전극을 구비한 것을 특징으로 하는 박막 트랜지스터 액정 표시장치(TFT-LCD)를 제공한다.

본 발명에 있어서, 상기 제1 절연막은 P-TEOS(Plasma-based TetraEthyl OrthoSilicate)막, SOG(Spin On Grass)막 및 P-TEOS 막이 차례로 적층된 구조로 형성하는 것이 바람직하다.

본 발명에 있어서, 상기 차광막 패턴은 Ti 또는 TiN 로 형성하는 것이 바람직하다.

본 발명에 있어서, 상기 차광막 패턴의 두께는 300Å ~ 3000Å으로 하는 것이 바람직하다.

상기 다른 기술적 과제를 달성하기 위하여 본 발명은, 유리기판 상에 소오스 전극, 드레인 전극 및 게이트 전극을 구비한 박막 트랜지스터(TFT)를 형성하는 단계; 상기 TFT가 형성된 결과물 상에 제1 절연막을 형성하는 단계; 상기 제1 절연막 상에, 상기 TFT에 대응되는 차광막 패턴을 형성하는 단계; 상기 차광막 패턴이 형성된 결과물 상의 전면에 제2 절연막을 형성하는 단계; 상기 드레인 전극을 노출시키는 콘택홀을 형성하는 단계; 및 상기 콘택홀을 덮어 상기 드레인 전극과 연결된 화소 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 박막 트랜지스터 액정 표시장치(TFT-LCD)의 제조방법을 제공한다.

본 발명에 있어서, 상기 제1 절연막은 P-TEOS 막, SOG(Spin On Grass)막 및 P-TEOS 막이 차례로 적층된 구조로 형성하는 것이 바람직하다.

본 발명에 있어서, 상기 차광막 패턴은 Ti 또는 TiN 로 형성하는 것이 바람직하다.

본 발명에 있어서, 상기 차광막 패턴의 두께는 300Å ~ 3000Å으로 형성하는 것이 바람직하다.

본 발명에 있어서, 상기 차광막 패턴을 형성하는 단계는, $BCl_3 + Cl_2 + CHF_3$ 의 혼합가스 또는 $BCl_3 + Cl_2$ 의 혼합가스 중의 어느 하나를 사용하여 이루어 지는 것이 바람직하다.

본 발명에 있어서, 상기 SOG 막을 형성한 후, 상기 SOG 막의 표면을 평탄화하는 단계를 더 구비하는 것이 바람직하다.

본 발명에 따른 박막 트랜지스터 액정 표시장치(TFT-LCD)의 경우, 차광막(Black Matrix) 패턴을 칼라 필터 기판(상판)이 아닌 TFT기판(하판)에 형성시키므로, 차광막(BM) 패턴의 폭은 칼라 필터 기판(상판)과 TFT기판(하판)을 얼라인(Align)할 때 발생하는 미스얼라인(Misalign)을 고려하여 크게 할 필요가 없다. 따라서, TFT-LCD의 개구율이 증가하고, 백 라이트(Back Light)의 소비전력을 감소시킬 수 있다. 또한, 차광막과 화소 전극 사이에 커패시터가 형성되어 화질이 향상된다.

이하, 본 발명의 바람직한 실시예에 대하여 첨부한 도 1 내지 도 5를 참조하여 상세히 설명한다.

도 1은 본 발명에 의한 박막 트랜지스터 액정 표시장치(TFT-LCD)를 설명하기 위한 것으로, 박막 트랜지스터(TFT) 기판(하판)의 단면도이다.

도 1을 참조하면, 본 발명에 의한 박막 트랜지스터 액정 표시장치(TFT-LCD)의 TFT 기판에는 유리기판(100)상에 비정질 실리콘(a-Si)막으로 이루어진 반도체막 패턴(1,3)이 형성되어 있다. 도면에서 좌측에 형성된 반도체막 패턴(1)은 TFT의 활성층으로 사용되고, 우측에 형성된 반도체막 패턴(3)은 스토리지 커패시터의 하부전극으로 사용된다. 이들 반도체막 패턴들(1,3) 상에는 이들을 절연시키는 절연막(5)이, 예를 들면 CVD 산화막으로 형성되어 있으며, 이 절연막(5)상에는, 예를 들어 알루미늄(Al)으로 이루어진 게이트 전극(7)과 역시 알루미늄(Al)으로 이루어진 스토리지 커패시터의 상부전극(9)이 형성되어 있다. 상기 절연막(5)은 TFT의 게이트 절연막으로 사용되고, 상기 하부전극용 반도체막 패턴(3)과 상부전극(9)은 이들 사이에 위치한 절연막(5)와 더불어 스토리지 커패시터를 형성한다.

계속하여, 이들 결과물 상에 이들을 덮는 절연막(11), 예를 들면 저온산화막(LTO)이 형성되어 있으며, 이 절연막(11) 상에는 상기 절연막(5, 11)들을 연속적으로 식각하여 TFT의 활성층으로 사용되는 반도체막 패턴(1)을 노출시키도록 마련된 콘택홀을 매립하여 형성된 소오스 전극(13)과 드레인 전극(15)이 형성되어 있다. 상기 소오스 전극(13)과 드레인 전극(15)은 예를 들어 크롬(Cr)과 같은 금속막으로 이루어져 있다.

계속하여, 이들 결과물의 전면을 덮는 제1 절연막(17)이 형성되어 있는 데, 이 제1 절연막은 P-TEOS막,

SOG(Spin On Grass)막 및 P-TEOS막이 차례로 적층된 구조로 이루어 지는 것이 바람직하다.

계속하여, 제1 절연막(17) 상에는 차광막 패턴(19)이 형성되어 있는 데, 이 차광막(19)은 티타늄(Ti) 또는 티타늄 나이트라이드(TiN)로 이루어 지며, 그 두께는 300Å~3000Å 정도가 바람직하다.

계속하여, 이들 결과물의 전면에는 P-TEOS막으로 이루어진 제2 절연막(21)이 형성되어 있다.

마지막으로, 이들 결과물 상에는 드레인 전극의 일부를 노출시키도록 형성된 콘택홀을 통해 드레인 전극과 연결된 화소전극(25)이 형성되어 있다. 이 화소전극(25)은, 예를 들어 ITO(Indium Tin Oxide)와 같은 투명도전막으로 형성되어 있다.

다음은, 도 1에 도시된 본 발명에 의한 TFT-LCD의 TFT기판의 제조방법을 첨부도면 도 2 내지 도 5를 참조하여 설명한다.

도 2는 유리기판(100)상에 소오스 전극(13), 드레인 전극(15) 및 게이트 전극(7)으로 이루어진 TFT와 하부전극(3), 절연막(5) 및 상부전극(9)으로 이루어지는 스토리지 커패시터를 형성하는 단계를 설명하기 위한 단면도이다.

구체적으로 설명하면, 유리기판(100) 상에 비정질 실리콘(a-Si)막을 증착한 후 결정화하여 반도체막을 형성한다. 이어서, 상기 반도체막을 패터닝함으로써 TFT의 활성층과 스토리지 커패시터의 하부전극으로 사용될 반도체막 패턴(1,3)을 형성한다. 다음, 상기 반도체막 패턴(1,3)이 형성된 기판상에, 예를 들면 산화막을 증착하여 절연막(5)을 형성한다. 상기 절연막(5)은 TFT의 게이트 절연막과 스토리지 커패시터의 유전막으로 사용된다.

계속하여, 상기 절연막(5) 상에 알루미늄(Al)을 증착한 후, 이를 패터닝하여 게이트 전극(7) 및 스토리지 커패시터의 상부전극(9)을 형성한다. 다음에, TFT부의 상기 반도체막을 도우프시켜 TFT의 소오스 및 드레인(도시안됨)을 형성한다.

계속하여, 상기 결과물의 전면에, 예를 들면 산화막을 증착하여 상기 게이트 전극(7)과 상부전극(9) 또는 다른 도전막을 절연한다. 다음, 상기 절연막(5, 11)들을 연속적으로 식각하여 상기 소오스 및 드레인(도시안됨)을 노출시키는 콘택홀을 형성한 후, 이 결과물의 전면에 예를 들어 크롬(Cr)을 증착한 후 패터닝함으로써 소오스 전극(13)과 드레인 전극(15)을 형성한다.

도 3은 차단막 패턴(19)를 형성하는 단계를 설명하기 위한 단면도이다.

구체적으로 설명하면, 상기 결과물 상의 전면에 제1 절연막(17)을 다음의 공정순서에 따라 형성한다. 먼저, 플라즈마 CVD 방법을 이용하여 P-TEOS(TetraEthyl OrthoSilicate)막을 5000Å의 두께로 증착하고, 이어서 SOG막을 2200Å의 두께로 도포한 후 상기 SOG막을 베이킹한다. 상기 SOG막의 두께 균일도를 얻기 위하여 SOG 막의 도포 및 베이킹을 1회 이상 반복할 수도 있다. 다음에, 상기 SOG막을 에치백(etch back)함으로써 제1절연막(17)의 표면을 평탄화한다. 이는 후속되는 차광막 패터닝공정에서 식각 마진을 확보하기 위한 것이다.

계속하여, 후속의 차광막 패턴을 형성하기 위한 식각공정시 SOG막이 노출되지 않도록 플라즈마 CVD 방법을 이용하여 P-TEOS 막을 2000Å 더 증착한다. 만일 이 공정을 생략하면, 후속의 드레인 전극과 투명도전막을 연결시키기 위한 식각공정(습식식각+건식식각)중의 습식식각시 식각액에 의하여 SOG막이 녹아나오는 문제를 일으킨다.

계속하여, 상기 제1 절연막(17) 상의 전면에 차광효과가 높은 물질, 예를 들어 Ti 또는 TiN를 300Å~3000Å의 두께로 증착한 후 패터닝함으로써, 컬러 필터의 경계지역에서 빛의 난반사를 방지하는 차광막 패턴(19)을 형성한다. 이때, 상기 차광막 패턴(19)을 형성하기 위한 패터닝 공정은, Ti 또는 TiN에 대해 높은 식각율을 갖는 가스, 예를 들면 $BCl_3 + Cl_2 + CHF_3$ 의 혼합가스 또는 $BCl_3 + Cl_2$ 의 혼합가스 중의 어느 하나를 사용하는 건식식각으로 이루어 진다.

이처럼 차광막 패턴(19)이 상판(칼라 필터 기판)이 아닌 하판에 설치되어 있으므로, 기존의 차광막 패턴이 상판에 설치되어 있는 경우와는 달리 상판과 하판의 미스얼라인먼트를 고려하여 차광막 패턴의 폭을 크게 할 필요가 없다. 따라서, 본 발명에 따른 TFT-LCD는 개구율이 증가하여 백 라이트의 소비전력을 감소시킬 수 있으며, 또한 백 라이트(Back Light)의 소비전력을 증가시키지 아니하고도 화질을 증가시킬 수 있다.

도 4는 제2 절연막(21)과 상기 드레인 전극(15)의 일부를 노출시키는 콘택홀(23)을 형성하는 단계를 설명하기 위한 단면도이다.

구체적으로 설명하면, 상기 결과물 상의 전면에 4000Å 두께의 P-TEOS막을 증착하여 제2 절연막(21)을 형성한다. 계속하여, 제1 절연막(17)과 상기 제2 절연막(21)을 연속적으로 사진식각하여 드레인 전극(15)의 일부를 노출시키는 콘택홀(23)을 형성한다.

도 5는 화소전극(25)을 TFT 기판(하판)을 완성하는 단계를 설명하기 위한 단면도이다.

구체적으로 설명하면, 상기 드레인 전극(15)의 일부를 노출시키도록 형성된 콘택홀(23)을 매립하면서 상기 결과물 상의 전면에 ITO(Indium Tin Oxide)를 증착한다. 계속하여, 상기 ITO를 패터닝하고 식각함으로써 투명도전막(25)를 완성한다.

이때, 상기 화소 전극(25)과 차광막 패턴(19)의 사이에 추가적으로 커패시터가 형성됨으로써 유지용량(Cst)이 증가한다. 따라서, TFT 스위치가 ON되어 유지용량에 충전된 전하가 TFT 스위치가 OFF 된 동안에도 다음 신호 인가전압을 위한 TFT ON 시까지 충실히 유지되어 화질이 향상된다.

이어서, 도시하지는 않았지만 차광막 패턴이 없는 칼라 필터 기판과 본 발명에 따른 TFT 기판을 얼라인한 후 액정을 주입하여 TFT-LCD를 완성한다.

발명의 효과

상기한 바와 같이, 본 발명에 따른 TFT-LCD는 TFT 기판(하판)에 차광막 패턴을 형성함으로써 개구율과 유지용량을 증가시켜 백 라이트(Back Light)의 소비전력을 감소시킬 수 있으며, 또한 백 라이트(Back Light)의 소비전력을 증가시키지 아니하고도 화질을 증가시킬 수 있다.

이상, 본 발명을 구체적인 실시예를 들어 상세하게 설명하였으나, 본 발명은 이에 한정되지 않고, 본 발명의 기술적 사상의 범위 내에서 당 분야에서 통상의 지식을 가진 자에 의하여 여러 가지 변형이 가능하다.

(57) 청구의 범위

청구항 1

유리기판 상에, 소오스 전극, 드레인 전극 및 게이트 전극을 구비하여 형성된 박막 트랜지스터(TFT);

상기 박막 트랜지스터를 덮도록 형성된 제1 절연막;

상기 제1 절연막 상에, 상기 TFT에 대응되도록 형성된 차광막 패턴;

상기 차광막 패턴이 형성된 결과물 상의 전면에 형성된 제2 절연막; 및

상기 제1 절연막과 제2 절연막을 관통하여 상기 드레인 전극을 노출시키는 콘택홀을 통하여 상기 드레인 전극과 연결된 화소 전극을 구비한 것을 특징으로 하는 박막 트랜지스터 액정 표시장치(TFT-LCD).

청구항 2

제1항에 있어서, 상기 제1 절연막은 P-TEOS(Plasma-based TetraEthyl OrthoSilicate)막, SOG(Spin On Grass)막 및 P-TEOS 막이 차례로 적층된 구조로 형성된 것을 특징으로 하는 박막 트랜지스터 액정 표시장치(TFT-LCD).

청구항 3

제1항에 있어서, 상기 차광막 패턴은 Ti 또는 TiN 로 형성된 것을 특징으로 하는 박막 트랜지스터 액정 표시장치(TFT-LCD).

청구항 4

제1항에 있어서, 상기 차광막 패턴의 두께는 300Å ~ 3000Å인 것을 특징으로 하는 박막 트랜지스터 액정 표시장치(TFT-LCD).

청구항 5

유리기판 상에 소오스 전극, 드레인 전극 및 게이트 전극을 구비한 박막 트랜지스터(TFT)를 형성하는 단계;

상기 TFT가 형성된 결과물 상에 제1 절연막을 형성하는 단계;

상기 제1 절연막 상에, 상기 TFT에 대응되는 차광막 패턴을 형성하는 단계;

상기 차광막 패턴이 형성된 결과물 상의 전면에 제2 절연막을 형성하는 단계;

상기 드레인 전극을 노출시키는 콘택홀을 형성하는 단계; 및

상기 콘택홀을 덮어 상기 드레인 전극과 연결된 화소 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 박막 트랜지스터 액정 표시장치(TFT-LCD)의 제조방법.

청구항 6

제5항에 있어서, 상기 제1 절연막은 P-TEOS 막, SOG(Spin On Grass)막 및 P-TEOS 막이 차례로 적층된 구조로 형성하는 것을 특징으로 하는 박막 트랜지스터 액정 표시장치(TFT-LCD)의 제조방법.

청구항 7

제5항에 있어서, 상기 차광막 패턴은 Ti 또는 TiN 로 형성하는 것을 특징으로 하는 박막 트랜지스터 액정 표시장치(TFT-LCD)의 제조방법.

청구항 8

제5항에 있어서, 상기 차광막 패턴의 두께는 300Å ~ 3000Å로 형성하는 것을 특징으로 하는 박막 트랜지스터 액정 표시장치(TFT-LCD)의 제조방법.

청구항 9

제5항에 있어서, 상기 차광막 패턴을 형성하는 단계는,

$BCl_3 + Cl_2 + CHF_3$ 의 혼합가스 또는 $BCl_3 + Cl_2$ 의 혼합가스 중의 어느 하나를 사용하여 이루어 지는 것을 특징으로 하는 박막 트랜지스터 액정 표시장치(TFT-LCD)의 제조방법.

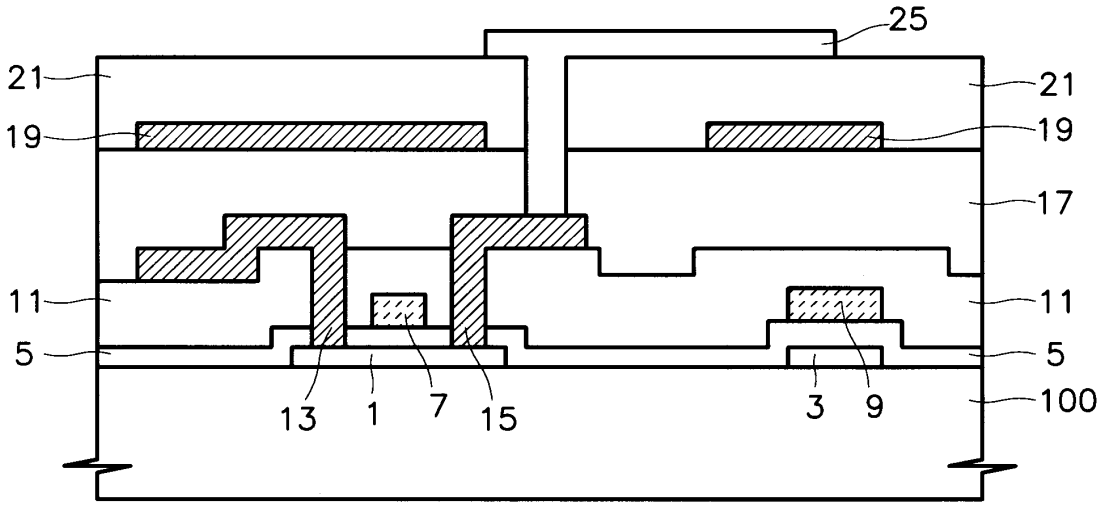
청구항 10

제6항에 있어서, 상기 SOG 막을 형성한 후,

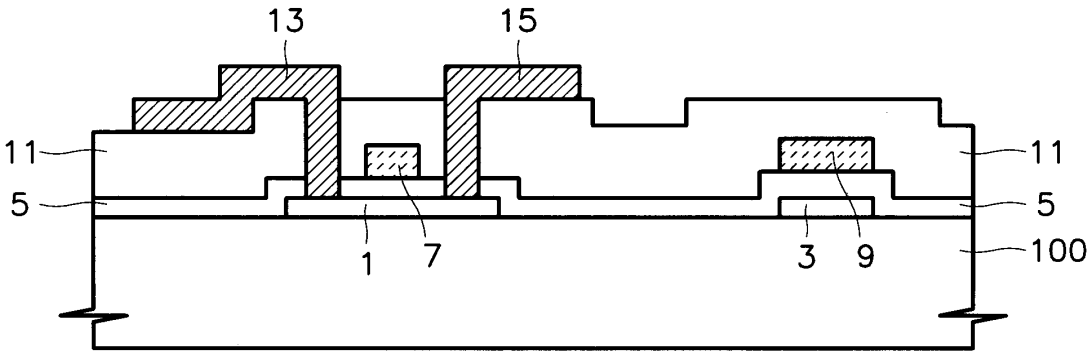
상기 SOG 막의 표면을 평탄화하는 단계를 더 구비하는 것을 특징으로 하는 박막 트랜지스터 액정 표시장치(TFT-LCD)의 제조방법.

도면

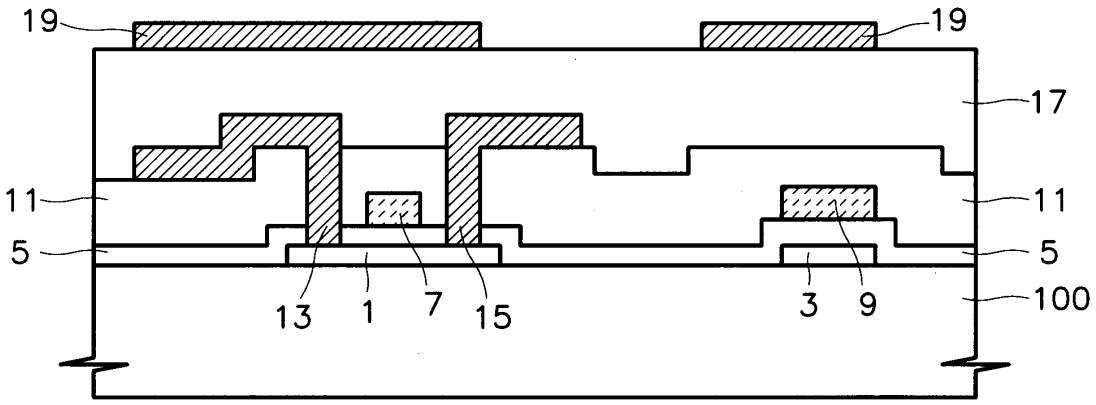
도면1



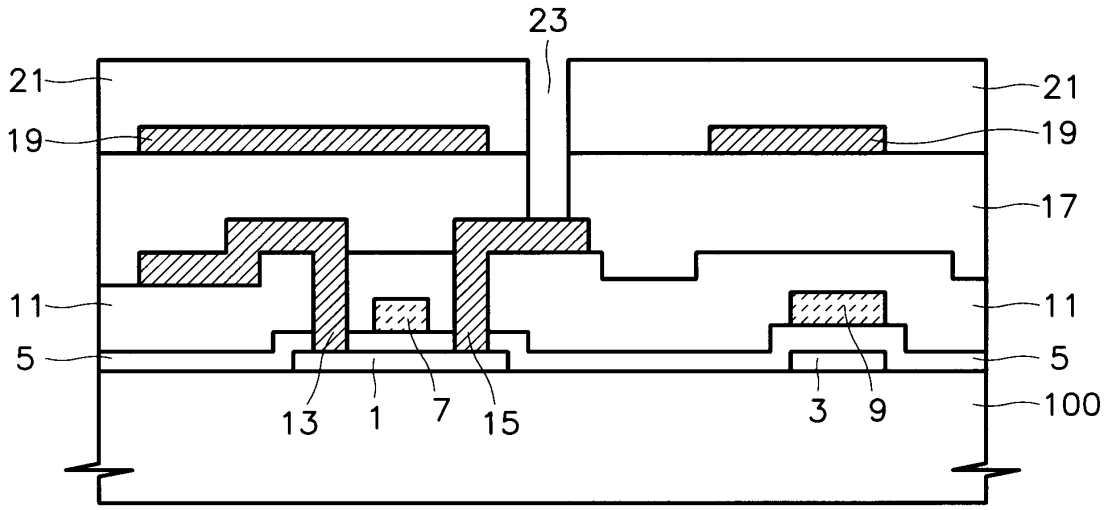
도면2



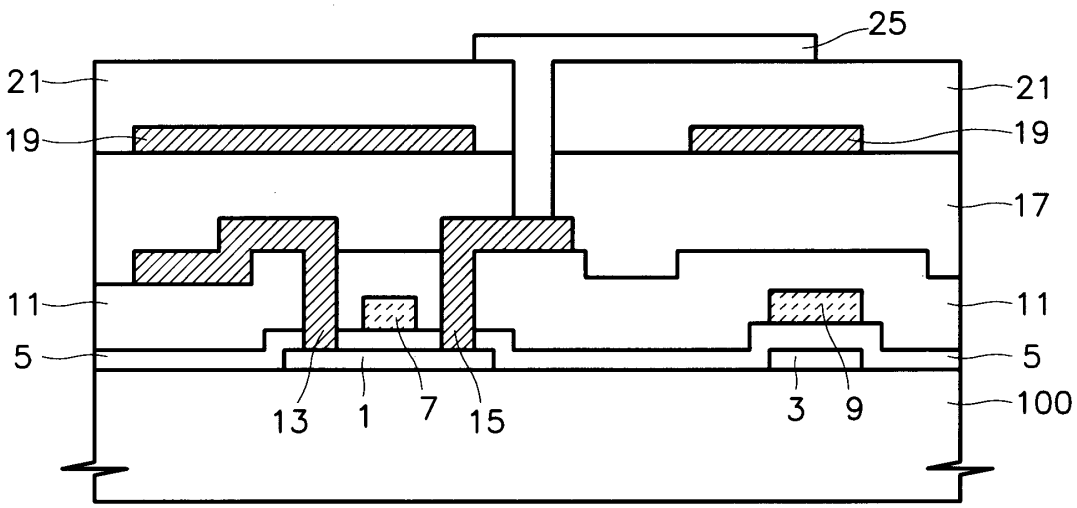
도면3



도면4


23
21
21
19
19
17
11
11
5
5
100
13
1
7
15
3
9

도면5


25
21
21
19
19
17
11
11
5
5
100
13
1
7
15
3
9