

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6025875号
(P6025875)

(45) 発行日 平成28年11月16日(2016.11.16)

(24) 登録日 平成28年10月21日(2016.10.21)

(51) Int.Cl.	F I
HO 1 L 23/12 (2006.01)	HO 1 L 23/12 5 O 1 P
HO 1 L 25/10 (2006.01)	HO 1 L 25/14 Z
HO 1 L 25/11 (2006.01)	
HO 1 L 25/18 (2006.01)	

請求項の数 5 (全 39 頁)

(21) 出願番号	特願2014-558769 (P2014-558769)	(73) 特許権者	309034272
(86) (22) 出願日	平成25年2月14日 (2013. 2. 14)		インヴェンサス・コーポレイション
(65) 公表番号	特表2015-508240 (P2015-508240A)		アメリカ合衆国 カリフォルニア州 9 5
(43) 公表日	平成27年3月16日 (2015. 3. 16)		1 3 4、サン・ホセ、オーチャード・パー
(86) 国際出願番号	PCT/US2013/026126		クウェイ 3 0 2 5
(87) 国際公開番号	W02013/126269	(74) 代理人	100099623
(87) 国際公開日	平成25年8月29日 (2013. 8. 29)		弁理士 奥山 尚一
審査請求日	平成27年4月21日 (2015. 4. 21)	(74) 代理人	100096769
(31) 優先権主張番号	13/752, 485		弁理士 有原 幸一
(32) 優先日	平成25年1月29日 (2013. 1. 29)	(74) 代理人	100107319
(33) 優先権主張国	米国 (US)		弁理士 松島 鉄男
(31) 優先権主張番号	13/405, 125	(74) 代理人	100114591
(32) 優先日	平成24年2月24日 (2012. 2. 24)		弁理士 河村 英文
(33) 優先権主張国	米国 (US)	(74) 代理人	100125380
早期審査対象出願			弁理士 中村 綾子

最終頁に続く

(54) 【発明の名称】 超小型電子パッケージを作製する方法

(57) 【特許請求の範囲】

【請求項 1】

超小型電子パッケージを作製する方法であって、

a) 所定の長さを有する金属ワイヤセグメントをボンディングツールのキャピラリから送り出すステップと、

b) 前記ボンディングツールを使用するステップであって、前記金属ワイヤの一部を基板の第1の表面において露出する導電性素子に結合し、それにより、前記導電性素子上にワイヤボンドのベースを形成する、使用するステップと、

c) 前記ワイヤの一部を前記ボンディングツール内に固定するステップと、

d) 前記固定された部分と前記ベースとの間の場所において前記金属ワイヤを切断するステップであって、前記ワイヤボンドの端面を少なくとも部分的に画定し、前記ベースと前記端面との間に前記ワイヤボンドのエッジ面が画定される、切断するステップと、

e) ステップ(a)～ステップ(d)を繰り返すステップであって、前記基板の複数の前記導電性素子への複数のワイヤボンドを形成する、繰り返すステップと、

f) その後、前記基板の前記表面の上に重なる誘電体封止層を形成するステップであって、前記封止層は、前記基板の前記表面及び前記ワイヤボンドの一部を少なくとも部分的に被覆するように形成され、それにより、前記封止層によって被覆されない前記ワイヤボンドの端面又はエッジ面のうちの少なくとも一方の一部によって、前記ワイヤボンドの封止されない部分が画定される、形成するステップと、

を含み、

10

20

前記金属ワイヤセグメントは前記ボンディングツール上に取り付けられるレーザを用いて切断され、

前記ボンディングツールはキャピラリを含み、該キャピラリは前記ワイヤボンドが送り出される際に通る該キャピラリの面を画定し、前記キャピラリは該キャピラリの側壁内に形成される開口部を含み、前記レーザは、前記開口部を通して、前記キャピラリ内に位置決めされる前記ワイヤセグメントの場所に切断ビームを誘導するように、前記ボンディングツール上に取り付けられる、超小型電子パッケージを作製する方法。

【請求項 2】

前記レーザは CO_2 、Nd:YAG 又は Cu 蒸気レーザのうちの 1 つである、請求項 1 に記載の方法。

10

【請求項 3】

前記金属ワイヤは部分的にのみ切込みを入れられ、前記ボンディングツールは、前記ワイヤの前記部分が固定されたまま、前記基板の前記表面から遠ざけられ、それにより、前記ワイヤが前記切込みの場所において断線し、前記端面は前記切込み及び前記断線によって形成される、請求項 1 に記載の方法。

【請求項 4】

前記金属ワイヤは、前記ワイヤボンドの前記エッジ面に対して実質的に垂直な方向において前記ワイヤセグメントを完全に貫通して切断され、前記ワイヤボンドの前記端面は前記切断によって形成される、請求項 1 に記載の方法。

【請求項 5】

20

超小型電子パッケージを作製する方法であって、

a) 金属ワイヤをボンディングツールのキャピラリを通して送り出すステップと、

b) 前記ボンディングツールを使用するステップであって、前記金属ワイヤの一部分を基板の第 1 の表面において露出する導電性素子に結合し、それにより、前記導電性素子にワイヤボンドのベースを形成する、使用するステップと、

c) 前記ワイヤの一部分を前記ボンディングツール内に固定するステップと、

d) 前記キャピラリ内の前記金属ワイヤを前記固定された部分と前記ベースとの間の場所において切断するステップであって、前記ワイヤボンドの前記ベースから所定の距離において前記ワイヤボンドの端面を少なくとも部分的に画定し、前記金属ワイヤは前記ボンディングツール上に取り付けられるレーザを用いて切断され、該レーザの切断ビームは前記キャピラリの壁の開口部を通過して、前記キャピラリ内に及び前記キャピラリ内の前記金属ワイヤに達する、切断するステップと、

30

を含む、超小型電子パッケージを作製する方法。

【発明の詳細な説明】

【技術分野】

【0001】

本明細書における本発明の実施形態は、パッケージオンパッケージアセンブリにおいて用いることができる超小型電子パッケージを作製する種々の構造及び方法に関し、より詳細には、パッケージオンパッケージ接続の一部分としてワイヤボンドを組み込むそのような構造に関する。

40

【0002】

[関連出願の相互参照]

本出願は 2013 年 1 月 29 日に出願の米国特許出願第 13 / 752, 485 号の継続出願であり、その特許出願は、2012 年 2 月 24 日に出願の米国特許出願第 13 / 405, 125 号、現在、2013 年 2 月 12 日に発行の米国特許第 8, 372, 741 号の継続出願であり、それらの特許文献の開示は引用することにより本明細書の一部をなすものとする。

【背景技術】

【0003】

50

半導体チップ等の超小型電子デバイスは、通常、他の電子構成要素への多数の入出力接続を必要とする。半導体チップ又は他の同等のデバイスの入出力コンタクトは、通例、デバイスの表面を実質的に被覆するグリッド状のパターン（一般に「エリアアレイ」と呼ばれる）、若しくはデバイスの前面の各縁に平行にかつ隣接して延在することができる細長い列に配置されるか、又は前面の中央に配置される。通常、チップ等のデバイスはプリント回路基板等の基板上に物理的に実装されなくてはならず、デバイスのコンタクトは回路基板の導電性機構に電氣的に接続されなくてはならない。

【 0 0 0 4 】

半導体チップは一般に、チップを製造し、回路基板又は他の回路パネル等の外部基板に実装する間のそのチップの取扱いを容易にするパッケージにおいて提供される。例えば、多くの半導体チップは、表面実装に適したパッケージにおいて提供される。この一般的なタイプの多数のパッケージが種々の用途について提案されている。最も一般的には、そのようなパッケージは、誘電体上にめっき又はエッチングされた金属構造体として形成された端子を有する、一般に「チップキャリア」と呼ばれる誘電体素子を含む。これらの端子は通常、チップキャリア自体に沿って延在する薄いトレース等の機構によって、及びチップのコンタクトと端子又はトレースとの間に延在する微細なリード線又は配線によって、チップ自体のコンタクトに接続される。表面実装動作において、パッケージは、パッケージ上の各端子が回路基板上の対応するコンタクトパッドと位置合わせされるように回路基板上に配置される。端子とコンタクトパッドの間にはんだ又は他の結合剤が提供される。はんだを溶かすか若しくは「リフロー」させるようにアセンブリを加熱するか又は他の形で結合剤を活性化させることによって、パッケージを定位置に永久結合することができる。

【 0 0 0 5 】

多くのパッケージが、パッケージの端子に取り付けられた、直径が約 0 . 1 mm 及び約 0 . 8 mm（5 ミル及び 30 ミル）のはんだボールの形態のはんだ塊を含む。パッケージの底面から突出するはんだボールのアレイを有するパッケージは、一般にボールグリッドアレイすなわち「BGA」パッケージと呼ばれる。ランドグリッドアレイすなわち「LGA」パッケージと呼ばれる他のパッケージは、はんだから形成される薄い層又はランドによって基板に固定される。このタイプのパッケージは非常に小型にすることができる。一般に「チップスケールパッケージ」と呼ばれる或る特定のパッケージは、パッケージに組み込まれたデバイスのエリアに等しいか又はそれよりも僅かにしか大きくない回路基板のエリアを占有する。これによりアセンブリの全体サイズが低減し、基板上の様々なデバイス間で短い相互接続を用いることが可能になり、ひいてはデバイス間の信号伝搬時間が制限され、このためアセンブリの高速動作が容易になるという点でこれは有利である。

【 0 0 0 6 】

パッケージングされた半導体チップは、多くの場合に「積層」構成において提供される。積層構成では、1つのパッケージが例えば回路基板上に設けられ、別のパッケージが第1のパッケージの上に実装される。これらの構成によって、回路基板上の単一の接地面積内に複数の異なるチップが実装されることを可能にすることができ、パッケージ間の短い相互接続を提供することによって高速動作を更に容易にすることができる。多くの場合に、この相互接続距離は、チップ自体の厚みよりも僅かにしか大きくない。チップパッケージの積層内で相互接続を達成するために、（最上部のパッケージを除いて）各パッケージの両側において機械的接続及び電氣的接続のための構造を与えることが必要である。これは例えば、チップが実装される基板の両側にコンタクトパッド又はランドを設けることによって行われ、パッドは導電性ビア等によって基板を通じて接続される。下側の基板の上部のコンタクトと次に高い基板の底部のコンタクトとの間の間隙を埋めるのにはんだボール等が用いられてきた。はんだボールは、コンタクトを接続するために、チップの高さよりも高くなくてはならない。積層チップ構成及び相互接続構造の例が、米国特許出願公開第 2010 / 0232129 号（「'129 号公開」）において提供されている。この文献の開示内容は引用することによりその全体が本明細書の一部をなすものとする。

【 0 0 0 7 】

超小型電子パッケージを回路基板に接続するために、及び超小型電子パッケージングにおける他の接続のために、細長いポスト又はピンの形態のマイクロコンタクト素子を用いることができる。幾つかの例では、マイクロコンタクトは、1つ又は複数の金属層を含む金属構造体をエッチングしてマイクロコンタクトを形成することによって形成されている。エッチングプロセスによってマイクロコンタクトのサイズが制限される。従来のエッチングプロセスは通常、本明細書において「アスペクト比」と呼ばれる高さ対最大幅の比が大きいマイクロコンタクトを形成することができない。かなりの高さ及び隣接するマイクロコンタクト間の非常に小さなピッチ又は間隔を有するマイクロコンタクトのアレイを形成することは、困難又は不可能であった。さらに、従来のエッチングプロセスによって形成されるマイクロコンタクトの構成は限られている。

10

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 8 】

当該技術分野における上述したあらゆる進歩にもかかわらず、超小型電子パッケージの作製及び試験における更なる改善が依然として望ましい。

【 課題を解決するための手段 】

【 0 0 0 9 】

超小型電子アセンブリが、反対に位置する第1の表面と第2の表面とを有する基板を含むことができる。超小型電子素子が第1の表面の上に重なることができ、第1の導電性素子が第1の表面又は第2の表面のうちの少なくとも一方において露出することができる。第1の導電性素子のうちの幾つかは超小型電子素子に電氣的に接続される場合がある。ワイヤボン드가導電性素子に接合されるベースと、基板及びベースから離れた端面とを有する。各ワイヤボン드는ベースと端面との間に延在するエッジ面を画定することができる。封止層が第1の表面から延在し、ワイヤボン드間の空間を満たすことができ、それにより、封止層によってワイヤボン드를分離することができる。封止層によって被覆されないワイヤボンズの端面の少なくとも一部によって、ワイヤボンズの封止されない部分を画定することができる。

20

【 0 0 1 0 】

導電性素子、例えば、基板上の導電性パッドから上方に延在する垂直接続部として機能するワイヤボン드를組み込む種々のパッケージ構造が本明細書で開示される。こうしたワイヤボン드는、超小型電子パッケージが誘電体封止の表面に載った状態でパッケージオンパッケージ電気接続部を作製するときを使用することができる。さらに、超小型電子パッケージ又は超小型電子アセンブリを作製する方法の種々の実施形態が本明細書で開示される。

30

【 0 0 1 1 】

したがって、本発明の一態様による超小型電子パッケージを形成する方法は、

a) 所定の長さを有する金属ワイヤセグメントをボンディングツールのキャピラリから送り出すステップと、

b) 前記ボンディングツールを使用するステップであって、前記金属ワイヤの一部分を基板の第1の表面において露出する導電性素子に結合し、それにより、前記導電性素子上にワイヤボンズのベースを形成する、使用するステップと、

40

c) 前記ワイヤの一部分を前記ボンディングツール内に固定するステップと、

d) 前記固定された部分と前記ベースとの間の場所において前記金属ワイヤを切断するステップであって、前記ワイヤボンズの端面を少なくとも部分的に画定し、前記ベースと前記端面との間に前記ワイヤボンズのエッジ面が画定される、切断するステップと、

e) ステップ(a)～ステップ(d)を繰り返すステップであって、前記基板の複数の前記導電性素子への複数のワイヤボンズを形成する、繰り返すステップと、

e) その後、前記基板の前記表面の上に重なる誘電体封止層を形成するステップであって、前記封止層は、前記基板の前記表面及び前記ワイヤボンズの一部分を少なくとも部分

50

的に被覆するように形成され、それにより、前記封止層によって被覆されない前記ワイヤボンドの端面又はエッジ面のうちの少なくとも一方の一部分によって、前記ワイヤボンドの封止されない部分が画定される、形成するステップと、を含むことができる。

【0012】

したがって、本発明の一態様によれば、所定の長さを有する金属ワイヤセグメントをボンディングツールのキャピラリから送り出すことができる。ボンディングツールを用いて、金属ワイヤの一部分を基板の第1の表面において露出する導電性素子に結合することができる。そのようなボンディングは、導電性素子上にワイヤボンドのベースを形成することができる。導電性素子とのボンドを形成した後に、ワイヤの一部分を固定することができる。固定されたワイヤの部分はボンディングツール内に存在することができる。固定された部分とベースとの間の場所において金属ワイヤを切断することができ、ワイヤを切断することによって、ワイヤボンドの端面を少なくとも部分的に画定することができる。ベースと端面との間にワイヤボンドのエッジ面を画定することができる。上記のことを繰り返して、基板の複数の導電性素子への複数のワイヤボンドを形成することができる。その後、基板の表面の上に重なる誘電体封止層を形成することができる。封止層は、基板の表面とワイヤボンドの一部分とを少なくとも部分的に被覆するように形成することができる。封止層によって被覆されない端面又はエッジ面のうちの少なくとも一方の一部分によって、ワイヤボンドの封止されない部分を画定することができる。

【0013】

一例では、金属ワイヤは部分的にのみ切込みを入れることができる。ワイヤの一部分が固定されたまま、基板の表面からボンディングツールを遠ざけることができる。そのようなプロセスにおいて、切込みの場所においてワイヤを断線させることができる。切込み及び断線によって端面を形成することができる。

【0014】

一例では、切込みは、ワイヤボンドのエッジ面に対して実質的に垂直な方向においてワイヤセグメントを完全に貫通するように作製することができる。その切込みによって、ワイヤボンドの端面を形成することができる。

【0015】

一例では、少なくとも1つの超小型電子素子が基板の第1の表面の上に重なることができる。基板は、第1の領域及び第2の領域を有することができ、超小型電子素子は第1の領域内に、例えば、第1の領域の上に重なるように位置することができる。導電性素子は、第2の領域内に、例えば、その中の第1の表面において露出する導電性素子として位置することができる。導電性素子は、少なくとも1つの超小型電子素子に電気的に接続することができる。誘電体封止層は、基板の少なくとも第2の領域において基板の第1の表面の上に重なるように形成することができるが、第1の領域及び第2の領域において第1の表面の少なくとも一部の上に重なることもできる。

【0016】

一例では、パッケージは、ワイヤボンドのうちの第1のワイヤボンドが第1の信号電位を搬送するようになっており、ワイヤボンドのうちの第2のワイヤボンドが第1の信号電位とは異なる第2の信号電位を同時に搬送するようになっており構成することができる。

【0017】

一例では、金属ワイヤセグメントはボンディングツール上に取り付けられるレーザを用いて切断することができる。そのような例では、ボンディングツールのキャピラリは、ワイヤセグメントが送り出される際に通るそのキャピラリの面を画定することができる。ボンディングツールのその面とワイヤボンドのベースとの間に位置決めされるワイヤセグメントの場所に切断ビームを向けることができるように、レーザは、ボンディングツール上に、又はボンディングツールとともに取り付けることができる。

【0018】

一例では、ボンディングツールは、ワイヤセグメントが送り出される際に通るそのキャピラリの面を画定するキャピラリを含むことができる。キャピラリはその側壁において開口部を含むことができ、切断ビームがその開口部を通してキャピラリ内に位置決めされるワイヤセグメントの場所に達することができるように、レーザは、ボンディング上に、又はボンディングとともにレーザを取り付けることができる。

【 0 0 1 9 】

一例では、レーザはCO₂、Nd:YAG又はCu蒸気レーザのうちの1つとすることができる。

【 0 0 2 0 】

一例では、金属ワイヤは、キャピラリ内に延在する切断エッジを用いて切断することができる。一例では、切断エッジは、ワイヤセグメントの反対に位置するキャピラリの壁に向かう方向に延在することができる。一例では、金属ワイヤは、この切断エッジを第1の切断エッジとして、キャピラリ内に延在する第2の切断エッジと組み合わせて切断エッジを用いて切断することができる。第2の切断エッジは、第1の切断エッジの反対側に位置決めすることができる。

【 0 0 2 1 】

一例では、キャピラリは、ワイヤセグメントを送り出す際に通ることができる面を画定することができる。金属ワイヤは、反対に位置する第1の切断エッジ及び第2の切断エッジを有する切断器具を用いて切断することができる。ボンディングツールのその面とワイヤボンドのベースとの間に位置決めされた場所においてワイヤを切断することができるように、切断器具は、ボンディングツール上に、又はボンディングツールとともに取り付けることができる。

【 0 0 2 2 】

その方法の一例が、基板の上方にステンシルを位置決めすることを含むことができる。ステンシルは、その中に複数の開口部を有することができ、開口部は、導電性素子の少なくとも一部の上に重なり、当該少なくとも一部を露出させる。開口部は、基板の上方の第1の高さに位置決めされるそれぞれのエッジを規定することができる。ワイヤセグメントは、ステンシル開口部のエッジに対して、ワイヤを横方向に移動することによって切断することができる。

【 0 0 2 3 】

本発明の一態様による超小型電子パッケージを作製する方法は、第1の表面と、そこから離れた第2の表面とを有する基板を含む処理中ユニットの上方にステンシルを位置決めすることを含むことができる。基板の第1の表面に超小型電子素子を実装することができる。第1の表面において複数の導電性素子を露出させることができる。一例では、導電性素子のうちの少なくとも幾つかを超小型電子素子に電気的に接続することができる。ステンシルは、その中に複数の開口部を有することができ、開口部は、導電性素子の少なくとも一部の上に重なり、当該少なくとも一部を露出させる。開口部は、基板の上方の第1の高さに位置決めされるそれぞれのエッジを画定することができる。

【 0 0 2 4 】

そのような態様によれば、その方法は、所定の長さがキャピラリの面を越えて延在し、金属ワイヤセグメントを画定するように、金属ワイヤをボンディングツールのキャピラリから送り出すことを含むプロセスによってワイヤボンドを形成することを含むことができる。ワイヤセグメントの一部分を複数の導電性素子のうちの1つの導電性素子に接合し、ワイヤボンドのベースを形成することができる。ステンシル開口部のエッジに対してワイヤを横方向に移動し、ワイヤの残りの部分からワイヤボンドを切り離すことによって、金属ワイヤセグメントの少なくとも一部を、そのセグメントに接続されるワイヤの別の部分から剪断することができる。金属ワイヤの剪断は、ワイヤボンドの端面を画定することができ、ワイヤボンドはベースと端面との間に延在するエッジ面を有する。上記のような、金属ワイヤから送り出すこと、結合すること、及び金属ワイヤを剪断することは、複数の導電性素子上に複数のワイヤボンドを形成するために、ステンシルの1つ又は複数の開口

10

20

30

40

50

部を用いて複数回繰り返すことができる。

【0025】

そのような方法の一例では、処理中ユニット上に誘電体封止層を形成することができ、封止層は、第1の表面と、ワイヤボンドの一部分とを少なくとも部分的に被覆するように形成される。封止層によって被覆されないワイヤボンドの端面又はエッジ面の少なくとも一方の一部分によって、ワイヤボンドの封止されない部分を画定することができる。

【0026】

そのような方法の一例では、キャピラリの面を越えて延在し、金属ワイヤの切断後に残る金属ワイヤの部分が、後続のワイヤボンドの少なくともベースを形成するのに十分な長さからなることができる。

【0027】

その方法の一例では、ステンシルは、穴のうちの1つの穴から延在する軸の方向、例えば、基板の表面から遠ざかる垂直方向において厚みを画定することができる。穴のうちの幾つか又は全てがステンシルの厚みを通して一貫した、すなわち一定の直径を有することができる。

【0028】

その方法の一例では、ステンシルは、穴又は開口部のうちの1つの穴又は開口部の軸の方向、例えば、基板の表面から遠ざかる垂直方向において厚みを画定することができる。ステンシル内の穴又は開口部のうちの幾つか又は全てを、開口部内の露出したエッジにおける第1の幅又は小さな直径から、穴又は開口部内の、基板に近い別の場所における第2の大きな幅又は大きな直径までテーパを付けることができる。

【0029】

一例では、ステンシルは、基板の厚みの方向において第1の厚みを有し、基板の1つ又は複数のエッジに沿って延在するエッジ部材を含むことができる。第1の厚みは第1の高さを画定することができる。中央部分が穴又は開口部を含むことができ、エッジ部材によって囲むことができる。中央部分は基板から離れて面する外面を有することができる。外面は第1の高さに配置することができる。中央部分は第1の厚み未満の厚みを有することができる。

【図面の簡単な説明】

【0030】

【図1】本発明の一実施形態による、超小型電子パッケージを示す図である。

【図2】図1の超小型電子パッケージの上からの平面図である。

【図3】本発明の代替の実施形態による、超小型電子パッケージを示す図である。

【図4】本発明の代替の実施形態による、超小型電子パッケージを示す図である。

【図5】本発明の代替の実施形態による、超小型電子パッケージを示す図である。

【図6】本発明の一実施形態による、超小型電子パッケージを含む積層された超小型電子アセンブリを示す図である。

【図7】本発明の代替の実施形態による、超小型電子パッケージを示す図である。

【図8A】本発明の種々の実施形態による、超小型電子パッケージの一部分の詳細図である。

【図8B】本発明の種々の実施形態による、超小型電子パッケージの一部分の詳細図である。

【図8C】本発明の種々の実施形態による、超小型電子パッケージの一部分の詳細図である。

【図8D】本発明の種々の実施形態による、超小型電子パッケージの一部分の詳細図である。

【図8E】本発明の種々の実施形態による、超小型電子パッケージの一部分の詳細図である。

【図9】本発明の代替の実施形態による、超小型電子パッケージの一部分の詳細図である。

。

10

20

30

40

50

【図 1 0 A】本発明の種々の実施形態による、超小型電子パッケージの一部分の詳細図である。

【図 1 0 B】本発明の種々の実施形態による、超小型電子パッケージの一部分の詳細図である。

【図 1 0 C】本発明の種々の実施形態による、超小型電子パッケージの一部分の詳細図である。

【図 1 0 D】本発明の種々の実施形態による、超小型電子パッケージの一部分の詳細図である。

【図 1 1】本発明の一実施形態による、超小型電子パッケージの種々の製造ステップ中の超小型電子パッケージを示す図である。

10

【図 1 2】本発明の一実施形態による、超小型電子パッケージの種々の製造ステップ中の超小型電子パッケージを示す図である。

【図 1 3】本発明の一実施形態による、超小型電子パッケージの種々の製造ステップ中の超小型電子パッケージを示す図である。

【図 1 4】本発明の一実施形態による、超小型電子パッケージの種々の製造ステップ中の超小型電子パッケージを示す図である。

【図 1 5】本発明の代替の実施形態による、製造ステップ中の超小型電子パッケージを示す図である。

【図 1 6 A】本発明の一実施形態による、超小型電子パッケージの種々の製造ステップ中の超小型電子パッケージの一部分の詳細図である。

20

【図 1 6 B】本発明の一実施形態による、超小型電子パッケージの種々の製造ステップ中の超小型電子パッケージの一部分の詳細図である。

【図 1 6 C】本発明の一実施形態による、超小型電子パッケージの種々の製造ステップ中の超小型電子パッケージの一部分の詳細図である。

【図 1 7 A】本発明の代替の実施形態による、超小型電子パッケージの種々の製造ステップ中の超小型電子パッケージの一部分の詳細図である。

【図 1 7 B】本発明の代替の実施形態による、超小型電子パッケージの種々の製造ステップ中の超小型電子パッケージの一部分の詳細図である。

【図 1 7 C】本発明の代替の実施形態による、超小型電子パッケージの種々の製造ステップ中の超小型電子パッケージの一部分の詳細図である。

30

【図 1 8】本発明の代替の実施形態による、超小型電子パッケージの上からの平面図である。

【図 1 9】本発明の代替の実施形態による、超小型電子パッケージの一部分の上からの平面図である。

【図 2 0】本発明の更なる代替の実施形態による、超小型電子パッケージの上面図である。

【図 2 1】請求項 2 0 の超小型電子パッケージの正面図である。

【図 2 2】本発明の更なる代替の実施形態による、超小型電子パッケージの正面図である。

【図 2 3】本発明の更なる実施形態による、システムを示す図である。

40

【図 2 4】本発明の更なる代替の実施形態による、超小型電子パッケージの正面図である。

【図 2 5】本発明の更なる代替の実施形態による、超小型電子パッケージの正面図である。

【図 2 6】図 2 5 の実施形態の変形形態による、超小型電子パッケージの上面図である。

【図 2 7】本発明の更なる代替の実施形態による、超小型電子パッケージの正面図である。

【図 2 8】図 2 7 の実施形態の変形形態による、超小型電子パッケージの上面図である。

【図 2 9】更なる実施形態による、超小型電子パッケージの断面図である。

【図 3 0】別の実施形態による、超小型電子パッケージの断面図である。

50

【図 3 1 A】更なる実施形態による、超小型電子パッケージの実施形態の例を示す断面図である。

【図 3 1 B】更なる実施形態による、超小型電子パッケージの実施形態の例を示す断面図である。

【図 3 1 C】更なる実施形態による、超小型電子パッケージの実施形態の例を示す断面図である。

【図 3 2 A】本開示の別の実施形態による方法の種々のステージにおいて種々のワイヤボンドピアを形成する際に用いることができる機械の一部分を示す図である。

【図 3 2 B】本開示の別の実施形態による方法の種々のステージにおいて種々のワイヤボンドピアを形成する際に用いることができる機械の一部分を示す図である。

【図 3 3】本開示の別の実施形態による方法に従って種々のワイヤボンドピアを形成する際に用いることができる機械の一部分を示す図である。

【図 3 4 A】本開示の一実施形態による、ワイヤボンドを作製する方法において用いることができる器具の種々の形態を示す図である。

【図 3 4 B】本開示の一実施形態による、ワイヤボンドを作製する方法において用いることができる器具の種々の形態を示す図である。

【図 3 4 C】本開示の一実施形態による、ワイヤボンドを作製する方法において用いることができる器具の種々の形態を示す図である。

【発明を実施するための形態】

【0031】

次に、図面を参照すると、図 1 に、本発明の一実施形態による超小型電子アセンブリ 10 が示されている。図面では同様の機構を示すのに同様の数字符号が用いられる。図 1 の実施形態は、コンピュータ又は他の電子用途において用いられる半導体チップアセンブリ等のパッケージングされた超小型電子素子の形態の超小型電子アセンブリである。

【0032】

図 1 の超小型電子アセンブリ 10 は、第 1 の表面 14 及び第 2 の表面 16 を有する基板 12 を備える。基板 12 は、通常、実質的に平坦である誘電体素子の形態である。誘電体素子は、シート状とすることができ、薄いものとすることができる。特定の実施形態では、誘電体素子は、限定はしないが、ポリイミド、ポリテトラフルオロエチレン（「PTFE」）、エポキシ、エポキシガラス、FR-4、BT樹脂、熱可塑性又は熱硬化性プラスチック材料等の有機誘電体材料又は複合誘電体材料の 1 つ又は複数の層を含むことができる。第 1 の表面 14 及び第 2 の表面 16 は互いに実質的に平行であることが好ましく、表面 14、16 に対し垂直に或る距離離間し、基板 12 の厚みを画定する。基板 12 の厚みは、本出願のために通例受け入れ可能な厚みの範囲内にあることが好ましい。一実施形態では、第 1 の表面 14 と第 2 の表面 16 との間の距離はおよそ $25\mu\text{m}$ と $500\mu\text{m}$ との間にある。この論考の目的で、第 1 の表面 14 は第 2 の表面 16 と反対側に又は遠隔に位置決めされているものとして説明することができる。そのような説明は、本明細書において用いられる素子の垂直位置又は水平位置を指す、そのような素子の相対位置の任意の他の説明とともに、図面内の素子の位置と一致するように説明の目的のみで行われ、限定するものではない。

【0033】

好ましい実施形態では、基板 12 は第 1 の領域 18 及び第 2 の領域 20 に分割されるものとみなされる。第 1 の領域 18 は第 2 の領域 20 の内側にあり、基板 12 の中央部分を含み、そこから外側に延在する。第 2 の領域 20 は第 1 の領域 18 を実質的に取り囲み、そこから基板 12 の外縁へ外側に延在する。この実施形態では、基板自体の特定の特性が 2 つの領域を物理的に分割していないが、これらの領域は、その領域に適用されるか又はその領域内に含まれる処理又は特徴部に関して本明細書において論考する目的で区切られている。

【0034】

超小型電子素子 22 を、第 1 の領域 18 内の基板 12 の第 1 の表面 14 に取り付けるこ

10

20

30

40

50

とができる。超小型電子素子 22 は半導体チップ又は別の同等のデバイスとすることができる。図 1 の実施形態では、超小型電子素子 22 は、従来のすなわち「表面を上にした (face-up)」形式として知られる形式で第 1 の表面 14 に取り付けられる。そのような実施形態では、ワイヤリード線 24 を用いて、超小型電子素子 22 を第 1 の表面 14 において露出している複数の導電性素子 28 のうちの幾つかに電氣的に接続することができる。ワイヤリード線 24 はまた、基板 12 内のトレース (図示せず) 又は他の導電性機構に接合することができ、トレース (図示せず) 又は他の導電性機構は、次に、導電性素子 28 に接続される。

【0035】

導電性素子 28 は、基板 12 の第 1 の表面 14 において露出するそれぞれの「コンタクト (contact)」又はパッド 30 を含む。本説明で使用されるように、導電性素子が、誘電体構造を有する別の要素の表面「において露出する (exposed at)」ものとして述べられるとき、それは、導電性構造が、誘電体構造の外側から誘電体構造の表面に向かって誘電体構造の表面に垂直な方向に移動する理論的ポイント (theoretical point) に接触するのに利用可能であることを示す。そのため、誘電体構造の表面において露出する端子又は他の導電性構造は、こうした表面から突出することができるか、こうした表面と同一平面上にあることができるか、又は、こうした表面に対して凹み、誘電体内の穴又は窪みを通して露出することができる。導電性素子 28 は、平坦で薄い要素であることができ、導電性素子 28 において、パッド 30 が、基板 12 の第 1 の表面 14 において露出する。一実施形態では、導電性素子 28 は、実質的に円形であることができ、また、互いの間で、又は、トレース (図示せず) によって超小型電子素子 22 に相互接続することができる。導電性素子 28 は、少なくとも基板 12 の第 2 の領域 20 内で形成することができる。加えて、或る特定の実施形態では、導電性素子 28 は、第 1 の領域 18 内に形成することもできる。こうした配置構成は、「フリップチップ (flip-chip)」構成として知られるものにおいて、超小型電子素子 122 (図 3) を基板 112 に実装するとき特に有用であり、フリップチップ構成では、超小型電子素子 122 上のコンタクトは、超小型電子素子 122 の下に位置決めされるはんだバンプ 126 等によって、第 1 の領域 118 内の導電性素子 128 に接続することができる。図 22 に示されるような別の構成では、超小型電子素子 622 が、基板 612 上に下向きに実装され、基板 612 の表面 616 等の、外側に面する表面にわたって延在するワイヤリード 624 によってチップ上の導電性機構に電氣的に接続される。図示される実施形態では、ワイヤリード 625 は基板 612 内の開口部 625 を通り抜け、オーバーモールド 699 によって封止することができる。

【0036】

一実施形態では、導電性素子 28 は、銅、金、ニッケル、又は、こうした用途にとって容認できる他の材料等の固体金属材料から形成される。他の材料には、銅、金、ニッケル、又はその組み合わせの 1 つ又は複数を含む種々の合金が含まれる。

【0037】

導電性素子 28 のうちの少なくとも幾つかは、基板 12 の第 2 の表面 16 において露出している導電性パッド等の対応する第 2 の導電性素子 40 に相互接続することができる。そのような相互接続は、導電性素子 28 及び 40 と同じ材料からなることができる導電性金属でライニング又は充填することができる基板 12 内に形成されるビア 41 を用いて完成させることができる。オプションで、導電性素子 40 は基板 12 上のトレースによって更に相互接続することができる。

【0038】

超小型電子アセンブリ 10 は、導電性素子 28 のパッド 30 等の導電性素子 28 の少なくとも幾つかに接合された複数のワイヤボンダ 32 を更に含む。ワイヤボンダ 32 がそのベース 34 において導電性素子 28 に接合され、それぞれのベース 34 及び基板 12 から離れた自由端 36 まで延在することができる。ワイヤボンダ 32 の端部 36 は、超小型電子素子 22、又は、超小型電子アセンブリ 10 内にあり、ひいては超小型電子素子 22 に接続される任意の他の導電性機構に電気接続されないか又はその他の方法で接合されない

点で自由であるとみなされる。換言すれば、自由端 36 は、アセンブリ 10 の外部の導電性機構に対して、はんだボール又は本明細書で論じる他の機構を通して直接的又は間接的に電気接続するのに利用可能である。端部 36 が、例えば封止層 42 によって所定の位置に保持されるか又は別の導電性機構にその他の方法で接合又は電気接続されることは、任意のこうした機構が超小型電子素子 22 に電気接続されない限り、端部が、本明細書で述べる「自由 (free)」でないことを意味しない。逆に、ベース 34 は、本明細書で述べるように、超小型電子素子 22 に直接的又は間接的に電気接続されるため自由でない。図 1 に示すように、ベース 34 は、形状が実質的に丸みを帯び、ベース 34 と端部 36 との間で画定されるワイヤボンド 32 のエッジ面 37 から外側に延在することができる。ベース 34 の特定のサイズ及び形状は、ワイヤボンド 32 を形成するために使用される材料のタイプ、ワイヤボンド 32 と導電性素子 28 との間の接続部の所望の強度、又はワイヤボンド 32 を形成するために使用される特定のプロセスに応じて変動することができる。ワイヤボンド 28 を作製する例示的な方法は、Otremba に対する米国特許第 7,391,121 号及び米国特許出願公開第 2005/009583 号 (或る形態のワイヤボンディングであると考えることができるウェッジボンディングプロシージャを記載している) に記載されており、それらの開示はともに、引用することによりその全体が本明細書の一部をなすものとする。ワイヤボンド 32 が、付加的に又は代替的に、ワイヤボンド 32 から離れて延在する、基板 12 の第 2 の表面 16 において露出する導電性素子 40 に接合される代替の実施形態が可能である。

【0039】

ワイヤボンド 32 は、銅、金、ニッケル、はんだ又はアルミニウム等の導電性材料から作製することができる。さらに、ワイヤボンド 32 は、銅又はアルミニウム等の導電性材料のコアに、例えばコーティングがコアを覆って塗布されたもの等の、材料の組み合わせから作製することができる。コーティングは、アルミニウム、ニッケル等の第 2 の導電性材料からなることができる。代替的に、コーティングは、絶縁ジャケット等の絶縁材料からなることができる。一実施形態では、ワイヤボンド 32 を形成するために用いられるワイヤは、約 $15\text{ }\mu\text{m}$ ~ 約 $150\text{ }\mu\text{m}$ の厚み、すなわち、ワイヤの長さを横切る寸法での厚みを有することができる。ウェッジボンディングが用いられる実施形態を含む、他の実施形態では、ワイヤボンド 32 は、約 $500\text{ }\mu\text{m}$ までの厚みを有することができる。一般的に、ワイヤボンドは、当該技術分野において既知である特殊な装置を用いて、導電性素子 28、パッド、トレース等の導電性素子上に形成される。ワイヤセグメントの先端は加熱され、ワイヤセグメントが結合する受容面に対して押圧され、通常、導電性素子 28 の表面に接合されるボール又はボール状ベース 34 を形成する。ワイヤボンドを形成する所望の長さのワイヤセグメントがボンディングツールから引き出され、その後、ボンディングツールは、所望の長さにおいてワイヤボンドを切断することができる。例えば、アルミニウムのワイヤボンドを形成するために用いることができるウェッジボンディングは、表面に対して概ね平行に存在するウェッジを形成するように、ワイヤの加熱された部分が受容面にわたって引っ張られるプロセスである。ウェッジボンディングされたワイヤボンドは、その後、必要に応じて上方に曲げ、所望の長さ又は位置まで延長し、その後、切断することができる。特定の実施形態では、ワイヤボンドを形成するために用いられるワイヤは、円柱形の断面を有することができる。それ以外の場合には、ワイヤボンド又はウェッジボンディングされるワイヤボンドを形成するようにツールから送り出されるワイヤは、例えば、長方形又は台形等の多角形の断面を有することができる。

【0040】

ワイヤボンド 32 の自由端 36 は端面 38 を有する。端面 38 は、コンタクトの少なくとも一部を複数のワイヤボンド 32 のそれぞれの端面 38 によって形成されるアレイで形成することができる。図 2 は、端面 38 によって形成されるこうしたコンタクトのアレイについての例示的なパターンを示す。こうしたアレイは、エリアアレイ構成で形成することができ、その変形形態は、本明細書で述べる構造を使用して実施することができる。こうしたアレイは、超小型電子アセンブリ 10 を、プリント回路基板 (「PCB」) 又は他

10

20

30

40

50

のパッケージングされた超小型電子素子（その例が図 6 に示される）等の別の超小型電子構造に電氣的及び機械的に接続するのに使用することができる。こうした積層式配置構成では、ワイヤボンダ 32 並びに導電性素子 28 及び 40 は、それぞれが異なる信号電位を有する複数の電子信号を、それらを通して搬送して、異なる信号が、単一積層体内の異なる超小型電子素子によって処理されることを可能にすることができる。はんだ塊 52 は、端面 38 を導電性素子 40 に電氣的及び機械的に取付けること等によってこうした積層体内で超小型電子アセンブリを相互接続するのに使用することができる。

【0041】

超小型電子アセンブリ 10 は、誘電体材料から形成される封止層 42 を更に含む。図 1 の実施形態では、封止層 42 は、超小型電子素子 22 又は導電性素子 28 によって普通なら被覆又は占有されない基板 12 の第 1 の表面 14 の部分を覆って形成される。同様に、封止層 42 は、ワイヤボンダ 32 によって普通なら被覆されない、導電性素子 28 のパッド 30 を含む導電性素子 28 の部分を覆って形成される。封止層 42 はまた、超小型電子素子 22、ベース 34 及びワイヤボンダのエッジ面 37 の少なくとも一部を含むワイヤボンダ 32 を実質的に被覆することができる。ワイヤボンダ 32 の一部分は、封止層 42 によって被覆されないままであることができ、このことは非封止とも呼ぶことができる。それにより、ワイヤボンダが、封止層 42 の外側に位置する特徴部又は要素に電気接続するのに利用可能にされる。一実施形態では、ワイヤボンダ 32 の端面 38 は、封止層 42 の主表面 44 内で封止層 42 によって被覆されないままである。端面 38 を封止層 42 によって被覆されないままにすることに加えて又はその代替として、エッジ面 37 の一部分が封止層 42 によって被覆されない他の実施形態が可能である。換言すれば、封止層 42 は、端面 38、エッジ面 37、又はこれら 2 つの組み合わせ等のワイヤボンダ 36 の一部分を除いて、第 1 の表面 14 の上で超小型電子アセンブリ 10 の全てを被覆することができる。図に示す実施形態では、封止層 42 の主表面 44 等の表面は、基板 12 の第 1 の表面 14 から、超小型電子素子 22 を被覆するのに十分に長い距離に離間することができる。したがって、ワイヤボンダ 32 の端部 38 が表面 44 と同一平面上にある超小型電子アセンブリ 10 の実施形態は、超小型電子素子 22 より高いワイヤボンダ 32 及びフリップチップ接続のために下にある任意のはんだパンプを含むであろう。しかし、封止層 42 についての他の構成が可能である。例えば、封止層は、高さが異なる複数の表面を有することができる。こうした構成では、端部 38 がその中に位置決めされる表面 44 は、超小型電子素子 22 がその下に位置付けられる、上方に面する表面より高く又は低くすることができる。

【0042】

封止層 42 は、超小型電子アセンブリ 10、特にワイヤボンダ 32 内の他の素子を保護する役割を果たす。これによって、構造体を試験することによる損傷、又は他の超小型電子構造体への移送若しくは組立て中の損傷をより受けにくい、より強固な構造体が可能になる。封止層 42 は、米国特許出願公開第 2010/0232129 号に記載されている誘電体材料等の、絶縁特性を有する誘電体材料から形成することができる。この特許文献は引用することにより本明細書の一部をなすものとする。

【0043】

図 3 は、ワイヤボンダ 132 を有する超小型電子アセンブリ 110 の一実施形態を示す。このワイヤボンダ 132 は、それぞれのベース 34 の真上に配置されない端部 136 を有する。すなわち、或る平面を実質的に画定するように 2 つの横方向に延在するものとして基板 112 の第 1 の表面 114 を考えると、端部 136 又はワイヤボンダ 132 のうちの少なくとも 1 つのワイヤボンダ 132 は、ベース 134 の対応する横位置からこれらの横方向の少なくとも一方の方向に変位される。図 3 に示すように、ワイヤボンダ 132 は、図 1 の実施形態の場合と同様に、ワイヤボンダ 132 の縦軸に沿って実質的に真っ直ぐであることができ、縦軸は、基板 112 の第 1 の表面 114 に対して角度 146 で角度付けされる。図 3 の断面図は第 1 の表面 114 に垂直な第 1 の平面を通して角度 146 を示すだけであるが、ワイヤボンダ 132 はまた、その第 1 の平面と第 1 の表面 114 との両

方に垂直な別の平面内で第1の表面114に対して角度付けすることができる。こうした角度は、角度146と実質的に等しいか又は異なることができる。すなわち、ベース134に対する端部136の変位は、2つの横方向にあることができ、それらの方向のそれぞれの方向に同じ距離又は異なる距離であることができる。

【0044】

一実施形態では、ワイヤボンダ132の種々のワイヤボンダは、アセンブリ110全体を通して異なる方向に異なる量だけ変位することができる。こうした配置構成は、アセンブリ110が、基板12のレベルと比較して表面144のレベルで異なるように構成されるアレイを有することを可能にする。例えば、アレイは、基板112の第1の表面114におけるものと比較して、第1の表面114のレベルにおいてよりも表面144上でより小さな全体エリアを被覆するか又はより小さなピッチを有することができる。さらに、幾つかのワイヤボンダ132は、異なるサイズのパッケージングされた超小型電子素子の積層式配置構成を収容するように超小型電子素子122の上方に位置決めされる端部136を有することができる。図19に示す別の例では、ワイヤボンダ132は、1つのワイヤボンダ132Aの端面138Aが別のワイヤボンダ132Bのベース134Bの上に実質的に位置決めされ、そのワイヤボンダ132Bの端面138Bが他の所に位置決めされるように構成することができる。こうした配置構成は、第2の表面116上の対応するコンタクトアレイの位置と比較して、コンタクトのアレイ内でコンタクト端面138の相対的位置を変更するものとして参照することができる。こうしたアレイ内で、コンタクト端面の相対的位置は、超小型電子アセンブリの用途又は他の要件に応じて所望に応じて変更又は変動することができる。

【0045】

図30に示される更なる例では、ベース134が或るピッチを有する第1のパターンにおいて配置されるように、ワイヤボンダ132を配置することができる。端面138を含むその封止されない部分139を、導電性素子128に取り付けられるワイヤボンダのそれぞれの隣接するベース134間の最小ピッチより大きな最小ピッチを有する封止層142の主面144上の位置に、或るパターンにおいて配置することができるように、ワイヤボンダ132を構成することができる。したがって、封止面146における隣接するワイヤボンダ間の最小ピッチは、ワイヤボンダが取り付けられる基板の導電性素子128間の対応する最小ピッチより大きくすることができる。

【0046】

これを果たすために、図30に示されるように、ワイヤボンダに角度を付けることができるか、又は端面138が、上記で論じられたようにベース134から1つ又は複数の横方向に変位するように、例えば、図4に示されるように、ワイヤボンダを湾曲させることができる。図30に更に示されるように、導電性素子128及び端面138は、それぞれの行又は列に配置することができ、1つの行内の端面138の横方向変位は別の行内より大きくすることができる。これを果たすために、ワイヤボンダ132は、例えば、基板112の表面116に対して異なる角度146A、146Bをなすことができる。

【0047】

図4は、ベース234に対して変位した横位置に端部236を有するワイヤボンダ232を有する超小型電子サブアセンブリ210の更なる実施形態を示す。図4の実施形態では、ワイヤボンダ132は、ワイヤボンダ132内に湾曲部分248を含むことによって、この横変位を達成する。湾曲部分248は、ワイヤボンダ形成プロセス中の更なるステップにおいて形成することができ、例えばワイヤ部分が所望の長さまで引き出されている間にもたすることができる。このステップは、単一機械の使用を含むことができる入手可能なワイヤボンディング機器を使用して実施することができる。

【0048】

湾曲部分248は、必要に応じて種々の形状をとって、ワイヤボンダ232の端部236の所望の位置を達成することができる。例えば、湾曲部分248は、図4で示す形状又は(図5に示す形状等の)より平滑な形状等の種々の形状のS形状湾曲として形成する

10

20

30

40

50

ことができる。さらに、湾曲部分 2 4 8 は、端部 2 3 6 よりベース 2 3 4 の近くに配置することができ、その逆も同様である。湾曲部分 2 4 8 はまた、螺旋若しくはループの形態にすることができるか又は複数の方向若しくは異なる形状若しくは特徴の湾曲を含む複合体にすることができる。

【 0 0 4 9 】

図 5 は、ベース 3 3 4 と端部 3 3 6 との間で種々の相対的横変位をもたらす種々の形状を有するワイヤボン ド 3 3 2 の組み合わせを有する超小型電子パッケージ 3 1 0 の更なる例示的な実施形態を示す。ワイヤボン ド 3 3 2 A の幾つかは、実質的に真っ直ぐであり、端部 3 3 6 A がそれぞれのベース 3 3 4 A の上方に配置され、一方、他のワイヤボン ド 3 3 2 B は、僅かに湾曲した部分 3 4 8 B を含み、端部 3 3 6 B とベース 3 3 4 B との間に多少の相対的横変位をもたらす。さらに、幾つかのワイヤボン ド 3 3 2 C は、スweep形状を有する湾曲部分 3 4 8 C を含み、関連ベース 3 3 4 C から横方向に、端部 3 3 4 B の距離より長い距離に変位される端部 3 3 6 C をもたらす。図 5 はまた、こうしたワイヤボン ド 3 3 2 C i 及び 3 3 2 C i i の例示的な対を示し、ワイヤボン ド 3 3 2 C i 及び 3 3 2 C i i は、基板レベルアレイの同じ行内に位置決めされるベース 3 3 4 C i 及び 3 3 4 C i i 並びに対応する表面レベルアレイの異なる行内に位置決めされる端部 3 3 6 C i 及び 3 3 6 C i i を有する。

【 0 0 5 0 】

その側面 4 7 上で封止層 3 4 2 によって被覆されないように構成されるワイヤボン ド 3 3 2 D の更なる変形形態が示される。図示する実施形態では、自由端 3 3 6 D は被覆されていないが、付加的に又は代替的に、エッジ面 3 3 7 D の一部分を、封止層 3 4 2 によって被覆しないことができる。こうした構成は、適切な機構に対する電気接続によって超小型電子アセンブリ 1 0 を接地するため、又は、超小型電子アセンブリ 3 1 0 の横方向に配設された他の機構に機械的かつ電氣的に接続するのに使用することができる。さらに、図 5 は、主表面 3 4 2 に比べて基板 1 2 の近くに配置される窪んだ表面 3 4 5 を画定するために、エッチング除去されるか、モールドされるか、又はその他の方法で形成された封止層 3 4 2 のエリアを示す。ワイヤボン ド 3 3 2 A 等の 1 つ又は複数のワイヤボン ドは、窪んだ表面 3 4 5 に沿うエリア内で被覆されない可能性がある。図 5 に示す例示的な実施形態では、端面 3 3 8 A 及びエッジ面 3 3 7 A の一部分は、封止層 3 4 2 によって被覆されない。こうした構成は、はんだボール等による、別の導電性素子への接続を、はんだが、端面 3 3 8 に接合することに加えて、エッジ面 3 3 7 A に沿ってウィッキングし、エッジ面 3 3 7 A に接合することを可能にすることによって提供することができる。ワイヤボン ドの一部分が、窪んだ表面 3 4 5 に沿って封止層 3 4 2 によって被覆されない可能性がある他の構成が可能であり、その構成は、端面が窪んだ表面 3 4 5 と実質的に同一平面上にある構成又は封止層 3 4 2 の任意の他の表面に関して本明細書で示す他の構成を含む。同様に、ワイヤボン ド 3 3 2 D の一部分が、側面 3 4 7 に沿って封止層 3 4 2 によって被覆されない他の構成は、封止層の主表面の変形に関して本明細書の他の所で論じる構成と同様であることができる。

【 0 0 5 1 】

図 5 は、例示的な配置構成で 2 つの超小型電子素子 3 2 2 及び 3 5 0 を有する超小型電子アセンブリ 3 1 0 を更に示し、その配置構成では、超小型電子素子 3 5 0 は、超小型電子素子 3 2 2 上に上向きで積層される。この配置構成では、リード線 3 2 4 が、超小型電子素子 3 2 2 を基板 3 1 2 上の導電性機構に電気接続するのに使用される。種々のリード線が、超小型電子素子 3 5 0 を超小型電子アセンブリ 3 1 0 の種々の他の特徴部に電気接続するために使用される。例えば、リード線 3 8 0 は、超小型電子素子 3 5 0 を基板 3 1 2 の導電性機構に電気接続し、リード線 3 8 2 は、超小型電子素子 3 5 0 を超小型電子素子 3 2 2 に電気接続する。さらに、ワイヤボン ド 3 3 2 の種々のワイヤボン ドと構造が類似することができるワイヤボン ド 3 8 4 が、超小型電子素子 3 5 0 に電気接続される封止層 3 4 2 の表面 3 4 4 上のコンタクト表面 3 8 6 を形成するのに使用される。これは、封止層 3 4 2 の上方から、別の超小型電子アセンブリの機構を超小型電子素子 3 5 0 に直接

電気接続するために使用することができる。超小型電子素子 3 2 2 に接続されるこうしたリード線もまた含まれる場合があり、それは、こうした超小型電子素子が、その超小型電子素子に固着した第 2 の超小型電子素子 3 5 0 なしで存在するときを含む。開口（図示せず）を、封止層 3 4 2 内に形成することができ、その開口は、封止層 3 4 2 の表面 3 4 4 から、例えばリード線 3 8 0 に沿う地点まで延在し、それにより、表面 3 4 4 の外側に位置する要素によってリード線 3 8 0 に電気接続するためにリード線 3 8 0 に対するアクセスを提供する。同様な開口は、自身の端部 3 3 6 C から離れた地点のワイヤボンダ 3 3 2 C の上等、他のリード線又はワイヤボンダ 3 3 2 の任意のものの上に形成することができる。こうした実施形態では、端部 3 3 6 C は、表面 3 4 4 の下に位置決めすることができ、開口は、端部 3 3 6 C に電気接続するための唯一のアクセスを提供する。

10

【 0 0 5 2 】

図 6 は、超小型電子アセンブリ 4 1 0 及び 4 8 8 の積層式パッケージを示す。こうした配置構成では、はんだ塊 4 5 2 は、アセンブリ 4 1 0 の端面 4 3 8 をアセンブリ 4 8 8 の導電性素子 4 4 0 に電氣的及び機械的に接続する。積層式パッケージは、更なるアセンブリを含むことができ、最終的に、電子デバイス内で使用するために P C B 4 9 0 等の上のコンタクト 4 9 2 に取り付けることができる。こうした積層式配置構成では、ワイヤボンダ 4 3 2 及び導電性素子 4 3 0 は、両者を通してそれぞれが異なる信号電位を有する複数の電子信号を搬送して、異なる信号が、単一積層体内の、超小型電子素子 4 2 2 又は超小型電子素子 4 8 9 等の異なる超小型電子素子によって処理されることを可能にすることができる。

20

【 0 0 5 3 】

図 6 の例示的な構成では、ワイヤボンダ 4 3 2 は、湾曲部分 4 4 8 を有するように構成され、それにより、ワイヤボンダ 4 3 2 の端部 4 3 6 の少なくとも幾つかは、超小型電子素子 4 2 2 の主表面 4 2 4 の上に重なるエリア内に延在する。こうしたエリアは、超小型電子素子 4 2 2 の外周によって画定され、超小型電子素子 4 2 2 から上方に延在することができる。こうした構成の例は、図 1 8 で基板 4 1 2 の第 1 の表面 4 1 4 の方に面する図から示され、ワイヤボンダ 4 3 2 は、超小型電子素子 4 2 2 の後主表面に載り、超小型電子素子 4 2 2 は、超小型電子素子 4 2 2 の前面 4 2 5 で基板 4 1 2 にフリップチップボンディングされる。別の構成（図 5）では、超小型電子素子 4 2 2 は、基板 3 1 2 に上向きで実装することができ、前面 3 2 5 は基板 3 1 2 に面さず、少なくとも 1 つのワイヤボンダ 3 3 6 は、超小型電子素子 3 2 2 の前面の上に重なる。一実施形態では、こうしたワイヤボンダ 3 3 6 は、超小型電子素子 3 2 2 に電気接続されない。基板 3 1 2 にボンディングされるワイヤボンダ 3 3 6 はまた、超小型電子素子 3 5 0 の前面又は後面の上に重なることができる。図 1 8 に示す超小型電子アセンブリ 4 1 0 の実施形態は、導電性素子 4 2 8 が第 1 のアレイを形成するパターンで配列され、そのパターンでは、導電性素子 4 2 8 が、超小型電子素子 4 2 2 を囲む行及び列で配列され、個々の導電性素子 4 2 8 間に所定のピッチを有することができる。ワイヤボンダ 4 3 2 は、ワイヤボンダ 4 3 2 のそれぞれのベース 4 3 4 が導電性素子 4 2 8 によって構成された第 1 のアレイのパターンに従うように導電性素子 4 2 8 に接合される。しかし、ワイヤボンダ 4 3 2 は、ワイヤボンダ 4 3 2 のそれぞれの端部 4 3 6 が、第 2 のアレイ構成による、異なるパターンで配列することができるように構成される。図示する実施形態では、第 2 のアレイのピッチは、第 1 のアレイのピッチと異なることができ、また場合によっては第 1 のアレイのピッチより微細であることができる。しかし、第 2 のアレイのピッチが第 1 のアレイより大きい他の実施形態又は導電性素子 4 2 8 が所定のアレイで配置されるのではなく、ワイヤボンダ 4 3 2 の端部 4 3 6 が所定のアレイで配置される他の実施形態が可能である。またさらに、導電性素子 4 2 8 は、基板 4 1 2 全体を通して位置決めされるアレイのセットで構成することができ、ワイヤボンダ 4 3 2 は、端部 4 3 6 が異なるアレイのセット又は単一アレイであるように構成することができる。

30

40

【 0 0 5 4 】

図 6 は、超小型電子素子 4 2 2 の表面に沿って延在する絶縁層 4 2 1 を更に示す。絶縁

50

層 4 2 1 は、ワイヤボンドを形成する前に、誘電体材料又は他の電気絶縁性材料から形成することができる。絶縁層 4 2 1 は、超小型電子素子が、超小型電子素子にわたって延在するワイヤボンド 4 2 3 の任意のワイヤボンドに接触することを防止することができる。特に絶縁層 4 2 1 は、ワイヤボンド間の電氣的短絡及びワイヤボンドと超小型電子素子 4 2 2 との電氣的短絡を回避することができる。こうして、絶縁層 4 2 1 は、ワイヤボンド 4 3 2 と超小型電子素子 4 2 2 との間の意図しない電氣的接触による誤動作又は考えられる損傷を回避するのに役立つことができる。

【 0 0 5 5 】

図 6 及び図 1 8 に示すワイヤボンド構成は、例えば超小型電子アセンブリ 4 8 8 及び超小型電子素子 4 2 2 の相対的なサイズが普通なら許容しない或る特定の事例において、超小型電子アセンブリ 4 1 0 が、超小型電子アセンブリ 4 8 8 等の別の超小型電子アセンブリに接続することを可能にすることができる。図 6 の実施形態では、超小型電子アセンブリ 4 8 8 は、コンタクトパッド 4 4 0 の幾つかが、超小型電子素子 4 2 2 の前面 4 2 4 又は後面 4 2 6 のエリアより小さいエリア内のアレイ内にあるようにサイズ決定される。ワイヤボンド 4 3 2 の代わりにピラー等の実質的に垂直な導電性機構を有する超小型電子アセンブリでは、導電性素子 4 2 8 とパッド 4 4 0 との間の直接接続が可能でないことになる。しかし、図 6 に示すように、適切に構成された湾曲部分 4 4 8 を有するワイヤボンド 4 3 2 は、超小型電子アセンブリ 4 1 0 と超小型電子アセンブリ 4 8 8 との間に必要な電気接続を行うのに適切な位置に端部 4 3 6 を有することができる。こうした配置構成は、積層式パッケージを作製するために使用することができ、超小型電子アセンブリ 4 1 8 は、例えば、所定のパッドアレイを有する D R A M チップ等であり、また、超小型電子素子 4 2 2 は、D R A M チップを制御するように構成されるロジックチップである。これによって、ワイヤボンド 4 3 2 が D R A M チップとの所望の接続を行う必要がある所ではどこにでも位置決めされる端部 4 3 6 を有することができるので、単一タイプの D R A M チップが、D R A M チップより大きいサイズを含む、種々のサイズの幾つかの異なるロジックチップとともに使用されることを可能にすることができる。代替の実施形態では、超小型電子パッケージ 4 1 0 は、別の構成のプリント回路基板 4 9 0 上に実装することができ、ワイヤボンド 4 3 2 の非封止表面 4 3 6 は、回路基板 4 9 0 のパッド 4 9 2 に電気接続される。さらに、こうした実施形態では、パッケージ 4 8 8 の変更形態等の別のマクロ電子パッケージが、パッド 4 4 0 に接合されたはんだボール 4 5 2 によってパッケージ 4 1 0 上に実装することができる。

【 0 0 5 6 】

複数の超小型電子素子を有する超小型電子パッケージについての更なる配置構成は、図 3 1 A ~ 図 3 1 C に示される。これらの配置構成は、例えば図 5 に示すワイヤボンド配置構成に関連して、また、以下で更に論じる図 6 の積層式パッケージ配置構成で使用することができる。具体的には、図 3 1 A は、下側超小型電子素子 1 6 2 2 が、基板 1 6 1 2 の表面 1 6 1 4 上の導電性素子 1 6 2 8 にフリップチップボンディングされる配置構成を示す。第 2 の超小型電子素子 1 6 5 0 は、第 1 の超小型電子素子 1 6 2 2 の上に上向きに実装され、ワイヤボンド 1 6 8 8 を通して更なる導電性素子 1 6 2 8 に接続される。図 3 1 B は、第 1 の超小型電子素子 1 7 2 2 が表面 1 7 1 4 上に上向きに実装され、ワイヤボンド 1 7 8 8 を通して導電性素子 1 7 2 8 に接続される構成を示す。第 2 の超小型電子素子 1 7 5 0 は、第 1 の超小型電子素子 1 7 2 2 の前面に面し、その前面上の対応するコンタクトに接合される、第 2 の超小型電子素子 1 7 5 0 の 1 組のコンタクト 1 7 2 6 を通して、第 1 の超小型電子素子 1 7 2 2 の上にフリップチップ実装される。第 1 の超小型電子素子 1 7 2 2 のこれらのコンタクトは更に、第 1 の超小型電子素子 1 7 2 2 の回路パターンを通して接続することができ、ワイヤボンド 1 7 8 8 のうちの幾つかによって、基板 1 7 1 2 上の導電性素子 1 7 2 8 に接続することができる。

【 0 0 5 7 】

図 3 1 C は、第 1 の超小型電子素子 1 8 2 2 及び第 2 の超小型電子素子 1 8 5 0 が、基板 1 8 1 2 の表面 1 8 1 4 上で並んで実装される配置構成を示す。超小型電子素子（及び

10

20

30

40

50

更なる超小型電子素子)の一方又は両方は、本明細書で述べる上向き又はフリップチップ構成で実装することができる。さらに、こうした配置構成で使用される超小型電子素子の任意の超小型電子素子は、こうした超小型電子素子の一方若しくは両方上の、又は基板上の、又はその両方上の回路パターンを通して互いに接続することができ、回路パターンは、超小型電子素子が電気接続されるそれぞれの導電性素子1828を電気接続する。

【0058】

図7は、再分配層54が封止層42の表面44に沿って延在している、図1に示されるタイプの超小型電子アセンブリ10を示す。図7に示されるように、トレース58が、ワイヤボンド32の端面38に電氣的に接続される内部コンタクトパッド61に電氣的に接続され、再分配層54の基板56を貫通して、基板56の表面62上に露出するコンタクトパッド60まで延在する。その後、更なる超小型電子アセンブリをはんだ塊等によってコンタクトパッド60に接続することができる。再分配層54に類似の構造が、ファンアウト層として知られる構造において基板12の第2の表面16に沿って延在することができる。ファンアウト層によって、超小型電子アセンブリ10は、その層がない場合に可能であった導電性素子40のアレイとは異なる構成のアレイに接続できるようになる。

【0059】

図8A～図8Eは、図1～図7に類似の構造内のワイヤボンド32の端部36の構造、又はその端部36付近の構造において実現することができる種々の構成を示す。図8Aは、ワイヤボンド32の端部36がキャビティ64において封止層の小面43より上方に突出するように、キャビティ64が封止層42の一部分に形成される構造を示す。図示される実施形態では、端面38は、封止層42の主面44より下方に位置決めされ、キャビティ64は、表面44において端面38を露出させるように構造化され、電子構造が端面に接続できるようにする。端面38が表面44と実質的に同一平面をなすか、又は表面44の上方に位置する他の実施形態も可能である。さらに、キャビティ64は、キャビティ64内の封止層42によって、ワイヤボンド32の端部36付近のワイヤボンド32のエッジ面37の部分が被覆されないことができるように構成することができる。これにより、端面38と、端部36付近のエッジ面37の被覆されない部分との両方から、はんだ接続等の、アセンブリ10の外部からワイヤボンド32への接続を実施できるようになる。そのような接続が図8Bに示されており、はんだ塊52を用いて第2の基板94へのより強固な接続を設けることができる。一実施形態では、キャビティ64は、表面44の下に約10 μ m～約50 μ mの深さを有することができ、約100 μ m～約300 μ mの幅を有することができる。図8Bは、図8Aの構造に類似の構造を有するが、側壁65がテーパを付けられているキャビティを示す。さらに、図8Bは、その基板の表面98において露出するコンタクトパッド96においてはんだ塊52によってワイヤボンド32に電氣的及び機械的に接続される第2の超小型電子アセンブリ94を示す。

【0060】

キャビティ64は、キャビティ64の所望のエリアにおいて封止層42の一部分を除去することによって形成することができる。これは、レーザエッチング、ウェットエッチング、ラッピング等を含む既知のプロセスによって果たすことができる。代替的には、封止層42が射出成形によって形成される実施形態では、キャビティ64は、型内に対応する機構を含むことによって形成することができる。そのようなプロセスが米国特許出願公開第2010/0232129号において論じられており、その特許出願公開は引用することによりその全体が本明細書の一部をなすものとする。図8Bに示されるキャビティ64のテーパを付けられた形状は、その形成時に用いられる特定のエッチングプロセスの結果とすることができる。

【0061】

図8C及び図8Eは、ワイヤボンド32上に実質的に丸みを帯びた端部分70を含む端部構造を示す。丸みを帯びた端部分70は、ベース34と端部36との間のワイヤボンド32の部分の断面より広い断面を有するように構成される。更なる丸みを帯びた端部分70は、エッジ面71を含み、エッジ面71は、ワイヤボンド32のエッジ面37と端部分

70 との間の移行部においてワイヤボンダ 32 のエッジ面 37 から外側に延在する。丸みを帯びた端部分 70 を組み込むことは、固着機構を設けることによって、封止層 42 内にワイヤボンダ 32 を固定するように作用することができ、表面 71 の方向における変化が、封止層 42 に、3 方から端部 70 を包囲する場所を与える。これは、ワイヤボンダ 32 が基板 12 上の導電性素子 28 から分離し、結果として、電氣的に接続し損なうのを防ぐのに役立つことができる。さらに、丸みを帯びた端部分 70 は、電子的接続を実施することができる、表面 44 内の封止層 42 によって被覆されない表面積を増やすことができる。図 8 E に示されるように、丸みを帯びた端部分 70 は、さらに、表面 44 の上方に延在することができる。代替的には、図 8 C に示されるように、丸みを帯びた端部分 70 は、表面 44 と実質的に同一平面をなす表面を設けるように研削することができるか、又は別の方法で平坦化することができ、ワイヤボンダ 32 の断面より広い面積を有することができる。

10

【0062】

丸みを帯びた端部分 70 は、ワイヤボンダ 32 を作製するために用いられるワイヤの端部において火炎又は火花の形で局所化された熱を当てることによって形成することができる。既知のワイヤボンディング機を変更して、このステップを実行することができ、このステップは、ワイヤを切断した直後に行うことができる。このプロセスにおいて、熱は、その端部においてワイヤを溶解する。この局所化された液体金属部分が、その表面張力によって丸くされ、金属が冷えるときに保持される。

【0063】

20

図 8 D は、超小型電子アセンブリ 10 のための構成を示しており、ワイヤボンダ 32 の端部 36 が封止層 42 の主面 44 の上方の空間内に位置する表面 38 を含む。そのような構成は、具体的には、封止層 42 によって被覆されないエッジ面 37 の部分に沿って表面 44 の上方にウィッキングするはんだ塊 68 とのより強固な接続を設けることによって、上記でキャピティ 64 に関して論じられたものと類似の利点を与えることができる。一実施形態では、端面 38 は、約 $10\ \mu\text{m}$ ~ 約 $50\ \mu\text{m}$ の距離だけ表面 42 の上方の空間内に位置することができる。さらに、図 8 D に示される実施形態、及びエッジ面 37 の一部分が封止層 42 の表面の上方において封止層 42 によって被覆されない他の実施形態のいずれかにおいて、端部は、その上に形成された保護層を含むことができる。そのような層は、金から形成される層、酸化物コーティング又は OSP を含む、酸化保護層を含むことができる。

30

【0064】

図 9 は、ワイヤボンダ 32 の端面 38 上にスタッドバンプ 72 が形成されている超小型電子アセンブリ 10 の実施形態を示す。スタッドバンプ 72 は、端面 44 の上に別の、変更されたワイヤボンダを付着させ、オプションで、表面 44 の一部分に沿って引き伸ばすことによって、超小型電子アセンブリ 10 を作製した後に形成することができる。変更されたワイヤボンダは、ワイヤの長さを引き出すことなく、そのベースの付近で切断されるか、又は別の方法で切られる。UBM 等の結合層を最初に被着することなく、特定の金属を含むスタッドバンプ 72 を端部 38 に直接付着させることができ、それゆえ、はんだによって直接ぬらすことができないボンダパッドへの導電性相互接続を形成する方法を与えることができる。これは、ワイヤボンダ 32 がぬらすことができない金属から形成されるときに役に立つ可能性がある。一般的に、銅、ニッケル、銀、プラチナ及び金のうちの 1 つ又は複数から基本的になるスタッドバンプをこのように付着させることができる。図 9 は、更なる超小型電子アセンブリへの電子的又は機械的接続のために、スタッドバンプ 72 上に形成されるはんだ塊 68 を示す。

40

【0065】

図 10 A ~ 図 10 D は、曲げられた、又は湾曲した形状を含むワイヤボンダ 32 の端部 36 のための構成を示す。各実施形態において、ワイヤボンダ 32 の端部 36 は、エッジ面 76 の少なくとも一部が、例えば、主面 44 によって被覆されないようにその部分 74 が封止層 42 の表面 44 に対して実質的に平行に延在するように曲げられる。エッジ面 3

50

7のこの部分は、表面44の外側上方に延在することができるか、又は表面44と実質的に同一平面に延在するように研削するか、若しくは別の方法で平坦化することができる。図10Aの実施形態は、表面44に対して平行であり、表面44に対して実質的に垂直である端面38において終端する、端部36の部分74において、ワイヤボンド32内の急な曲がりを含む。図10Bは、表面44に対して平行である端部36の部分74付近において、図10Aに示されるよりも緩やかな曲線を有する端部36を示す。図3、図4又は図5に示される構成によるワイヤボンドの部分が、表面44に対して実質的に平行な部分を有し、表面44内の場所において封止層42によって被覆されないエッジ面の部分を有する端部を含む構成を含む、他の構成も可能である。さらに、図10Bの実施形態は、ワイヤボンドの端部において鉤状の部分75を含み、その部分は、端面38を封止層42内の表面44の下方に位置決めする。これは、封止層42内に、除去される可能性が小さい、端部36のためのより強固な構造を与えることができる。図10C及び図10Dは、それぞれ図10A及び図10Bに示す構造に類似であるが、封止層42内に形成されるキャビティ64によって、表面44に沿った或る場所において封止層42によって被覆されない構造を示す。これらのキャビティは、図8A及び図8Bに関して上記で論じられた構造に、構造的に類似することができる。表面44に対して平行に延在する部分74を含む端部36を含むことは、延長された被覆されないエッジ面75があることにより、その端部と接続するための表面積を増やすことができる。そのような部分74の長さは、ワイヤボンド32を形成するために用いられるワイヤの断面の幅より長くすることができる。

【0066】

図29に示される更なる例では、単一の導電性素子1428上に複数のワイヤボンド1432を接合することができる。そのような一群のワイヤボンド1432を用いて、封止層1442上に、導電性素子1428との電氣的接続のための更なる接続点を作製することができる。共通接合ワイヤボンド1432の露出した部分1439は、例えば、概ね導電性素子1428自体のサイズのエリア、又はワイヤボンド1432群との外部接続を作製するためのボンディング塊の意図したサイズを近似する別のエリアにおいて、封止層1442の表面1444上で1つのグループにまとめることができる。そのようなワイヤボンド1432は、図示されるように、ボールボンディングすることができるか、上記のように、導電性素子1428上にエッジボンディングすることができる。基板上の導電性素子への複数のワイヤボンドを形成するとき、例えば、レーザ又は他の切断器具によって、ワイヤボンディングプロセス中に金属ワイヤを切るために本明細書において記述される種々の技法を利用することができる。

【0067】

図11～図15は、超小型電子アセンブリの製造方法の種々のステップにおける超小型電子アセンブリ10を示す。図11は、超小型電子素子22が第1の表面14上、かつ第1の表面14の第1の領域18内で基板12に電氣的及び機械的に接続されたステップにおける超小型電子アセンブリ10'を示す。超小型電子素子22は、図11において、例えば、基板の向かい合う表面14上の対応するコンタクトに面し、接合される超小型電子素子22上のコンタクトを通して、フリップチップ構成において基板12上に実装されるように示される。例えば、超小型電子素子のコンタクトと基板のコンタクトとの間の接合部は、塊状物26、例えば、導電性ペースト、導電性マトリックス材料、はんだ塊等の導電性材料を通して作製することができ、コンタクトは、数ある中でも、パッド、ポスト、例えば、マイクロピラー、スタッドバンプ等の任意の適切な構成からなることができる。本明細書において、「フリップチップボンディング」は、超小型電子素子及び基板の対応するコンタクト間、又は超小型電子素子と別の超小型電子素子との間の対面の電氣的結合の構成を意味するために用いられる。

【0068】

代替的には、図1の例において見られるように、代わりに、超小型電子素子のコンタクトと基板との上向きのワイヤボンディングを用いることができる。図11に示す方法ステップの実施形態では、誘電体アンダーフィル層66は、超小型電子素子22と基板12と

の間に設けることができる。

【 0 0 6 9 】

図 1 2 は、基板 1 2 の第 1 の表面 1 4 上において露出する導電性素子 2 8 のパッド 3 0 にワイヤボンダ 3 2 が付着されている超小型電子アセンブリ 1 0 ' ' を示す。論じられたように、ワイヤボンダ 3 2 は、ワイヤセグメントの端部を加熱して、端部を軟化させることによって付着させることができ、それにより、ワイヤボンダは、導電性素子 2 8 上に押し付けられると、導電性素子 2 8 に対して堆積ボンドを形成し、ベース 3 4 を形成する。ワイヤは、その後、導電性素子 2 8 から引き出され、ワイヤボンダ 3 2 の端部 3 6 及び端面 3 8 を形成するために切断されるか又はその他の方法で切られる前に、所望される場合、指定された形状になるよう操作される。代替的に、ワイヤボンダ 3 2 は、例えば、ウェッジボンディングによってアルミニウムワイヤから形成することができる。ウェッジボンディングは、ワイヤボンダの端部に隣接するワイヤの一部分を加熱し、そのワイヤの一部分を、導電性素子 2 8 に圧力を加えた状態で導電性素子 2 8 に沿って引き抜くことによって形成される。こうしたプロセスは、米国特許第 7 , 3 9 1 , 1 2 1 号に更に記載され、その開示は、引用することによりその全体が本明細書の一部をなすものとする。

【 0 0 7 0 】

図 1 3 では、封止層 4 2 は、基板の第 1 の表面 1 4 を覆って付着されることによって超小型電子アセンブリ 1 0 ' ' ' に付加されており、封止層 4 2 は基板から上方にかつワイヤボンダ 3 2 のエッジ面 3 7 に沿って延在する。封止層 4 2 はまた、アンダーフィル層 6 6 を被覆する。封止層 4 2 は、図 1 2 に示す超小型電子アセンブリ 1 0 ' ' を覆って樹脂を堆積させることによって形成することができる。これは、アセンブリ 1 0 ' ' を受け取ることができる封止層 4 2 の所望の形状のキャビティを有する適切に構成されたモールド内にアセンブリ 1 0 ' ' を配置することによって行うことができる。こうしたモールド及びそのモールドによって封止層を形成する方法は、米国特許出願公開第 2 0 1 0 / 0 2 3 2 1 2 9 号に示し記載されているようなものとして行うことができ、その開示は、引用することによりその全体が本明細書の一部をなすものとする。代替的に、封止層 4 2 は、少なくとも部分的にコンプライアントな材料から所望の形状に事前作製することができる。この構成では、誘電体材料のコンプライアントな特性は、封止層 4 2 が、ワイヤボンダ 3 2 及び超小型電子素子 2 2 を覆った位置に圧入されることを可能にする。こうしたステップでは、ワイヤボンダ 3 2 は、コンプライアント材料に貫入し、その材料内のそれぞれの穴を形成し、その穴に沿って、封止層 4 2 がエッジ面 3 7 に接触する。さらに、超小型電子素子 2 2 は、コンプライアント材料内に受け取ることができるようにコンプライアント材料を変形することができる。コンプライアント誘電体材料は、圧縮されて、外側表面 4 4 上で端面 3 8 を露出させることができる。代替的に、どんな過剰なコンプライアント誘電体材料も、封止層から除去して、ワイヤボンダ 3 2 の端面 3 8 がその上で被覆されない表面 4 4 を形成することができるか、又は、表面 6 3 内の場所で端面 3 8 を被覆しないキャビティ 6 4 を形成することができる。

【 0 0 7 1 】

図 1 3 に示す実施形態では、封止層は、最初に封止層の表面 4 4 がワイヤボンダ 3 2 の端面 3 8 の上で離間するように形成される。端面 3 8 を露出させるために、端面 3 8 の上にある封止層 4 2 の部分を除去し、図 1 4 に示すように、端面 4 2 と実質的に同一平面上にある新しい表面 4 4 ' を露出させることができる。代替的に、図 8 A 及び図 8 B に示すキャビティ等の、端面 3 8 が封止層 4 2 によって被覆されないキャビティ 6 4 を形成することができる。更なる代替形態では、封止層 4 2 は、表面 4 4 が既に端面 4 8 と実質的に同一平面上にあるように、又は、図 8 D に示すように、表面 4 4 が端面 4 8 の下に配置されるように形成することができる。封止層 4 2 の一部分の除去は、必要がある場合、研磨、ドライエッチング、レーザエッチング、ウェットエッチング、ラッピング等によって達成することができる。所望される場合、ワイヤボンダ 3 2 の端部 3 6 の一部分はまた、同じステップ又は更なるステップで除去されて、表面 4 4 と実質的に同一平面上にある実質的に平坦な端面 3 8 を達成することができる。所望される場合、キャビティ 6 4 を、こ

したステップ後に形成することもできるか、又は、図 10 に示すように、スタッドバンプを付着させることもできる。結果得られる超小型電子アセンブリ 10 は、その後、PCB 上に固着させることができるか又はそうでなければ、図 6 に示すように、更なるアセンブリ、例えば積層式パッケージ内に組み込むことができる。

【0072】

図 15 に示される代替の実施形態では、ワイヤボンダ 32 は最初に、ワイヤループ 86 の部分 32' として、対をなして形成される。この実施形態では、ループ 86 は、上記で論じられたように、ワイヤボンダの形に作製される。ワイヤセグメントは、上方に引き上げられ、その後、曲げられ、基板 13 の第 1 の表面 14 の方向の少なくとも 1 つの構成要素を有する方向に、隣接する導電性素子 28 の上に実質的に重なる位置まで引き下げられる。その後、ワイヤは隣接する導電性素子 28 付近の位置まで実質的に下方に引き下げられ、その後、切断されるか、別の方法で切られる。その後、ワイヤは加熱され、堆積ボンディング等によって隣接する導電性素子 28 に接続され、ループ 86 を形成する。その後、ループ 86 を実質的に被覆するように、封止層 42 が形成される。その後、プロセスによる研削、エッチング等によって封止層 42 の一部分が除去される。このプロセスは、ループが切られ、2 つの部分 32' に分割されるようにループ 86 の一部分も除去し、それにより、封止層 42 上に形成された表面 44 上の場所に、封止層 42 によって被覆されない端面 38 を有するワイヤボンダ 32 を形成する。その後、上記で論じられたように、アセンブリ 10 に後続の仕上げステップを適用することができる。

【0073】

図 16A ~ 図 16C は、上記で論じられたように、ワイヤボンダ 32 の端部 36 を包囲するキャビティ 64 を作製するための代替の実施形態におけるステップを示す。図 16A は、図 1 ~ 図 6 に関して上記で論じられた一般的なタイプのワイヤボンダ 32 を示す。ワイヤボンダ 32 は、その端部 36 上に付着する犠牲材料塊 78 の塊状物を有する。犠牲材料塊 78 は、その形成中に材料の表面張力から生じる可能性がある実質的に球の形状をなすことができるか、又は当業者によって理解される他の所望の形状をなすことができる。犠牲材料塊 78 は、ワイヤボンダ 32 の端部 36 をはんだペースト内に浸し、その端部をコーティングすることによって形成することができる。ウィッキング及び表面張力によって端部 36 に接着するはんだ塊の量を制御するために、浸す前にはんだペーストの粘性を調整することができる。したがって、これは、端部 36 に付着する塊状物 78 のサイズに影響を及ぼすことができる。代替的には、塊状物 78 は、ワイヤボンダ 32 の端部 36 上に可溶性材料を堆積することによって形成することができる。他の可能な塊状物 78 は、端部上の個々ののはんだボール若しくは他の塊状物とすることができるか、又は超小型電子構成要素の製造中に用いられ、後に除去することができる、銅又は金フラッシング等の他の材料を用いる他の手段によることができる。

【0074】

図 16B において、ワイヤボンダ 32 のエッジ面 37 に沿った上方を含めて、アセンブリ 10 に加えられた誘電体層 42 が示される。また、誘電体層は、犠牲材料塊 78 の表面の一部分に沿って延在し、それにより、誘電体層はワイヤボンダ 32 の端部 36 から離間して位置される。その後、犠牲材料塊 78 は、溶媒内での洗浄又はすすぎ、溶解、化学エッチング又は他の技法等によって除去され、それにより、誘電体層 42 内に、除去する前の塊状物 78 の鋳型形状 (negative shape) のキャビティ 64 を実質的に残し、ワイヤボンダ 32 の端部 36 付近のエッジ面 37 の一部分を露出させる。

【0075】

代替的には、犠牲材料塊 78 は、ワイヤボンダのエッジ面 37 に沿って延長することによって、ワイヤボンダ 32 の実質的に全てをコーティングするように形成することができる。この構成が図 17A に示される。そのようなコーティングは、上記で論じられたように、アセンブリ 10 上での形成後にワイヤボンダ 32 上に付着させることができるか、又はワイヤボンダ 32 を作製するために用いられるワイヤにコーティングとして付着させることができる。これは、基本的には、コーティングされたワイヤ、又は、例えば、銅の内

側コアとはんだコーティングとを有する二重ワイヤの形をとることになる。図 17B は、犠牲塊 78 のエッジ面 79 に沿って延在し、それにより、実質的にその長さに沿ってワイヤボンド 32 から誘電体層 42 を離隔するように、ワイヤボンド 32 及び犠牲塊 78 上に被着された誘電体層 42 を示す。

【0076】

図 17C は、犠牲材料塊 78 の一部分を除去して、端部 36 の周囲にキャビティ 64 を形成し、エッジ面 37 の一部分を露出させることから生じる構造を示す。そのような実施形態において、犠牲材料塊 78 の大部分、又は少なくとも一部を誘電体層 42 とワイヤボンド 32 との間の場所に残すことができる。図 17C は、ワイヤボンド 32 を別の超小型電子構造 10A のコンタクトパッド 40A に電氣的及び機械的に接続するはんだ塊 52 を更に示す。

10

【0077】

ワイヤセグメントを形成し、ワイヤセグメントを導電性素子にボンディングして、特に上記で論じたボールボンドタイプのワイヤボンドを形成した後、ワイヤボンド（例えば、図 1 の 32）は、その後、キャピラリ（図 32 の 804 等）内のワイヤの残りの部分から分離される。これは、ワイヤボンド 32 のベース 34 から遠隔の任意の場所で行うことができ、好ましくは、ワイヤボンド 32 の所望の高さを規定するのに少なくとも十分な距離だけベース 34 から遠隔の場所で行われる。こうした分離は、面 806 とワイヤボンド 32 のベース 34 との間で、キャピラリ 804 内に配設されるか又はキャピラリ 804 の外部に配設される機構によって実施することができる。一方法では、ワイヤセグメント 800 は、所望の分離点でワイヤ 800 を効果的に溶解落とさせることによって分離することができる。それは、ワイヤ 800 にスパーク又は火炎を印加することによって行うことができる。ワイヤボンド高さのより高い精度を達成するために、ワイヤセグメント 800 を切断する異なる形態を実装することができる。本明細書で述べるように、切断は、所望の場所でワイヤを弱化させることができる部分的切断又は残りのワイヤセグメント 800 からワイヤボンド 32 を全体的に分離させるための、ワイヤを貫通する完全な切断を記述するために使用することができる。

20

【0078】

図 32 に示す一例では、切断ブレード 805 は、キャピラリ 804 内等の、ボンドヘッドアセンブリに一体化することができる。図示するように、切断ブレード 805 がそこを通過して延在することができる開口 807 が、キャピラリ 804 の側壁 820 内に含まれることができる。切断ブレード 805 は、キャピラリ 804 の内部に入る / から出るよう移動可能であることができるため、切断ブレード 805 が、交互に、ワイヤ 800 がキャピラリ 804 を自由に通過することを可能にするか又はワイヤ 800 に係合することができる。したがって、切断ブレード 805 がキャピラリ内部の外側の位置にある状態で、ワイヤ 800 を引き出し、ワイヤボンド 32 を形成して、導電性素子 28 にボンディングすることができる。ボンド形成後、ワイヤセグメント 800 を、ボンドヘッドアセンブリ内に一体化されたクランプ 803 を使用して固定し、ワイヤの位置を固定することができる。切断ブレード 803 を、その後、ワイヤセグメントに向けて移動して、ワイヤを完全に切断するか、又は部分的に切断する、すなわちワイヤを弱化させることができる。完全な切断により、ワイヤボンド 32 の端面 38 を形成することができる。この時点で、キャピラリ 804 はワイヤボンド 32 から離れて、例えば、別のワイヤボンドを形成することができる。同様に、ワイヤセグメント 800 が切断ブレード 805 によって弱化されている場合、ワイヤクランプ 803 によって依然として保持されているワイヤとともにボンドヘッドユニットを移動させることにより、部分的な切断によって弱化されたエリアにおいてワイヤ 800 を破断することによって分離を引き起こすことができる。

30

40

【0079】

切断ブレード 805 の移動は、空気圧又はオフセットカムを使用するサーボモータによって作動することができる。他の例では、切断ブレード 805 の移動は、バネ又はダイヤフラムによって作動することができる。切断ブレード 805 作動のためのトリガー用信号

50

は、ボールボンドの形成からカウントダウンする時間遅延に基づくことができるか、又は、ワイヤボンドベース34の上の所定の高さまでのキャピラリ804の移動によって作動することができる。こうした信号は、任意の後続のボンド形成の前に切断ブレード805の位置をリセットすることができるようにボンディング機械を動作させる他のソフトウェアにリンクすることができる。切断機構は、その両側からワイヤを切断するためにブレード805の反対に位置する第2のブレード(図示せず)も含むことができる。

【0080】

別の例では、レーザ809は、ボンドヘッドユニットとともに組み立て、ワイヤセグメントを切断するように位置決めすることができる。図33に示すように、レーザヘッド809は、キャピラリ804又はキャピラリ804を含むボンドヘッドユニット上の別の地点に実装すること等によってキャピラリ804の外部に位置決めすることができる。図32の切断ブレード805に関して上記で論じたような所望の時間にレーザを作動して、ワイヤ800を切断し、ベース34の上の所望の高さにワイヤボンド32の端面38を形成することができる。他の実装態様では、レーザ809は、キャピラリ804自体を通して又はその中に切断ビームを向けるように位置決めすることができ、また、ボンドヘッドユニットの内部にあることができる。或る例では、二酸化炭素レーザを使用することができるか、又は代替として、Nd:YAGレーザ又はCu蒸気レーザを使用することができる。

【0081】

別の実施形態では、図34A~図34Cに示すステンシルユニット824を用いて、ワイヤボンド32を残りのワイヤセグメント800から分離することができる。図34Aに示すように、ステンシル824は、ワイヤボンド32の所望の高さで又はその近くで上側表面826を画定する本体を有する構造であることができる。ステンシル824は、導電性素子28、又は導電性素子28間の基板12の任意の部分に接触するように構成することができる。ステンシルは、導電性素子28等を被覆する等、ワイヤボンド32用の所望の場所に対応することができる複数の穴828を含む。穴828は、ボンドヘッドユニットのキャピラリ804を穴828に受容するサイズにすることができるため、キャピラリは、導電性素子28にワイヤ800をボンディングするための、導電性素子28に対する位置まで穴の中に延在して、例えばボールボンディング等によってベース34を形成することができる。キャピラリ804は、その後、ワイヤセグメントを所望の長さまで引き出しながら、穴828から外に垂直に移動させることができる。穴828から取り除かれると、ワイヤセグメントは、クランプ803等によってボンドヘッドユニット内に固定することができる。キャピラリ804は、横方向に(ステンシル824の表面826に平行に等)移動して、穴828の表面及びステンシル824の外側表面826の交差によって画定されるステンシル824の縁部829に接触するようワイヤセグメント800を移動させることができる。こうした移動は、キャピラリ804内に依然として保持されるワイヤセグメント800の残りの部分からワイヤボンド32の分離を引き起こすことができる。このプロセスは、所望の場所に所望の数のワイヤボンド32を形成するために繰り返すことができる。或る実装態様では、キャピラリは、ワイヤ分離の前に垂直に移動することができる。それにより、残りのワイヤセグメントは、後続のボールボンドを形成するのに十分な距離802だけキャピラリ804の面806を超えて突出する。図34Bは、穴828が、表面826の第1の直径から、表面826から離れたより大きな直径まで増加する直径を有するように、穴828がテーパを付けられるステンシル824の変形形態を示す。別の変形形態では、図34Cに示すように、ステンシルは、基板12から所望の距離に表面826を離間させるのに十分な厚さを有する外側フレーム821を有するものとして形成することができる。フレーム821は、基板12に隣接して位置決めされるように構成されるキャピティ823を少なくとも部分的に囲むことができ、ステンシル824の厚さは、表面826と開口エリア823との間に延在しており、穴828を含むステンシル824の部分が、基板12上に位置決めされると基板12から離間するようになっている。

【0082】

図 20 及び図 21 は、ワイヤボンダ 532 がリードフレーム構造上に形成される超小型電子アセンブリ 510 の更なる実施形態を示す。リードフレーム構造の例は、米国特許第 7,176,506 号及び第 6,765,287 号に示され、記載されており、それらの開示は、引用することにより本明細書の一部をなすものとする。一般に、リードフレームは、銅等の導電性金属のシートから形成される構造であり、この構造は複数のリード線を含むセグメントになるようパターンニングされ、パドル及びフレームを更に含むことができる。フレームを用いて、アセンブリの作製中に、リード線及び使用される場合パドルを固定する。一実施形態では、ダイ又はチップ等の超小型電子素子は、ワイヤボンダを使用して、パドルに上向きに接合し、リード線に電気接続することができる。代替的に、超小型電子素子は、超小型電子素子の下に延在することができるリード線に直接実装することができる。こうした実施形態では、超小型電子素子上のコンタクトは、はんだボール等によってそれぞれのリード線に電気接続することができる。その後、リード線を用いて、超小型電子素子へノから信号電位を搬送するために種々の他の導電性構造に対する電気接続部を形成することができる。構造を覆って封止層を形成することを含むことができる、その構造の組立てが終了すると、フレームの一時的な要素をリードフレームのリード線及びパドルから除去して、個々のリード線を形成することができる。本開示において、個々のリード線 513 及びパドル 515 は、基板 512 であって、基板 512 と一体に形成される部分内に導電性素子 528 を含む、基板 512 を全体として形成するものの区分化された部分であると考えられる。さらに、この実施形態では、パドル 515 は、基板 512 の第 1 の領域 518 内にあると考えられ、リード線 513 は、第 2 の領域 520 内にあると考えられる。図 21 の平面図でも示すワイヤボンダ 524 は、パドル 515 上で担持される超小型電子素子 22 をリード線 515 の導電性素子 528 に接続する。ワイヤボンダ 532 は、ワイヤボンダ 532 のベース 534 において、リード線 515 上の更なる導電性素子 528 に更に接合することができる。封止層 542 は、アセンブリ 510 上に形成され、ワイヤボンダ 532 の端部 538 を表面 544 内の場所で被覆されないままにする。ワイヤボンダ 532 は、本明細書の他の実施形態に関して述べた構造に対応する構造内で、封止層 542 によって被覆されない更なる又は代替の部分を含むことができる。

【0083】

図 24 ~ 図 26 は、閉ループワイヤボンダ 832 を有する超小型電子パッケージ 810 の更に別の実施形態を示す。この実施形態のワイヤボンダ 832 は、図 24 に示されるように、隣接する導電性素子 828a 及び 828b に接合することができる 2 つのベース 834a 及び 834b を含む。代替的には、ベース 834a、834b はいずれも、図 25 及び図 26 に示されるように、共通の導電性素子 828 上に接合することができる。そのような実施形態では、ワイヤボンダ 832 は、エッジ面 837 がベースから基板 812 の上方の封止層 842 の表面 844 における頂点 839 までそれぞれの部分 837a 及び 837b において上方に延在するように、ループ内で 2 つのベース 834a、834b 間に延在するエッジ面 837 を画定する。封止層 842 は、エッジ面部分 837a、837b の少なくとも或る部分に沿って延在し、互いに、かつパッケージ 810 内の他のワイヤボンダ 832 から、それぞれの部分を分離する。頂点 839 において、エッジ面 837 の少なくとも一部が封止層 842 によって被覆されず、それにより、ワイヤボンダ 832 は別の構成要素との電氣的相互接続のために利用可能であり、別の構成要素は、別の超小型電子構成要素、又は他の構成要素、例えば、キャパシタ又はインダクタ等の個別要素とすることができる。図 24 ~ 図 26 に示されるように、ワイヤボンダ 832 は、頂点 839 が基板 812 の表面にわたって少なくとも一方の横方向において導電性素子 828 からオフセットされるように形成される。一例では、頂点 839 は、超小型電子素子 820 の主面の上に重なることができるか、又はそうでなければ、超小型電子素子 820 が位置合わせされる基板 812 の第 1 の領域の上に重なることができる。頂点 839 が他の実施形態において論じられたワイヤボンダの端面の場所のいずれかに位置決めされる構成を含む、ワイヤボンダ 832 のための他の構成も可能である。さらに、頂点 839 は、図 8A に示されるように、穴内で被覆されないことができる。さらには、頂点 839 は延長することができる。

でき、図10A～図10D内のエッジ面に関して図示されたように、その長さにわたって延在する表面844において被覆されないようにすることができる。1つではなく、2つのベース834a、834b間に延在するワイヤボンド832によって支持される頂点839を包囲する被覆されないエッジ面837の形として接続機構を設けることによって、主面844によって規定される方向における接続機構のより正確な配置を達成することができる。

【0084】

図27及び図28は図24～図26の実施形態の変形形態を示しており、ワイヤボンド834の代わりにボンドリボン934が用いられる。ボンドリボンは、ワイヤボンドを形成するために上記で論じられた材料のいずれか等の導電性材料からなる、全体的に平坦な材料片とすることができる。ボンドリボン構造は、断面を概ね円形にすることができるワイヤボンドとは対照的に、太くではなく、幅広くすることができる。図27に示されるように、ボンドリボン934はそれぞれ、導電性素子928の一部分に沿って延在して結合することができる第1のベース934aを含む。リボンボンド932の第2のベース934bは第1のベース934aの一部分に接合することができる。エッジ面937が、頂点939への2つの対応する部分937a及び937bにおいて、ベース934aと934bとの間に延在する。頂点939のエリア内のエッジ面の部分は、その主面944の一部分に沿って封止材942によって被覆されない。本明細書において開示された他の実施形態において用いられたワイヤボンドに関して記述されたような、更なる変形形態も可能である。

【0085】

上記で論じられた構造は、多様な電子システムを構成する際に利用することができる。例えば、本発明の更なる実施形態によるシステム711は、他の電子構成要素713及び715とともに、上記のような超小型電子アセンブリ710を含む。図示される例では、構成要素713は半導体チップであるのに対して、構成要素715は表示画面であるが、任意の他の構成要素を用いることもできる。当然、明確に例示するために、図23には2つの更なる構成要素しか示されないが、そのシステムは任意の数のそのような構成要素を含むことができる。上記のような超小型電子アセンブリ710は、例えば、図1に関連して上記で論じられたような超小型電子アセンブリ、又は図6を参照しながら論じられたような複数の超小型電子アセンブリを組み込む構造とすることができる。アセンブリ710は、図2～図22において記述された実施形態のうちのいずれか1つを更に含むことができる。更なる変形形態では、複数の変形を与えることができ、任意の数のそのような構造を用いることができる。

【0086】

超小型電子アセンブリ710並びに構成要素713及び715は、破線において概略的に表される、共通のハウジング719内に実装され、所望の回路を形成するために必要に応じて互いに電氣的に相互接続される。図示される例示的なシステムでは、そのシステムは、フレキシブルプリント回路基板等の回路パネル717を含み、回路パネルは、構成要素を互いに相互接続する多数の導体721を含み、そのうちの1つだけが図23に示される。しかしながら、これは例示にすぎず、電氣的接続を作製するのに適した任意の構造を用いることができる。

【0087】

ハウジング719は、例えば、携帯電話又は携帯情報端末において使用可能なタイプのポータブルハウジングとして示されており、画面715はハウジングの表面に露出する。超小型電子アセンブリ710が撮像チップ等の感光性素子を含む場合、光をその構造まで送るために、レンズ723又は他の光学デバイスも設けることができる。ここでもまた、図23に示される簡略化されたシステムは例示にすぎない。デスクトップコンピュータ、ルータ等の一般的に固定構造と見なされるシステムを含む他のシステムも、上記で論じられた構造を用いて作製することができる。

【0088】

10

20

30

40

50

本発明の上述した実施形態及び変形形態は、具体的に上述した以外の方法で組み合わせることができる。本発明の範囲及び趣旨内にある全ての変形形態を包含することが意図される。

【 0 0 8 9 】

本発明は特定の実施形態を参照しながら本明細書において説明されてきたが、これらの実施形態は本発明の原理及び応用形態を例示するにすぎないことは理解されたい。それゆえ、添付の特許請求の範囲によって規定されるような本発明の趣旨及び範囲から逸脱することなく、例示的な実施形態に数多くの変更を加えることができること、及び他の構成を考案することができることは理解されたい。

〔 実施形態例 〕

〔 実施形態 1 〕

超小型電子パッケージを作製する方法であって、

a) 所定の長さを有する金属ワイヤセグメントをボンディングツールのキャピラリから送り出すステップと、

b) 前記ボンディングツールを使用するステップであって、前記金属ワイヤの一部分を基板の第 1 の表面において露出する導電性素子に結合し、それにより、前記導電性素子上にワイヤボンドのベースを形成する、使用するステップと、

c) 前記ワイヤの一部分を前記ボンディングツール内に固定するステップと、

d) 前記固定された部分と前記ベースとの間の場所において前記金属ワイヤを切断するステップであって、前記ワイヤボンドの端面を少なくとも部分的に画定し、前記ベースと前記端面との間に前記ワイヤボンドのエッジ面が画定される、切断するステップと、

e) ステップ (a) ~ ステップ (d) を繰り返すステップであって、前記基板の複数の前記導電性素子への複数のワイヤボンドを形成する、繰り返すステップと、

e) その後、前記基板の前記表面の上に重なる誘電体封止層を形成するステップであって、前記封止層は、前記基板の前記表面及び前記ワイヤボンドの一部分を少なくとも部分的に被覆するように形成され、それにより、前記封止層によって被覆されない前記ワイヤボンドの端面又はエッジ面のうちの少なくとも一方の一部分によって、前記ワイヤボンドの封止されない部分が画定される、形成するステップと、

を含む、超小型電子パッケージを作製する方法。

〔 実施形態 2 〕

前記金属ワイヤは部分的にのみ切込みを入れられ、前記ボンディングツールは、前記ワイヤの前記部分が固定されたまま、前記基板の前記表面から遠ざけられ、それにより、前記ワイヤが前記切込みの場所において断線し、前記端面は前記切込み及び前記断線によって形成される、実施形態 1 に記載の方法。

〔 実施形態 3 〕

前記切込みは前記ワイヤボンドの前記エッジ面に対して実質的に垂直な方向において前記ワイヤセグメントを完全に貫通して作製され、前記ワイヤボンドの前記端面は前記切込みによって形成される、実施形態 1 に記載の方法。

〔 実施形態 4 〕

少なくとも 1 つの超小型電子素子が前記基板の前記第 1 の表面の上に重なり、前記基板は第 1 の領域及び第 2 の領域を有し、前記超小型電子素子は前記第 1 の領域内に位置し、前記導電性素子は前記第 2 の領域内に位置し、前記少なくとも 1 つの超小型電子素子に電氣的に接続され、前記誘電体封止層は、少なくとも前記基板の前記第 2 の領域において該基板の前記第 1 の表面の上に重なるように形成される、実施形態 1 に記載の方法。

〔 実施形態 5 〕

前記パッケージは、前記ワイヤボンドのうちの第 1 のワイヤボンドが第 1 の信号電位を搬送するようになっており、前記ワイヤボンドのうちの第 2 のワイヤボンドが前記第 1 の信号電位とは異なる第 2 の信号電位を同時に搬送するようになっており、構成される、実施形態 4 に記載の方法。

〔 実施形態 6 〕

10

20

30

40

50

前記金属ワイヤセグメントは前記ボンディングツール上に取り付けられるレーザを用いて切断される、実施形態 1 に記載の方法。

[実施形態 7]

前記キャピラリは、前記ワイヤボンドが送り出される際に通る該キャピラリの面を画定し、前記レーザは前記ボンディングツールの前記面と前記ワイヤボンドの前記ベースとの間に位置決めされる前記ワイヤセグメントの場所に切断ビームを誘導するように前記ボンディングツール上に取り付けられる、実施形態 6 に記載の方法。

[実施形態 8]

前記ボンディングツールはキャピラリを含み、該キャピラリは前記ワイヤボンドが送り出される際に通る該キャピラリの面を画定し、前記キャピラリは該キャピラリの側壁内に形成される壁を含み、前記レーザは、前記開口部を通して、前記キャピラリ内に位置決めされる前記ワイヤセグメントの場所に切断ビームを誘導するように、前記ボンディングツール上に取り付けられる、実施形態 6 に記載の方法。

[実施形態 9]

前記レーザは C O 2、N d : Y A G 又は C u 蒸気レーザのうちの 1 つである、実施形態 6 に記載の方法。

[実施形態 10]

前記金属ワイヤは、前記キャピラリ内に延在する切断エッジを用いて切断される、実施形態 1 に記載の方法。

[実施形態 11]

前記切断エッジは、前記ワイヤセグメントの反対に位置する前記キャピラリの壁に向かう方向に延在する、実施形態 10 に記載の方法。

[実施形態 12]

前記金属ワイヤは、前記切断エッジを第 1 の切断エッジとして、該第 1 の切断エッジの反対に位置するように前記キャピラリ内に延在する第 2 の切断エッジと組み合わせて前記切断エッジを用いて切断される、実施形態 10 に記載の方法。

[実施形態 13]

前記キャピラリは、前記ワイヤセグメントが送り出される際に通る該キャピラリの面を画定し、前記金属ワイヤは、反対に位置する第 1 の切断エッジ及び第 2 の切断エッジを有する切断器具を用いて切断され、前記切断器具は、前記ボンディングツールの前記面と前記ワイヤボンドの前記ベースとの間に位置決めされる場所において前記ワイヤセグメントを切断するように前記ボンディングツール上に取り付けられる、実施形態 1 に記載の方法。

[実施形態 14]

前記基板の上にステンシルを位置決めするステップを更に含み、前記ステンシルは前記導電性素子の少なくとも一部の上に重なり、該少なくとも一部を露出させる複数の開口部を有し、該開口部は前記基板の上方の第 1 の高さに位置決めされるそれぞれのエッジを画定し、前記ワイヤセグメントは、前記ステンシル開口部の前記エッジに対する前記ワイヤの横方向への移動によって切断される、実施形態 1 に記載の方法。

[実施形態 15]

超小型電子パッケージを作製する方法であって、

a) 第 1 の表面と、該第 1 の表面から離れた第 2 の表面とを有する基板と、前記基板の前記第 1 の表面に実装される超小型電子素子と、前記第 1 の表面において露出する複数の導電性素子とを含む処理中ユニットの上にステンシルを位置決めするステップであって、前記導電性素子のうちの少なくとも幾つかは前記超小型電子素子に電氣的に接続され、前記ステンシルは、前記導電性素子の少なくとも一部の上に重なり、該少なくとも一部を露出させる複数の開口部を有し、該開口部は前記基板の上方の第 1 の高さに位置決めされるそれぞれのエッジを画定する、位置決めするステップと、

b) 所定の長さを有する金属ワイヤセグメントをボンディングツールのキャピラリから送り出すことと、前記ワイヤセグメントの一部分を前記導電性素子のうちの 1 つに接合し

、ワイヤボンドのベースを形成することと、前記ステンシル開口部の前記エッジに対して前記ワイヤを横方向に移動することにより、前記ワイヤセグメントを剪断して、前記ワイヤボンドを前記ワイヤセグメントの残りの部分から分離し、前記ワイヤボンド上の端面を画定することを含むプロセスによって、前記ワイヤボンドを形成するステップであって、前記ワイヤボンドは前記ベースと前記端面との間に延在するエッジ面を画定する、形成するステップと、

c) ステップ (b) を繰り返すステップであって、複数の前記導電性素子上に複数のワイヤボンドを形成する、繰り返すステップと、
を含む、超小型電子パッケージを作製する方法。

[実施形態 16]

前記処理中ユニット上に誘電体封止層を形成するステップを更に含み、前記封止層は、前記第 1 の表面と、前記ワイヤボンドの一部分とを少なくとも部分的に被覆するように形成され、それにより、前記封止層によって被覆されない前記ワイヤボンドの前記端面又は前記エッジ面のうちの少なくとも一方の一部分によって、前記ワイヤボンドの封止されない部分が画定される、実施形態 15 に記載の方法。

[実施形態 17]

前記キャピラリの面を越えて延在する前記ワイヤセグメントの残りの部分は、後続のワイヤボンドの少なくともベースを形成するのに十分な長さからなる、実施形態 15 に記載の方法。

[実施形態 18]

前記ステンシルは、前記穴のうちの 1 つの穴の軸の方向において厚みを画定し、前記穴のうちの少なくとも幾つかは前記ステンシルの厚みを通して一貫した直径からなる、実施形態 15 に記載の方法。

[実施形態 19]

前記ステンシルは前記穴のうちの 1 つの穴の軸の方向において厚みを画定し、前記穴のうちの少なくとも幾つかは、前記エッジ付近の小さな直径から、前記エッジと前記基板との間の場所における大きな直径までテーパを付けられる、実施形態 15 に記載の方法。

[実施形態 20]

前記ステンシルは、前記基板の 1 つ又は複数のエッジに沿って延在する前記基板の厚みの方向において第 1 の厚みを有するエッジ部材であって、前記第 1 の厚みは前記第 1 の高さを画定する、エッジ部材と、前記穴を含み、前記エッジ部材によって囲まれる中央部分であって、該中央部分は前記基板から離れて面する外面を有し、該外面は前記第 1 の高さに配置され、該中央部分は前記第 1 の厚みより薄い厚みを更に有する、中央部分とを含む、実施形態 15 に記載の方法。

[実施形態 21]

超小型電子パッケージを作製する方法であって、

a) 金属ワイヤをボンディングツールのキャピラリを通して送り出すステップと、

b) 前記ボンディングツールを使用するステップであって、前記金属ワイヤの一部分を基板の第 1 の表面において露出する導電性素子に結合し、それにより、前記導電性素子にワイヤボンドのベースを形成する、使用するステップと、

c) 前記ワイヤの一部分を前記ボンディングツール内に固定するステップと、

d) 前記キャピラリ内の前記金属ワイヤを前記固定された部分と前記ベースとの間の場所において切断するステップであって、前記ワイヤボンドの前記ベースから所定の距離において前記ワイヤボンドの端面を少なくとも部分的に画定する、切断するステップと、
を含む、超小型電子パッケージを作製する方法。

[実施形態 22]

e) ステップ (a) ~ (d) を繰り返すステップであって、前記基板の複数の導電性素子への複数のワイヤボンドを形成する、繰り返すステップと、

f) その後、前記基板の前記第 1 の表面の上に重なる誘電体封止層を形成するステップであって、前記封止層は、前記基板の前記第 1 の表面と、前記ワイヤボンドの一部分とを

10

20

30

40

50

少なくとも部分的に被覆するように形成され、それにより、前記封止層によって被覆されない前記端面及び前記ワイヤボンドの前記ベースと前記端面との間に延在するエッジ面のうちの少なくとも一方の一部によって、前記ワイヤボンドの封止されない部分が画定される、形成するステップと、
を更に含む、実施形態 2 1 に記載の方法。

[実施形態 2 3]

前記金属ワイヤは部分的にのみ切込みを入れられ、前記ボンディングツールは、前記ワイヤの前記部分が固定されたまま、前記基板の前記第一の表面から遠ざけられ、それにより、前記ワイヤが前記切込みの場所において断線し、前記端面は前記切込み及び前記断線によって形成される、実施形態 2 1 に記載の方法。

[實施形態 2 4]

前記切込みは、前記ベースと前記端面との間に延在する前記ワイヤボンドのエッジ面に対して実質的に垂直な方向において前記金属ワイヤを完全に貫通して作製され、前記ワイヤボンドの前記端面は前記切込みによって形成される、実施形態 2 1 に記載の方法。

[實施形態 2 5]

少なくとも 1 つの超小型電子素子が前記基板の前記第 1 の表面の上に重なり、前記基板は第 1 の領域及び第 2 の領域を有し、前記超小型電子素子は前記第 1 の領域内に位置し、前記導電性素子は前記第 2 の領域内に位置し、前記少なくとも 1 つの超小型電子素子に電気的に接続され、前記誘電体封止層は、少なくとも前記基板の前記第 2 の領域において該基板の前記第 1 の表面の上に重なるように形成される、実施形態 22 に記載の方法。

[實施形態 2 6]

前記パッケージは、前記ワイヤボンドのうちの第 1 のワイヤボンドが第 1 の信号電位を搬送するようになっており、前記ワイヤボンドのうちの第 2 のワイヤボンドが前記第 1 の信号電位とは異なる第 2 の信号電位を同時に搬送するようになっていように構成される、実施形態 2 5 に記載の方法。

[實施形態 27]

前記金属ワイヤは前記ボンディングツール上に取り付けられるレーザを用いて切断される、実施形態 21 に記載の方法。

[実施形態 28]

前記金属ワイヤは、前記キャピラリ内に延在する切断エッジを用いて切断される、実施形態 21 に記載の方法。

[實施形態 2 9]

前記切断エッジは、前記キャピラリの壁に向かう方向に延在する、実施形態 28 に記載の方法。

[實施形態 3 0]

前記キャピラリは、前記ワイヤが送り出される際に通る該キャピラリの面を画定し、前記金属ワイヤは、反対に位置する第 1 の切断エッジ及び第 2 の切断エッジを有する切断器具を用いて切断され、前記切断器具は、前記キャピラリ内の前記ワイヤを切断するように前記ボンディングツール上に取り付けられる、実施形態 2 1 に記載の方法。

[實施形態 3 1]

超小型電子パッケージを作製する方法であって、

a) 処理中ユニットの基板に関連付けられる構造の表面を設けるステップであって、前記基板は、第1の表面と、該第1の表面から離れた第2の表面とを有し、複数の導電性素子が前記第1の表面において露出し、前記構造は、前記導電性素子の少なくとも一部の上に重なり、該少なくとも一部を露出させる複数の開口部を有する、設けるステップと、

b) 金属ワイヤをボンディングツールのキャピラリーを通して送り出すことと、前記ワイヤの一部分を前記導電性素子のうちの 1 つに接合し、ワイヤボンドのベースを形成することと、前記ワイヤボンドの前記ベースに対して前記ボンディングツールを移動し、前記ワイヤボンドのための所定の長さの前記ワイヤを設けることと、前記構造の前記基板に対する前記ボンディングツールの移動を通して、前記ワイヤボンドを前記ワイヤの残りの部分

から分離し、前記ワイヤボンドの前記ベースから離れた前記ワイヤボンドの自由端を画定することを含むプロセスによって、前記ワイヤボンドを形成するステップと、を含む、超小型電子パッケージを作製する方法。

[実施形態 3 2]

前記構造は、取外し可能ステンシルである、実施形態 3 1 に記載の方法。

[実施形態 3 3]

前記構造は前記基板の前記第 1 の表面の上に位置決めされる、実施形態 3 1 に記載の方法。

[実施形態 3 4]

前記構造の前記表面は前記開口部のうちの少なくとも 1 つにおいてエッジを含み、前記ワイヤは、前記ワイヤボンドが前記ワイヤから分離されるまで、前記エッジに対して前記ワイヤを移動することによって切断される、実施形態 3 1 に記載の方法。

[実施形態 3 5]

前記基板の前記第 1 の表面に超小型電子素子が実装され、前記導電性素子の少なくとも幾つかは前記超小型電子素子に電氣的に接続される、実施形態 3 1 に記載の方法。

[実施形態 3 6]

c) ステップ (b) を繰り返すステップであって、複数の前記導電性素子上に複数のワイヤボンドを形成する、繰り返すステップを更に含む、実施形態 3 1 に記載の方法。

[実施形態 3 7]

前記処理中ユニット上に誘電体封止層を形成するステップを更に含み、前記封止層は、前記第 1 の表面と、前記ワイヤボンドの一部分とを少なくとも部分的に被覆するように形成され、それにより、前記封止層によって被覆されない前記自由端又は前記ワイヤボンドの前記ベースと前記端面との間に延在するエッジ面のうちの少なくとも一方の一部分によって、前記ワイヤボンドの封止されない部分が画定される、実施形態 3 6 に記載の方法。

[実施形態 3 8]

前記キャピラリの面を越えて延在する前記ワイヤの残りの部分は、後続のワイヤボンドの少なくともベースを形成するのに十分な長さからなる、実施形態 3 1 に記載の方法。

[実施形態 3 9]

前記構造は前記開口部のうちの 1 つの開口部の軸の方向において厚みを画定し、前記開口部のうちの少なくとも幾つかは前記構造の前記厚みを通して一貫した直径からなる、実施形態 3 1 に記載の方法。

[実施形態 4 0]

前記構造は前記開口部のうちの 1 つの開口部の軸の方向において厚みを画定し、前記開口部のうちの少なくとも幾つかは、前記基板の上方の第 1 の高さに位置決めされる前記構造の前記表面のエッジ付近の小さな直径から、前記エッジと前記基板との間の場所における大きな直径までテーパを付けられる、実施形態 3 1 に記載の方法。

[実施形態 4 1]

前記構造は、前記基板の 1 つ又は複数のエッジに沿って延在する前記基板の厚みの方向において第 1 の厚みを有するエッジ部材であって、前記第 1 の厚みは、前記構造の前記表面のエッジが前記基板の上方に位置決めされる第 1 の高さを画定する、エッジ部材と、前記開口部を含み、前記エッジ部材によって囲まれる中央部分とであって、該中央部分は前記基板から離れて面する外面を有し、該外面は前記第 1 の高さに配置され、該中央部分は前記第 1 の厚みより薄い厚みを更に有する、中央部分とを含む、実施形態 3 1 に記載の方法。

10

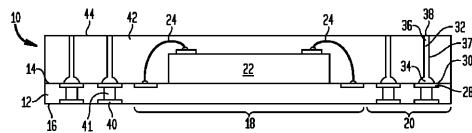
20

30

40

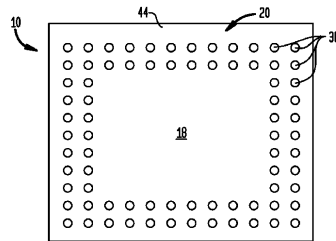
【 図 1 】

FIG. 1



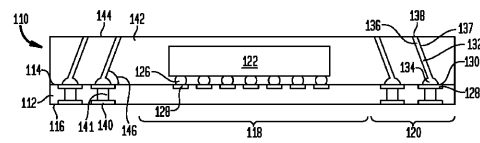
【 図 2 】

FIG. 2



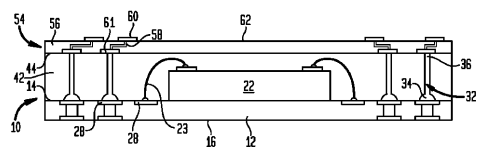
【 図 3 】

FIG. 3



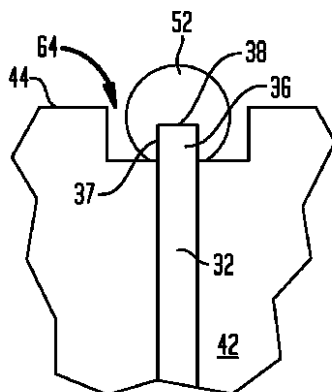
【圖 7】

FIG. 7



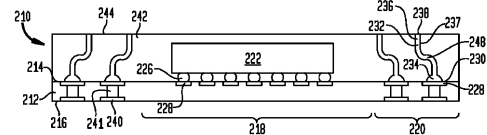
【 図 8 A 】

FIG. 8A



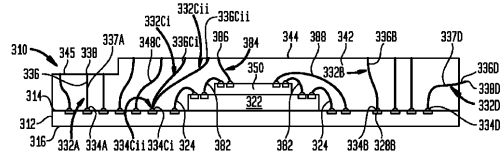
【圖 4】

FIG. 4



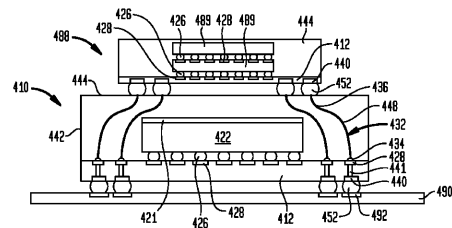
【 図 5 】

FIG. 5



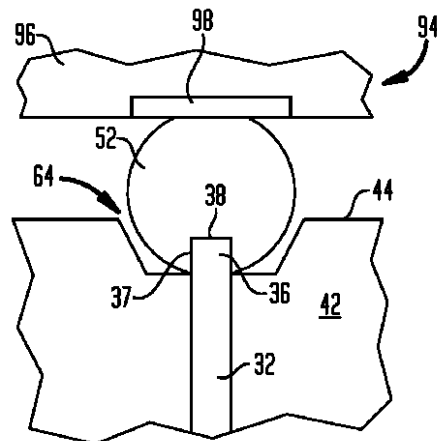
【 図 6 】

FIG. 6

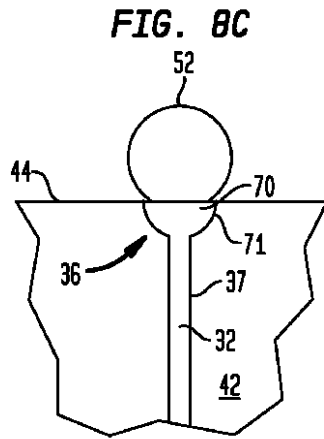


【 図 8 B 】

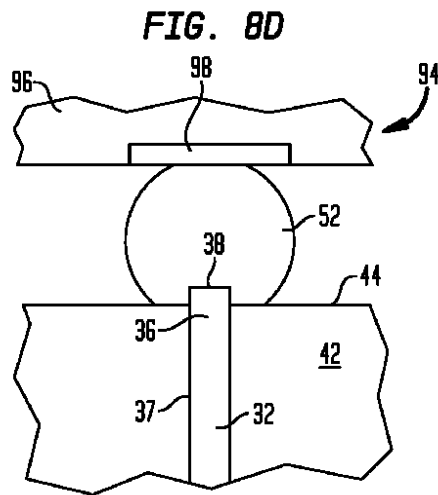
FIG. 8B



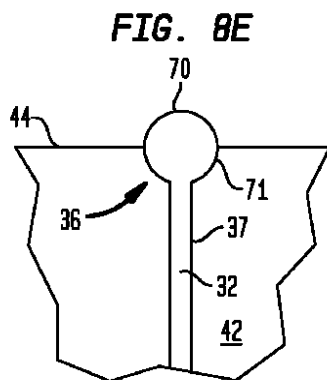
【図 8 C】



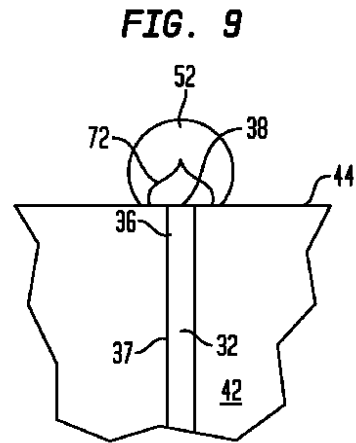
【図 8 D】



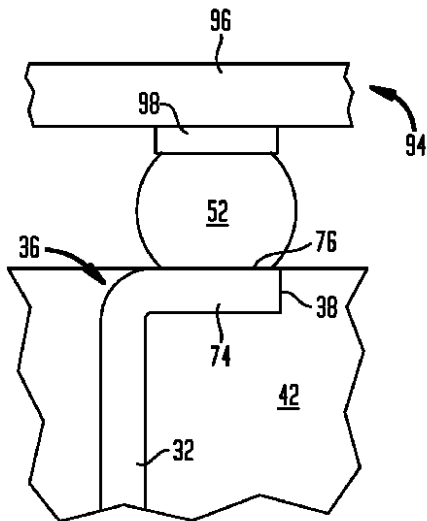
【図 8 E】



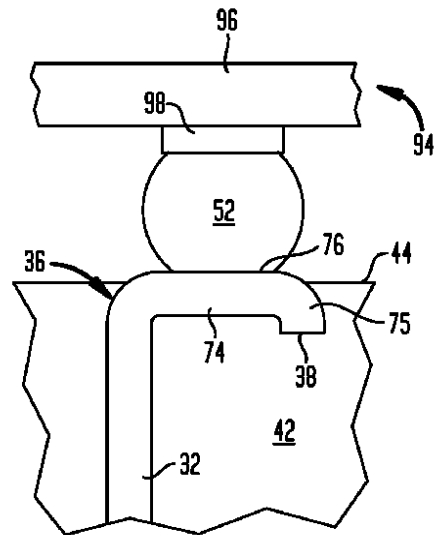
【図 9】



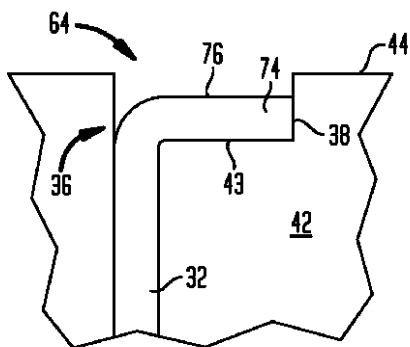
【図10A】

FIG. 10A

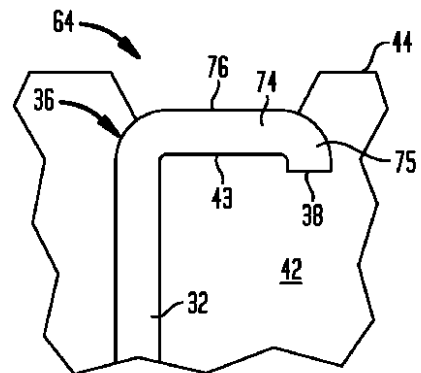
【図10B】

FIG. 10B

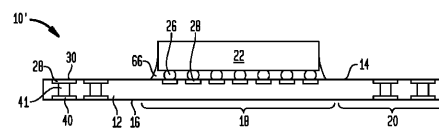
【図10C】

FIG. 10C

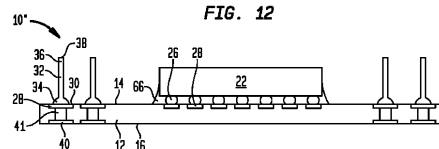
【図10D】

FIG. 10D

【図11】

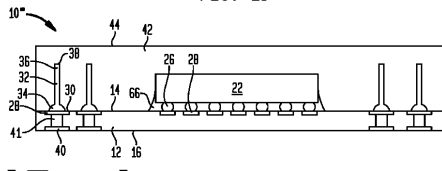
FIG. 11

【図12】

FIG. 12

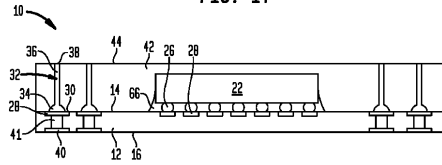
【図 13】

FIG. 13



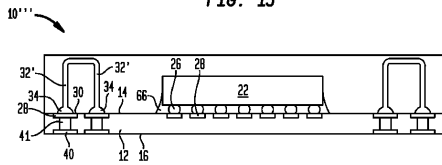
【図 14】

FIG. 14



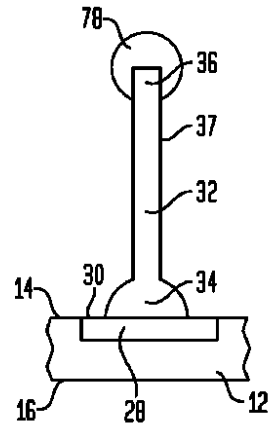
【図 15】

FIG. 15



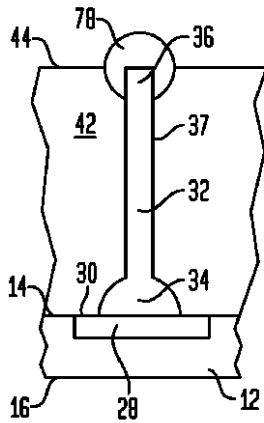
【図 16A】

FIG. 16A



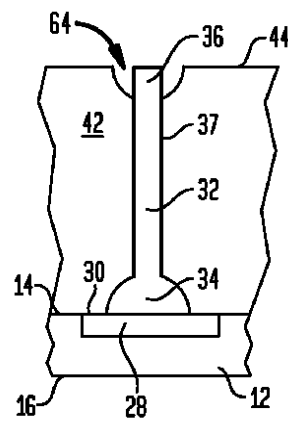
【図 16B】

FIG. 16B

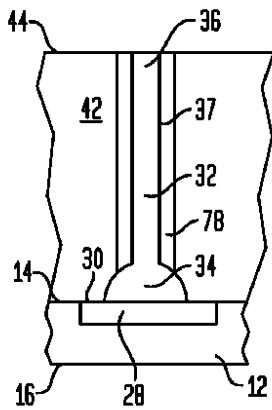


【図 16C】

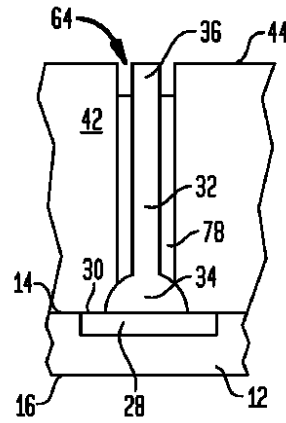
FIG. 16C



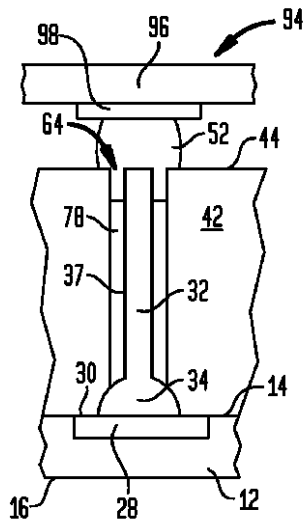
【図 17 A】

FIG. 17A

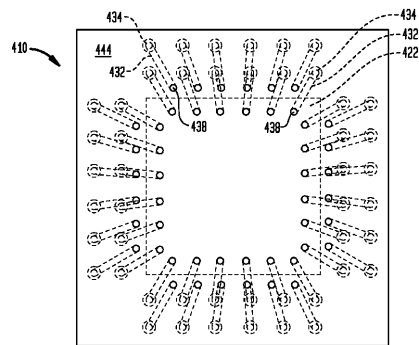
【図 17 B】

FIG. 17B

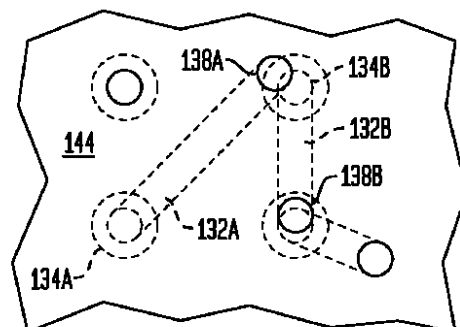
【図 17 C】

FIG. 17C

【図 18】

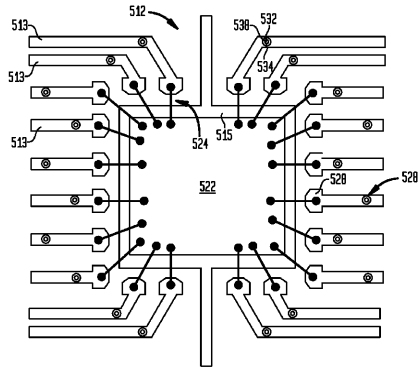
FIG. 18

【図 19】

FIG. 19

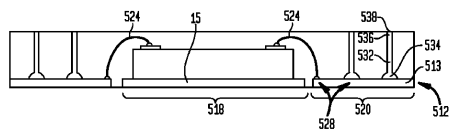
【図 20】

FIG. 20



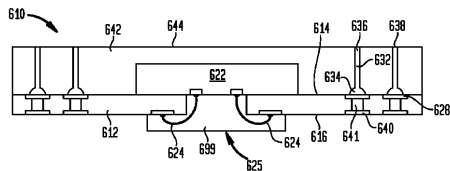
【図 21】

FIG. 21



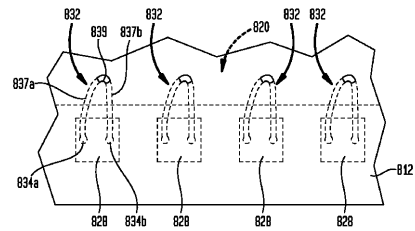
【図 22】

FIG. 22



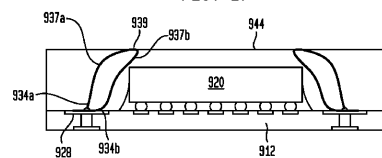
【図 26】

FIG. 26



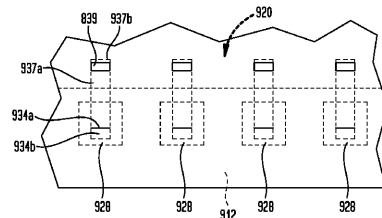
【図 27】

FIG. 27



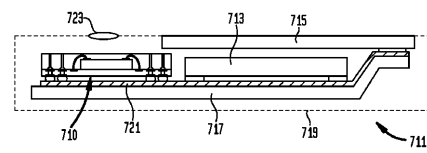
【図 28】

FIG. 28



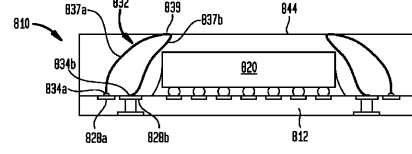
【図 23】

FIG. 23



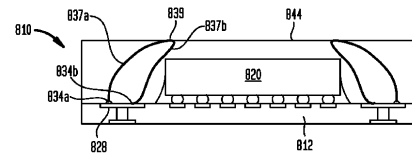
【図 24】

FIG. 24



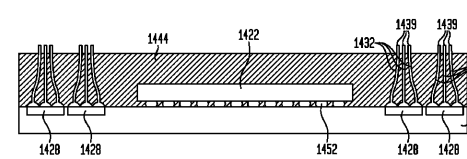
【図 25】

FIG. 25



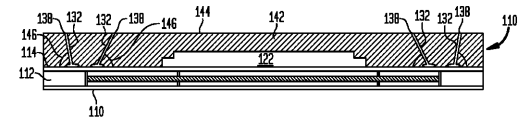
【図 29】

FIG. 29



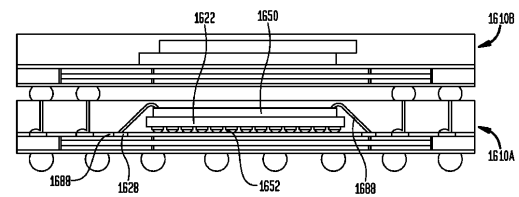
【図 30】

FIG. 30

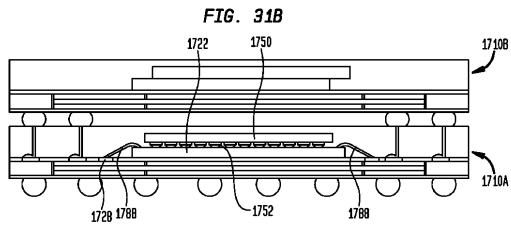


【図 31A】

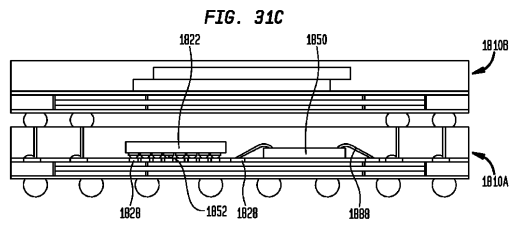
FIG. 31A



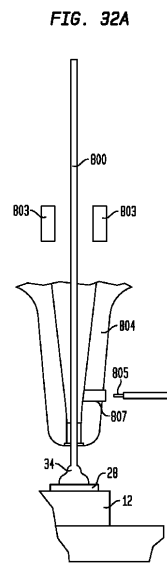
【図 3 1 B】



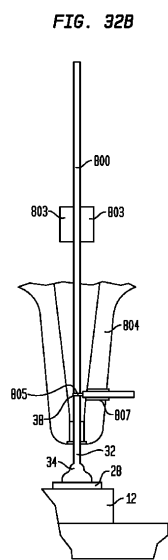
【図 3 1 C】



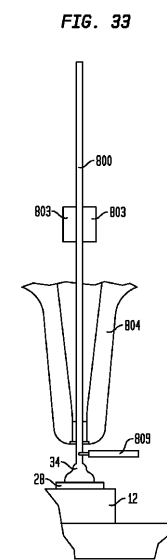
【図 3 2 A】



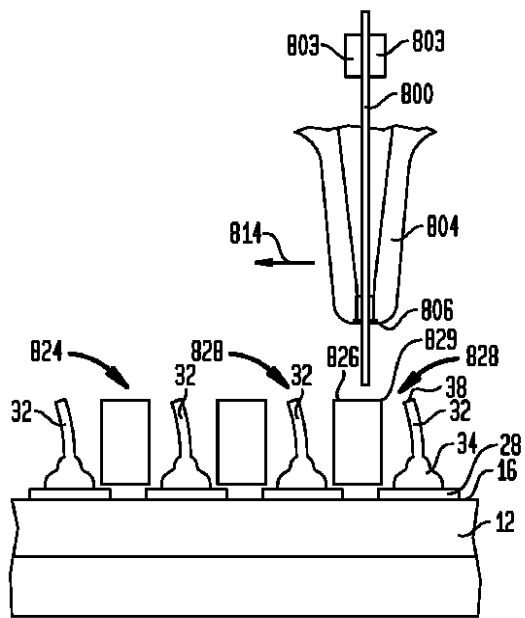
【図 3 2 B】



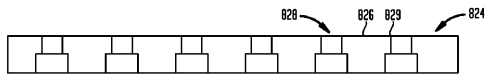
【図 3 3】



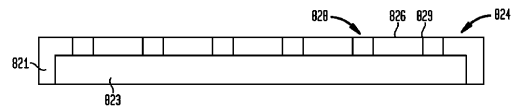
【 図 3 4 A 】

FIG. 34A

【 図 3 4 B 】

FIG. 34B

【 図 3 4 C 】

FIG. 34C

フロントページの続き

- (74)代理人 100142996
弁理士 森本 聡二
- (74)代理人 100154298
弁理士 角田 恭子
- (74)代理人 100166268
弁理士 田中 祐
- (74)代理人 100170379
弁理士 徳本 浩一
- (74)代理人 100161001
弁理士 渡辺 篤司
- (74)代理人 100179154
弁理士 児玉 真衣
- (74)代理人 100180231
弁理士 水島 亜希子
- (74)代理人 100184424
弁理士 増屋 徹
- (72)発明者 コー, レイナルド
アメリカ合衆国カリフォルニア州 9 5 1 3 4 , サン・ノゼ, オーチャード・パークウェイ 3 0 2
5
- (72)発明者 マーカリミ, ローラ
アメリカ合衆国カリフォルニア州 9 5 1 3 4 , サン・ノゼ, オーチャード・パークウェイ 3 0 2
5

審査官 豊島 洋介

- (56)参考文献 米国特許出願公開第 2 0 0 9 / 0 0 8 5 2 0 5 (U S , A 1)
特開 2 0 1 0 - 1 9 2 9 2 8 (J P , A)
特開平 0 4 - 3 4 6 4 3 6 (J P , A)
特開 2 0 0 7 - 2 3 4 8 4 5 (J P , A)
特開平 1 1 - 2 6 0 8 5 6 (J P , A)
特開平 1 0 - 1 3 5 2 2 0 (J P , A)
特開平 1 0 - 1 3 5 2 2 1 (J P , A)
特開 2 0 0 8 - 1 6 6 4 3 9 (J P , A)
特開 2 0 0 8 - 1 7 1 9 3 8 (J P , A)
特開平 1 0 - 0 6 5 0 5 4 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L 2 1 / 4 4 7 - 2 1 / 4 4 9
2 1 / 6 0 - 2 1 / 6 0 7
2 3 / 1 2 - 2 3 / 1 5
2 5 / 0 0 - 2 5 / 0 7
2 5 / 1 0 - 2 5 / 1 1
2 5 / 1 6 - 2 5 / 1 8