

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3768697号
(P3768697)

(45) 発行日 平成18年4月19日(2006. 4. 19)

(24) 登録日 平成18年2月10日(2006. 2. 10)

(51) Int. Cl.

F I

H O 1 J 29/87 (2006. 01)

H O 1 J 29/87

H O 1 J 9/24 (2006. 01)

H O 1 J 9/24

A

H O 1 J 31/12 (2006. 01)

H O 1 J 31/12

C

請求項の数 11 (全 31 頁)

(21) 出願番号 特願平10-285762

(22) 出願日 平成10年10月7日(1998. 10. 7)

(65) 公開番号 特開2000-113805 (P2000-113805A)

(43) 公開日 平成12年4月21日(2000. 4. 21)

審査請求日 平成16年1月27日(2004. 1. 27)

(73) 特許権者 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(74) 代理人 100065385

弁理士 山下 穰平

(72) 発明者 伏見 正弘

東京都大田区下丸子3丁目30番2号

キヤノン株式会社内

(72) 発明者 光武 英明

東京都大田区下丸子3丁目30番2号

キヤノン株式会社内

審査官 古屋野 浩志

最終頁に続く

(54) 【発明の名称】 画像形成装置

(57) 【特許請求の範囲】

【請求項 1】

電子源と、該電子源と対向するプレートと、前記電子源と前記プレート間に配設されるスペーサとを備える電子線装置において、

前記スペーサはスペーサ基板と該スペーサ基板の少なくとも一部を被覆する膜とを備え、

前記電子源又は前記プレートのうち少なくとも一方の熱膨張係数が $80 \times 10^{-7} /$ から $90 \times 10^{-7} /$ の間の値を持ち、前記スペーサ基板がアルミナとジルコニアの混合焼成物からなるセラミックスであり、 $75 \times 10^{-7} /$ から $95 \times 10^{-7} /$ の熱膨張係数を有することを特徴とする電子線装置。

【請求項 2】

請求項 1 に記載の電子線装置において、前記アルミナと前記ジルコニアの重量混合比が 70 : 30 ~ 10 : 90 の間であることを特徴とする電子線装置。

【請求項 3】

請求項 1 又は 2 に記載の電子線装置において、前記スペーサ基板のアルカリ金属の含有量が 0.1 % 以下であることを特徴とする電子線装置。

【請求項 4】

請求項 1 乃至 3 のいずれか 1 項に記載の電子線装置において、前記膜が前記スペーサ組立時の温度よりも、略同じか高い温度で予め処理されてなることを特徴とする電子線装置。

【請求項 5】

請求項 1 乃至 4 のいずれか 1 項に記載の電子線装置において、前記スペーサが第一の中間電極層を有し、該第 1 の中間電極層が前記膜と電氣的に接続し、且つ前記電子源に配設される配線部と電氣的に接続していることを特徴とする電子線装置。

【請求項 6】

請求項 1 乃至 5 のいずれか 1 項に記載の電子線装置において、前記スペーサが第 2 の中間電極層を有し、該第 2 の中間電極層が前記膜と電氣的に接続し、且つ前記プレートに配設される配線部と電氣的に接続していることを特徴とする電子線装置。

【請求項 7】

請求項 1 乃至 6 のいずれか 1 項に記載の電子線装置において、前記電子放出素子是对向する一对の素子電極と該一对の素子電極間に跨る電子放出部を含む薄膜とを備える表面伝導型電子放出素子であることを特徴とする電子線装置。

10

【請求項 8】

請求項 7 に記載の電子線装置において、前記薄膜が導電性微粒子で構成された膜であることを特徴とする電子線装置。

【請求項 9】

請求項 1 乃至 8 のいずれか 1 項に記載の電子線装置において、前記電子源上に前記電子放出素子に電流を供給する複数の行方向配線及び列方向配線とが絶縁層を介して配置されており、前記複数の電子放出素子は前記電子源上に行列状に配列され、前記複数の電子放出素子の各々は前記行方向配線の各々及び前記列方向配線の各々に接続されていることを特徴とする電子線装置。

20

【請求項 10】

請求項 1 乃至 8 のいずれか 1 項に記載の電子線装置において、前記電子源上に複数の行方向配線が配置されており、前記複数の電子放出素子は前記電子源上に行列上に配列され、前記複数の電子放出素子の各々が前記複数の行方向配線のうちの一对の行方向配線と接続されていることを特徴とする電子線装置。

【請求項 11】

請求項 1 乃至 10 のいずれか 1 項に記載の電子線装置において、加速電圧により加速された電子線の衝突により画像が形成される画像形成部材が前記プレートに配設されることを特徴とする画像形成装置。

【発明の詳細な説明】

30

【0001】

【発明の属する技術分野】

本発明は、電子線装置およびその応用である表示装置等の画像形成装置に関するものである。

【0002】

【従来の技術】

従来から、電子放出素子として熱陰極素子と冷陰極素子の 2 種類が知られている。このうち冷陰極素子としては、たとえば表面伝導型放出素子や、電界放出型素子（以下 F E 型と記す）や、金属 / 絶縁層 / 金属型放出素子（以下 M I M 型と記す）などが知られている。

【0003】

表面伝導型放出素子としては、たとえば、M.I.Elinson, Radio Eng. Electron Phys., 10, 1290, (1965) や、後述する他の例が知られている。

40

【0004】

表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリンソン等による SnO_2 薄膜を用いたものの他に、Au 薄膜によるもの [G.Dittmer: "Thin Solid Films", 9, 317 (1972)] や、 $\text{In}_2\text{O}_3 / \text{SnO}_2$ 薄膜によるもの [M.Hartwell and C.G.Fonstad: "IEEE Trans. ED Conf.", 519 (1975)] や、カーボン薄膜によるもの [荒木久 他: 真空、第 26 巻、第 1 号、22 (1983)] 等が報告されている。

【0005】

50

これらの表面伝導型放出素子の素子構成の典型的な例として、図19に前述のM. Hartwellらによる素子の平面図を示す。同図において、3001は基板で、3004はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。該導電性薄膜3004に後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。図中の間隔Lは、0.5～1[mm]、Wは、0.1[mm]で設定されている。尚、図示の便宜から、電子放出部3005は導電性薄膜3004の中央に矩形の形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

【0006】

10

M. Hartwellらによる素子をはじめとして上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜3004に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部3005を形成するのが一般的であった。すなわち、通電フォーミングとは、前記導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜3004を局部的に破壊もしくは変形もしくは変質せしめ、電氣的に高抵抗な状態の電子放出部3005を形成することである。尚、局部的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には、亀裂が発生する。前記通電フォーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、前記亀裂付近において電子放出が行われる。

【0007】

20

また、FE型の例は、たとえば、W.P.Dyke&W.W.Dolan, "Field Emission", Advance in Electron Physics, 8, 89(1956)や、あるいは、C.A.Spindt, "Physical Properties of Thin-Film Field Emission Cathodes with Molybdenum Cones", J.Appl.Phys., 47, 5248(1976)などが知られている。

【0008】

FE型の素子構成の典型的な例として、図20に前述のC. A. Spindtらによる素子の断面図を示す。同図において、3010は基板で、3011は導電材料よりなるエミッタ配線、3012はエミッタコーン、3013は絶縁層、3014はゲート電極である。本素子は、エミッタコーン3012とゲート電極3014の間に適宜の電圧を印加することにより、エミッタコーン3012の先端部より電界放出を起こさせるものである。

30

【0009】

また、FE型の他の素子構成として、図20のような積層構造ではなく、基板上に基板平面とほぼ平行にエミッタとゲート電極を配置した例もある。

【0010】

また、MIM型の例としては、たとえば、C.A.Mead, "Operation of tunnel-emission Devices", J.Appl.Phys., 32, 646(1961)などが知られている。MIM型の素子構成の典型的な例を図21に示す。同図は断面図であり、図において、3020は基板で、3021は金属よりなる下電極、3022は厚さ100程度の薄い絶縁層、3023は厚さ80～300程度の金属よりなる上電極である。

【0011】

40

MIM型においては、上電極3023と下電極3021の間に適宜の電圧を印加することにより、上電極3023の表面より電子放出を起こさせるものである。

【0012】

上述の冷陰極素子は、熱陰極素子と比較して低温で電子放出を得ることができるため、加熱用ヒーターを必要としない。したがって、熱陰極素子よりも構造が単純であり、微細な素子を作成可能である。また、基板上に多数の素子を高い密度で配置しても、基板の熱溶融などの問題が発生しにくい。また、熱陰極素子がヒーターの加熱により動作するため応答速度が遅いとは異なり、冷陰極素子の場合には応答速度が速いという利点もある。

【0013】

このため、冷陰極素子を応用するための研究が盛んに行われてきている。

50

【 0 0 1 4 】

たとえば、表面伝導型放出素子は、冷陰極素子のなかでも特に構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できる利点がある。そこで、たとえば本出願人による特開昭 6 4 - 3 1 3 3 2 号公報において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【 0 0 1 5 】

また、表面伝導型放出素子の応用については、たとえば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。

【 0 0 1 6 】

特に、画像表示装置への応用としては、たとえば本出願人による米国特許第 5 , 0 6 6 , 8 8 3 号や特開平 2 - 2 5 7 5 5 1 号公報や特開平 4 - 2 8 1 3 7 号公報において開示されているように、表面伝導型放出素子と電子ビームの照射により発光する蛍光体とを組み合わせ用いた画像表示装置が研究されている。表面伝導型放出素子と蛍光体とを組み合わせ用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。たとえば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

【 0 0 1 7 】

また、F E 型を多数個ならべて駆動する方法は、たとえば本出願人による米国特許第 4 , 9 0 4 , 8 9 5 号に開示されている。また、F E 型を画像表示装置に応用した例として、たとえば、R . M e y e r らにより報告された平板型表示装置が知られている [R.Meyer: “Recent Development on Microtips Display at LETI”, Tech.Digest of 4th Int.Vacuum Microelectronics Conf., Nagahama, pp.6~9(1991)]。

【 0 0 1 8 】

また、M I M 型を多数個並べて画像表示装置に応用した例は、たとえば本出願人による特開平 3 - 5 5 7 3 8 号公報に開示されている。

【 0 0 1 9 】

上記のような電子放出素子を用いた画像形成装置のうちで、奥行きが薄い平面型表示装置は省スペースかつ軽量であることから、ブラウン管型の表示装置に置き換わるものとして注目されている。

【 0 0 2 0 】

図 2 2 は平面型の画像表示装置をなす表示パネル部の一例を示す斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。

【 0 0 2 1 】

図中、3 1 1 5 はリアプレート、3 1 1 6 は側壁、3 1 1 7 はフェースプレートであり、リアプレート 3 1 1 5、側壁 3 1 1 6 およびフェースプレート 3 1 1 7 により、表示パネルの内部を真空中に維持するための外圍器（気密容器）を形成している。

【 0 0 2 2 】

リアプレート 3 1 1 5 には基板 3 1 1 1 が固定されているが、この基板 3 1 1 1 上には冷陰極素子 3 1 1 2 が、 $N \times M$ 個形成されている。 N 、 M は 2 以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。また、前記 $N \times M$ 個の冷陰極素子 3 1 1 2 は、図 2 2 に示すとおり、 M 本の行方向配線 3 1 1 3 と N 本の列方向配線 3 1 1 4 により配線されている。これら基板 3 1 1 1、冷陰極素子 3 1 1 2、行方向配線 3 1 1 3 および列方向配線 3 1 1 4 によって構成される部分をマルチ電子ビーム源と呼ぶ。また、行方向配線 3 1 1 3 と列方向配線 3 1 1 4 の少なくとも交差する部分には、両配線間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【 0 0 2 3 】

フェースプレート 3 1 1 7 の下面には、蛍光体からなる蛍光膜 3 1 1 8 が形成されており、赤（R）、緑（G）、青（B）の 3 原色の蛍光体（不図示）が塗り分けられている。また、蛍光膜 3 1 1 8 をなす上記各色蛍光体の間には黒色体（不図示）が設けてあり、さらに蛍光膜 3 1 1 8 のリアプレート 3 1 1 5 側の面には、Al 等からなるメタルバック 3 1

19が形成されている。

【0024】

Dx1～DxmおよびDy1～DynおよびHvは、当該表示パネルと不図示の電気回路とを電氣的に接続するために設けた気密構造の電気接続用端子である。Dx1～Dxmはマルチ電子ビーム源の行方向配線3113と、Dy1～Dynはマルチ電子ビーム源の列方向配線3114と、Hvはメタルバック3119と各々電氣的に接続している。

【0025】

また、上記気密容器の内部は 10^{-6} [Torr] 程度の真空中に保持されており、画像表示装置の表示面積が大きくなるにしたがい、気密容器内部と外部の気圧差によるリアプレート3115およびフェースプレート3117の変形あるいは破壊を防止する手段が必要となる。リアプレート3115およびフェースプレート3116を厚くすることによる方法は、画像表示装置の重量を増加させるのみならず、斜め方向から見たときに画像のゆがみや視差を生ずる。これに対し、図22においては、比較的薄いガラス板からなり大気圧を支えるための構造支持体（スペーサあるいはリブと呼ばれる）3120が設けられている。このようにして、マルチビーム電子源が形成された基板3111と蛍光膜3118が形成されたフェースプレート3116間は通常サブミリ乃至数ミリに保たれ、前述したように気密容器内部は高真空中に保持されている。

【0026】

以上説明した表示パネルを用いた画像表示装置は、容器外端子Dx1乃至Dxm、Dy1乃至Dy nを通じて各冷陰極素子3112に電圧を印加すると、各冷陰極素子3112から電子が放出される。それと同時にメタルバック3119に容器外端子Hvを通じて数百[V]乃至数[kV]の高圧を印加して、上記放出された電子を加速し、フェースプレート3117の内面に衝突させる。これにより、蛍光膜3118をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0027】

【発明が解決しようとする課題】

以上述べた、画像形成装置等の電子線装置は、装置内部の真空雰囲気を維持するための外囲器、該外囲器内に配置された電子源、該電子源から放出された電子線が照射されるターゲット、電子線をターゲットに向けて加速するための加速電極等を有するが、さらに、外囲器に加わる大気圧を外囲器内部から支持するための支持部材（スペーサ）が外囲器内部に配置されることがある。

【0028】

このような画像表示装置の表示パネルにおいては、以下のような問題点があった。

【0029】

まず、スペーサの近傍から放出された電子の一部がスペーサに当たることにより、あるいは放出電子の作用でイオン化したイオンがスペーサに付着することにより、スペーサ帯電をひきおこす可能性がある。更には、フェースプレートに到達した電子が一部反射、散乱され、その一部がスペーサに当たることによりスペーサ帯電をひきおこす可能性がある。このスペーサの帯電により冷陰極素子から放出された電子はその軌道を曲げられ、蛍光体上の正規な位置とは異なる場所に到達し、スペーサ近傍の画像がゆがんで表示される。

【0030】

この問題点を解決するために、スペーサに微小電流が流れるようにして帯電を除去（以下除電）する提案がなされている。そこでは絶縁性のスペーサの表面に高抵抗層として高抵抗膜を形成することにより、スペーサ表面に微小電流が流れるようにしている。しかしながら、高抵抗層には、画像形成装置組立時の熱工程において膜剥がれ等が生じるといった機械的安定性の問題や、表面酸化による状態変化やスペーサ材料の含有物質（例えばアルカリ元素）の拡散による化学的ダメージが発生するという問題があり、しばしば特性劣化の問題を生じていた。

【0031】

本発明は、表面の高抵抗層が機械的にも化学的にも安定したスペーサを有する電子線装置

10

20

30

40

50

を提供することを目的とする。

【 0 0 3 2 】

【課題を解決するための手段】

本発明者らは鋭意検討の結果、上述問題点の対策として、電子源基板、フェースプレート基板のうち少なくとも一方が熱膨張係数が $80 \times 10^{-7} /$ から $90 \times 10^{-7} /$ の間の値を持ちスペーサが $75 \times 10^{-7} /$ から $95 \times 10^{-7} /$ の熱膨張係数を有するセラミックス材料を用いることが有効であることを見出した。また、これらの熱膨張係数を有するセラミックスはアルミナにジルコニアを添加した混合焼成物材料で実現できることを見出した。このとき、アルミナと酸化ジルコニアの重量混合比は、 $70 : 30 \sim 10 : 90$ の間とすることで所望の熱膨張係数が得られる。

10

【 0 0 3 3 】

また、スペーサ基板がアルカリまたはアルカリ土類の金属の含有量が 0.1% 以下であることにより高抵抗膜への影響を防ぐことができる。

【 0 0 3 4 】

さらに、高抵抗層を該スペーサ組立時の温度よりも、高い温度で予め処理することにより、組立時等それ以降の工程において高い安定性の高抵抗膜を形成することが可能となった。

【 0 0 3 5 】

セラミックスは一般にガラスより耐熱性が高い。これは、高抵抗形成時あるいはその後の熱処理時において、セラミックスをスペーサ基板として用いることにより高温化処理を可能とし、熱的安定性、化学的安定性、剥がれ等の起こりにくい機械強度に優れる安定な高抵抗膜を形成することが可能となった。

20

【 0 0 3 6 】

また、本発明の構成によりアルカリ元素を添加しないで熱膨張係数の調整が可能である。これは、高抵抗層の劣化を防ぐとともにアルカリ拡散によるスペーサの上下の接続部の不良を防ぐことが可能になった。

【 0 0 3 7 】

本発明は上記従来スペーサの欠点を改善するものであり、寿命特性に優れた高い除電特性を示すスペーサを提供するものである。

【 0 0 3 8 】

本発明の電子線装置は、以下のような形態を有するものであってもよい。

30

【 0 0 3 9 】

1 前記電子線装置は、前記電極が前記電子源より放出された電子を加速する加速電極であり、入力信号に応じて前記冷陰極素子から放出された電子を前記ターゲットに照射して画像を形成する画像形成装置をなす。特に、前記ターゲットが蛍光体である画像表示装置をなす。

【 0 0 4 0 】

2 前記冷陰極素子は、電子放出部を含む導電性膜を一对の電極間に有する冷陰極素子であり、特に好ましくは表面伝導型放出素子である。

【 0 0 4 1 】

3 前記電子源は、複数の行方向配線と複数の列方向配線とでマトリクス配線された複数の冷陰極素子を有する単純マトリクス状配置の電子源をなす。

40

【 0 0 4 2 】

4 前記電子源は、並列に配置した複数の冷陰極素子の個々を両端で接続した冷陰極素子の行を複数配し（行方向と呼ぶ）、この配線と直交する方向（列方向と呼ぶ）に沿って、冷陰極素子の上方に配した制御電極（グリッドとも呼ぶ）により、冷陰極素子からの電子を制御するはしご状配置の電子源をなす。

【 0 0 4 3 】

5 また、本発明の思想によれば、表示用として好適な画像形成装置に限るものではなく、感光性ドラムと発光ダイオード等で構成された光プリンタの発光ダイオード等の代替

50

の発光源として、上述の画像形成装置を用いることもできる。またこの際、上述のm本の行方向配線とn本の列方向配線を、適宜選択することで、ライン状発光源だけでなく、2次元状の発光源としても応用できる。この場合、画像形成部材としては、以下の実施形態で用いる蛍光体のような直接発光する物質に限るものではなく、電子の帯電による潜像画像が形成されるような部材を用いることもできる。

【0044】

また、本発明の思想によれば、例えば電子顕微鏡のように、電子源からの放出電子の被照射部材が、蛍光体等の画像形成部材以外のものである場合についても、本発明は適用できる。従って、本発明は被照射部材を特定しない一般的電子線装置としての形態もとりうる。

10

【0045】

【発明の実施の形態】

次に、本発明を適用した画像表示装置の表示パネルの構成と製造法について、具体的な例を示して説明する。

【0046】

図1は、本実施形態に用いた表示パネルの斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。

【0047】

図中、1015はリアプレート、1016は側壁、1017はフェースプレートであり、1015～1017により表示パネルの内部を真空中に維持するための気密容器を形成している。気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、たとえばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摂氏400～500度で10分以上焼成することにより封着を達成した。気密容器内部を真空中に排気する方法については後述する。また、上記気密容器の内部は 10^{-6} [Torr] 程度の真空中に保持されるので、大気圧や不意の衝撃などによる気密容器の破壊を防止する目的で、耐大気圧構造体として、スペーサ1020が設けられている。リアプレート1015には、基板1011が固定されているが、該基板上には冷陰極素子1012がN×M個形成されている。N、Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。たとえば、高品位テレビジョンの表示を目的とした表示装置においては、N=3000、M=1000以上の数を設定することが望ましい。前記N×M個の冷陰極素子は、M本の行方向配線1013とN本の列方向配線1014により単純マトリクス配線されている。前記、1011～1014によって構成される部分をマルチ電子ビーム源と呼ぶ。

20

30

【0048】

本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やFE型、あるいはMI型などの冷陰極素子を用いることができる。

【0049】

次に、冷陰極素子として表面伝導型放出素子（後述）を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

40

【0050】

図6に示すのは、図1の表示パネルに用いたマルチ電子ビーム源の平面図である。基板1011上には、後述の図4で示すものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1003と列方向配線電極1004により単純マトリクス状に配線されている。行方向配線電極1013と列方向配線電極1014の交差する部分には、電極間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0051】

図6のB-B に沿った断面を、図5に示す。

【0052】

50

なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極 1013、列方向配線電極 1014、電極間絶縁層（不図示）、および表面伝導型放出素子の素子電極 1102、1103と導電性薄膜 1104を形成した後、行方向配線電極 1013および列方向配線電極 1014を介して各素子に給電して通電フォーミング処理（後述）と通電活性化処理（後述）を行うことにより製造した。

【0053】

本実施形態においては、気密容器のリアプレート 1015にマルチ電子ビーム源の基板 1011を固定する構成としたが、マルチ電子ビーム源の基板 1011が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板 1011自体を用いてもよい。

10

【0054】

また、フェースプレート 1017の下面には、蛍光膜 1018が形成されている。本実施形態はカラー表示装置であるため、蛍光膜 1018の部分にはCRTの分野で用いられる赤、緑、青、の3原色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図17（a）に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体 1010が設けてある。黒色の導電体 1010を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにする事や、外光の反射を防止して表示コストの低下を防ぐ事、電子ビームによる蛍光膜のチャージアップを防止する事などである。黒色の導電体 1010には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

20

【0055】

また、3原色の蛍光体の塗り分け方は前記図17（a）に示したストライプ状の配列に限られるものではなく、たとえば図17（b）に示すようなデルタ状配列や、それ以外の配列であってもよい。

【0056】

なお、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜 1018に用いればよく、また黒色導電材料は必ずしも用いなくともよい。

【0057】

また、蛍光膜 1018のリアプレート側の面には、CRTの分野では公知のメタルバック 1019を設けてある。メタルバック 1019を設けた目的は、蛍光膜 1018が発する光の一部を鏡面反射して光利用率を向上させる事や、負イオンの衝突から蛍光膜 1018を保護する事や、電子ビーム加速電圧を印加するための電極として作用させる事や、蛍光膜 1018を励起した電子の導電路として作用させる事などである。メタルバック 1019は、蛍光膜 1018をフェースプレート基板 1017上に形成した後、蛍光膜表面を平滑化处理し、その上にAlを真空蒸着する方法により形成した。なお、蛍光膜 1018に低電圧用の蛍光体材料を用いた場合には、メタルバック 1019は用いなくともよい。

30

【0058】

また、本実施形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板 1017と蛍光膜 1018との間に、たとえばITOを材料とする透明電極を設けてもよい。

40

【0059】

図2は図1のA-Aの断面模式図であり、各部の番号は図1に対応している。スペーサ 1020は絶縁性部材1の表面に帯電防止を目的とした第一の層である高抵抗膜11を有する。かつフェースプレート 1017の内側（メタルバック 1019等）及び基板 1011の表面（行方向配線 1013または列方向配線 1014）に面したスペーサの当接面及び側面の一部に低抵抗膜 3a、3bを有する。

【0060】

スペーサは、上記目的を達成するのに必要な数だけ、かつ必要な間隔をおいて配置され、フェースプレートの内側および基板 1011の表面に接合材 1041により固定される。

【0061】

50

また、高抵抗膜 11 は、絶縁性部材 1 の表面のうち、少なくとも気密容器内の真空中に露出している面に成膜されており、スペーサ 1020 上の低抵抗膜 3a、3b、5a、5b および接合材 1041 を介して、フェースプレート 1017 の内側（メタルバック 1019 等）及び基板 1011 の表面（行方向配線 1013 または列方向配線 1014）に電気的に接続される。ここで説明される形態においては、スペーサ 1020 の形状は薄板状とし、スペーサ 1020 は行方向配線 1013 に平行に配置され、行方向配線 1013 に電気的に接続されている。

【0062】

スペーサ基板 1 としては、基板 1011 上の行方向配線 1013 および列方向配線 1014 とフェースプレート 1017 内面のメタルバック 1019 との間に印加される高電圧に耐えるだけの電気的耐性を有し、スペーサ基板 1 の表面への帯電を防止する程度の導電性を有する必要がある。スペーサ基板 1 としては絶縁性部材が好ましくその熱膨張率が気密容器および基板 1011 を成す部材と近いものが好ましい。

10

【0063】

スペーサ 1020 を構成する高抵抗膜 11 には、高電位側のフェースプレート 1017（メタルバック 1019 等）に印加される加速電圧 V_a を帯電防止膜である高抵抗膜 11 の抵抗値 R_s で除した電流が流される。そこで、スペーサの抵抗値 R_s は帯電防止および消費電力からその望ましい範囲に設定される。帯電防止の観点から面積抵抗 (sheet resistivity) R/\square は $10^{12} \Omega/\square$ 以下であることが好ましい。十分な帯電防止効果を得るためには $10^{11} \Omega/\square$ 以下がさらに好ましい。面積抵抗の下限はスペーサ形状とスペーサ間に印加される電圧により左右されるが、 $10^5 \Omega/\square$ 以上であることが好ましい。

20

【0064】

絶縁材料上に形成された帯電防止膜の厚み t は $10 \text{ nm} \sim 1 \mu\text{m}$ の範囲が望ましい。材料の表面エネルギーおよび基板との密着性や基板温度によっても異なるが、一般的に 10 nm 以下の薄膜は島状に形成され、抵抗が不安定で再現性に乏しい。一方、膜厚 t が $1 \mu\text{m}$ 以上では膜応力が大きくなって膜はがれの危険性が高まり、かつ成膜時間が長くなるため生産性が悪い。従って、膜厚は $50 \sim 500 \text{ nm}$ であることが望ましい。

【0065】

面積抵抗 R/\square は R/t であり、以上に述べた面積抵抗 R/\square と膜厚 t の好ましい範囲から、帯電防止膜の比抵抗 ρ は $0.1 [\Omega \cdot \text{cm}]$ 乃至 $10^8 [\Omega \cdot \text{cm}]$ が好ましい。さらに面積抵抗と膜厚のより好まし範囲を実現するためには、 ρ は 10^2 乃至 $10^6 \Omega \cdot \text{cm}$ とするのが良い。スペーサは上述したようにその上に形成した帯電防止膜を電流が流れることにより、あるいはディスプレイ全体が動作中に発熱することによりその温度が上昇する。帯電防止膜の抵抗温度係数が大きな負の値であると温度が上昇した時に抵抗値が減少し、スペーサに流れる電流が増加し、さらに温度上昇をもたらす。そして電流は電源の限界を越えるまで増加しつづける。このような電流の暴走が発生する抵抗温度係数の値は経験的に負の値で絶対値が 1% 以上である。すなわち、帯電防止膜の抵抗温度係数は -1% 未満であることが望ましい。

30

【0066】

帯電防止特性を有する高抵抗膜 11 の材料としては、例えば酸化錫、酸化ニッケル等の金属酸化物を用いることが出来る。

40

【0067】

帯電防止特性を有する高抵抗膜 11 の他の材料として、アルミと遷移金属合金の窒化物は遷移金属の組成を調整することにより、良伝導体から絶縁体まで広い範囲で抵抗値を制御できるので好適な材料である。さらには後述する表示装置の作製工程において抵抗値の変化が少なく安定な材料である。かつ、その抵抗温度係数が -1% 未満であり、実用的に使いやすい材料である。遷移金属元素としては Ti 、 Cr 、 Ta 等があげられる。

【0068】

合金窒化膜はスパッタ、窒素ガス雰囲気中での反応性スパッタ、電子ビーム蒸着、イオンプレーティング、イオンアシスト蒸着法等の薄膜形成手段により絶縁性部材上に形成され

50

る。金属酸化膜も同様の薄膜形成法で作製することができるが、この場合窒素ガスに代えて酸素ガスを使用する。その他、CVD法、アルコキシド塗布法でも金属酸化膜を形成できる。カーボン膜は蒸着法、スパッタ法、CVD法、プラズマCVD法で作製され、特に非晶質カーボンを作製する場合には、成膜中の雰囲気中に水素が含まれるようにするか、成膜ガスに炭化水素ガスを使用する。

【0069】

スペーサ1020を構成する低抵抗膜3a、3bは、高抵抗膜11を高電位側のフェースプレート1017（メタルバック1019等）及び低電位側の基板1011（配線1013、1014等）と電気的に接続する為に設けられたものであり、以下では、中間電極層（中間層）という名称も用いる。中間電極層（中間層）は以下に列挙する複数の機能を有

10

【0070】

1 高抵抗膜11をフェースプレート1017及び基板1011と電気的に接続する。

【0071】

既に説明したように、高抵抗膜11はスペーサ1020表面での帯電を防止する目的で設けられたものであるが、高抵抗膜11をフェースプレート1017（メタルバック1019等）及び基板1011（配線1013、1014等）と直接或いは接合材1041を介して接続した場合、接続部界面に大きな接触抵抗が発生し、スペーサ表面に発生した電荷を速やかに除去できなくなる可能性がある。これを避ける為に、フェースプレート1017、基板1011及び接合材1041と接触するスペーサ1020の当接面或いは側面部に低抵抗の中間層を設けた。

20

【0072】

2 高抵抗膜11の電位分布を均一化する。

【0073】

冷陰極素子1012より放出された電子は、フェースプレート1017と基板1011の間に形成された電位分布に従って電子軌道を成す。スペーサ1020の近傍で電子軌道に乱れが生じないようにする為には、高抵抗膜11の電位分布を全域にわたって制御する必要がある。高抵抗膜11をフェースプレート1017（メタルバック1019等）及び基板1011（配線1013、1014等）と直接或いは接合材1041を介して接続した場合、接続部界面の接触抵抗の為に、接続状態のむらが発生し、高抵抗膜11の電位分布が所望の値からずれてしまう可能性がある。これを避ける為に、スペーサ1020がフェースプレート1017及び基板1011と当接するスペーサ端部（当接面3或いは側面部5）の全長域に低抵抗の中間層を設け、この中間層部に所望の電位を印加することによって、高抵抗膜11全体の電位を制御可能とした。

30

【0074】

3 放出電子の軌道を制御する。

【0075】

冷陰極素子1012より放出された電子は、フェースプレート1017と基板1011の間に形成された電位分布に従って電子軌道を成す。スペーサ近傍の冷陰極素子から放出された電子に関しては、スペーサを設置することに伴う制約（配線、素子位置の変更等）が生じる場合がある。このような場合、歪みやむらの無い画像を形成する為には、放出された電子の軌道を制御してフェースプレート1017上の所望の位置に電子を照射する必要がある。フェースプレート1017及び基板1011と当接する面の側面部5に低抵抗の中間層を設けることにより、スペーサ1020近傍の電位分布に所望の特性を持たせ、放出された電子の軌道を制御することが出来る。

40

【0076】

低抵抗膜3a、3bは、高抵抗膜11に比べ十分に低い抵抗値を有する材料を選択すればよく、Ni、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属、あるいは合金、及びPd、Ag、Au、RuO₂、Pd-Ag等の金属や金属酸化物とガラス等か

50

ら構成される印刷導体、あるいは $\text{In}_2\text{O}_3 - \text{SnO}_2$ 等の透明導体及びポリシリコン等の半導体材料等より適宜選択される。

【0077】

導電性を有する接合材1041はスペーサ1020が行方向配線1013およびメタルバック1019と電氣的に接続するように、導電性をもたせる必要がある。すなわち、導電性接着材や金属粒子や導電性フィラーを添加したフリットガラスが好適である。

【0078】

また、図1において、 $D \times 1 \sim D \times m$ および $Dy1 \sim Dy n$ および Hv は、当該表示パネルと不図示の電気回路とを電氣的に接続するために設けた気密構造の電気接続用端子である。 $D \times 1 \sim D \times m$ はマルチ電子ビーム源の行方向配線1013と、 $Dy1 \sim Dy n$ はマルチ電子ビーム源の列方向配線1014と、 Hv はフェースプレートのメタルバック1019と電氣的に接続している。

10

【0079】

また、気密容器内部を真空に排気するには、気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を 10^{-7} [Torr] 程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜（不図示）を形成する。ゲッター膜とは、たとえばBaを主成分とするゲッター材料をヒーターもしくは高周波加熱により加熱し蒸着して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は 1×10^{-5} 乃至 1×10^{-7} [Torr] の真空度に維持される。

20

【0080】

以上説明した表示パネルを用いた画像表示装置は、容器外端子 $D \times 1$ 乃至 $D \times m$ 、 $Dy1$ 乃至 $Dy n$ を通じて各冷陰極素子1012に電圧を印加すると、各冷陰極素子1012から電子が放出される。それと同時にメタルバック1019に容器外端子 Hv を通じて数百[V]乃至数千[kV]の高圧を印加して、上記放出された電子を加速し、フェースプレート1017の内面に衝突させる。これにより、蛍光膜1018をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0081】

通常、冷陰極素子である本発明の表面伝導型放出素子1012への印加電圧は12～16[V]程度、メタルバック1019と冷陰極素子1012との距離 d は0.1[mm]から8[mm]程度、メタルバック1019と冷陰極素子1012間の電圧0.1[kV]から10[kV]程度である。

30

【0082】

以上、本発明の実施形態の表示パネルの基本構成と製法、および画像表示装置の概要を説明した。

【0083】

次に、前記実施形態の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やFE型、あるいはMIM型などの冷陰極素子を用いることができる。

40

【0084】

ただし、表示画面が大きくてしかも安価な表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも、表示伝導型放出素子が特に好ましい。すなわち、FE型ではエミッタコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術を必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。また、MIM型では、絶縁層と上電極の膜厚を薄くてしかも均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。また、発明者らは、表面伝導型放出素子の中でも、電子放出部もしくは

50

その周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。したがって、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記実施形態の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0085】

[表面伝導型放出素子の好適な素子構成と製法]

電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

10

【0086】

[平面型の表面伝導型放出素子]

まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。

【0087】

図4に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。図中、1011は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

20

【0088】

また、基板1011上に基板面と平行に対向して設けられた素子電極1102と1103は、導電性を有する材料によって形成されている。たとえば、Ni, Cr, Au, Mo, W, Pt, Ti, Cu, Pd, Ag等をはじめとする金属、あるいはこれらの金属の合金、あるいは $\text{In}_2\text{O}_3 - \text{SnO}_2$ をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。電極を形成するには、たとえば真空蒸着などの製膜技術とフォトリソグラフィー、エッチングなどのパターンニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法(たとえば印刷技術)を用いて形成してもさしつかえない。

【0089】

素子電極1102と1103の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔Lは通常は数百 から数百 μm の範囲から適当な数値を選んで設計されるが、なかでも表示装置に応用するために好ましいのは数 μm より数十 μm の範囲である。また、素子電極の厚さdについては、通常は数百 から数 μm の範囲から適当な数値が選ばれる。

30

【0090】

また、導電性薄膜1104の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜(島状の集合体も含む)のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

【0091】

微粒子膜に用いた微粒子の粒径は、数 から数千 の範囲に含まれるものであるが、なかでも好ましいのは10 から200 の範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。すなわち、素子電極1102あるいは1103と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件、などである。具体的には、数 から数千 の範囲のなかで設定するが、なかでも好ましいのは10 から500 の間である。

40

【0092】

また、微粒子膜を形成するのに用いられうる材料としては、たとえば、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pb, などをは

50

じめとする金属や、 PdO 、 SnO_2 、 In_2O_3 、 PbO 、 Sb_2O_3 、などをはじめとする酸化物や、 HfB_2 、 ZrB_2 、 LaB_6 、 CeB_6 、 YB_4 、 GdB_4 、などをはじめとする硼化物や、 TiC 、 ZrC 、 HfC 、 TaC 、 SiC 、 WC 、などをはじめとする炭化物や、 TiN 、 ZrN 、 HfN 、などをはじめとする窒化物や、 Si 、 Ge 、などをはじめとする半導体や、カーボン、などがあげられ、これらの中から適宜選択される。

【0093】

以上述べたように、導電性薄膜1104を微粒子膜で形成したが、その面積抵抗値については、 10^3 から 10^7 [オーム/] の範囲に含まれるよう設定した。

【0094】

なお、導電性薄膜1104と素子電極1102および1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図4の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極、の順序で積層してもさしつかえない。

【0095】

また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗な性質を有している。亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成する。亀裂内には、数 から数百 の粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図4においては模式的に示した。

【0096】

また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105およびその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0097】

薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500 [] 以下とするが、300 [] 以下とするのがさらに好ましい。なお、実際の薄膜1113の位置や形状を精密に図示するのは困難なため、図4においては模式的に示した。また、平面図(a)においては、薄膜1113の一部(1105の上層部)を除去した素子を図示した。

【0098】

以上、好ましい素子の基本構成を述べたが、実施形態においては以下のような素子を用いた。

【0099】

すなわち、基板1011には青板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極の厚さdは1000 []、電極間隔Lは2 [μm]とした。

【0100】

微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約100 []、幅Wは100 [μm]とした。

【0101】

次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。

【0102】

図9の(a)～(e)は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は前記図4と同一である。

【0103】

1) まず、図9(a)に示すように、基板1011上に素子電極1102および1103を形成する。

【0104】

形成するにあたっては、あらかじめ基板1011を洗剤、純水、有機溶剤を用いて十分に

10

20

30

40

50

洗浄後、素子電極の材料を堆積させる。(堆積する方法としては、たとえば、蒸着法やスパッタ法などの真空成膜技術を用いればよい。)その後、堆積した電極材料を、フォトリソグラフィ・エッチング技術を用いてパターンニングし、(a)に示した一对の素子電極(1102と1103)を形成する。

【0105】

2)次に、同図(b)に示すように、導電性薄膜1104を形成する。

【0106】

形成するにあたっては、まず前記(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィ・エッチングにより所定の形状にパターンニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主

10

要元素とする有機金属化合物の溶液である。(具体的には、本実施形態では主要元素としてPdを用いた。また、本実施形態では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピナー法やスプレー法を用いてもよい。)

また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施形態で用いた有機金属溶液の塗布による方法以外の、たとえば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【0107】

3)次に、同図(c)に示すように、フォーミング用電源1110から素子電極1102と1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部1105を形成する。

20

【0108】

通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分(すなわち電子放出部1105)においては、薄膜に適当な亀裂が形成されている。なお、電子放出部1105が形成される前と比較すると、形成された後は素子電極1102と1103の間に計測される電気抵抗は大幅に増加する。

【0109】

通電方法をより詳しく説明するために、図10に、フォーミング用電源1110から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本実施形態の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値V_{pf}を、順次昇圧した。また、電子放出部1105の形成状況をモニターするためのモニターパルスP_mを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

30

【0110】

本実施形態においては、たとえば 10^{-5} [torr]程度の真空雰囲気下において、たとえばパルス幅T1を1 [msec]、パルス間隔T2を10 [msec]とし、波高値V_{pf}を1パルスごとに0.1 [V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りあいで、モニターパルスP_mを挿入した。フォーミング処理に悪影響を及ぼすことがないように、モニターパルスの電圧V_{pm}は0.1 [V]に設定した。そして、素子電極1102と1103の間の電気抵抗が 1×10^6 []になった段階、すなわちモニターパルス印加時に電流計1111で計測される電流が 1×10^{-7} [A]以下になった段階で、フォーミング処理にかかわる通電を終了した。

40

【0111】

なお、上記の方法は、本実施形態の表面伝導型放出素子に関する好ましい方法であり、たとえば微粒子膜の材料や膜厚、あるいは素子電極間隔Lなど表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0112】

4)次に、図9(d)に示すように、活性化用電源1112から素子電極1102と11

50

03の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。

【0113】

通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。（図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。）なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0114】

具体的には、 10^{-4} 乃至 10^{-5} [Torr] の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500 [] 以下、より好ましくは300 [] 以下である。

10

【0115】

通電方法をより詳しく説明するために、図11(a)に、活性化用電源1112から印加する適宜の電圧波形の一例を示す。本実施形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧 V_{ac} は14 [V] , パルス幅 T_3 は1 [msec] , パルス間隔 T_4 は10 [msec] とした。なお、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

20

【0116】

図9(d)に示す1114は該表面伝導型放出素子から放出される放出電流 I_e を捕捉するためのアノード電極で、直流高電圧電源1115および電流計1116が接続されている。（なお、基板1011を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極1114として用いる。）活性化用電源1112から電圧を印加する間、電流計1116で放出電流 I_e を計測して通電活性化処理の進行状況をモニターし、活性化用電源1112の動作を制御する。電流計1116で計測された放出電流 I_e の一例を図11(b)に示すが、活性化電源1112からパルス電圧を印加しはじめると、時間の経過とともに放出電流 I_e は増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流 I_e がほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

30

【0117】

なお、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0118】

以上のようにして、図9(e)に示す平面型の表面伝導型放出素子を製造した。

【0119】

[垂直型の表面伝導型放出素子]

次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

40

【0120】

図7は、垂直型の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜、である。

【0121】

垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。したがって、前記図4の平面型における素子電極間隔 L は、垂

50

直型においては段差形成部材 1 2 0 6 の段差高 L_s として設定される。なお、基板 1 2 0 1、素子電極 1 2 0 2 および 1 2 0 3、微粒子膜を用いた導電性薄膜 1 2 0 4、については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材 1 2 0 6 には、たとえば SiO_2 のような電氣的に絶縁性の材料を用いる。

【 0 1 2 2 】

次に、垂直型の表面伝導型放出素子の製法について説明する。図 1 2 (a) ~ (f) は、製造工程を説明するための断面図で、各部材の表記は前記図 7 と同一である。

【 0 1 2 3 】

1) まず、図 1 2 (a) に示すように、基板 1 2 0 1 上に素子電極 1 2 0 3 を形成する。

【 0 1 2 4 】

2) 次に、同図 (b) に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、たとえば SiO_2 をスパッタ法で積層すればよいが、たとえば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

【 0 1 2 5 】

3) 次に、同図 (c) に示すように、絶縁層の上に素子電極 1 2 0 2 を形成する。

【 0 1 2 6 】

4) 次に、同図 (d) に示すように、絶縁層の一部を、たとえばエッチング法を用いて除去し、素子電極 1 2 0 3 を露出させる。

【 0 1 2 7 】

5) 次に、同図 (e) に示すように、微粒子膜を用いた導電性薄膜 1 2 0 4 を形成する。形成するには、前記平面型の場合と同じく、たとえば塗布法などの成膜技術を用いればよい。

【 0 1 2 8 】

6) 次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する。(図 9 (c) を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい。)

7) 次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる。(図 9 (d) を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。)

以上のようにして、図 1 2 (f) に示す垂直型の表面伝導型放出素子を製造した。

【 0 1 2 9 】

[表示装置に用いた表面伝導型放出素子の特性]

以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【 0 1 3 0 】

図 8 に、表示装置に用いた素子の、(放出電流 I_e) 対 (素子印加電圧 V_f) 特性、および (素子電流 I_f) 対 (素子印加電圧 V_f) 特性の典型的な例を示す。なお、放出電流 I_e は素子電流 I_f に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2 本の特性は各々任意単位で図示した。

【 0 1 3 1 】

表示装置に用いた素子は、放出電流 I_e に関して以下に述べる 3 つの特性を有している。

【 0 1 3 2 】

第一に、ある電圧 (これを閾値電圧 V_{th} と呼ぶ) 以上の大きさの電圧を素子に印加すると急激に放出電流 I_e が増加するが、一方、閾値電圧 V_{th} 未満の電圧では放出電流 I_e はほとんど検出されない。

【 0 1 3 3 】

すなわち、放出電流 I_e に関して、明確な閾値電圧 V_{th} を持った非線形素子である。

【 0 1 3 4 】

第二に、放出電流 I_e は素子に印加する電圧 V_f に依存して変化するため、電圧 V_f で放

10

20

30

40

50

出電流 I_e の大きさを制御できる。

【0135】

第三に、素子に印加する電圧 V_f に対して素子から放出される電流 I_e の応答速度が速いため、電圧 V_f を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0136】

以上のような特性を有するため、表面伝導型放出素子を表示装置に好適に用いることができた。たとえば多数の素子を表示画面の画素に対応して設けた表示装置において、第一の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。すなわち、駆動中の素子には所望の発光輝度に応じて閾値電圧 V_{th} 以上の電圧を適宜印加し、非選択状態の素子には閾値電圧 V_{th} 未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

10

【0137】

また、第二の特性かまたは第三の特性を利用することにより、発光輝度を制御することができるため、階調表示を行うことが可能である。

【0138】

[多数素子を単純マトリクス配線したマルチ電子ビーム源の構造]

次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0139】

20

図6に示すのは、前記図1の表示パネルに用いたマルチ電子ビーム源の平面図である。基板上には、前記図4で示したものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1003と列方向配線電極1004により単純マトリクス状に配線されている。行方向配線電極1003と列方向配線電極1004の交差する部分には、電極間に絶縁層(不図示)が形成されており、電気的な絶縁が保たれている。

【0140】

図6のB-Bに沿った断面を、図5に示す。

【0141】

なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極1013、列方向配線電極1014、電極間絶縁層(不図示)、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1013および列方向配線電極1014を介して上述したように各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

30

【0142】

図13は、NTSC方式のテレビ信号に基づいてテレビジョン表示を行う為の駆動回路の概略構成をブロック図で示したものである。同図中、表示パネル1701は前述した表示パネルに相当するもので、前述した様に製造され、動作する。また、走査回路1702は表示ラインを走査し、制御回路1703は走査回路へ入力する信号等を生成する。シフトレジスタ1704は1ライン毎のデータをシフトし、ラインメモリ1705は、シフトレジスタ1704からの1ライン分のデータを変調信号発生器1707に入力する。同期信号分離回路1706はNTSC信号から同期信号を分離する。

40

【0143】

以下、図13の装置各部の機能を詳しく説明する。

【0144】

まず表示パネル1701は、端子 D_x1 乃至 D_xm および端子 D_y1 乃至 D_yn 、および高圧端子 H_v を介して外部の電気回路と接続されている。このうち、端子 D_x1 乃至 D_xm には、表示パネル1701内に設けられているマルチ電子ビーム源、すなわち m 行 n 列の行列状にマトリクス配線された冷陰極素子を1行(n 素子)ずつ順次駆動してゆく為の走査信号が印加される。一方、端子 D_y1 乃至 D_yn には、前記走査信号により選択された1行分の n 個の各素子の出力電子ビームを制御する為の変調信号が印加される。また、

50

高圧端子 H_v には、直流電圧源 V_a より、たとえば $5 [kV]$ の直流電圧が供給されるが、これはマルチ電子ビーム源より出力される電子ビームに蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。

【0145】

次に、走査回路 1702 について説明する。同回路は、内部に m 個のスイッチング素子（図中、 S_1 乃至 S_m で模式的に示されている）を備えるもので、各スイッチング素子は、直流電圧源 V_x の出力電圧もしくは $0 [V]$ （グラウンドレベル）のいずれか一方を選択し、表示パネル 1701 の端子 D_{x1} 乃至 D_{xm} と電気的に接続するものである。 S_1 乃至 S_m の各スイッチング素子は、制御回路 1703 が出力する制御信号 $Tscan$ に基づいて動作するものだが、実際にはたとえば FET のようなスイッチング素子を組合わせる事により容易に構成することが可能である。なお、前記直流電圧源 V_x は、図 8 に例示した電子放出素子の特性に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧 V_{th} 電圧以下となるよう、一定電圧を出力するよう設定されている。

10

【0146】

また、制御回路 1703 は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる働きをもつものである。次に説明する同期信号分離回路 1706 より送られる同期信号 $Tsync$ に基づいて、各部に対して $Tscan$ および Tsf および $Tmry$ の各制御信号を発生する。同期信号分離回路 1706 は、外部から入力される $NTSC$ 方式のテレビ信号から、同期信号成分と輝度信号成分とを分離する為の回路である。同期信号分離回路 1706 により分離された同期信号は、良く知られるように垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上、 $Tsync$ 信号として図示した。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上 $DATA$ 信号と表すが、同信号はシフトレジスタ 1704 に入力される。

20

【0147】

シフトレジスタ 1704 は、時系列的にシリアルに入力される前記 $DATA$ 信号を、画像の 1 ライン毎にシリアル/パラレル変換するためのもので、前記制御回路 1703 より送られる制御信号 Tsf に基づいて動作する。すなわち、制御信号 Tsf は、シフトレジスタ 1704 のシフトクロックであると言い換えることもできる。シリアル/パラレル変換された画像 1 ライン分（電子放出素子 n 素子分の駆動データに相当する）のデータは、 I_{d1} 乃至 I_{dn} の n 個の信号として前記シフトレジスタ 1704 より出力される。

30

【0148】

ラインメモリ 1705 は、画像 1 ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路 1703 より送られる制御信号 $Tmry$ にしたがって適宜 I_{d1} 乃至 I_{dn} の内容を記憶する。記憶された内容は、 I_{d1} 乃至 I_{dn} として出力され、変調信号発生器 1707 に入力される。

【0149】

変調信号発生器 1707 は、前記画像データ I_{d1} 乃至 I_{dn} の各々に応じて、電子放出素子 1012 の各々を適切に駆動変調する為の信号源で、その出力信号は、端子 D_{o1} 乃至 D_{on} を通じて表示パネル 1701 内の電子放出素子 1012 に印加される。

【0150】

図 8 を用いて説明したように、本発明に関わる表面伝導型放出素子は放出電流 I_e に対して以下の基本特性を有している。すなわち、電子放出には明確な閾値電圧 V_{th} （後述する実施例の表面伝導型放出素子では $8 [V]$ ）があり、閾値 V_{th} 以上の電圧を印加された時のみ電子放出が生じる。また、電子放出閾値以上の電圧に対しては、図 8 のグラフのように電圧の変化に応じて放出電流 I_e も変化する。このことから、本素子にパルス状の電圧を印加する場合、たとえば電子放出閾値 V_{th} 以下の電圧を印加しても電子放出は生じないが、電子放出閾値 V_{th} 以上の電圧を印加する場合には表面伝導型放出素子から電子ビームが出力される。その際、パルスの波高値 V_m を変化させることにより出力電子ビームの強度を制御することが可能である。また、パルスの幅 Pw を変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

40

50

【0151】

従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器1707として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。また、パルス幅変調方式を実施するに際しては、変調信号発生器1707として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0152】

シフトレジスタ1704やラインメモリ1705は、デジタル信号式のものでもアナログ信号式のものでも採用できる。すなわち、画像信号のシリアル/パラレル変換や記憶が所定の速度で行われればよいからである。

【0153】

デジタル信号式を用いる場合には、同期信号分離回路1706の出力信号DATAをデジタル信号化する必要があるが、これには同期信号分離回路1706の出力部にA/D変換器を設ければよい。これに関連してラインメモリ1705の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器に用いられる回路が若干異なったものとなる。すなわち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器1707には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器1707には、例えば高速の発振器および発振器の出力する波数を計数する計数器(カウンタ)および計数器の出力値と前記メモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【0154】

アナログ信号を用いた電圧変調方式の場合、変調信号発生器1707には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてシフトレベル回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路(VOC)を採用でき、必要に応じて電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0155】

このような構成をとりうる本発明の適用可能な画像表示装置においては、各電子放出素子に、容器外端子Dox1乃至Doxm、Doy1乃至Doy nを介して電圧を印加することにより、電子放出が生ずる。高圧端子Hvを介してメタルバック1019あるいは透明電極(不図示)に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜1018に衝突し、発光が生じて画像が形成される。

【0156】

次に、前述のはしご型配置電子源基板およびそれを用いた画像表示装置について図14および図15を用いて説明する。

【0157】

図14において、1011は電子源基板、1012は電子放出素子、1126のDx1~Dx10は前記電子放出素子に接続する共通配線である。電子放出素子1012は、基板1011上に、X方向に並列に複数個配置される(これを素子行と呼ぶ)。この素子行を複数個基板上に配置し、はしご型電子源基板となる。各素子行の共通配線間に適宜駆動電圧を印加することで、各素子行を独立に駆動することが可能になる。すなわち、電子ビームを放出させる素子行には、電子放出閾値以上の電圧の電子ビームを、放出させない素子行には電子放出閾値以下の電圧を印加すればよい。また、各素子行間の共通配線Dx2~Dx9を、例えばDx2, Dx3を同一配線とするようにしてもよい。

【0158】

図15は、はしご型配置の電子源を備えた画像形成装置の構造を示す図である。1120

10

20

30

40

50

はグリッド電極、1121は電子が通過するための空孔、1122は $D_{ox}1$ 、 $D_{ox}2 \dots D_{ox}$ よりなる容器外端子、1123はグリッド電極1120と接続された $G1$ 、 $G2 \dots Gn$ からなる容器外端子、1011は前述のように各素子行間の共通配線を同一配線とした電子源基板である。なお、図14、図15と同一の符号は同一の部材を示す。前述の単純マトリクス配置の画像形成装置(図1)との違いは、電子源基板1011とフェースプレート1017の間にグリッド電極1120を備えていることである。

【0159】

前述のパネル構造は、電子源配置が、マトリクス配線或いははしご型配置のいずれの場合でも、大気圧構造上必要に応じて、フェースプレート1017とリアプレート1015の間にスペーサ120を設けることができる。

10

【0160】

基板1011とフェースプレート1017の間には、グリッド電極1120が設けられている。グリッド電極1120は、表面伝導型電子放出素子1012から放出された電子ビームを変調することができるもので、はしご型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して1個ずつ円形の開口1121が設けられている。グリッドの形状や設置位置は必ずしも図15のようなものでなくともよく、開口としてメッシュ状に多数の通過口を設けることもあり、また例えば表面伝導型電子放出素子の周囲や近傍に設けてもよい。

【0161】

容器外端子1122およびグリッド容器外端子1123は、図13の駆動回路と電氣的に

20

【0162】

本画像形成装置では、素子行を1行(1ライン)ずつ順次駆動(走査)していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加することにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0163】

上記の2つの画像表示装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の思想に基づいて種々の変形が可能である。入力信号についてはNTSC方式を挙げたが、入力信号はこれに限るものではなく、PAL、SECAM方式など他、これらより多数の走査線からなるTV信号(高品位TV)方式をも採用できる。

30

【0164】

また、本発明によればテレビジョン放送の表示装置のみならずテレビ会議システム、コンピュータ等の表示装置に適した画像形成装置を提供することができる。さらには感光性ドラム等で構成された光プリンターとしての画像形成装置として用いることもできる。

【0165】

【実施例】

以下に実施例を挙げて、本発明の特徴であるスペーサの構成について、さらに説明を加える。

【0166】

以下に述べる各実施例においては、マルチ電子ビーム源として、前述した、電極間の導電性微粒子膜に電子放出部を有するタイプの $N \times M$ 個($M = 3072$ 、 $M = 1024$)の表面伝導型放出素子を、 M 本の行方向配線と N 本の列方向配線とによりマトリクス配線(図1および図6参照)したマルチ電子ビーム源を用いた。

40

【0167】

[実施例1]

本実施例では、前述した図1に示すスペーサ1020を配置した表示パネルを作製した。以下、図1および図2を用いて詳述する。まず、あらかじめ基板上に行方向配線電極1013、列方向配線電極1014、電極間絶縁層(不図示)、および表面伝導型放出素子1012の素子電極と導電性薄膜を形成した基板1011を、リアプレート1015に固定した。次に、後述するようにアルミナとジルコニアからなる絶縁性部材1の表面のうち、

50

気密容器内に露出する４面に後述の高抵抗膜１１を成膜し、当接面に導電膜３（３ａ、３ｂ）を成膜したスペーサ１０２０（高さ４ｍｍ、板厚０．２ｍｍ、長さ１ｍｍ）を基板１０１１の行方向配線１０１３上に等間隔で、行方向配線１０１３と平行に固定した。その後、基板１０１１の１０ｍｍ上方に、内面に蛍光膜１０１８とメタルバック１０１９が付設されたフェースプレート１０１７を側壁１０１６を介し配置し、リアプレート１０１５、フェースプレート１０１７、側壁１０１６およびスペーサ１０２０の各接合部を固定した。基板１０１１とリアプレート１０１５の接合部、リアプレート１０１５と側壁１０１６の接合部、およびフェースプレート１０１７と側壁１０１６の接合部は、フリットガラス（不図示）を塗布し、大気中で４００乃至５００で１０分以上焼成することで封着した。

10

【０１６８】

また、スペーサ１０２０は、基板１０１１側では行方向配線１０１３（線幅０．３ｍｍ）上に、フェースプレート１０１７側ではメタルバック１０１９面上に、導電性のフィラーあるいは金属等の導電材を混合した導電性フリットガラス（不図示）を介して配置し、上記気密容器の封着と同時に、大気中で４００乃至５００で１０分以上焼成することで、接着しかつ電気的な接続も行った。なお、本実施例においては、蛍光膜１０１８は、図１８に示すように、各色蛍光体１３０１が列方向（Ｙ方向）に延びるストライプ形状を採用し、黒色の導電体１０１０は各色蛍光体（Ｒ、Ｇ、Ｂ）１３０１間だけでなく、Ｙ方向の各画素間をも分離するように配置された蛍光膜が用いられ、スペーサ１０２０は、黒色の導電体１０１０の行方向（Ｘ方向）に平行な領域（線幅３００〔μｍ〕）内にメタルバック１０１９を介して配置された。なお、前述の封着を行う際には、各色蛍光体１３０１と基板１０１１上に配置された各素子とを対応させなくてはならないため、リアプレート１０１５、フェースプレート１０１７およびスペーサ１０２０は十分な位置合わせを行った。

20

【０１６９】

以上のようにして完成した気密容器内を排気管（不図示）を通じ真空ポンプにて排気し、十分な真空度に達した後、容器外端子Ｄ×１～Ｄ×ｍとＤ×１～Ｄ×ｎを通じ、行方向配線電極１０１３および列方向配線電極１０１４を介して各素子に給電して前述の通電フォーミング処理と通電活性化処理を行うことによりマルチ電子ビーム源を製造した。

【０１７０】

次に、 10^{-6} 〔Ｔｏｒｒ〕程度の真空度で、不図示の排気管をガスバーナーで熱することで溶着し外囲器（気密容器）の封止を行った。

30

【０１７１】

最後に、封止後の真空度を維持するために、ゲッター処理を行った。

【０１７２】

本実施例において、スペーサ基板１はアルミナとジルコニアの混合比を３５：６５の重量比率で混合して、ドクターブレード法を用いて平板状に形成した後、ダイシングソーにより切断して作製した。

【０１７３】

なお、スペーサ基板１の熱膨張係数は室温から４００の間では $86 \times 10^{-7} /$ の値であった。また、画像形成装置にスペーサを組み立てる際の最高温度は４４０であった。また、本実施例においては、電子源基板１０１１、フェースプレート基板１０１７としては、ともに室温から４００の間の熱膨張係数が $88 \times 10^{-7} /$ の値の青板ガラスを用いスペーサ１０２０はその上下において上述導電性フリットを用いて接続した。

40

【０１７４】

また、本実施例において、高抵抗膜１１は、以下の様にして作製した。

【０１７５】

ＴｉおよびＡｌのターゲットを高周波電源で同時スパッタすることにより、Ｔｉ－Ａｌ合金窒化膜をスペーサ１１２上に形成した。次に、大気中４８０で６時間保持させることにより、膜の安定化を計った。スパッタガスはＡｒ：Ｎ_２が１：２の混合ガスで全圧力は

50

1 [m T o r r] である。このとき、T i および A l ターゲットに加える高周波電力及び膜形成後のアニール条件を調整することにより、合金窒化膜の比抵抗を調整することが可能であり、本実施例において、高抵抗膜の面積抵抗値は、 8×10^9 [Ω / cm^2] とした。

【 0 1 7 6 】

以上のように完成した、図 1 および図 2 に示されるような表示パネルを用いた画像表示装置において、各冷陰極素子（表面伝導型放出素子）1 0 1 2 には、容器外端子 D x 1 ~ D x m、D y 1 ~ D y n を通じ、走査信号及び変調信号を不図示の信号発生手段よりそれぞれ印加することにより電子を放出させ、メタルバック 1 0 1 9 には、高圧端子 H v を通じて高圧を印加することにより放出電子ビームを加速し、蛍光膜 1 0 1 8 に電子を衝突させ、各色蛍光体 1 3 0 1（図 1 8 の R、G、B）を励起・発光させることで画像を表示した。なお、高圧端子 H v への印加電圧 V a は 5 [k V] 乃至 3 0 [k V]、各配線 1 0 1 3、1 0 1 4 間への印加電圧 V f は 1 4 [V] とした。

10

【 0 1 7 7 】

このとき、スペーサ 1 0 2 0 に近い位置にある冷陰極素子 1 0 1 2 からの放出電子による発光スポットも含め、2 次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができ、スペーサ 1 0 2 0 を設置してもビームずれがなく高品位な画像を得ることが可能となった。

【 0 1 7 8 】

また、本実施例は、良好な画像形成装置の組み立てが可能であり、且つ高抵抗膜 1 1 にアルカリ拡散、熱による膜はがれ等の不良が見られなくなり、安定かつ量産性に優れるスペーサを有す良好な画像形成装置を得ることが可能となった。

20

【 0 1 7 9 】

[実施例 2]

本実施例において、スペーサ基板はアルミナとジルコニアの混合比を 3 0 : 7 0 の重量比率で混合して、ドクターブレード法を用いて平板状に形成した後、ダイシングソーにより切断して作製した。

【 0 1 8 0 】

なお、熱膨張係数は室温から 4 5 0 の間では $8.8 \times 10^{-7} / ^\circ\text{C}$ の値であった。また、画像形成装置にスペーサを組み立てる際の最高温度は 4 5 0 を用いた。また、本実施例においては、電子源基板 1 0 1 1 として熱膨張係数が室温から 4 0 0 の間では $8.8 \times 10^{-7} / ^\circ\text{C}$ の値の青板ガラス、フェースプレート基板 1 0 1 7 として熱膨張係数が室温から 4 0 0 の間では $8.4 \times 10^{-7} / ^\circ\text{C}$ の値の P D 2 0 0（旭硝子製）を用い、スペーサ 1 0 2 0 は電子源基板 1 0 1 1 のみに導電性フリットを用いて接続した。また、フェースプレートのメタルバック部 1 0 1 9 とはフリット等により固定させることはなく、真空の圧力により、接触させて電氣的接続を果たし且つ耐大気圧構造をスペーサで維持した。

30

【 0 1 8 1 】

この様子を図 3 を用いて説明する。

【 0 1 8 2 】

図 3 は図 1 の A - A の断面模式図であり、各部の符号は図 1、2 に対応している。本実施例においては、フェースプレート側に接合材 1 0 4 1 を設けず低抵抗膜 2 1 とメタルバック 1 0 1 9 を直接接続させている。

40

【 0 1 8 3 】

また、本実施例において、高抵抗膜 1 1 は、以下の様にして作製した。

【 0 1 8 4 】

酸化ルテニウムとガラスを主成分とする粉末にバインダーを加えてペースト状にした酸化ルテニウムペーストを、スクリーン印刷法を用いてスペーサ基板に塗布する。この後、1 5 0 で 1 0 分間乾燥後、裏面にペーストを同様に塗布、乾燥させた後、8 5 0 で 3 0 分間焼成することにより、高抵抗膜 1 1 を作成した。

【 0 1 8 5 】

抵抗値は酸化ルテニウムとガラス成分の混合比及び添加剤により調整が可能である。本実

50

施例においては、高抵抗膜 11 の面積抵抗値は、 1×10^9 [/] とした。

【0186】

また、スペーサの高さは 2.5 mm、スペーサの長さは 60 mm、スペーサの厚みは略 0.2 mm とした。

【0187】

また、低抵抗膜（中間電極層）21 としてはスパッタ法で形成した A1 を用いた。さらに、スペーサ 1020 と電子源基板配線部との電氣的接続と機械的固定は、実施例 1 と同様に PdO を主成分とするペースト材に、表面に Au めっきを施した粒状のガラスフィラーを分散させて形成した導電性ペースト（図示せず）を配線上に形成して電氣的接続を計り固着した。

10

【0188】

本発明の画像形成装置を 6 kV の加速電圧を加えたところ、スペーサ 1020 の近傍においてもビームずれがなく高品位な画像を得ることが可能となった。

【0189】

また、本実施例においても、他の実施例と同様に良好な画像形成装置の組み立てが可能であり、また、画像形成装置の組立時の処理温度よりも高い温度で高抵抗膜の形成を行っているため、画像形成装置組立時の熱処理に対し膜はがれ等の不良が見られなくなり安定な高抵抗膜の形成が可能となった。また、スペーサ基板 1 はアルカリ成分を含まないため、スペーサ基板 1 から高抵抗膜 11 へのアルカリ元素の拡散がなく、高抵抗膜 11 は、長期の使用に対しても特性劣化を示さずに安定に存在しつづける。この様に、特性劣化の少ないスペーサ 1020 を有する良好な画像形成装置を得ることが可能となった。

20

【0190】

[実施例 3]

本実施例に於いては、平面フィールドエミッション（FE）型電子放出素子を電子放出素子として用いた例を示す。

【0191】

図 16 は、平面 FE 型電子放出電子源の上面図であり、3101 は電子放出部、3103 及び 3104 は電子放出部 3101 に電位を与える一対の素子電極、3113 は行方向配線である。また、3114 は列方向配線、1020 はスペーサである。

【0192】

本実施例において、スペーサ基板 1 は以下の方法で作成した。すなわち、まず、アルミナとジルコニアの混合比を 50 : 50 の重量比率として混合し、ドクターブレード法を用いて板状に成形し、焼成して 80 mm × 80 mm の平板状に形成した後に、レーザーパルスを用いて切断部に沿って穴を形成した。この後、実施例 2 と同様の方法を用いて、高抵抗膜 11 を形成後、切断部で平板を割ることによりスペーサを分離した。この後、スパッタ法を用いて低抵抗膜 21 を実施例 1 と同様の方法を用いて形成しスペーサとした。なお、本実施例において、スペーサ基板 1 のサイズは 2.5 mm × 80 mm × 0.2 mm とした。

30

【0193】

なお、熱膨張係数は室温から 400 の間では 83×10^{-7} / の値であった。また、画像形成装置にスペーサ 1020 を組み立てる際の最高温度は 430 とした。また、本実施例においては、電子源基板 1011、フェースプレート基板 1017 とともに青板ガラスを用いスペーサ 1020 はその上下において実施例 1 と同様な導電性フリットを用いて接続した。

40

【0194】

素子電極 3103、3104 間に電圧を印加することにより、電子放出部 3101 内の鋭利な先端部より電子が放出され、放出された電子は電子源と対向して設けられた陽極（図示せず）に引き寄せられて蛍光体（図示せず）に衝突し、蛍光体を発光させる。本実施例に於いて、実施例 1 と同様な方法でスペーサを形成して配置して画像形成装置を形成し、実施例 1 と同じスペーサを用いて同様に駆動させたところ、スペーサ近傍においてもビー

50

ムずれが抑制された高品位な画像を得ることが可能となった。

【0195】

また、本実施例においても、他の実施例と同様に良好な画像形成装置の組み立てが可能であり、また、画像形成装置の組立時の処理温度よりも高い温度で高抵抗膜11の形成を行っているため、画像形成装置組立時の熱処理の際に膜はがれ等の不良が見られなくなり、安定な高抵抗膜11の形成が可能となった。また、スペーサ基板1がアルカリ成分を含まないため、スペーサ基板1から高抵抗膜11へのアルカリ元素の拡散がなく、高抵抗膜11は、長期の使用に対しても特性劣化を示さずに安定に存在しつづける。この様に、特性劣化の少ないスペーサ1020を有す良好な画像形成装置を得ることが可能となった。

【0196】

[その他の実施例]

また、本発明は、表面伝導型電子放出素子(SCE: Surface Conduction Electron Emitter)以外の冷陰極型電子放出素子のうち、いずれの電子放出素子に対しても適用できる。具体例としては、本出願人による特開昭63-274047号公報に記載されたような対向する一対の電極を電子源を成す基板面に沿って構成した電界放出型の電子放出素子がある。

【0197】

また、本発明は、単純マトリクス型以外の電子源を用いた画像形成装置に対しても適用できる。例えば、本出願人による特開平2-257551号公報等に記載されたような制御電極を用いてSCEの選択を行う画像形成装置において、電子源と制御電極間等に本発明のスペーサを用いることができる。

【0198】

また、本発明の思想によれば、本発明による画像形成装置は表示用に限られるものではなく、感光性ドラムと発光ダイオード等で構成された光プリンターの発光ダイオード等を代替する発光源として、本発明の画像形成装置を用いることもできる。またこの際、上述のm本の行方向配線とn本の列方向配線を、適宜選択することで、ライン状発光源だけでなく、2次元状の発光源としても応用できる。

【0199】

また、本発明の思想によれば、例えば電子顕微鏡等のように、電子源からの放出電子の被照射部材が、画像形成部材以外の部材である場合についても、本発明は適用できる。従って、本発明は被照射部材を特定しない電子線装置としての形態もととり得る。

【0200】

【発明の効果】

以上説明したように、本発明における画像表示装置において、熱膨張係数が電子源またはフェースプレート基板とほぼ等しく、主成分がアルミナとジルコニアであるセラミックススペーサ基板を用いることにより、スペーサ製造時の高い温度での処理が可能となり、スペーサに備わる高抵抗膜に高い安定性を付与することが可能となった。また、同時にアルカリの元素の高抵抗膜への拡散による高抵抗膜の特性不良を防ぎ、長時間の使用に耐えるスペーサの供給が可能となった。

【0201】

また、本発明によれば、量産性に優れ且つ長期安定性に優れるスペーサを有す良好な画像形成装置を得ることが可能となった。

【0202】

更に、本発明は、電子被照射体は特定せず、潜像を形成する装置や電子顕微鏡などのマルチ平面電子源を成す電子発生装置においても同様の効果が奏される。

【図面の簡単な説明】

【図1】本発明の実施形態による画像表示装置の、表示パネルの一部を切り欠いて示した斜視図。

【図2】本発明の実施形態による表示パネルのA-A断面図。

【図3】本発明の第二の実施例による表示パネルのA-A断面図。

10

20

30

40

50

【図4】本発明の実施形態による平面型の表面伝導型放出素子の平面図（a）、断面図（b）。

【図5】本発明の実施形態によるマルチ電子ビーム源の基板の一部断面図。

【図6】本発明の実施形態によるマルチ電子ビーム源の基板の平面図。

【図7】本発明の実施形態による垂直型の表面伝導型放出素子の断面図。

【図8】本発明の実施形態による表面伝導型放出素子の典型的な特性を示すグラフ。

【図9】図4の平面型の表面伝導型放出素子の製造工程を示す断面図。

【図10】通電フォーミング処理の際の印加電圧波形。

【図11】通電活性化処理の際の印加電圧波形（a）、放出電流 I_e の変化（b）。

【図12】図7の垂直型の表面伝導型放出素子の製造工程を示す断面図。

10

【図13】本発明の実施形態による画像表示装置の駆動回路の概略構成を示すブロック図。

【図14】本発明の実施形態によるはしご型配列の電子源の模式的平面図。

【図15】本発明の実施形態によるはしご型配列の電子源を持つ平面型表示装置の斜視図。

【図16】本発明の第三の実施例を説明するための図であり、電子源の説明図。

【図17】表示パネルのフェースプレートの蛍光体配列を例示した平面図。

【図18】表示パネルのフェースプレートの蛍光体配列を例示した平面図。

【図19】従来例による表面伝導型放出素子。

【図20】従来例によるFE型素子。

20

【図21】従来例によるMIM型素子。

【図22】従来例による画像表示装置の表示パネルの一部を切り欠いて示した斜視図。

【符号の説明】

1 絶縁性部材（スペーサ基板）

11 高抵抗膜

3a、3b 低抵抗膜（中間電極層、中間層）

1011 電子源基板

1013 行方向配線

1014 列方向配線

1012 電子放出素子

30

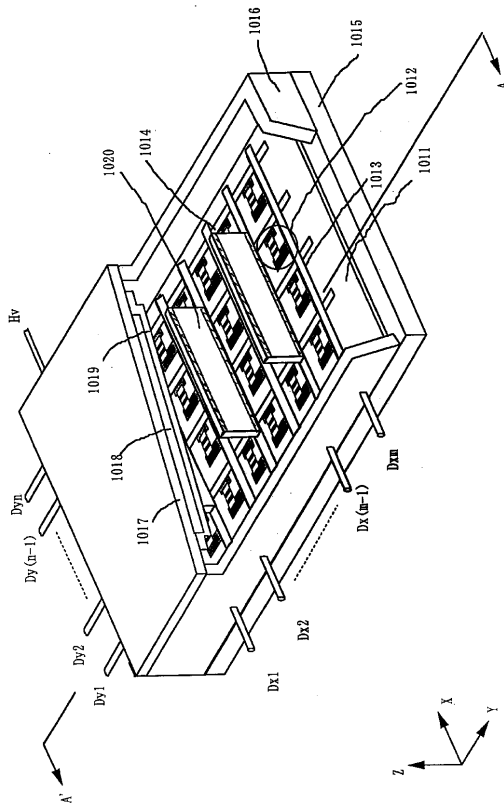
1017 フェースプレート

1018 蛍光膜

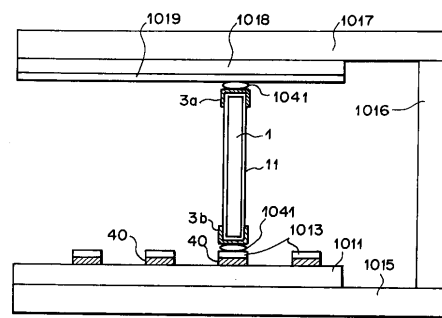
1019 メタルバック

1041 接合材

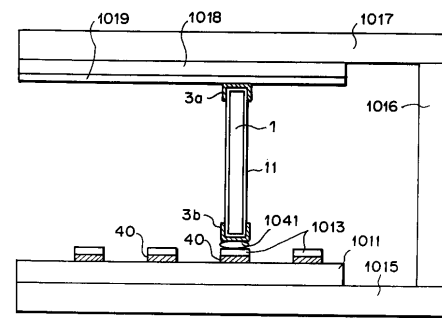
【 図 1 】



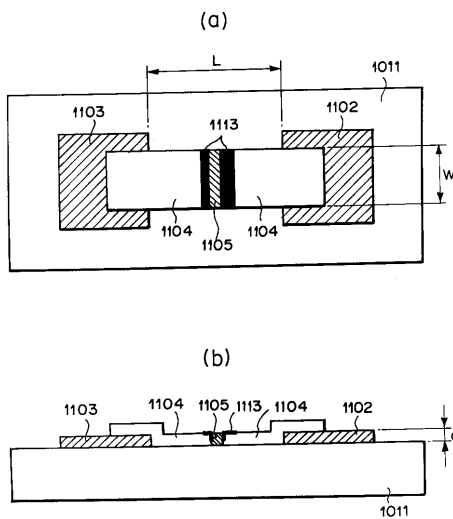
【 図 2 】



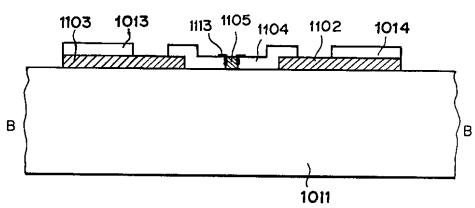
【 図 3 】



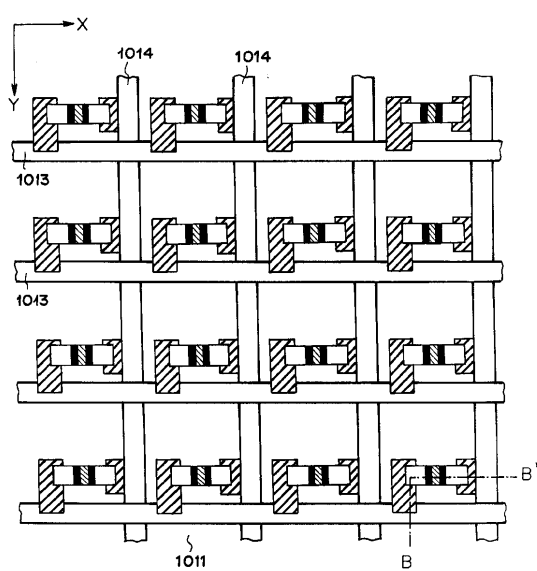
【 圖 4 】



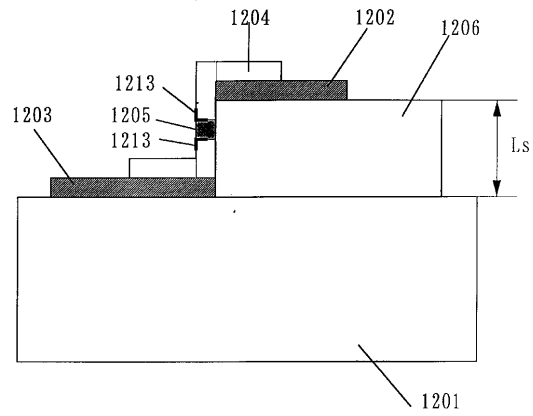
【 図 5 】



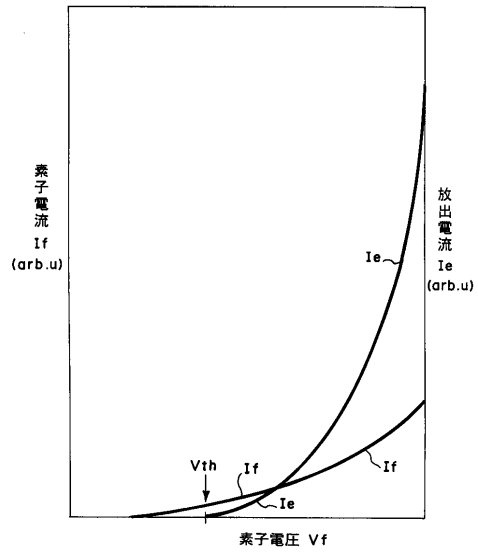
【 図 6 】



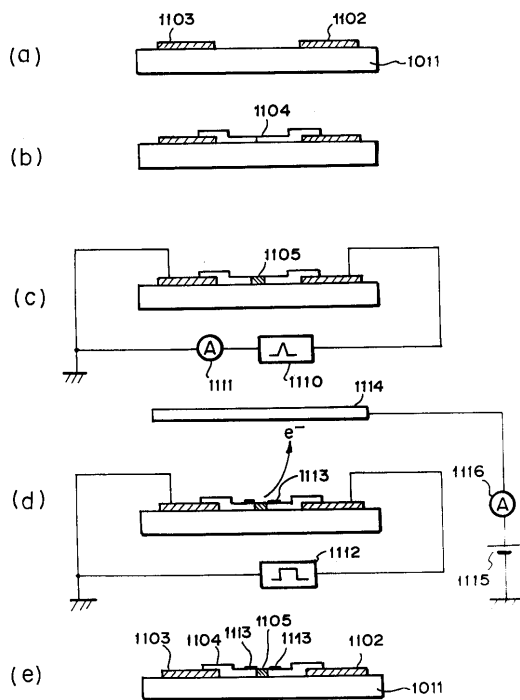
【図 7】



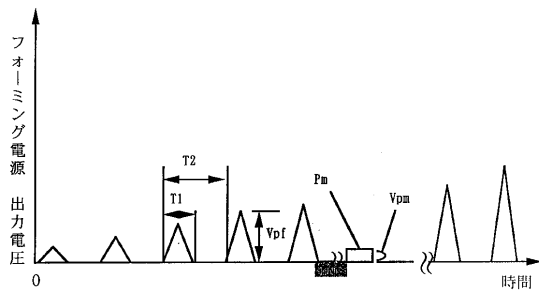
【図 8】



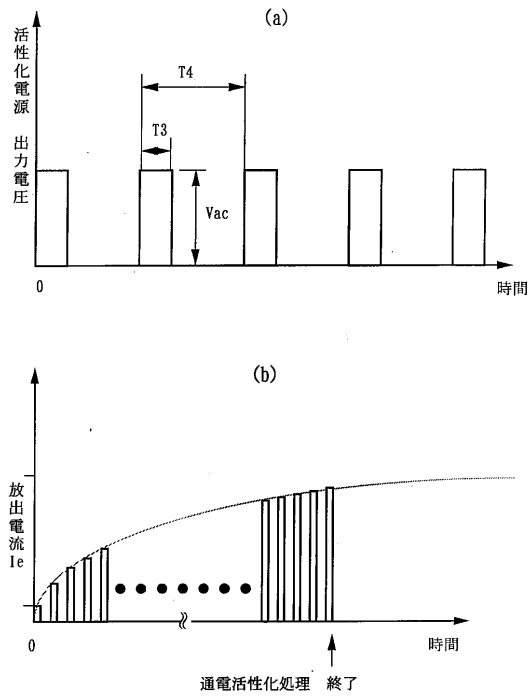
【図 9】



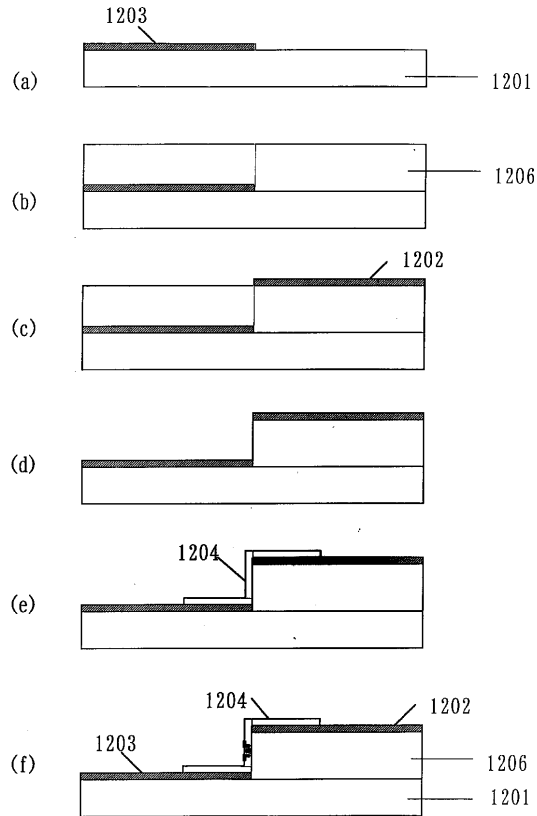
【図 10】



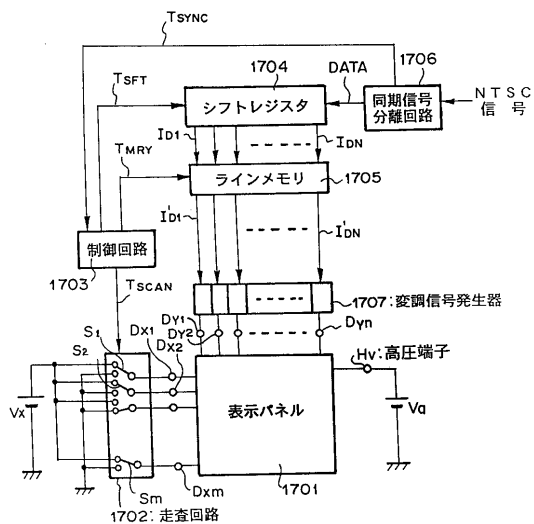
【図 1 1】



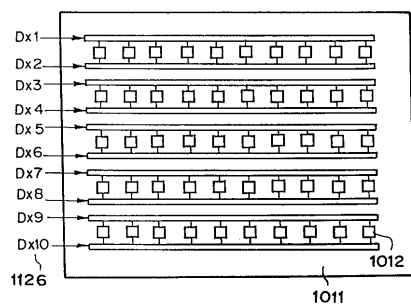
【図 1 2】



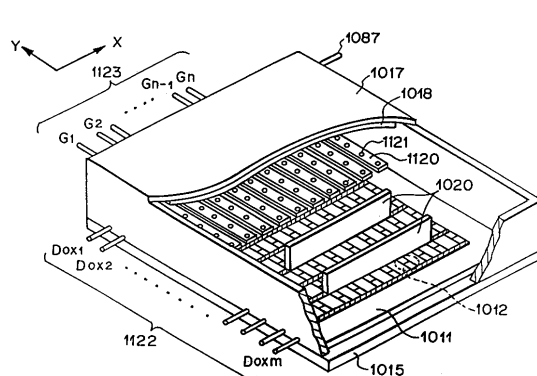
【図 1 3】



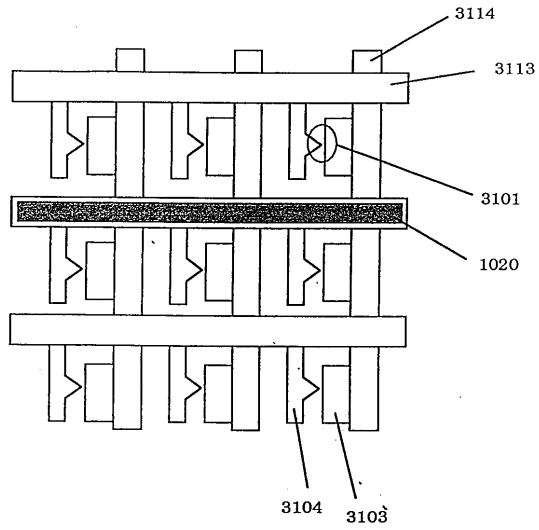
【図 1 4】



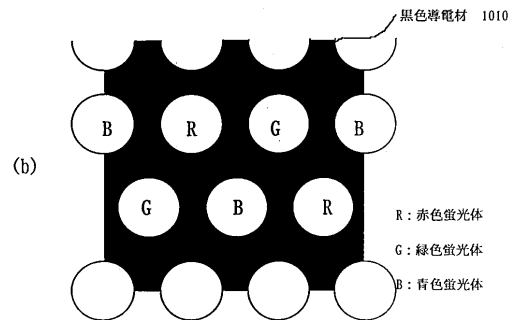
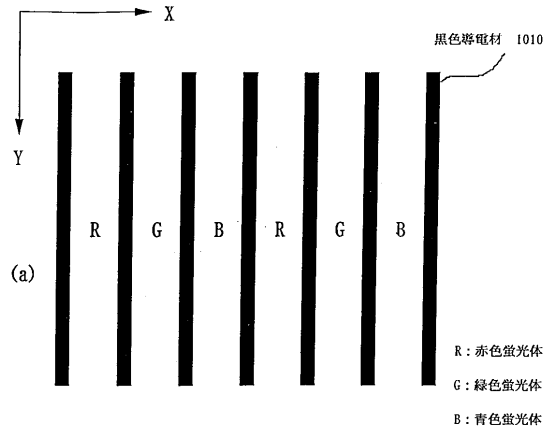
【図 1 5】



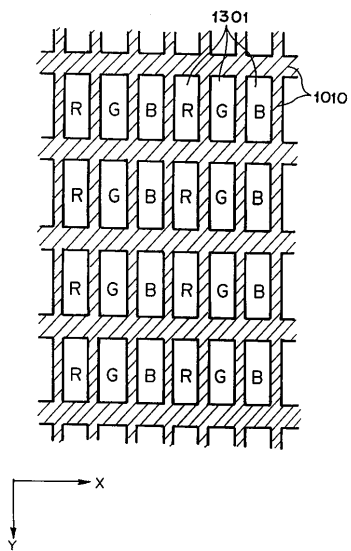
【図 16】



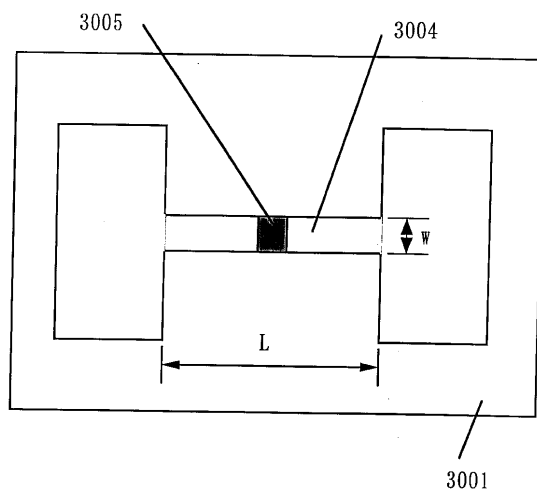
【図 17】



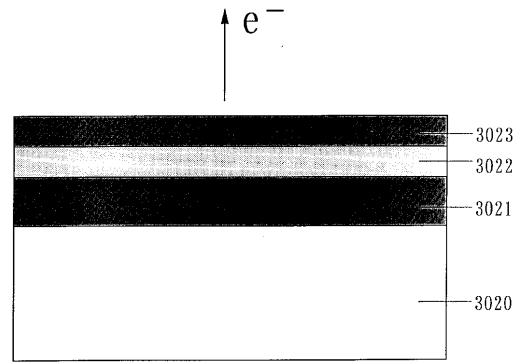
【図 18】



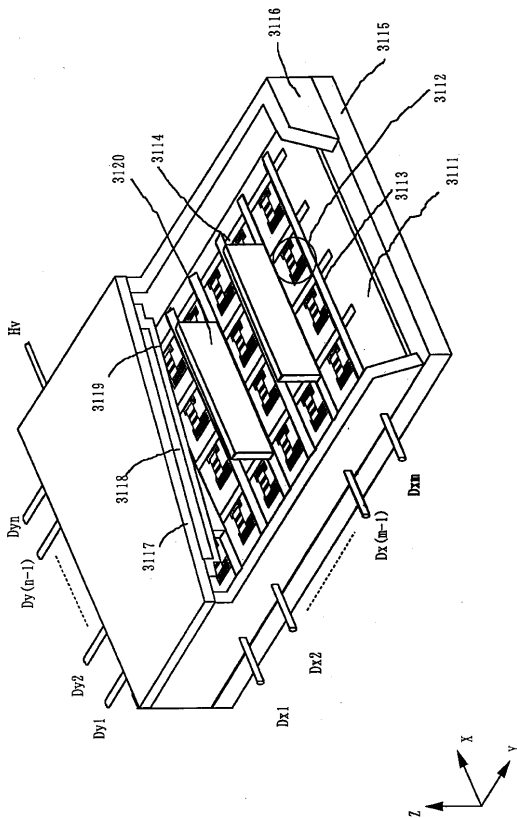
【図 19】



【 図 2 1 】



【 図 2 2 】



フロントページの続き

- (56)参考文献 特開平08 - 255584 (JP, A)
特開平08 - 315726 (JP, A)
国際公開第96 / 030926 (WO, A1)

(58)調査した分野(Int.Cl., DB名)

H01J 29/87
H01J 9/24
H01J 31/12