

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年4月25日(25.04.2019)



(10) 国際公開番号

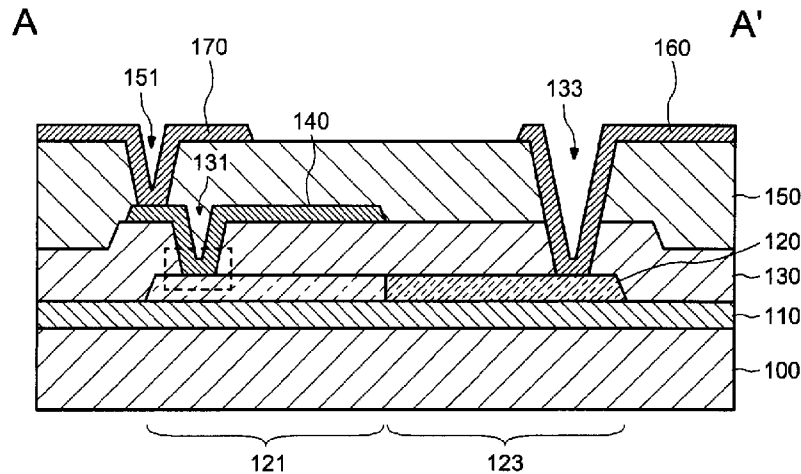
WO 2019/077901 A1

- (51) 国際特許分類:
H01L 29/861 (2006.01) *H01L 29/86* (2006.01)
H01L 21/336 (2006.01) *H01L 29/868* (2006.01)
H01L 29/786 (2006.01)
- (21) 国際出願番号: PCT/JP2018/033031
- (22) 国際出願日: 2018年9月6日(06.09.2018)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2017-203812 2017年10月20日(20.10.2017) JP
- (71) 出願人: 株式会社ジャパンディスプレイ (JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).
- (72) 発明者: 佐々木 俊成 (SASAKI Toshinari); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).
- (74) 代理人: 特許業務法人高橋・林アンドパートナーズ (TAKAHASHI, HAYASHI AND PARTNER PATENT ATTORNEYS, INC.); 〒1440052 東京都大田区蒲田5-24-2 損保ジャパン日本興亜蒲田ビル9階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,

(54) Title: DIODE, TRANSISTOR, AND DISPLAY DEVICE HAVING DIODE AND TRANSISTOR

(54) 発明の名称: ダイオード、トランジスタ、およびこれらを有する表示装置

10



(57) Abstract: Provided is a diode, which has a simple structure, and which can be manufactured by a simple method. This diode has: a semiconductor layer, which has a first region and a second region having resistance that is lower than that of the first region; a first insulating layer, which is provided with a first opening reaching the semiconductor layer in the first region, and a second opening reaching the semiconductor layer in the second region, and which covers the semiconductor layer excluding the first opening and the second opening; a first conductive layer, which is connected to, in the first opening, the semiconductor layer, and which overlaps, via the first insulating layer, the semiconductor layer in the first region in a plan view; and a second conductive layer connected to, in the second opening, the semiconductor layer.

CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

(57) 要約: 簡易的な構造および製造方法のダイオードが提供される。ダイオードは、第1領域および前記第1領域よりも低抵抗の第2領域を有する半導体層と、前記第1領域の前記半導体層に達する第1開口部、および前記第2領域の前記半導体層に達する第2開口部が設けられ、前記第1開口部および前記第2開口部以外の前記半導体層を覆う第1絶縁層と、前記第1開口部において前記半導体層に接続され、平面視において前記第1絶縁層を介して前記第1領域の前記半導体層と重畳する第1導電層と、前記第2開口部において前記半導体層に接続された第2導電層と、を有する。

明 細 書

発明の名称：

ダイオード、トランジスタ、およびこれらを有する表示装置

技術分野

[0001] 本発明は、ダイオード、トランジスタ、およびこれらを有する表示装置に関する。

背景技術

[0002] 近年、表示装置やパーソナルコンピュータなどの駆動回路に用いられる微細なスイッチング素子として、トランジスタ、ダイオードなどの半導体装置が用いられている。トランジスタは、映像を表示する画素回路、および画素回路を駆動する駆動回路などに用いられている。ダイオードは、静電気等から回路を保護する保護回路、および電源から供給された電圧を昇圧するチャージポンプ回路などに用いられている。トランジスタおよびダイオードを効率よく製造するために、例えば特許文献1に示すように、ダイオードとしてドレイン端子とゲート端子とが接続されたトランジスタ（ダイオード接続トランジスタ）が用いられている。

先行技術文献

特許文献

[0003] 特許文献1：特開2017-69577号公報

発明の概要

発明が解決しようとする課題

[0004] ダイオード接続トランジスタは、一般的なトランジスタのゲート端子とソース端子、またはゲート端子とドレイン端子とを接続することで製造される。つまり、ダイオードを製造するためには、トランジスタを製造する場合と同じ数の工程が必要である。

[0005] 本発明に係る一実施形態は、上記実情に鑑み、簡易的な構造および簡易的な製造方法のダイオード、トランジスタ、およびこれらを有する表示装置を

提供することを目的とする。

課題を解決するための手段

[0006] 本発明の一実施形態によるダイオードは、第1領域および前記第1領域よりも低抵抗の第2領域を有する半導体層と、前記第1領域の前記半導体層を露出する第1開口部、および前記第2領域の前記半導体層を露出する第2開口部を有し、前記第1開口部および前記第2開口部以外の前記半導体層を覆う第1絶縁層と、前記第1開口部において前記半導体層に接続され、平面視において前記第1絶縁層を介して前記第1領域の前記半導体層と重畳する第1導電層と、前記第2開口部において前記半導体層に接続された第2導電層と、を有する。

[0007] 本発明の一実施形態によるトランジスタは、第1領域および前記第1領域よりも低抵抗の第2領域を有する半導体層と、前記第1領域の前記半導体層を露出する第1開口部、および前記第2領域の前記半導体層を露出する第2開口部を有し、前記第1開口部および前記第2開口部以外の前記半導体層を覆う第1絶縁層と、前記第1開口部において前記半導体層に接続され、平面視において前記第1絶縁層を介して前記第1領域の前記半導体層と重畳する第1導電層と、前記第2開口部において前記半導体層に接続された第2導電層と、前記半導体層に対向する、前記半導体層の下第3導電層と、前記半導体層と前記第3導電層との間の第3絶縁層と、を有する。

図面の簡単な説明

[0008] [図1]本発明の一実施形態に係るダイオードの概要を示す平面図である。

[図2A]本発明の一実施形態に係るダイオードの概要を示す断面図である。

[図2B]本発明の一実施形態に係るダイオードの概要を示す断面図の部分拡大図である。

[図3]本発明の一実施形態に係るダイオードの製造方法を示す断面図である。

[図4]本発明の一実施形態に係るダイオードの製造方法を示す断面図である。

[図5]本発明の一実施形態に係るダイオードの製造方法を示す断面図である。

[図6]本発明の一実施形態に係るダイオードの製造方法を示す断面図である。

[図7]本発明の一実施形態に係るダイオードの製造方法を示す断面図である。

[図8]本発明の一実施形態に係るダイオードの概要を示す断面図である。

[図9]本発明の一実施形態に係るダイオードの概要を示す断面図である。

[図10]本発明の一実施形態に係るダイオードの製造方法を示す断面図である。

。

[図11]本発明の一実施形態に係るダイオードの製造方法を示す断面図である。

。

[図12]本発明の一実施形態に係るダイオードの製造方法を示す断面図である。

。

[図13]本発明の一実施形態に係るダイオードの概要を示す平面図である。

[図14]本発明の一実施形態に係るトランジスタの概要を示す平面図である。

[図15]本発明の一実施形態に係るトランジスタの概要を示す断面図である。

[図16]本発明の一実施形態に係るトランジスタの製造方法において、第3導電層を形成する工程を示す断面図である。

[図17]本発明の一実施形態に係るトランジスタの製造方法において、第3絶縁層および酸化物半導体層を形成する工程を示す断面図である。

[図18]本発明の一実施形態に係るトランジスタの製造方法において、第1絶縁層を形成する工程を示す断面図である。

[図19]本発明の一実施形態に係るトランジスタの製造方法において、第1導電層を形成する工程を示す断面図である。

[図20]本発明の一実施形態に係るトランジスタの製造方法において、第2領域の半導体層を低抵抗化する工程を示す断面図である。

[図21]本発明の一実施形態に係るトランジスタの製造方法において、層間絶縁層に開口部を形成する工程を示す断面図である。

[図22]本発明の一実施形態に係るトランジスタの概要を示す断面図である。

[図23]本発明の一実施形態に係るトランジスタの概要を示す断面図である。

[図24]本発明の一実施形態に係るトランジスタの概要を示す断面図である。

[図25]図24に示したトランジスタの回路図である。

[図26]図24に示したトランジスタのOFF状態の回路図である。

[図27]本発明の一実施形態に係る論理回路の概要を示す断面図である。

発明を実施するための形態

[0009] 以下に、本発明の各実施の形態について、図面を参照しつつ説明する。なお、開示はあくまで一例にすぎない。当業者が、発明の主旨を保ったまま適宜変更することで、容易に想到し得る構成は、当然に本発明の範囲に含有される。図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等が模式的に表される場合がある。ただし、これはあくまで一例であって、本発明の解釈を限定するものではない。本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号の後にアルファベットを付して、詳細な説明を適宜省略することがある。

[0010] 本発明の各実施の形態において、基板からダイオードに向かう方向または基板からトランジスタに向かう方向を上または上方という。逆に、ダイオードから基板に向かう方向またはトランジスタから基板に向かう方向を下または下方という。このように、説明の便宜上、上方または下方という語句を用いて説明する。しかし、例えば、基板とダイオードとの上下関係または基板とトランジスタとの上下関係が図示と逆になるように配置されてもよい。以下の説明で、例えば第1部材の上の第2部材という表現は、上記のように第1部材と第2部材との上下関係を説明しているに過ぎず、第1部材と第2部材との間に他の部材が配置されていてもよい。

[0011] 本明細書において「 α はA、BまたはCを含む」、「 α はA、BおよびCのいずれかを含む」、「 α はA、BおよびCからなる群から選択される一つを含む」、といった表現は、特に明示が無い限り、 α がA～Cの複数の組み合わせを含む場合を排除しない。さらに、これらの表現は、 α が他の要素を含む場合も排除しない。

[0012] 〈第1実施形態〉

図1～図7を用いて、本発明の第1実施形態に係るダイオード10の概要について説明する。第1実施形態のダイオード10では、ダイオード接続さ

れたトランジスタの活性層として酸化物半導体層が用いられた構成を例示するが、活性層として酸化物半導体層以外に一般的な半導体層が用いられてもよい。

[0013] [ダイオード10の構造]

図1は、本発明の一実施形態に係るダイオードの概要を示す平面図である。図2Aは、本発明の一実施形態に係るダイオードの概要を示す断面図である。図2Bは、本発明の一実施形態に係るダイオードの概要を示す断面図の部分拡大図である。図2Aの断面図は、図1のA-A'線の断面図である。図2Bの拡大図は、図2Aの点線領域を拡大した図である。図1および図2Aに示すように、ダイオード10は、基板100、下地層110、酸化物半導体層120、絶縁層130（第1絶縁層）、導電層140（第1導電層）、絶縁層150（第2絶縁層）、導電層160（第2導電層）、および導電層170を有する。

[0014] まず、図2Aを用いて、ダイオード10の断面構造について説明する。酸化物半導体層120は基板100の上に設けられている。下地層110は基板100と酸化物半導体層120との間に設けられている。酸化物半導体層120は第1領域121および第2領域123に区分される。第2領域123の酸化物半導体層120は第1領域121の酸化物半導体層120よりも低抵抗である。絶縁層130は酸化物半導体層120の上に設けられている。絶縁層130には開口部131（第1露出部）および開口部133（第2露出部）が設けられている。開口部131は第1領域121の酸化物半導体層120を露出する。開口部133は第2領域123の酸化物半導体層120を露出する。絶縁層130は開口部131、133以外の酸化物半導体層120を覆っている。

[0015] 導電層140は絶縁層130の上、および開口部131の内部に設けられている。導電層140は、開口部131を介して第1領域121の酸化物半導体層120に接続されている。図2Bを参照すると、第1領域121の酸化物半導体層120と導電層140との間に、第1領域121の酸化物半導

体層 120 よりも抵抗が低い低抵抗酸化物半導体層 125 が存在している。低抵抗酸化物半導体層 125 によって、導電層 140 と酸化物半導体層 120 との間のコンタクト抵抗が低くなる。低抵抗酸化物半導体層 125 は開口部 131 によって酸化物半導体層 120 が露出された領域に設けられている。換言すると、平面視において、低抵抗酸化物半導体層 125 は低抵抗酸化物半導体層 125 よりも抵抗が高い酸化物半導体層 120 に囲まれている。

[0016] 低抵抗酸化物半導体層 125 は、酸化物半導体層 120 の表面付近に形成されており、断面観察などの分析によって観察されない場合がある。しかし、チャンネルとして機能する第 1 領域 121 の酸化物半導体層 120 と導電層 140 との間のオーミック接触を得るためには、これらの間に低抵抗酸化物半導体層 125 が必要である。したがって、仮に断面観察で酸化物半導体層 120 と導電層 140 との間に低抵抗酸化物半導体層 125 が観察されない場合であっても、これらの間に低抵抗酸化物半導体層 125 が存在している蓋然性が高い。

[0017] 図 1 を参照すると、第 1 領域 121 は、平面視において、酸化物半導体層 120 のパターンのうち、導電層 140 と重畳する領域に相当する。第 2 領域 123 は、平面視において、酸化物半導体層 120 のパターンが導電層 140 から露出された領域に相当する。つまり、第 2 領域 123 は、酸化物半導体層 120 のパターンのうち、導電層 140 と重畳しない領域に相当する。上記の構成を換言すると、第 1 領域 121 と第 2 領域 123 との境界は、平面視において、導電層 140 のパターン端の一部に沿っている。

[0018] 図 1 および図 2 A を参照すると、平面視において、導電層 140 は絶縁層 130 を介して第 1 領域 121 の酸化物半導体層 120 と重畳する。図 1 および図 2 A では、平面視において、第 1 領域 121 と第 2 領域 123 との境界が導電層 140 のパターン端の一部と一致しているが、この構成に限定されない。例えば、平面視において、第 1 領域 121 と第 2 領域 123 との境界が導電層 140 のパターン端の一部からずれていてもよい。例えば、平面視において、第 1 領域 121 と第 2 領域 123 との境界が導電層 140 と重

置していてもよい。

[0019] 絶縁層 150 は絶縁層 130 および導電層 140 の上に設けられている。絶縁層 150 には開口部 151 および開口部 133 が設けられている。開口部 151 は導電層 140 の一部を露出する。開口部 133 は上記のように第 2 領域 123 の酸化物半導体層 120 を露出する。本実施形態では、絶縁層 130、150 の両方に設けられた開口部を開口部 133 という。

[0020] 導電層 160 は絶縁層 150 の上、および開口部 133 の内部に設けられている。つまり、導電層 160 は導電層 140 とは異なる層に設けられている。導電層 160 は、開口部 133 を介して第 2 領域 123 の酸化物半導体層 120 に接続されている。図 1 を参照すると、第 2 領域 123 の酸化物半導体層 120 は、平面視において、導電層 160 と重畳する。導電層 170 は絶縁層 150 の上、および開口部 151 の内部に設けられている。つまり、導電層 170 は導電層 160 とは同じ層に設けられている。導電層 170 は、開口部 151 を介して導電層 140 に接続されている。

[0021] ダイオード 10 はダイオード接続されたトランジスタである。ダイオード 10 において、第 1 領域 121 の酸化物半導体層 120 は活性層に相当する。絶縁層 130 の上面に設けられた導電層 140 はゲート電極に相当する。酸化物半導体層 120 と導電層 140 との間の絶縁層 130 はゲート絶縁層に相当する。開口部 131 において酸化物半導体層 120 と接する導電層 140 はソース電極に相当する。導電層 160 はドレイン電極に相当する。つまり、ダイオード 10 はソース電極とゲート電極とが接続されたトランジスタである。なお、ダイオード 10 において、ソース電極とドレイン電極とが切り替わる場合がある。

[0022] 酸化物半導体層 120 が n 型半導体の場合について説明する。導電層 140 の電位が導電層 160 の電位よりも高い場合、ゲート電極およびソース電極にドレイン電極よりも高い電位が供給されるので、このトランジスタは ON 状態になる。したがって、導電層 140 から導電層 160 に向かって電流が流れる。一方、導電層 140 の電位が導電層 160 の電位よりも低い場合

、ゲート電極およびソース電極にドレイン電極よりも低い電位が供給されるので、このトランジスタはOFF状態になる。つまり、ダイオード10は整流作用を持つ。活性層として酸化物半導体層120が用いられたトランジスタのOFF状態におけるリーク電流は、活性層として例えばシリコンなどの一般的な半導体層が用いられたトランジスタのOFF状態におけるリーク電流に比べて非常に小さい。したがって、ダイオード10に逆バイアスが印加されても電流はほとんど流れない。その結果、ダイオード10の優れた整流作用が得られる。

[0023] [ダイオード10を構成する各部材の材質]

基板100として、可視光に対して透光性を有する基板が用いられる。基板100として、可撓性を有しない剛性基板および可撓性を有する可撓性基板が用いられる。剛性基板として、ガラス基板、石英基板、およびサファイア基板が用いられてもよい。可撓性基板として、ポリイミド基板、アクリル基板、シロキサン基板、およびフッ素樹脂基板が用いられてもよい。基板100として透光性を有しない基板が用いられてもよい。基板100として、シリコン基板、炭化シリコン基板、化合物半導体基板などの半導体基板、またはステンレス基板などの導電性基板が用いられてもよい。

[0024] 下地層110として、基板100と酸化物半導体層120との密着性が向上する材料、および不純物が基板100から酸化物半導体層120に到達することを抑制する材料が用いられる。例えば、下地層110として、酸化シリコン (SiO_x)、酸化窒化シリコン (SiO_xN_y)、窒化酸化シリコン (SiN_xO_y)、窒化シリコン (SiN_x)、酸化アルミニウム (AlO_x)、酸化窒化アルミニウム (AlO_xN_y)、窒化酸化アルミニウム (AlN_xO_y)、窒化アルミニウム (AlN_x) などが用いられる (x 、 y は任意の正の数値)。下地層110として、これらが積層された構造が用いられてもよい。基板100と酸化物半導体層120との十分な密着性が確保される場合、または不純物が基板100から酸化物半導体層120に到達することによる影響がほとんどない場合は、下地層110が省略されてもよい。下地層110として

、上記の無機絶縁材料の他にTEOS層や有機絶縁材料が用いられてもよい。

[0025] SiO_xN_y および AlO_xN_y は、酸素(O)よりも少ない量の窒素(N)を含有するシリコン化合物およびアルミニウム化合物である。 SiN_xO_y および AlN_xO_y は、窒素よりも少ない量の酸素を含有するシリコン化合物およびアルミニウム化合物である。

[0026] 上記に例示した下地層110は、物理蒸着法(Physical Vapor Deposition:PVD法)で形成されてもよく、化学蒸着法(Chemical Vapor Deposition:CVD法)で形成されてもよい。PVD法として、スパッタリング法、真空蒸着法、電子ビーム蒸着法、および分子線エピタキシー法などが用いられる。CVD法として、熱CVD法、プラズマCVD法、触媒CVD法(Cat(Catalytic)-CVD法又はホットワイヤCVD法)などが用いられる。TEOS層は、TEOS(Tetra Ethyl Ortho Silicate)を原料としたCVD層を指す。

[0027] 有機絶縁材料として、ポリイミド樹脂、アクリル樹脂、エポキシ樹脂、シリコーン樹脂、フッ素樹脂、シロキサン樹脂などが用いられる。下地層110は、単層であってもよく、上記の材料の積層であってもよい。例えば、下地層110は無機絶縁材料および有機絶縁材料の積層であってもよい。

[0028] 酸化物半導体層120として、半導体の特性を有する酸化金属が用いられる。例えば、酸化物半導体層120として、インジウム(In)、ガリウム(Ga)、亜鉛(Zn)、および酸素(O)を含む酸化物半導体が用いられてもよい。特に、酸化物半導体層120として、 $\text{In}:\text{Ga}:\text{Zn}:\text{O}=1:1:1:4$ の組成比を有する酸化物半導体が用いられてもよい。ただし、本発明の一実施形態において用いられるIn、Ga、Zn、およびOを含む酸化物半導体は、上記の組成比に限定されず、上記とは異なる組成比の酸化物半導体が用いられてもよい。例えば、移動度を向上させるために、上記の比率に対してInの比率が大きい酸化物半導体が酸化物半導体層120とし

て用いられてもよい。光照射による影響を小さくするため、バンドギャップが大きくなるように、上記の比率に対してGaの比率が大きい酸化物半導体が酸化物半導体層120として用いられてもよい。

[0029] In、Ga、Zn、およびOを含む酸化物半導体に他の元素が添加されていてもよい。例えばAl、Snなどの金属元素が上記の酸化物半導体に添加されていてもよい。上記の酸化物半導体以外にも酸化亜鉛(ZnO)、酸化ニッケル(NiO)、酸化スズ(SnO₂)、酸化チタン(TiO₂)、酸化バナジウム(VO₂)、酸化インジウム(In₂O₃)、チタン酸ストロンチウム(SrTiO₃)などが酸化物半導体層120として用いられてもよい。酸化物半導体層120はアモルファスであってもよく、結晶性であってもよい。酸化物半導体層120はアモルファスと結晶の混相であってもよい。酸化物半導体層120はPVD法によって形成される。

[0030] 酸化物半導体層120の代わりに一般的な半導体層が用いられる場合、半導体層として、シリコン(Si)、ガリウム(Ga)、ヒ化ガリウム(GaAs)、窒化ガリウム(GaN)、炭化シリコン(SiC)が用いられてもよい。

[0031] 絶縁層130、150として、SiO_x、SiO_xN_y、SiN_x、SiN_xO_y、AlO_x、AlO_xN_y、AlN_x、AlN_xO_yなどの無機絶縁材料が用いられる。絶縁層130、150は下地層110と同様の方法で形成される。絶縁層130、150は単層であってもよく、上記の材料の積層であってもよい。絶縁層130、150は、下地層110と同じ材料であってもよく、異なる材料であってもよい。絶縁層130と絶縁層150とは互いに同じ材料であってもよく、異なる材料であってもよい。

[0032] 絶縁層130として酸化物が用いられる場合、酸化物半導体層120と接する絶縁層130は過剰な酸素を多量に含むことが好ましい。換言すると、絶縁層130は、絶縁層130に用いられる材料の化学量論比における酸素の割合よりも酸素を含有する割合が高い酸化物絶縁層であり、熱処理によって酸素を放出することが好ましい。絶縁層130中の酸素は、未結合手を有

しており、当該絶縁層 130 に用いられる材料の化学量論比における結合エネルギーよりも低いエネルギーで結合が切れる。絶縁層 130 中の酸素は未結合手を有するため、第 2 領域 123 の酸化物半導体層 120 は欠陥を多く含んでいる。

[0033] 導電層 140、160、170 として、一般的な金属材料または導電性半導体材料が用いられる。例えば、導電層 140、160、170 として、アルミニウム (Al)、チタン (Ti)、クロム (Cr)、コバルト (Co)、ニッケル (Ni)、亜鉛 (Zn)、モリブデン (Mo)、インジウム (In)、スズ (Sn)、ハフニウム (Hf)、タンタル (Ta)、タングステン (W)、白金 (Pt)、ビスマス (Bi) などが用いられる。導電層 140、160、170 として、上記の材料の合金が用いられてもよく、上記の材料の窒化物が用いられてもよい。上記の導電層は PVD 法によって形成される。

[0034] 導電層 140、160、170 として、ITO (酸化インジウム・スズ)、IGO (酸化インジウム・ガリウム)、IZO (酸化インジウム・亜鉛)、GZO (ガリウムがドーパントとして添加された酸化亜鉛) 等の導電性酸化物半導体層が用いられてもよい。導電層 140、160、170 は単層であってもよく、上記の材料の積層であってもよい。なお、導電層 140 として用いられ、第 1 領域 121 の酸化物半導体層 120 と接触する材料は、酸化物半導体層 120 中の酸素を還元して酸化物半導体層 120 の表面を低抵抗化する材料であって、その酸化物が絶縁性ではない材料を用いることができる。

[0035] 以上のように、本発明の第 1 実施形態に係るダイオード 10 によると、より簡易的な構造のダイオード接続トランジスタでダイオード 10 を構成することができる。

[0036] 上記のダイオード 10 は、液晶表示装置 (Liquid Crystal Display Device: LCD)、表示部に有機 EL 素子または量子ドット等の自発光素子 (Organic Light-Emitting

g Diode: OLED) を利用した自発光表示装置、もしくは電子ペーパー等の反射型表示装置において、各々の表示装置の各画素や駆動回路に用いられる。ただし、上記のダイオード10は、表示装置に用いられるものに限定されず、例えば、マイクロプロセッサ (Micro-Processing Unit: MPU) などの集積回路 (Integrated Circuit: IC) に用いられてもよい。

[0037] [ダイオード10の製造方法]

図3～図7を用いて、本発明の第1実施形態に係るダイオード10の製造方法について、断面図を参照しながら説明する。図3～図7は、いずれも本発明の一実施形態に係るダイオードの製造方法を示す断面図である。

[0038] 図3に示すように、基板100の上に下地層110を成膜し、下地層110の上に酸化物半導体層120を形成する。基板100の全面に形成された酸化物半導体層120に対して、フォトリソグラフィおよびエッチングによって図3に示す酸化物半導体層120のパターンを形成する。以下に示すパターンの形成は、特段の記載がない限り、フォトリソグラフィおよびエッチングによって行われる。ただし、フォトリソグラフィおよびエッチングの各々は、それぞれの工程に適した条件が採用される。

[0039] 酸化物半導体層120はスパッタリング法を用いて成膜することができる。酸化物半導体層120のエッチングはドライエッチングで行ってもよく、ウェットエッチングで行ってもよい。ウェットエッチングで酸化物半導体層120のパターンを形成する場合、シュウ酸を含むエッチャントを用いることができる。

[0040] 図4に示すように、酸化物半導体層120の上に絶縁層130を形成する。絶縁層130に開口部131を形成し、後に説明する第1領域121の酸化物半導体層120の一部を露出させる。

[0041] 図5に示すように、絶縁層130の上、および開口部131の内部に導電層140を形成する。開口部131によって露出された酸化物半導体層120に導電層140が成膜されると、酸化物半導体層120の表面付近の酸素

は成膜された導電層 140 によって還元される。その結果、図 2 B に示すように、開口部 131 によって露出された酸化物半導体層 120 の表面付近に低抵抗酸化物半導体層 125 が形成される。このとき、開口部 131 の底に成膜された導電層 140 は酸化物半導体層 120 から移動した酸素によって酸化される。したがって、導電層 140 の材料として、酸化されても導電性が失われない材料が用いられることが好ましい。平面視において酸化物半導体層 120 と導電層 140 と重畳する領域が、後述する第 1 領域 121 になる。

[0042] 図 6 に示すように、酸化物半導体層 120 の上方（酸化物半導体層 120 に対して導電層 140 が形成された側）から不純物を酸化物半導体層 120 に導入する。不純物の導入は、イオンドーピングまたはイオンインプランテーションによって行われる。不純物を上方から導入する場合、平面視において酸化物半導体層 120 と導電層 140 とが重畳する領域では、不純物が導電層 140 によってブロックされるため、酸化物半導体層 120 に到達しない。一方、平面視において酸化物半導体層 120 と導電層 140 とが重畳しない領域では、不純物は導電層 140 にブロックされず、酸化物半導体層 120 に到達する。

[0043] 酸化物半導体層 120 に不純物が導入されない領域が第 1 領域 121 である。酸化物半導体層 120 に不純物が導入される領域が第 2 領域 123 である。換言すると、第 1 領域 121 は、平面視において酸化物半導体層 120 と導電層 140 とが重畳する領域である。第 2 領域 123 は、平面視において酸化物半導体層 120 が導電層 140 から露出された領域である。上記のように、上方から導入された不純物がブロックされた領域が第 1 領域 121 になるので、結果的に、平面視における第 1 領域 121 と第 2 領域 123 との境界は、導電層 140 のパターン端の一部に沿っている。

[0044] 図 6 では、第 1 領域 121 と第 2 領域 123 との境界が導電層 140 のパターン端の一部と一致する構成を例示した。しかし、不純物を導入する際に、酸化物半導体層 120 に向けて打ち込まれた不純物は、導電層 140 のパ

ターン端よりも導電層 140 のパターンの内側にも打ち込まれる。したがって、平面視において、第 1 領域 121 と第 2 領域 123 との境界が導電層 140 と重畳する場合がある。

[0045] 酸化物半導体層 120 に導入された不純物は、キャリアとして機能するため、第 2 領域 123 の酸化物半導体層 120 の抵抗は第 1 領域 121 の酸化物半導体層 120 の抵抗よりも低い。酸化物半導体層 120 に導入される不純物として、ボロン（B）、リン（P）、およびアルゴン（Ar）など一般的な半導体製造工程で用いられる材料が用いられる。

[0046] 図 7 に示すように、絶縁層 130 および導電層 140 の上に絶縁層 150 を形成する。絶縁層 150 に開口部 151 を形成し、導電層 140 の一部を露出させる。同様に、絶縁層 130、150 に開口部 133 を形成し、第 2 領域 123 の酸化物半導体層 120 の一部を露出させる。なお、本実施形態では、絶縁層 130、150 を一括で開口するプロセスを例示したが、このプロセスに限定されない。まず、絶縁層 150 に開口部を形成して絶縁層 130 の一部を露出させ、絶縁層 150 の開口とは異なる方法で絶縁層 130 を開口してもよい。そして、絶縁層 150 の上、開口部 133 の内部、および開口部 151 の内部に導電層を形成し、パターン形成することで図 1 および図 2A に示す導電層 160、170 を形成する。上記に示す製造方法によって、第 1 実施形態に係るダイオード 10 を形成することができる。

[0047] 以上のように、本発明の第 1 実施形態に係るダイオード 10 の製造方法によると、ダイオード接続されたトランジスタのゲート電極およびソース電極に相当する導電層 140 をマスクとして酸化物半導体層 120 に不純物を導入することで、第 1 領域 121 と第 2 領域 123 の境界の位置を高い精度で決定することができる。さらに、第 1 領域 121 および第 2 領域 123 を形成するためのマスクを別途用いる必要がない。開口部 131 において露出された酸化物半導体層 120 の上に導電層 140 を形成する際に、導電層 140 によって酸化物半導体層 120 の表面が低抵抗化される。したがって、酸化物半導体層 120 と導電層 140 とが接触する領域において、予め酸化物

半導体層 120 に低抵抗領域を設ける必要がない。つまり、より簡易的な製造方法でダイオード 10 を製造することができる。

[0048] 〈第 2 実施形態〉

図 8 を用いて、本発明の第 2 実施形態に係るダイオード 10A の概要について説明する。なお、以下の実施形態で参照する図面において、上記の実施形態と同一部分または同様な機能を有する部分には同一の数字または同一の数字の後にアルファベットを追加した符号を付し、その繰り返しの説明は省略する。

[0049] [ダイオード 10A の構造]

図 8 は、本発明の一実施形態に係るダイオードの概要を示す断面図である。図 8 に示すダイオード 10A は図 2A に示すダイオード 10 に類似している。しかし、ダイオード 10A は、第 2 領域 123A の絶縁層 130A の厚さが第 1 領域 121A の絶縁層 130A の厚さに比べて小さい点において、ダイオード 10 と相違する。換言すると、平面視において導電層 140A から露出された絶縁層 130A の厚さは、導電層 140A と重畳する絶縁層 130A の厚さに比べて小さい。第 2 領域 123A の絶縁層 130A の厚さは、10nm 以上であればよい。

[0050] [ダイオード 10A の製造方法]

図 8 に示すダイオード 10A の絶縁層 130A は、図 5 の工程において、導電層 140 をマスクとして絶縁層 130 をオーバーエッチングすることで得ることができる。図 8 の絶縁層 130A は、第 2 領域 123A の膜厚が小さくなっているため、図 6 に示す不純物導入の工程において、小さいエネルギーで不純物を導入することができる。

[0051] 例えば、図 6 において、第 2 領域 123 の絶縁層 130 の膜厚が大きい場合、不純物導入のために不純物を高エネルギーで加速する必要がある。この場合、高エネルギーで加速された不純物の一部が、導電層 140 および導電層 140 の下の絶縁層 130 を通過して、第 1 領域 121 の酸化物半導体層 120 に到達することがある。第 1 領域 121 の酸化物半導体層 120 に不

純物が導入されると、ダイオード 10 に逆バイアスの電圧が供給されたときに、リーク電流が流れてしまう。

[0052] 以上のように、本発明の第 2 実施形態に係るダイオード 10A によると、第 1 実施形態に係るダイオード 10 と同様の効果を得ることができる。さらに、図 8 に示すダイオード 10A の場合、低エネルギーで第 2 領域 123A の酸化物半導体層 120A に不純物を導入することができる。したがって、第 1 領域 121A の酸化物半導体層 120A に意図しない不純物が導入されることを抑制することができる。

[0053] 〈第 3 実施形態〉

図 9 を用いて、本発明の第 3 実施形態に係るダイオード 10B の概要について説明する。なお、以下の実施形態で参照する図面において、上記の実施形態と同一部分または同様な機能を有する部分には同一の数字または同一の数字の後にアルファベットを追加した符号を付し、その繰り返しの説明は省略する。

[0054] [ダイオード 10B の構造]

図 9 は、本発明の一実施形態に係るダイオードの概要を示す断面図である。図 9 に示すダイオード 10B は図 2A に示すダイオード 10 に類似している。しかし、ダイオード 10B は、第 2 領域 123B の絶縁層 130B が除去され、絶縁層 150B が第 2 領域 123B の酸化物半導体層 120B に接している点において、ダイオード 10 と相違する。換言すると、第 2 領域 123B の酸化物半導体層 120B は絶縁層 130B から露出されている。

[0055] 図 9 において、絶縁層 150B の物性は絶縁層 130B の物性と異なる。例えば、絶縁層 130B として、絶縁層 130B に用いられる材料の化学量論比における酸素の割合よりも酸素を含有する割合が大きい酸化物絶縁層を用いることができる。具体的には、絶縁層 130B として、以下の材料の化学量論比における酸素の割合よりも酸素を含有する割合が大きい SiO_x 、 SiO_xN_y を用いることができる。一方、絶縁層 150B として、絶縁層 150B に用いられる材料の化学量論比における酸素の割合よりも酸素を含有する

割合が小さい酸化物絶縁層を用いることができる。または、絶縁層 150B として、熱処理によって水素やアンモニアを放出する材料を用いることができる。具体的には、絶縁層 150B として SiN_x 、 SiN_xO_y を用いることができる。上記のように、絶縁層 150B が絶縁層 130B に比べて酸素を放出しにくく、水素やアンモニアを放出しやすいことで、絶縁層 150B に接した酸化物半導体層 120B に不純物を導入する工程を設けることなく、第 2 領域 123B の酸化物半導体層 120B を低抵抗化することができる。

[0056] [ダイオード 10B の製造方法]

図 10～図 12 を用いて、ダイオード 10B の製造方法について説明する。図 10～図 12 は、本発明の一実施形態に係るダイオードの製造方法を示す断面図である。ダイオード 10B の製造方法において、図 3～図 5 の製造方法はダイオード 10 の製造方法と同じなので説明を省略する。図 10 に示すように、図 5 に示した状態から、導電層 140B をマスクとして絶縁層 130B をエッチングし、酸化物半導体層 120B を露出する。なお、本実施形態では、酸化物半導体層 120B のパターンを形成した後に導電層 140B のパターンを形成する製造方法を例示したが、この製造方法に限定されない。例えば、導電層 140B のパターンを形成した後に酸化物半導体層 120B のパターンを形成してもよい。酸化物半導体層 120B のパターンを導電層 140B のパターンの後に形成することで、酸化物半導体層 120B を露出させるエッチングの際に、酸化物半導体層 120B をエッチングストップとして機能させることができる。

[0057] 図 11 に示すように、絶縁層 130B および導電層 140B の上、ならびに絶縁層 130B および導電層 140B から露出された酸化物半導体層 120B の上に絶縁層 150B を形成する。図 10 に示すように、第 2 領域 123B の酸化物半導体層 120B は絶縁層 130B から露出されている。したがって、絶縁層 150B を成膜する際に、第 2 領域 123B の酸化物半導体層 120B は絶縁層 150B の成膜環境に曝される。酸化物半導体層 120B の一部が成膜中のプラズマ雰囲気曝されることで、酸化物半導体層 120B

O Bの表面付近の酸素が還元され、酸化物半導体層 1 2 0 Bに酸素欠損が生成される。その結果、第2領域 1 2 3 Bの酸化物半導体層 1 2 0 Bが低抵抗化する。

[0058] 絶縁層 1 5 0 Bの成膜は、シランを多く用いた成膜条件で行われてもよい。つまり、シラン以外のガスに対するシランの比率について、絶縁層 1 5 0 Bの成膜に用いるシランの比率は、他の絶縁層（例えば、下地層 1 1 0 Bおよび絶縁層 1 3 0 B）の成膜に用いるシランの比率よりも高くてもよい。シランの比率が高い条件で絶縁層 1 5 0 Bを成膜することで、膜中の水素濃度が高い絶縁層 1 5 0 Bを形成することができる。絶縁層 1 5 0 Bの層構造は特に限定されないが、例えば、 SiO_x 上に SiN_x が形成された積層構造であってもよい。

[0059] 絶縁層 1 5 0 Bを成膜した後に、熱処理を行ってもよい。熱処理を行うことで、絶縁層 1 5 0 Bに含まれていた水素が酸化物半導体層 1 2 0 Bに拡散する。当該水素は、第2領域 1 2 3 Bの酸化物半導体層 1 2 0 Bに到達すると、第2領域 1 2 3 Bの酸化物半導体層 1 2 0 Bに酸素欠損を生成する。その結果、第2領域 1 2 3 Bの酸化物半導体層 1 2 0 Bが低抵抗化する。

[0060] 図 1 2 に示すように、絶縁層 1 5 0 Bに開口部 1 5 1 Bを形成し、導電層 1 4 0 Bの一部を露出させる。同様に、絶縁層 1 5 0 Bに開口部 1 5 3 Bを形成し、第2領域 1 2 3 の酸化物半導体層 1 2 0 の一部を露出させる。本実施形態では、開口部 1 5 1 B、1 5 3 Bの各々の絶縁層の厚さがほぼ同じなので、開口部 1 5 1 B、1 5 3 Bの加工制御が容易である。そして、絶縁層 1 5 0 Bの上、開口部 1 5 3 Bの内部、および開口部 1 5 1 Bの内部に導電層を形成し、加工することで、図 9 に示す導電層 1 6 0 B、1 7 0 Bを形成する。上記に示す製造方法によって、第1実施形態に係るダイオード 1 0 Bを形成することができる。

[0061] 以上のように、本発明の第3実施形態に係るダイオード 1 0 Bによると、第1実施形態に係るダイオード 1 0 と同様の効果を得ることができる。さらに、図 9 に示すダイオード 1 0 Bの場合、第2領域 1 2 3 Bの酸化物半導体

層 1 2 0 B に対して接触するように絶縁層 1 5 0 B を形成することで、第 2 領域 1 2 3 B の酸化物半導体層 1 2 0 B を低抵抗化することができる。つまり、不純物を導入する必要がないため、製造工程を短縮化することができる。

[0062] 〈第 4 実施形態〉

図 1 3 を用いて、本発明の第 4 実施形態に係るダイオード 1 0 C の概要について説明する。なお、以下の実施形態で参照する図面において、上記の実施形態と同一部分または同様な機能を有する部分には同一の数字または同一の数字の後にアルファベットを追加した符号を付し、その繰り返しの説明は省略する。

[0063] [ダイオード 1 0 C の構造]

図 1 3 は、本発明の一実施形態に係るダイオードの概要を示す平面図である。図 1 3 に示すダイオード 1 0 C は、図 1 に示すダイオード 1 0 に類似している。しかし、ダイオード 1 0 C は、平面視において、酸化物半導体層 1 2 0 C のパターン端部が導電層 1 4 0 C のパターン端部を囲んでいる点においてダイオード 1 0 と相違する。換言すると、第 1 領域 1 2 1 C は第 2 領域 1 2 3 C によって囲まれている。第 1 領域 1 2 1 C の酸化物半導体層 1 2 0 C はダイオード 1 0 C のチャネルとして機能する。ただし、図 1 3 の構成では、酸化物半導体層 1 2 0 C のパターン端部はチャネルとして機能しない。

[0064] 酸化物半導体層 1 2 0 C のパターン端部では、パターニング工程の影響によって酸素欠損が多く形成されることがある。この酸素欠損はダイオード 1 0 C に逆バイアスが印加されたときのリーク電流の原因になる可能性がある。したがって、酸化物半導体層 1 2 0 C のパターン端部がチャネルとして機能しなければ、酸化物半導体層 1 2 0 C のパターン端部に形成された酸素欠損に起因するリーク電流を抑制することができる。

[0065] 〈第 5 実施形態〉

図 1 4 ～図 2 1 を用いて、本発明の第 5 実施形態に係るトランジスタ 2 0 D の概要について説明する。本実施形態に係るトランジスタ 2 0 D の構成は

、第1実施形態に係るダイオード10の構成に対してゲート絶縁層およびゲート電極が追加された構成である。以下の実施形態で参照する図面において、上記の実施形態と同一部分または同様な機能を有する部分には同一の数字または同一の数字の後にアルファベットを追加した符号を付し、その繰り返しの説明は省略する。

[0066] [トランジスタ20Dの構造]

図14は、本発明の一実施形態に係るトランジスタの概要を示す平面図である。図15は、本発明の一実施形態に係るトランジスタの概要を示す断面図である。図14および図15に示すトランジスタ20Dは、図1および図2Aに示すダイオード10に類似している。しかし、トランジスタ20Dは、第1領域121Dの酸化物半導体層120Dに対応する位置にゲート電極200D（第3導電層）が設けられている点において、ダイオード10と相違する。酸化物半導体層120Dとゲート電極200Dとの間にはゲート絶縁層210D（第3絶縁層）が設けられている。

[0067] 図14に示すように、平面視において、ゲート電極200Dは第1領域121Dの酸化物半導体層120Dおよび第2領域123Dの少なくとも一部の酸化物半導体層120Dと重畳する。換言すると、第1領域121Dと第2領域123Dとの境界はゲート電極200Dのパターン端よりもゲート電極200Dのパターンの内側にある。なお、ゲート電極200Dは、上記の構成に限定されず、少なくとも開口部131Dと第2領域123Dとを連続して結ぶ領域に設けられていればよい。ゲート電極200Dは第1領域121Dおよび第2領域123Dの両方の領域の酸化物半導体層120Dと重畳してもよい。つまり、第1領域121Dおよび第2領域123Dを含む酸化物半導体層120Dのパターン端がゲート電極200Dのパターン端によって囲まれていてもよい。

[0068] トランジスタ20Dにおいて、第1領域121Dの酸化物半導体層120Dにキャリアを生成する電圧（ON電圧）がゲート電極200Dに供給された場合、トランジスタ20Dは、導電層140Dから導電層160Dに向か

う順方向、および導電層 160D から導電層 140D に向かう逆方向の双方に電流が流れる状態になる。逆方向に電流が流れるように逆バイアスが供給された場合、第 1 領域 121D の酸化物半導体層 120D には、ゲート電極 200D によって生成されたキャリアが存在する。一方、順方向に電流が流れるように順バイアスが供給された場合、第 1 領域 121D の酸化物半導体層 120D には、ゲート電極 200D によって生成されたキャリアに加え、導電層 140D によって生成されたキャリアが存在する。つまり、順方向に流れる電流は逆方向に流れる電流よりも多い。換言すると、トランジスタ 200D は、ゲート電極 200D に同じ電圧が供給された場合でも、電流の向きによって流れる電流量が異なる。

[0069] 一方、第 1 領域 121D の酸化物半導体層 120D にキャリアを生成しない電圧（OFF 電圧）がゲート電極 200D に供給された場合、順方向には電流が流れるが、逆方向には電流は流れない。つまり、ゲート電極 200D に OFF 電圧が供給されると、トランジスタ 200D はダイオードとして機能する。換言すると、ゲート電極 200D はトランジスタ 200D の機能をトランジスタまたはダイオードに切り替える。本実施形態では、第 1 実施形態のダイオード 10 の下にゲート電極 200D およびゲート絶縁層 210D が設けられた構成を例示したが、第 2～第 4 実施形態のダイオードに対してゲート電極およびゲート絶縁層を設けてもよい。

[0070] 以上のように、第 5 実施形態に係るトランジスタ 200D によると、一方向において ON 電流が高いトランジスタを提供することができる。さらに、トランジスタ 200D は、ゲート電極 200D に供給される電圧によって、トランジスタの機能とダイオードの機能とが切り換えられる。

[0071] [トランジスタ 200D の製造方法]

図 16～図 21 を用いて、本発明の第 5 実施形態に係るトランジスタ 200D の製造方法について、断面図を参照しながら説明する。図 16～図 21 は、いずれも本発明の一実施形態に係るトランジスタの製造方法を示す断面図である。

- [0072] 図16に示すように、基板100Dの上に下地層110Dを成膜し、下地層110Dの上にゲート電極200Dのパターンを形成する。
- [0073] 図17に示すように、ゲート電極200Dおよび下地層110Dの上にゲート絶縁層210Dを形成し、ゲート絶縁層210Dの上に酸化物半導体層120Dを形成する。
- [0074] 図18に示すように、酸化物半導体層120Dの上に絶縁層130Dを形成する。絶縁層130Dに開口部131Dを形成し、後に説明する第1領域121Dの酸化物半導体層120Dの一部を露出させる。
- [0075] 図19に示すように、絶縁層130Dの上、および開口部131Dの内部に導電層140Dを形成する。上記のように、開口部131Dによって露出された酸化物半導体層120Dに導電層140Dが成膜されると、酸化物半導体層120Dの表面付近の酸素は成膜された導電層140Dによって還元される。その結果、酸化物半導体層120Dと導電層140Dとの間に酸化物半導体層120Dよりも抵抗が低い低抵抗酸化物半導体層が形成される。図19に示すように、導電層140Dのパターン端部はゲート電極200Dのパターン端部よりもゲート電極200Dのパターンの内側に位置する。
- [0076] 図20に示すように、酸化物半導体層120Dの上方（酸化物半導体層120Dに対して導電層140Dが形成された側）から不純物を酸化物半導体層120Dに導入する。不純物の導入は、イオンドーピングまたはイオンインプランテーションによって行われる。不純物を上方から導入する場合、平面視において酸化物半導体層120Dと導電層140Dとが重畳する領域では、不純物が導電層140Dによってブロックされて酸化物半導体層120Dに到達しない。一方、平面視において酸化物半導体層120Dと導電層140Dとが重畳しない領域では、不純物は導電層140Dにブロックされず、酸化物半導体層120Dに到達する。
- [0077] 上記のように、導電層140Dのパターン端部はゲート電極200Dのパターン端部よりもゲート電極200Dのパターンの内側に位置している。したがって、平面視において、第1領域121Dの酸化物半導体層120Dは

ゲート電極 200D と重畳する。つまり、トランジスタ 20D において、ゲート電極 200D に供給された電圧によってキャリアが生成する領域が、開口部 131D と第 2 領域 123D の酸化物半導体層 120D とを連続して接続する。

[0078] 図 21 に示すように、絶縁層 130D の上に絶縁層 150D を形成する。絶縁層 150D に開口部 151D を形成し、導電層 140D の一部を露出させる。同様に、絶縁層 130D、150D に開口部 133D を形成し、第 2 領域 123D の酸化物半導体層 120D の一部を露出させる。なお、本実施形態では、絶縁層 130D、150D を一括で開口するプロセスを例示したが、このプロセスに限定されない。まず、絶縁層 150D に開口部を形成して絶縁層 130D の一部を露出させ、絶縁層 150D の開口とは異なる方法で絶縁層 130D を開口してもよい。そして、絶縁層 150D の上、開口部 133D の内部、および開口部 151D の内部に導電層を形成し、パターン形成することで図 14 および図 15 に示す導電層 160D、170D を形成する。上記に示す製造方法によって、第 5 実施形態に係るトランジスタ 20D を形成することができる。

[0079] 以上のように、本発明の第 5 実施形態に係るトランジスタ 20D の製造方法によると、第 1 実施形態に係るダイオード 10 の製造方法と同様に、より簡易的な製造方法でトランジスタ 20D を製造することができる。

[0080] 〈第 6 実施形態〉

図 22 を用いて、本発明の第 6 実施形態に係るトランジスタ 20F の概要について説明する。なお、以下の実施形態で参照する図面において、上記の実施形態と同一部分または同様な機能を有する部分には同一の数字または同一の数字の後にアルファベットを追加した符号を付し、その繰り返しの説明は省略する。

[0081] [トランジスタ 20F の構造]

図 22 は、本発明の一実施形態に係るトランジスタの概要を示す断面図である。図 22 に示すトランジスタ 20F は図 15 に示すトランジスタ 20D

に類似している。しかし、トランジスタ 20F は、第 2 領域 123F の絶縁層 130F の厚さが第 1 領域 121F の絶縁層 130F の厚さに比べて小さい点において、トランジスタ 20D と相違する。換言すると、平面視において導電層 140F から露出された絶縁層 130F の厚さは、導電層 140F と重畳する絶縁層 130F の厚さに比べて小さい。第 2 領域 123F の絶縁層 130F の厚さは、10nm 以上であればよい。

[0082] 図 22 に示すトランジスタ 20F は、図 8 に示すダイオード 10A と同様の方法で形成することができる。本発明の第 6 実施形態に係るトランジスタ 20F は、第 5 実施形態に係るトランジスタ 20D と同様の効果を得ることができる。さらに、トランジスタ 20F の場合、ダイオード 10A と同様に低エネルギーで第 2 領域 123F の酸化物半導体層 120F に不純物を導入することができる。したがって、第 1 領域 121F の酸化物半導体層 120F に意図しない不純物が導入されることを抑制することができる。

[0083] 〈第 7 実施形態〉

図 23 を用いて、本発明の第 7 実施形態に係るトランジスタ 20G の概要について説明する。なお、以下の実施形態で参照する図面において、上記の実施形態と同一部分または同様な機能を有する部分には同一の数字または同一の数字の後にアルファベットを追加した符号を付し、その繰り返しの説明は省略する。

[0084] [トランジスタ 20G の構造]

図 23 は、本発明の一実施形態に係るトランジスタの概要を示す断面図である。図 23 に示すトランジスタ 20G は図 15 に示すトランジスタ 20D に類似している。しかし、トランジスタ 20G は、第 2 領域 123G の絶縁層 130G が除去され、絶縁層 150G が第 2 領域 123G の酸化物半導体層 120G に接している点において、トランジスタ 20D と相違する。換言すると、第 2 領域 123G の酸化物半導体層 120G は絶縁層 130G から露出されている。

[0085] 図 23 において、絶縁層 150G の物性は絶縁層 130G の物性と異なる

。例えば、絶縁層 130G として、絶縁層 130G に用いられる材料の化学量論比における酸素の割合よりも酸素を含有する割合が大きい酸化物絶縁層を用いることができる。例えば、絶縁層 130G として、以下の材料の化学量論比における酸素の割合よりも酸素を含有する割合が大きい SiO_x 、 SiO_xN_y を用いることができる。一方、絶縁層 150G として、絶縁層 150G に用いられる材料の化学量論比における酸素の割合よりも酸素を含有する割合が小さい酸化物絶縁層を用いることができる。または、絶縁層 150G として、熱処理によって水素やアンモニアを放出する材料を用いることができる。例えば、絶縁層 150G として SiN_x 、 SiN_xO_y を用いることができる。上記のように、絶縁層 150G が絶縁層 130G に比べて酸素を放出しにくく、水素やアンモニアを放出しやすいことで、絶縁層 150G に接した酸化物半導体層 120G に不純物を導入する工程を設けることなく、第 2 領域 123G の酸化物半導体層 120G を低抵抗化することができる。

[0086] 図 23 に示すトランジスタ 20G は、図 9 に示すダイオード 10B と同様の方法で形成することができる。本発明の第 7 実施形態に係るトランジスタ 20G によると、第 5 実施形態に係るトランジスタ 20D と同様の効果を得ることができる。さらに、トランジスタ 20G の場合、第 2 領域 123G の酸化物半導体層 120G に対して接触するように絶縁層 150G を形成することで、第 2 領域 123G の酸化物半導体層 120G を低抵抗化することができる。つまり、不純物を導入する必要がないため、製造工程を短縮化することができる。

[0087] 〈第 8 実施形態〉

図 24 を用いて、本発明の第 8 実施形態に係るトランジスタ 20H の概要について説明する。なお、以下の実施形態で参照する図面において、上記の実施形態と同一部分または同様な機能を有する部分には同一の数字または同一の数字の後にアルファベットを追加した符号を付し、その繰り返しの説明は省略する。

[0088] [トランジスタ 20H の構造]

図24は、本発明の一実施形態に係るトランジスタの概要を示す断面図である。図24に示すトランジスタ20Hは図15に示すトランジスタ20Dが互いに向かい合うように接続されたトランジスタである。

[0089] 図24に示すように、酸化物半導体層120Hは第1領域121H、第2領域123H、第3領域127Hの順で区分されている。第3領域127Hの酸化物半導体層120Hは、第1領域121Hの酸化物半導体層120Hと同様に、第2領域123Hの酸化物半導体層120Hより高抵抗である。つまり、第3領域127Hの酸化物半導体層120Hの抵抗は第1領域121Hの酸化物半導体層120Hの抵抗とほぼ同じである。酸化物半導体層120Hの第2領域123Hは第1領域121Hと第3領域127Hとの間に設けられている。ゲート電極200Hは、第1領域121H、第2領域123H、および第3領域127Hの酸化物半導体層120Hに対応して設けられている。導電層142Hは第1領域121Hに対応して設けられている。つまり、平面視において、第1領域121Hは導電層142Hと重畳する領域である。導電層144Hは第3領域127Hに対応して設けられている。つまり、平面視において、第3領域127Hは導電層144Hと重畳する領域である。

[0090] 図25は、図24に示したトランジスタの回路図である。図25に示すように、トランジスタ20Hはダイオード接続された2つのトランジスタが互いに向かい合うように直列接続されたトランジスタである。ゲート電極200HにON電圧が供給されると、2つのトランジスタは互いにON状態になり、導電層142H、144Hの双方向に電流を流せる通常のトランジスタとして機能する。一方、ゲート電極200HにOFF電圧が供給されると、2つのトランジスタは互いにOFF状態になり、両者はダイオードとして機能する。トランジスタ20Hのゲート電極200HにOFF電圧が供給されると、図26に示すように、トランジスタ20Hは、互いに反対方向を向いたダイオードが直列に接続された回路として機能する。つまり、トランジスタ20Hは、ゲート電極200Hに供給する電圧によってトランジスタの機

能とダイオードの機能とを切り替え可能である。図26に示す回路は、例えば静電気等から回路を保護する保護回路として用いることができる。

[0091] 以上のように、第8実施形態に係るトランジスタ20Hによると、ゲート電極200Hに供給する電圧によって機能の切り替えが可能なトランジスタを提供することができる。

[0092] 上記のトランジスタ20D、20F、20G、20Hは、LCD、OLEDを利用した自発光表示装置、もしくは電子ペーパー等の反射型表示装置において、各々の表示装置の各画素や駆動回路に用いられる。ただし、上記のトランジスタは、表示装置に用いられるものに限定されず、例えば、MPUなどのICに用いられてもよい。

[0093] 〈第9実施形態〉

図27を用いて、本発明の第9実施形態に係る論理回路40Jの概要について説明する。なお、以下の実施形態で参照する図面において、上記の実施形態と同一部分または同様な機能を有する部分には同一の数字または同一の数字の後にアルファベットを追加した符号を付し、その繰り返しの説明は省略する。

[0094] 図27に示す論理回路40Jはダイオード10Jおよびトランジスタ20Jを用いたインバータ回路である。ダイオード10Jのソース電極は電源電圧 V_{DD} に接続されている。トランジスタ20Jのソース電極はGNDに接続されている。トランジスタ20Jのゲート電極に入力信号 V_{IN} が供給される。ダイオード10Jおよびトランジスタ20Jのドレイン電極から出力信号 V_{OUT} が出力される。ダイオード10Jとして第1～第4実施形態のダイオードを用いることができる。トランジスタ20Jとして一般的なトランジスタが用いられるが、第5～第8実施形態のトランジスタを用いることもできる。

[0095] 上記の論理回路40Jは、LCD、OLEDを利用した自発光表示装置、もしくは電子ペーパー等の反射型表示装置において、各々の表示装置の各画素や駆動回路に用いられる。ただし、上記の論理回路は、表示装置に用いられるものに限定されず、例えば、MPUなどのICに用いられてもよい。

[0096] なお、本発明は上記の実施形態に限られたものではなく、趣旨を逸脱しない範囲で適宜変更することが可能である。

符号の説明

[0097] 10 : ダイオード、 20D : トランジスタ、 22E : 液晶素子、
24E : 保持容量、 40J : 論理回路、 100 : 基板、 11
0 : 下地層、 120 : 酸化物半導体層、 121 : 第1領域、 1
23 : 第2領域、 125 : 低抵抗酸化物半導体層、 127H : 第3
領域、 130 : 絶縁層、 131 : 開口部、 133 : 開口部、
140 : 導電層、 142H : 導電層、 144H : 導電層、 1
50 : 絶縁層、 151 : 開口部、 153B : 開口部、 160 :
導電層、 170 : 導電層、 200D : ゲート電極、 210D :
ゲート絶縁層、

請求の範囲

- [請求項1] 第1領域および前記第1領域よりも低抵抗の第2領域を有する半導体層と、
- 前記第1領域の前記半導体層を露出する第1開口部、および前記第2領域の前記半導体層を露出する第2開口部を有し、前記第1開口部および前記第2開口部以外の前記半導体層を覆う第1絶縁層と、
- 前記第1開口部において前記半導体層に接続され、平面視において前記第1絶縁層を介して前記第1領域の前記半導体層と重畳する第1導電層と、
- 前記第2開口部において前記半導体層に接続された第2導電層と、を有するダイオード。
- [請求項2] 前記第1領域と前記第2領域との境界は、平面視において前記第1導電層のパターン端の一部に沿っている、請求項1に記載のダイオード。
- [請求項3] 前記第2導電層は、前記第1導電層とは異なる層に設けられている、請求項2に記載のダイオード。
- [請求項4] 前記半導体層は、酸化物半導体層である、請求項3に記載のダイオード。
- [請求項5] 前記第1絶縁層および前記第1導電層の上の第2絶縁層をさらに有し、
- 前記第1絶縁層および前記第2絶縁層は、前記第2開口部を有し、前記第2導電層は、前記第2絶縁層の上に設けられている、請求項4に記載のダイオード。
- [請求項6] 平面視において、前記半導体層のパターン端部は、前記第1導電層のパターン端部を囲む、請求項5に記載のダイオード。
- [請求項7] 前記第2絶縁層は、前記第2開口部の前記半導体層に接する、請求項5に記載のダイオード。
- [請求項8] 前記第2領域に対応する領域の前記第1絶縁層の厚さは、前記第1

領域に対応する領域の前記第 1 絶縁層の厚さより小さい、請求項 1 に記載のダイオード。

[請求項9] 第 1 領域および前記第 1 領域よりも低抵抗の第 2 領域を有する半導体層と、

前記第 1 領域の前記半導体層を露出する第 1 開口部、および前記第 2 領域の前記半導体層を露出する第 2 開口部を有し、前記第 1 開口部および前記第 2 開口部以外の前記半導体層を覆う第 1 絶縁層と、

前記第 1 開口部において前記半導体層に接続され、平面視において前記第 1 絶縁層を介して前記第 1 領域の前記半導体層と重畳する第 1 導電層と、

前記第 2 開口部において前記半導体層に接続された第 2 導電層と、

前記半導体層に対向する、前記半導体層の下第 3 導電層と、

前記半導体層と前記第 3 導電層との間の第 3 絶縁層と、

を有するトランジスタ。

[請求項10] 前記第 1 領域と前記第 2 領域との境界は、平面視において前記第 1 導電層のパターンの一部に沿っている、請求項 9 に記載のトランジスタ。

[請求項11] 前記第 2 導電層は、前記第 1 導電層とは異なる層に設けられている、請求項 10 に記載のトランジスタ。

[請求項12] 前記半導体層は、酸化物半導体層である、請求項 11 に記載のトランジスタ。

[請求項13] 前記第 1 絶縁層および前記第 1 導電層の上第 2 絶縁層をさらに有し、

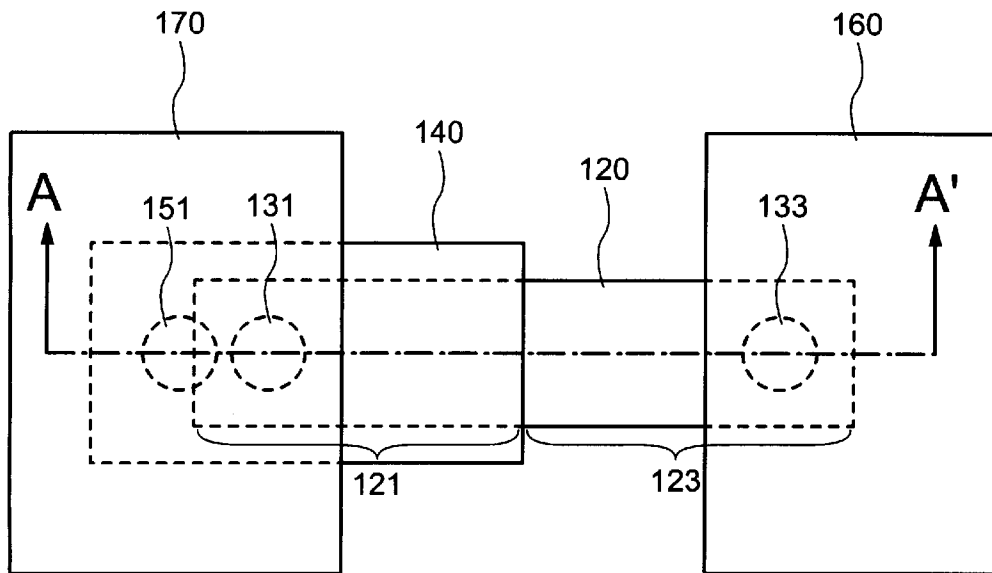
前記第 1 絶縁層および前記第 2 絶縁層は、前記第 2 開口部を有し、

前記第 2 導電層は、前記第 2 絶縁層の上に設けられている、請求項 12 に記載のトランジスタ。

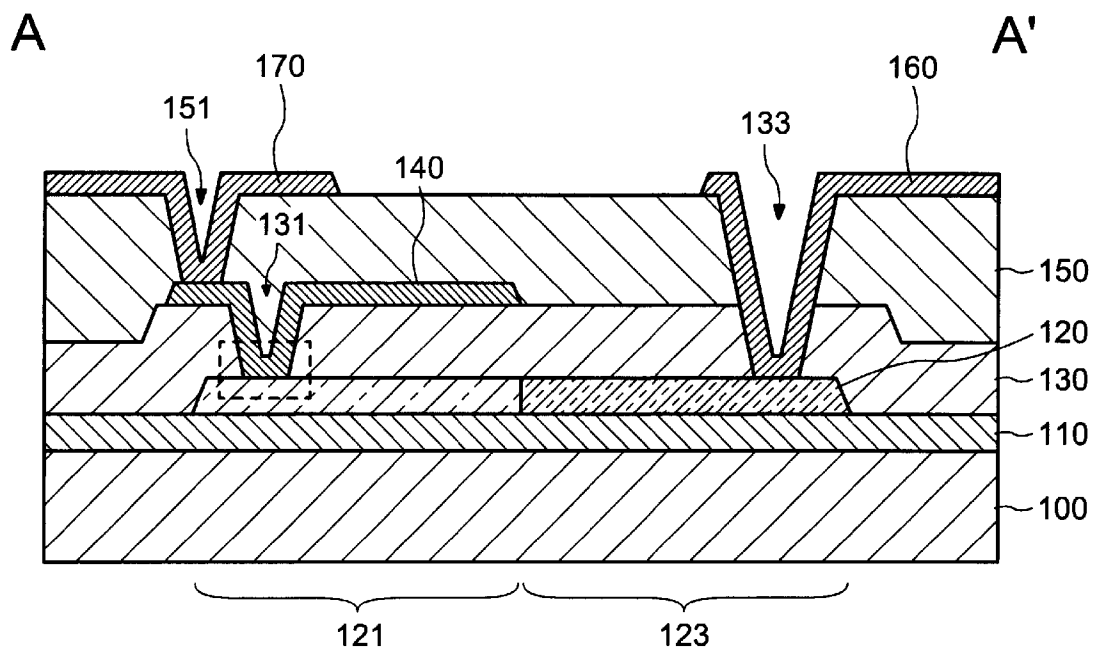
[請求項14] 平面視において、前記半導体層のパターン端部は、前記第 1 導電層のパターン端部を囲む、請求項 13 に記載のトランジスタ。

- [請求項15] 平面視において、前記第3導電層は、前記第1開口部から前記第2領域まで連続して前記半導体層と重畳する、請求項13に記載のトランジスタ。
- [請求項16] 前記第2絶縁層は、前記第2開口部の前記半導体層に接する、請求項13に記載のトランジスタ。
- [請求項17] 前記第2領域に対応する領域の前記第1絶縁層の厚さは、前記第1領域に対応する領域の前記第1絶縁層の厚さより小さい、請求項9に記載のトランジスタ。
- [請求項18] 請求項1乃至8のいずれかに記載の前記ダイオードを有する表示装置。
- [請求項19] 請求項9乃至17のいずれかに記載の前記トランジスタを有する表示装置。

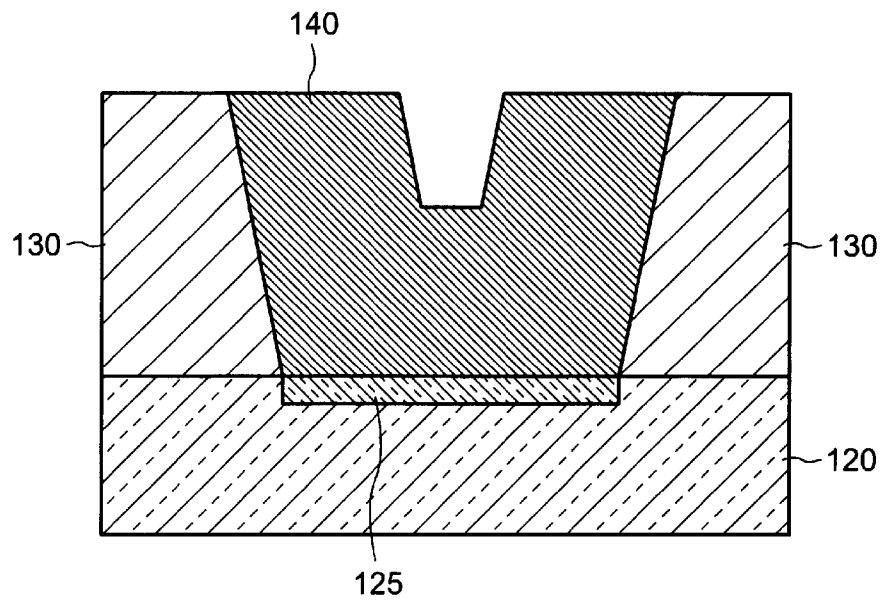
[図1]

10

[図2A]

10

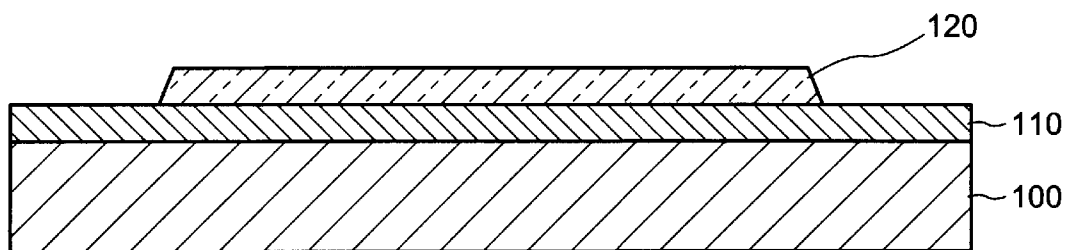
[図2B]



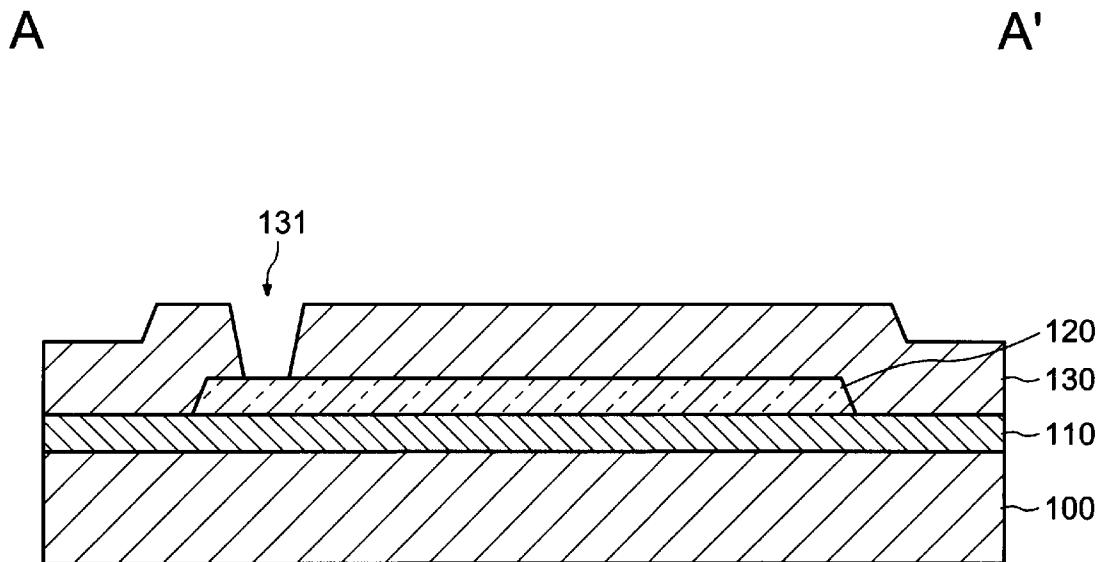
[図3]

A

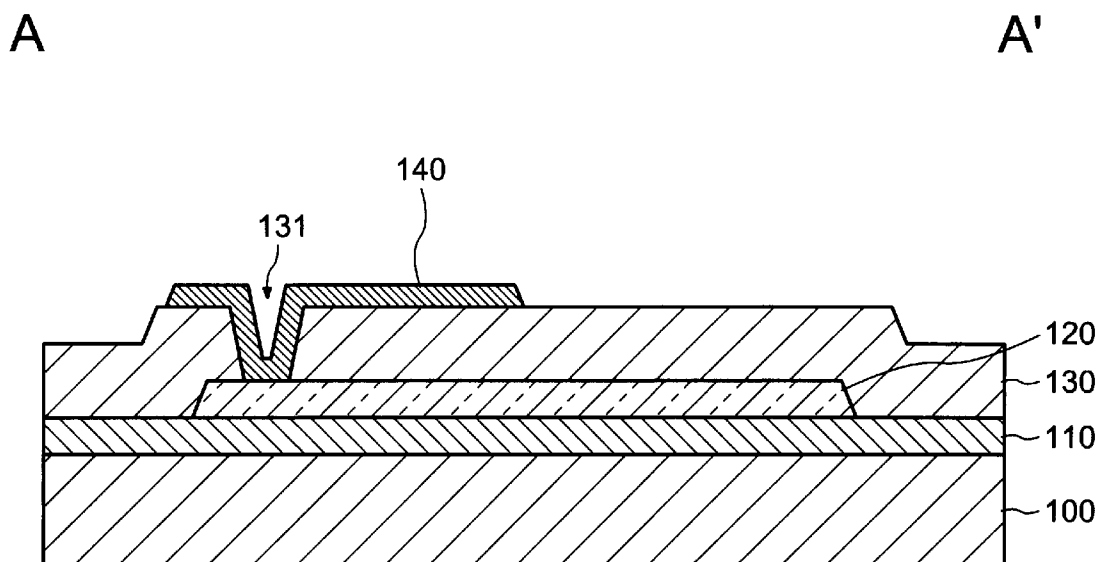
A'



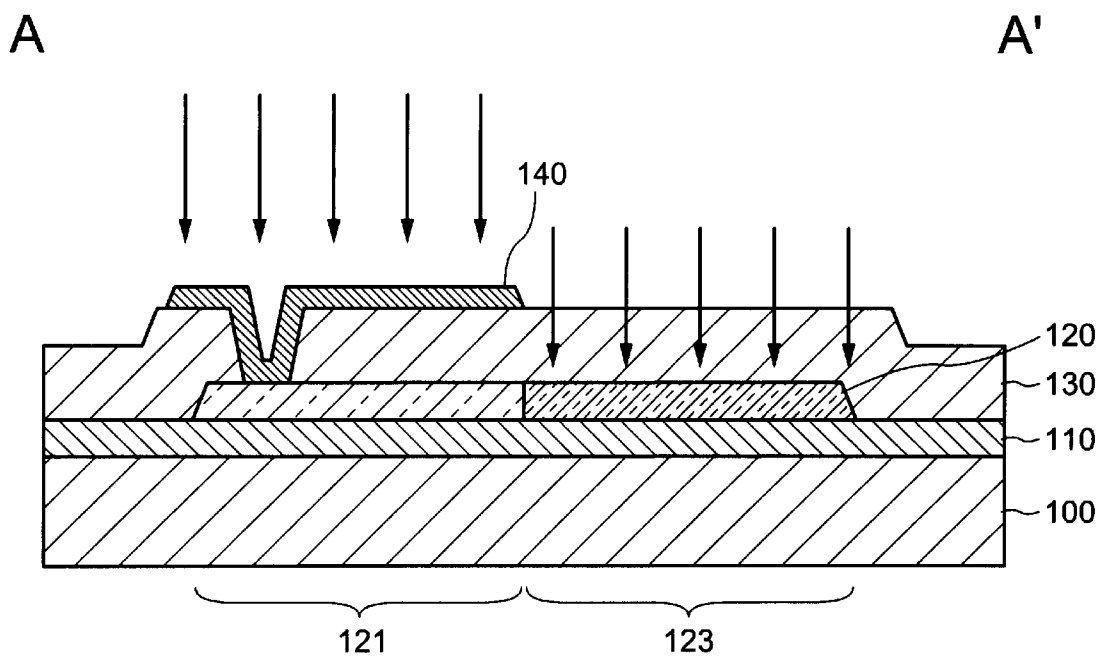
[図4]



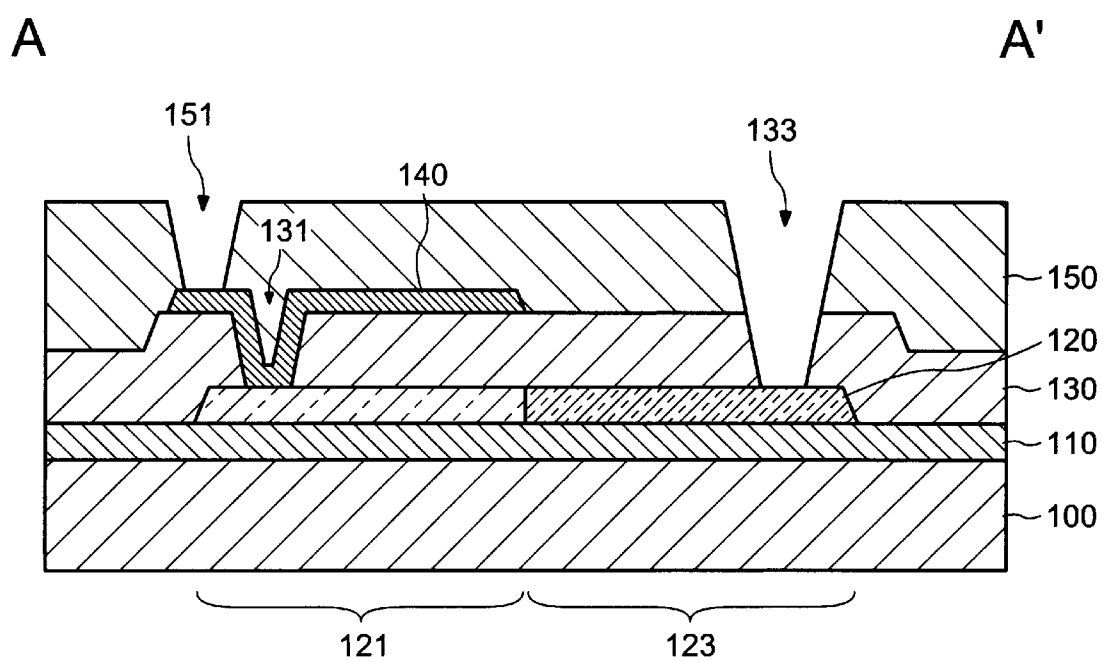
[図5]



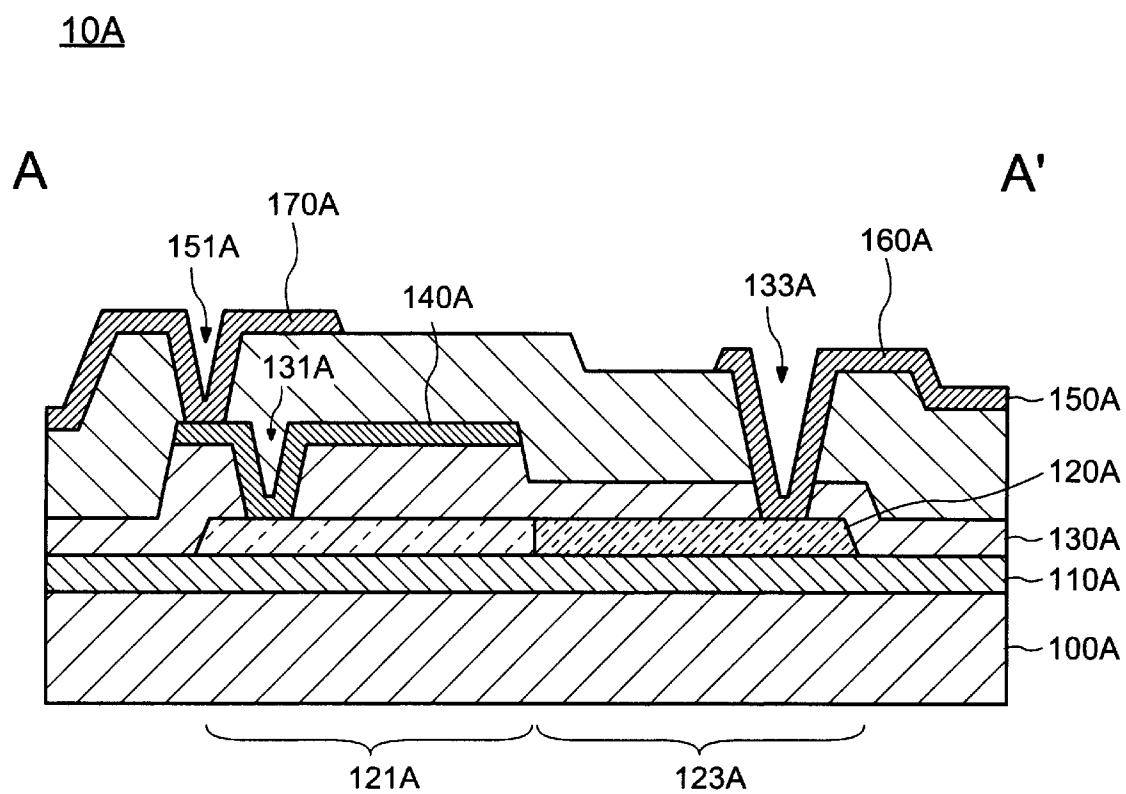
[図6]



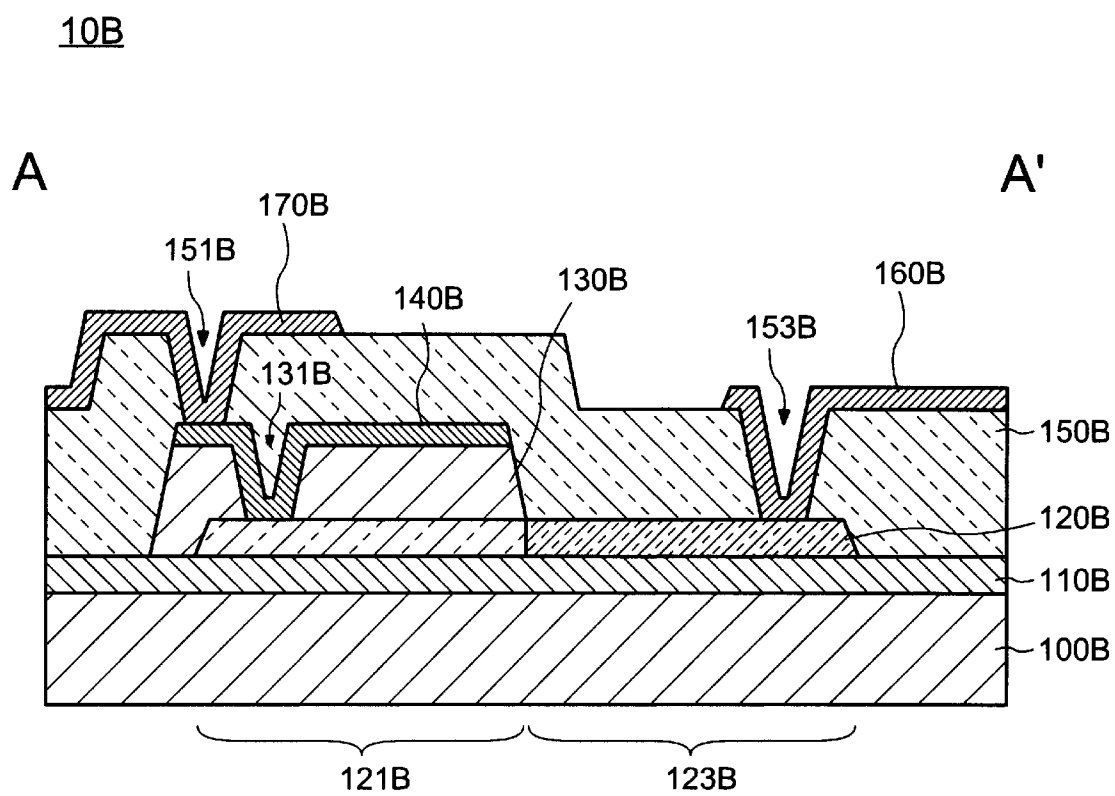
[図7]



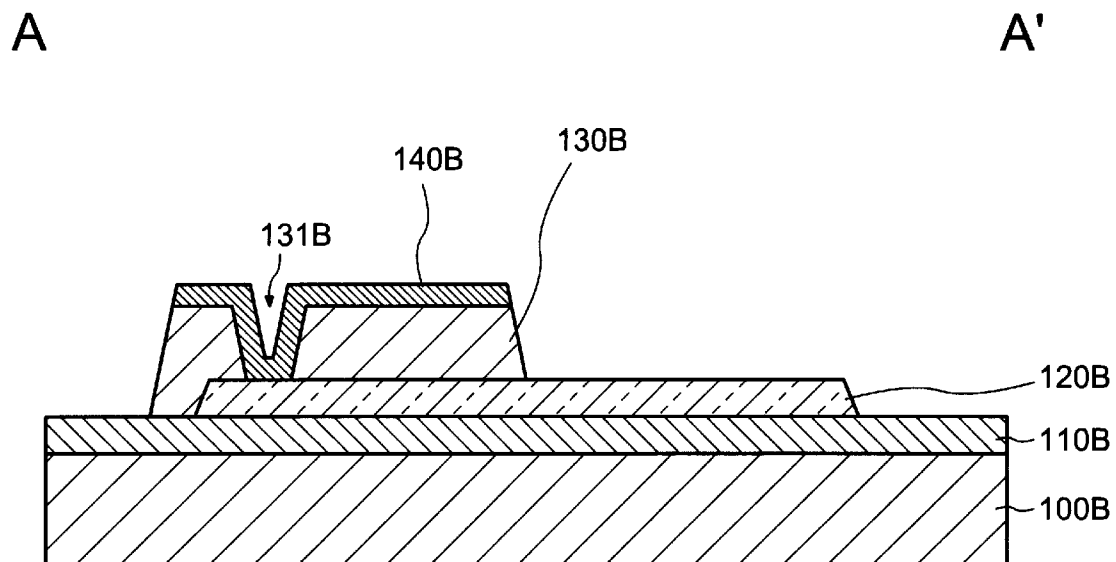
[図8]



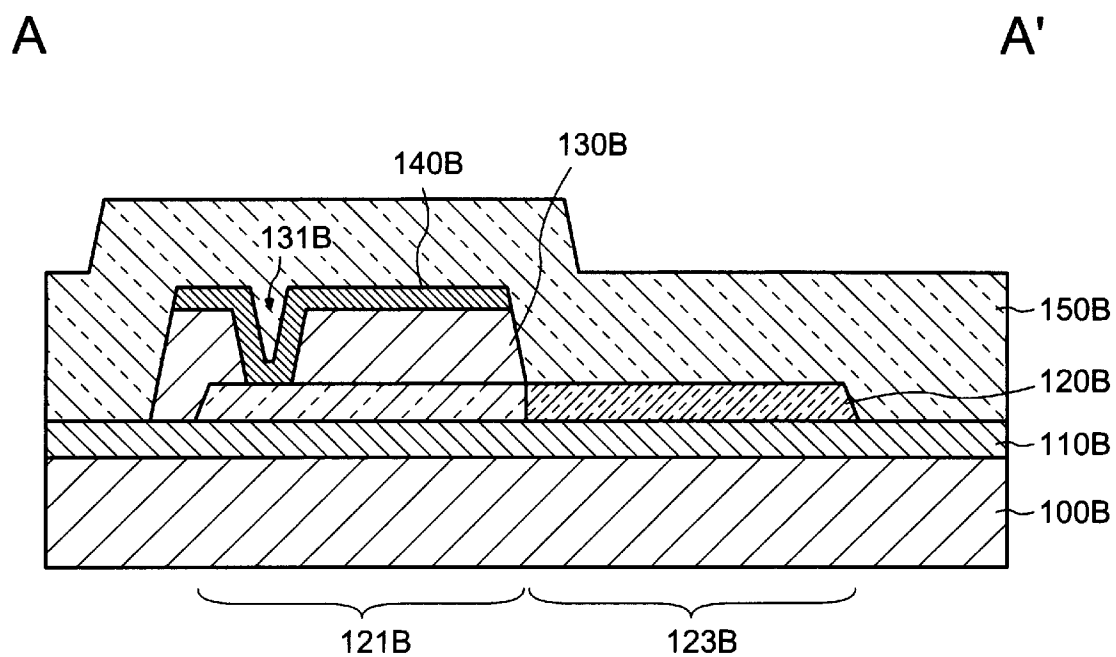
[図9]



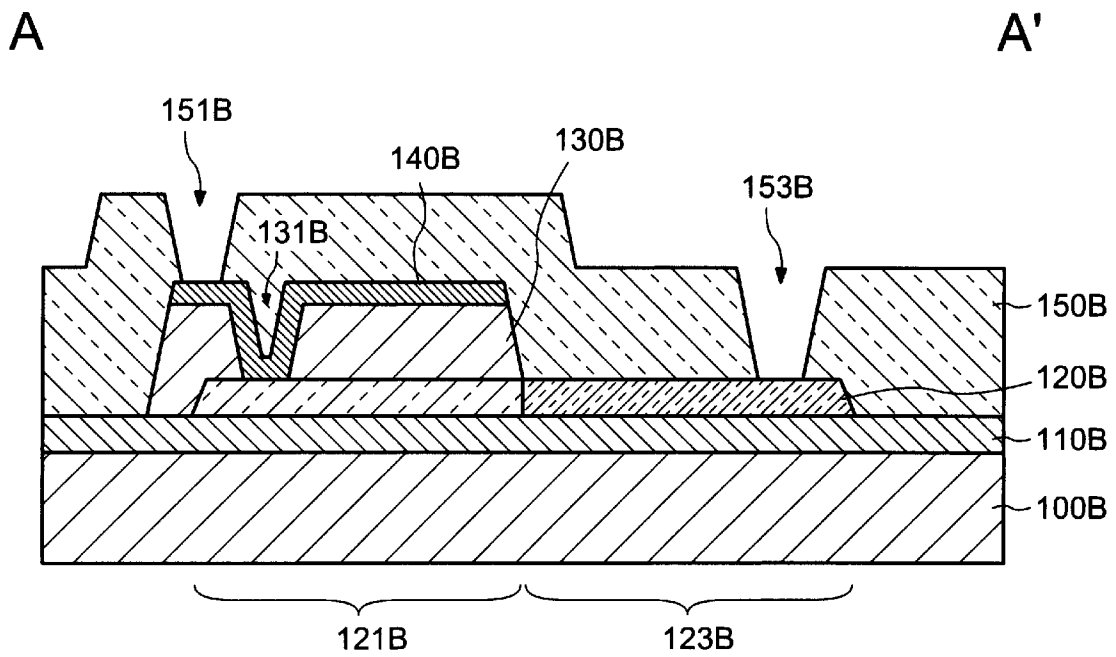
[図10]



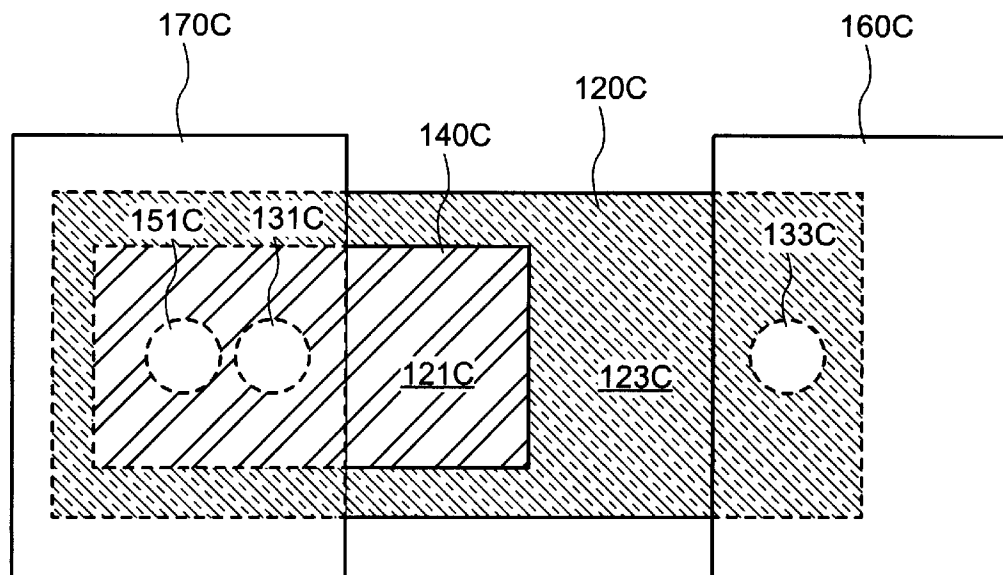
[図11]



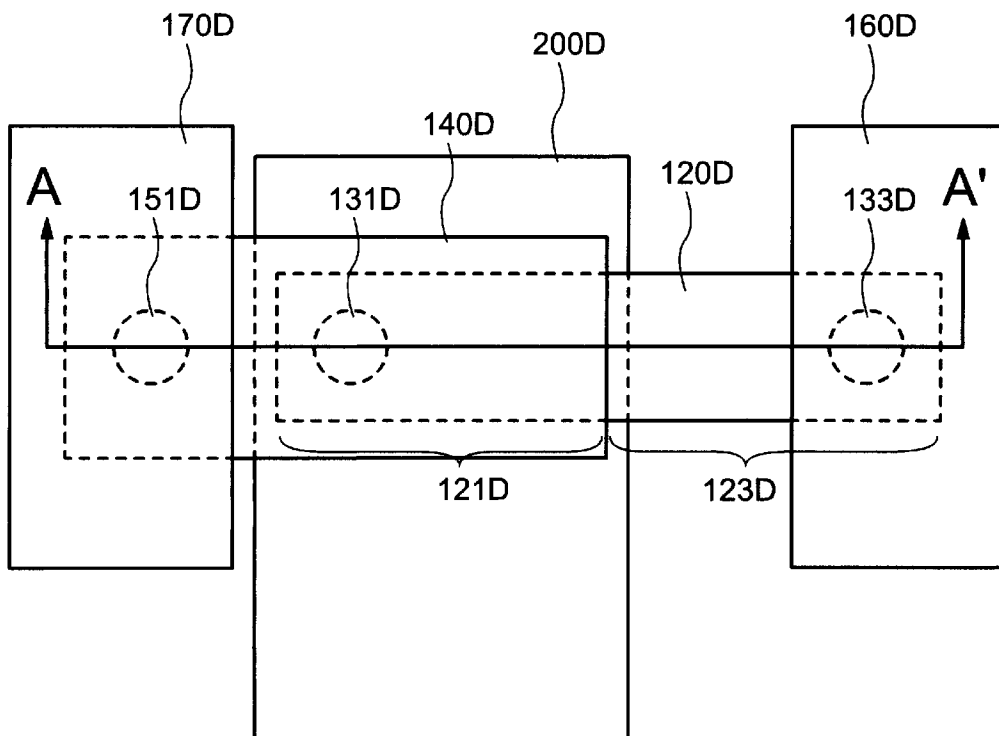
[図12]



[図13]

10C

[図14]

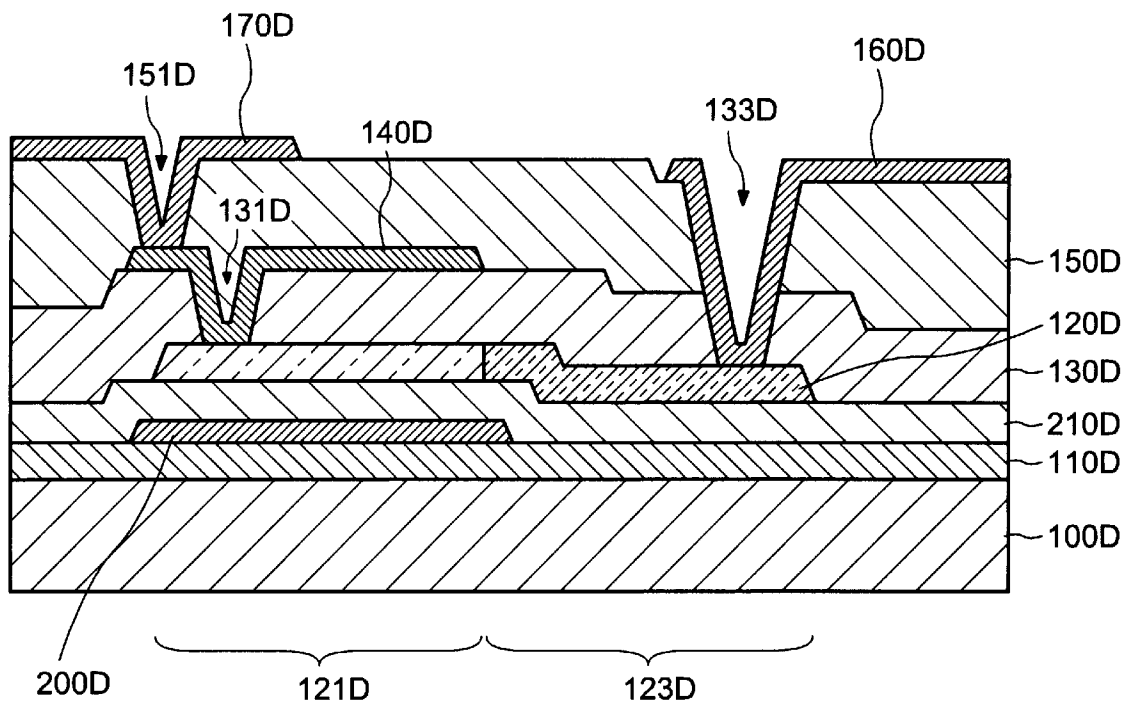
20D

[図15]

20D

A

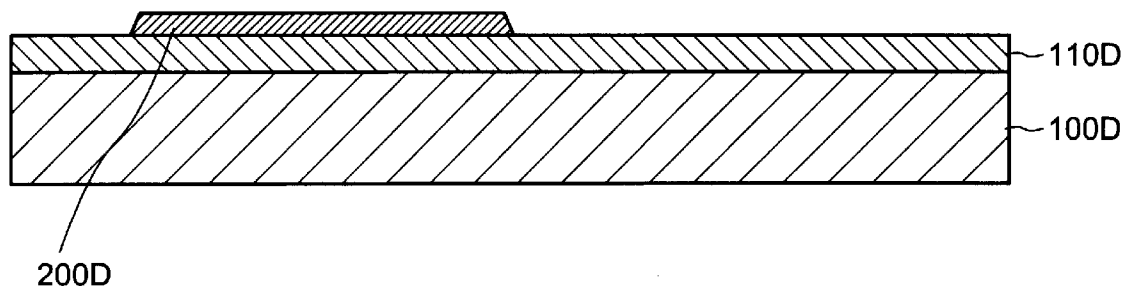
A'



[図16]

A

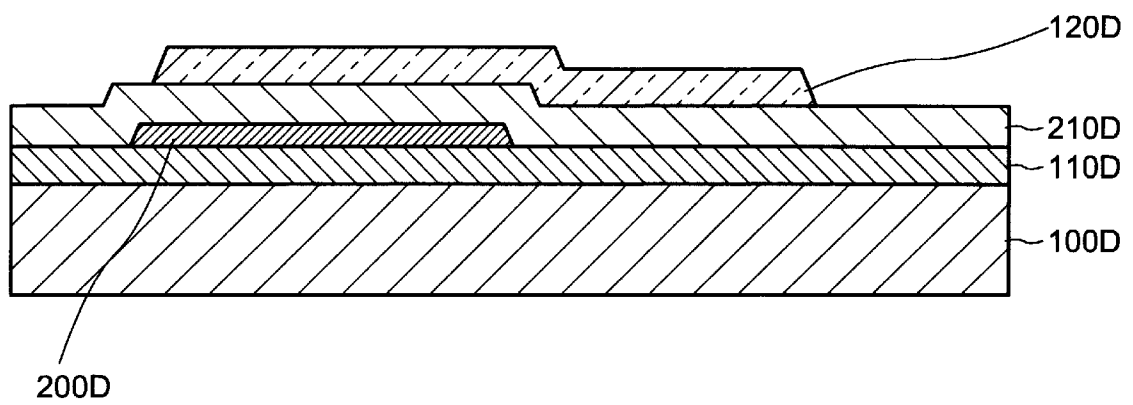
A'



[図17]

A

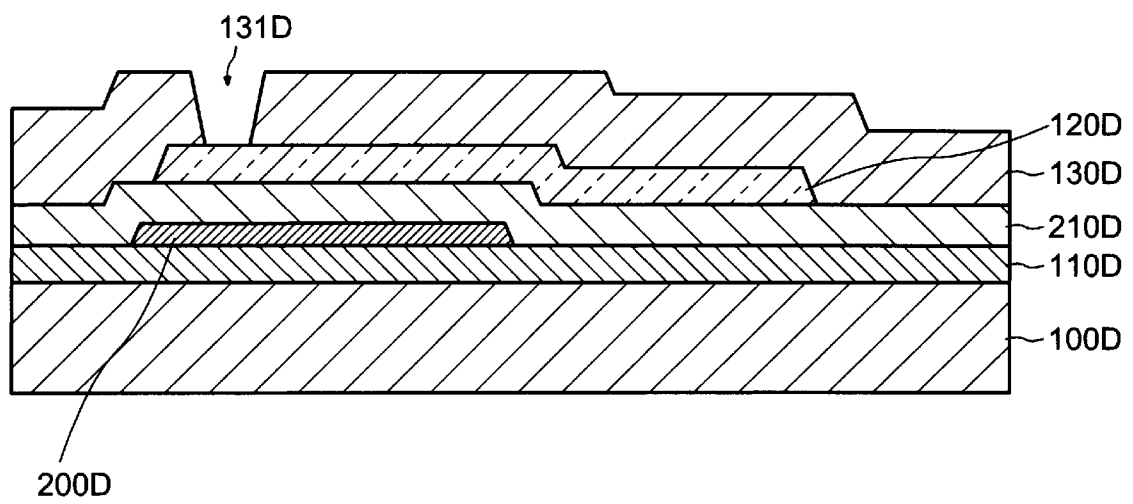
A'



[図18]

A

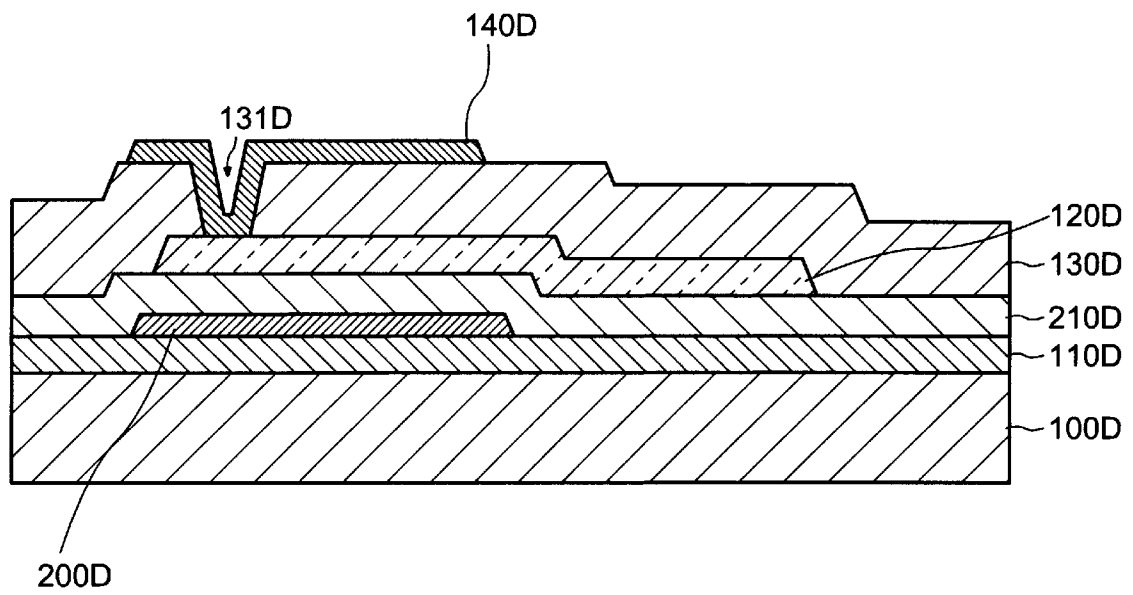
A'



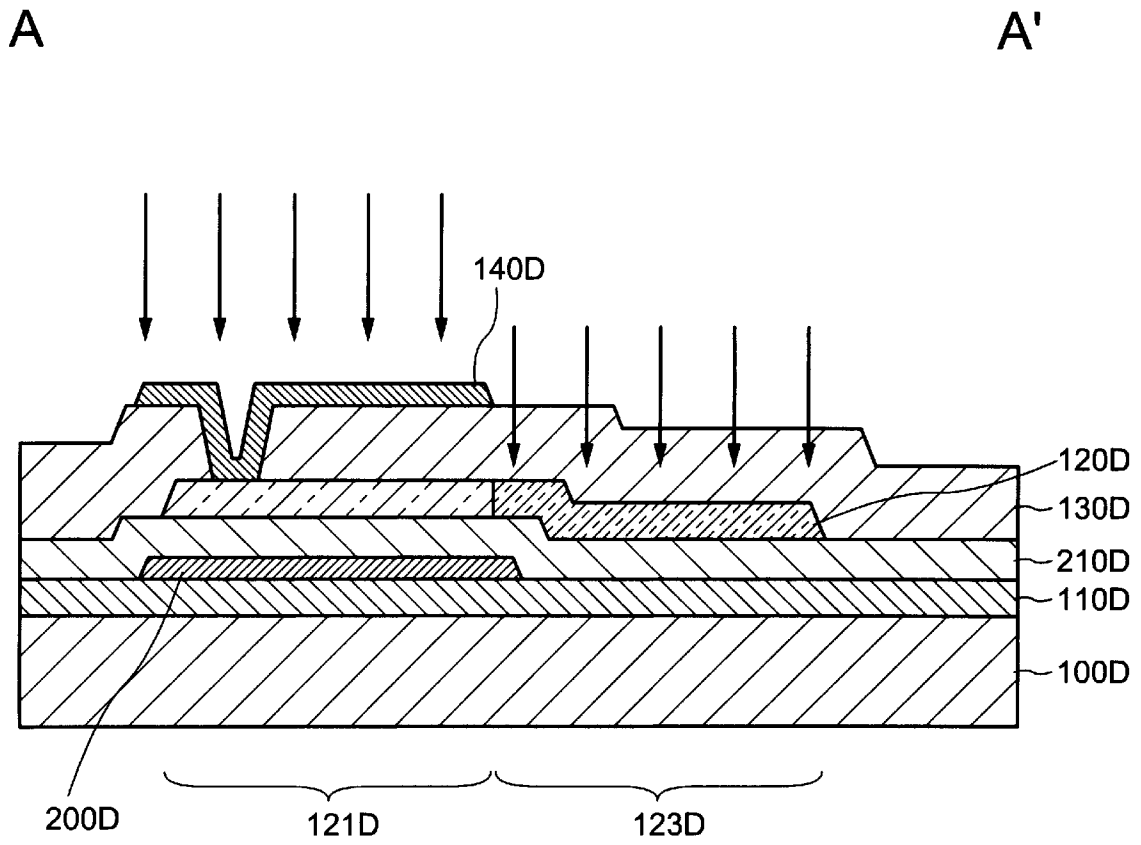
[図19]

A

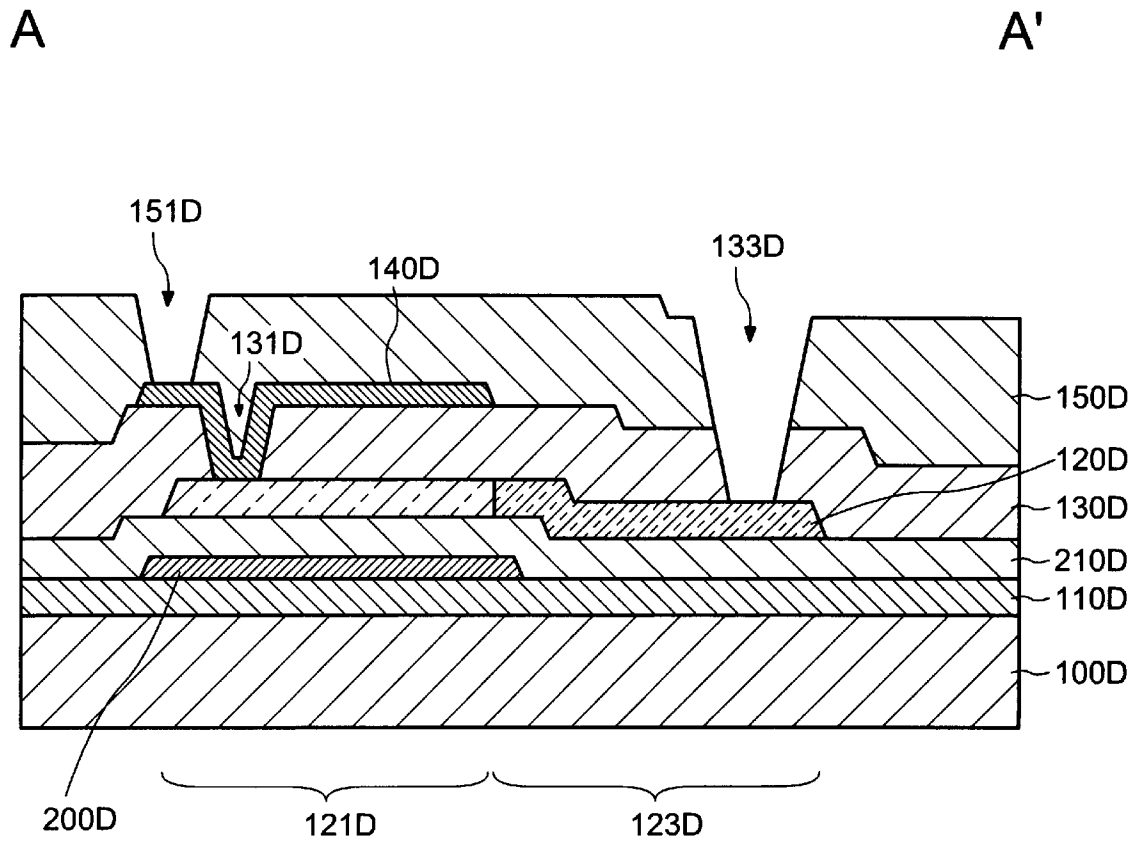
A'



[図20]



[図21]

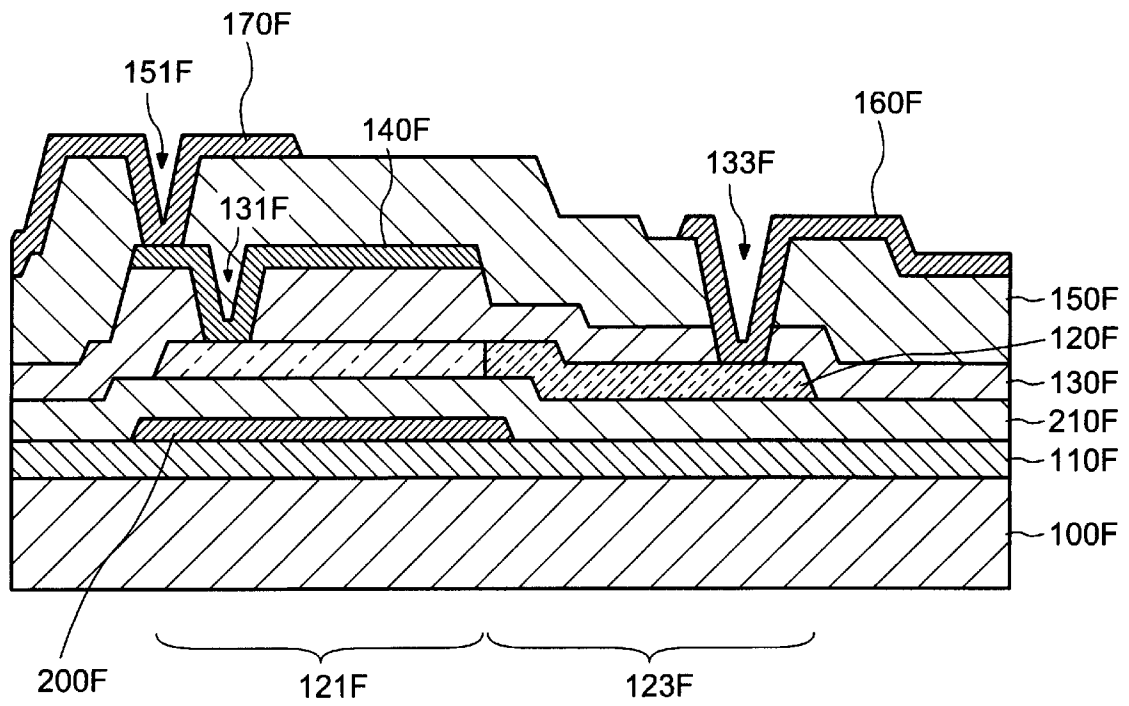


[図22]

20F

A

A'

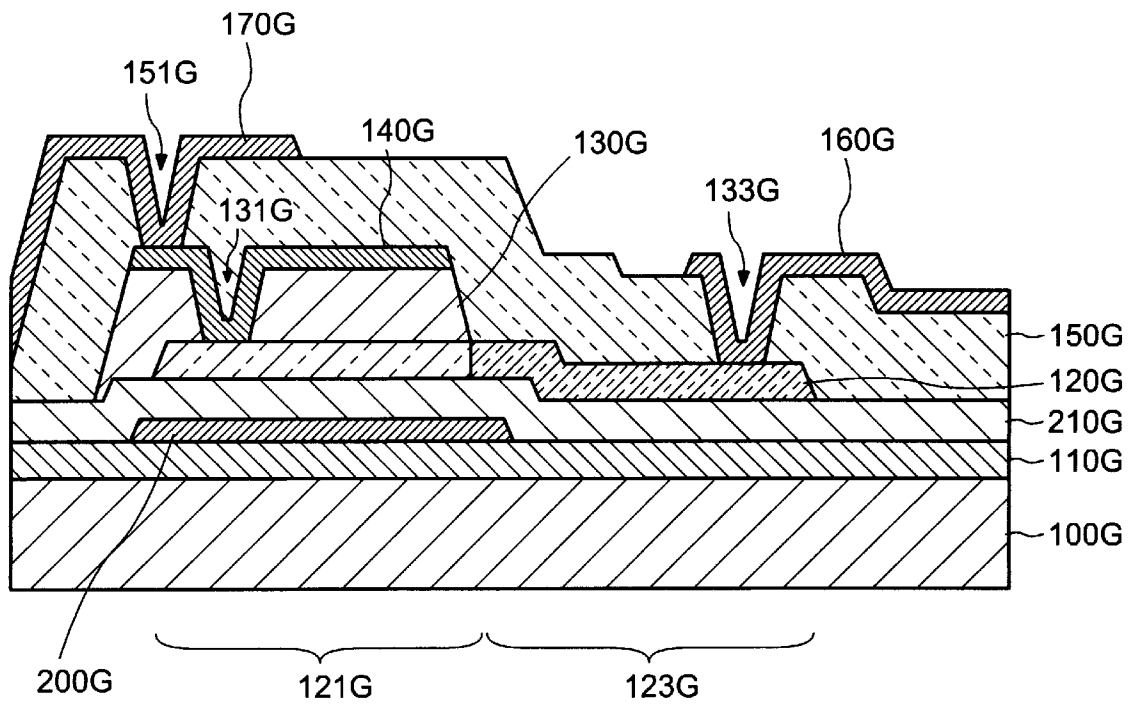


[図23]

20G

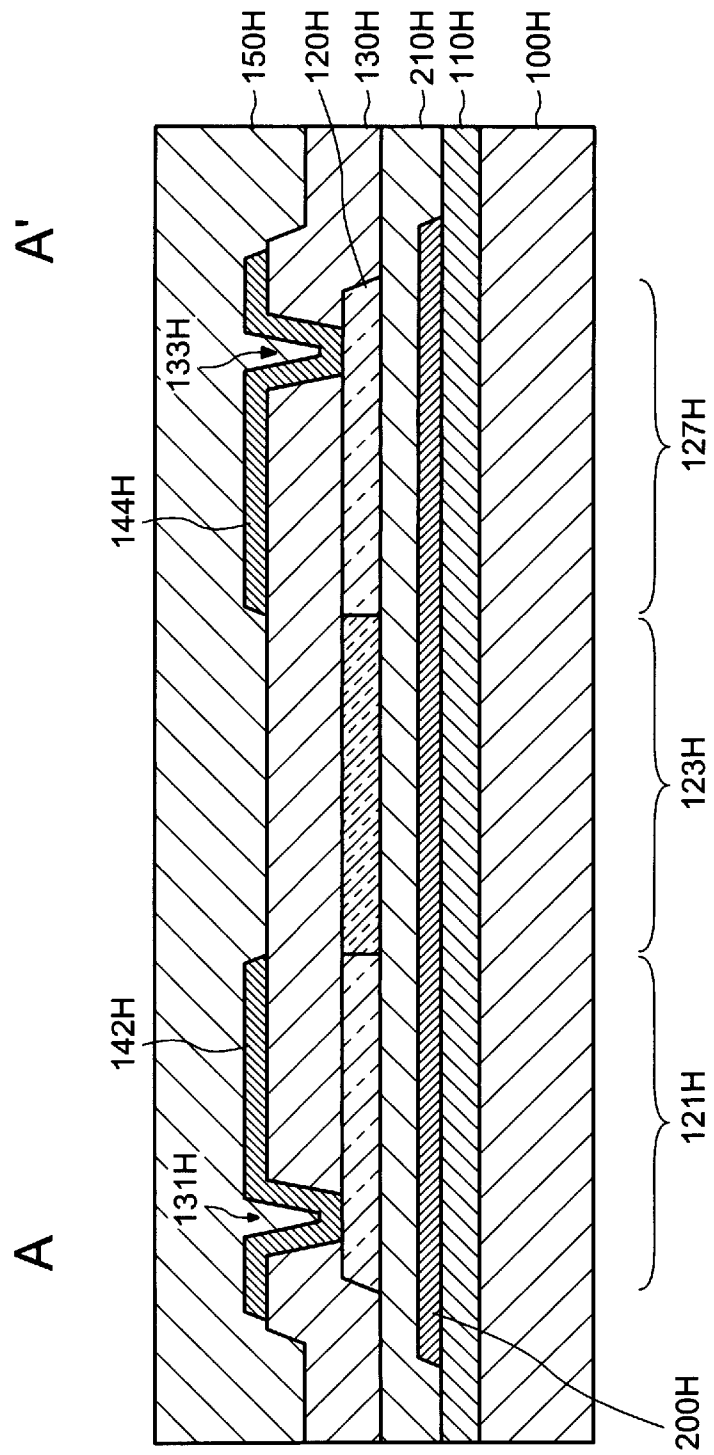
A

A'

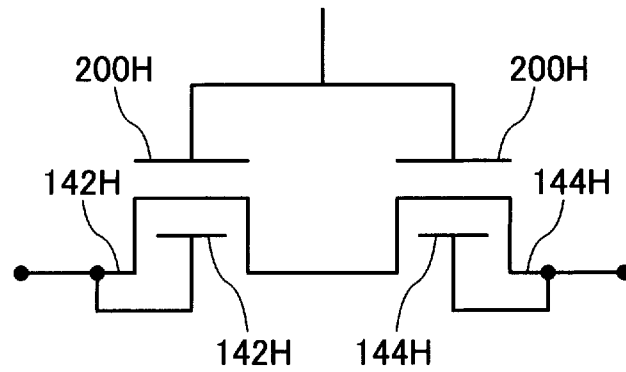


[図24]

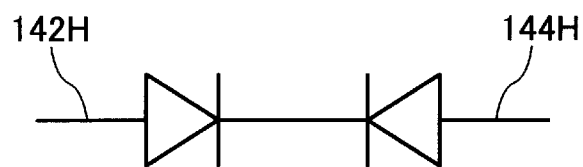
20H



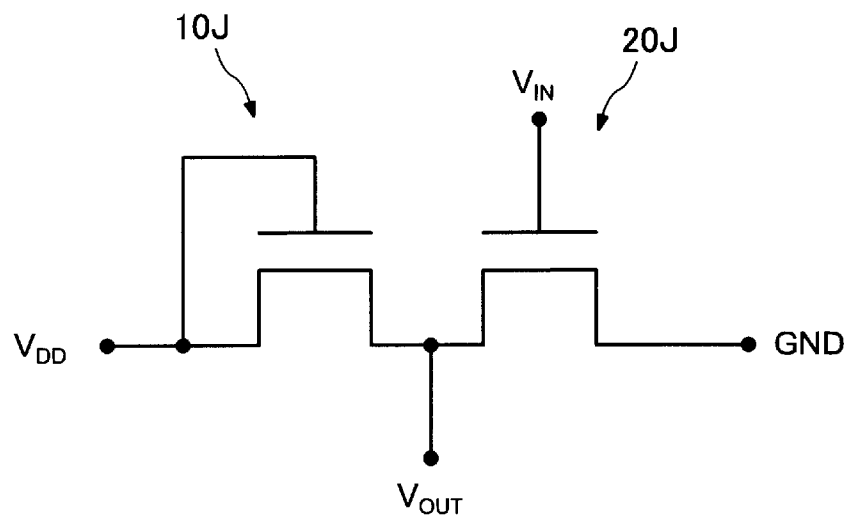
[図25]

20H

[図26]

20H

[図27]

40J

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/033031

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H01L29/861 (2006.01) i, H01L21/336 (2006.01) i, H01L29/786 (2006.01) i, H01L29/86 (2006.01) i, H01L29/868 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H01L29/861, H01L21/336, H01L29/786, H01L29/86, H01L29/868

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2007-220814 A (SANYO ELECTRIC CO., LTD.) 30 August 2007, paragraphs [0014]-[0042], fig. 1, 2, 3 (D) (Family: none)	1 2-19
Y A	WO 2010/147032 A1 (SHARP CORP.) 23 December 2010, paragraphs [0009], [0046]-[0051], [0091], [0275], fig. 5, 6 & US 2012/0087460 A1, paragraphs [0009], [0085]-[0090], [0130], [0321], fig. 5, 6 & EP 2445011 A1 & CN 102804388 A & RU 2012101613 A	1, 18 2-17, 19
X Y A	WO 2011/142061 A1 (SHARP CORP.) 17 November 2011, paragraphs [0027]-[0053], [0085], fig. 3, 4, 6, 11, 13 & US 2013/0057793 A1, paragraphs [0049]-[0081], [0116], fig. 3, 4, 6, 11, 13	9, 19 1, 18 2-8, 10-17



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
31.10.2018

Date of mailing of the international search report
13.11.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORTInternational application No.
PCT/JP2018/033031**C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 9123587 B2 (INNOLUX CORPORATION) 01 September 2015, column 1, line 45 to column 5, line 67, fig. 1, 3 & TW 201421586 A	1-19
A	JP 2009-99887 A (HITACHI DISPLAYS, LTD.) 07 May 2009, paragraphs [0116]-[0162], fig. 8, 10-12 & US 2009/0101895 A1, paragraphs [0199]-[0251], fig. 8, 10-12	1-19
A	JP 2011-205081 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 13 October 2011, paragraph [0258], fig. 9 (B) & US 2011/0215331 A1, paragraph [0282], fig. 9 (B) & TW 201205683 A & KR 10-2013-0007595 A	1-19

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L29/861(2006.01)i, H01L21/336(2006.01)i, H01L29/786(2006.01)i, H01L29/86(2006.01)i, H01L29/868(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L29/861, H01L21/336, H01L29/786, H01L29/86, H01L29/868

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2007-220814 A（三洋電機株式会社） 2007.08.30, 段落[0014]-[0042], 図1-2, 3(D)（ファミリーなし）	1 2-19
Y A	WO 2010/147032 A1（シャープ株式会社） 2010.12.23, 段落[0009], [0046]-[0051], [0091], [0275], 図5-6 & US 2012/0087460 A1, 段落[0009], [0085]-[0090], [0130], [0321], 図5-6 & EP 2445011 A1 & CN 102804388 A & RU 2012101613 A	1, 18 2-17, 19

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

31.10.2018

国際調査報告の発送日

13.11.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

杉山 芳弘

5 F

6311

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2011/142061 A1 (シャープ株式会社)	9, 19
Y	2011.11.17, 段落[0027]-[0053], [0085], 図 3-4, 6, 11, 13	1, 18
A	& US 2013/0057793 A1, 段落[0049]-[0081], [0116], 図 3-4, 6, 11, 13	2-8, 10-17
A	US 9123587 B2 (INNOLUX CORPORATION) 2015.09.01, 第 1 欄第 45 行-第 5 欄第 67 行, 第 1 図, 第 3 図 & TW 201421586 A	1-19
A	JP 2009-99887 A (株式会社日立ディスプレイズ) 2009.05.07, 段落[0116]-[0162], 図 8, 10-12 & US 2009/0101895 A1, 段落[0199]-[0251], 図 8, 10-12	1-19
A	JP 2011-205081 A (株式会社半導体エネルギー研究所) 2011.10.13, 段落[0258], 図 9(B) & US 2011/0215331 A1, 段落[0282], 図 9(B) & TW 201205683 A & KR 10-2013-0007595 A	1-19