



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I813985 B

(45)公告日：中華民國 112 (2023) 年 09 月 01 日

(21)申請案號：110115286

(22)申請日：中華民國 110 (2021) 年 04 月 28 日

(51)Int. Cl. : **H01L21/02 (2006.01)****H01L21/027 (2006.01)****H01L21/304 (2006.01)**

(30)優先權：2020/04/28 日本

2020-079547

2020/06/25 日本

2020-110022

(71)申請人：日商京瓷股份有限公司(日本) KYOCERA CORPORATION (JP)

日本

(72)發明人：西村剛太 NISHIMURA, TAKEHIRO (JP)

(74)代理人：陳長文

(56)參考文獻：

JP 2007158100A

審查人員：董柏昌

申請專利範圍項數：21 項 圖式數：13 共 50 頁

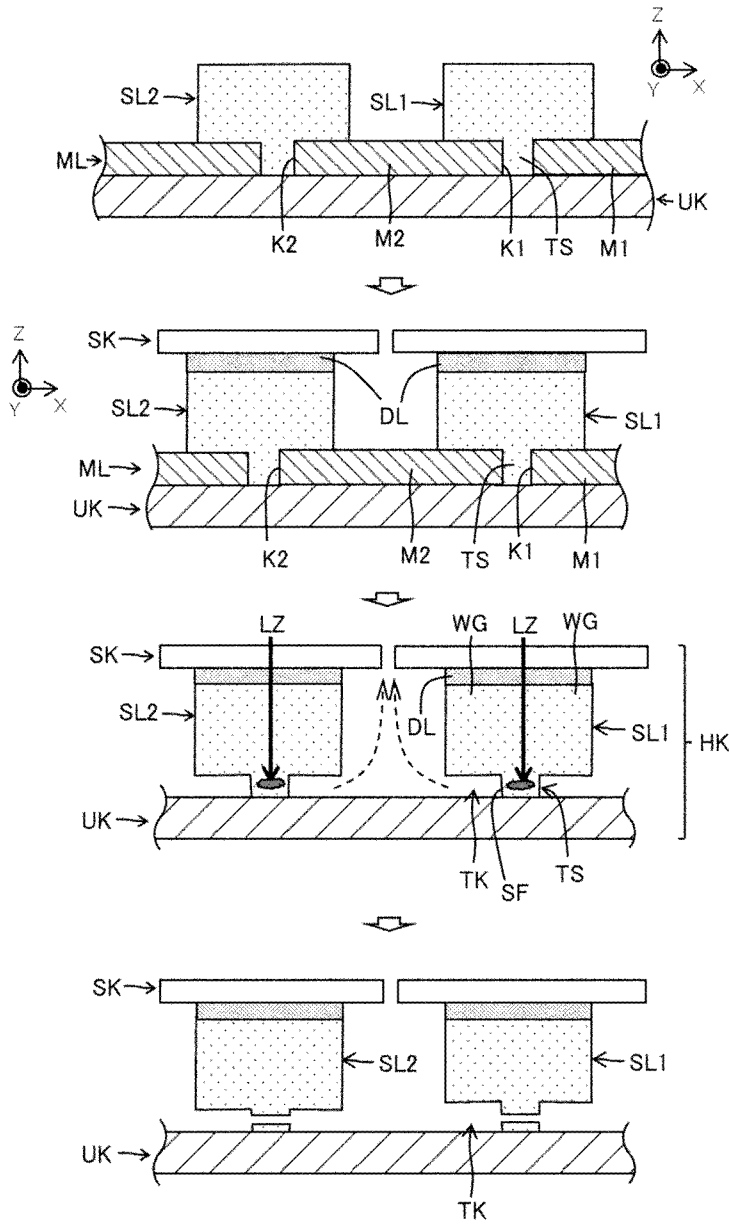
(54)名稱

半導體元件之製造方法

(57)摘要

於本發明之半導體元件之製造方法中，第 1 半導體部(SL1)具有向基底基板(UK)突出之凸部(TS)，凸部包含氮化物半導體，凸部與基底基板接合，半導體基板(HK)具有位於基底基板與第 1 半導體部之間之中空部(TK)，中空部與凸部之側面相接，且通至半導體基板外部，於使第 1 半導體部自半導體基板離開前，進行對凸部(TS)之雷射光(LZ)之照射。

指定代表圖：



符號簡單說明：

DL:器件部

HK:半導體基板

K1,K2:開口部

LZ:雷射光

M1,M2:遮罩部

ML:遮罩

SF:側面

SK:支持基板

SL1:第1半導體部

SL2:第2半導體部

TK:中空部

TS:凸部

UK:基底基板

WG:低位錯部

X,Y,Z:方向

【圖10】



I813985

## 【發明摘要】

## 【中文發明名稱】

半導體元件之製造方法

## 【中文】

於本發明之半導體元件之製造方法中，第1半導體部(SL1)具有向基底基板(UK)突出之凸部(TS)，凸部包含氮化物半導體，凸部與基底基板接合，半導體基板(HK)具有位於基底基板與第1半導體部之間之中空部(TK)，中空部與凸部之側面相接，且通至半導體基板外部，於使第1半導體部自半導體基板離開前，進行對凸部(TS)之雷射光(LZ)之照射。

## 【指定代表圖】

圖10

## 【代表圖之符號簡單說明】

DL:器件部

HK:半導體基板

K1, K2:開口部

LZ:雷射光

M1, M2:遮罩部

ML:遮罩

SF:側面

SK:支持基板

SL1:第1半導體部

SL2:第2半導體部

TK:中空部

TS:凸部

UK:基底基板

WG:低位錯部

X, Y, Z:方向

## 【發明說明書】

### 【中文發明名稱】

半導體元件之製造方法

### 【技術領域】

#### 【0001】

本發明係關於一種半導體元件之製造方法。

### 【先前技術】

#### 【0002】

於半導體元件之製造方法中，提出有各種將形成於基板上之半導體層自基板分離之技術(例如，參照下述專利文獻1)。

[先前技術文獻]

[專利文獻]

#### 【0003】

專利文獻1：日本專利第4638958號公報

### 【發明內容】

#### 【0004】

本發明之半導體元件之製造方法包括：形成步驟，其係於基底基板之第1面，以使於沿上述第1面之方向相鄰之半導體層彼此在沿上述第1面之方向至少部分相離的方式，藉由磊晶生長形成複數個半導體層；脆弱化步驟，其係對上述複數個半導體層之各者與上述第1面之連接部照射雷射光，而使上述連接部脆弱化；及分離步驟，其係將上述複數個半導體層自上述基底基板分離。

### 【圖式簡單說明】

**【0005】**

圖1係用以說明本發明之一實施方式之半導體元件之製造方法的圖。

圖2係用以說明本發明之一實施方式之半導體元件之製造方法中的形成步驟之圖。

圖3(a)~(c)係表示形成於基底基板上之複數個半導體層之圖案形狀的俯視圖。

圖4係用以說明本發明之一實施方式之半導體元件之製造方法中的分離步驟之變化例之圖。

圖5係表示本發明之一實施方式之半導體元件之製造方法的各步驟之流程圖。

圖6A係表示於基底基板上隔著遮罩層形成有半導體元件之狀態之剖視圖。

圖6B係表示去除遮罩後之狀態之剖視圖。

圖6C係用以說明使連接部脆弱化之步驟之剖視圖。

圖7係表示遮罩之圖案形狀之俯視圖。

圖8A係用以說明分離步驟之剖視圖。

圖8B係用以說明分離步驟之剖視圖。

圖8C係用以說明分離步驟之剖視圖。

圖9A係表示連接部之蝕刻形狀之剖視圖。

圖9B係表示連接部之蝕刻形狀之剖視圖。

圖9C係表示連接部之蝕刻形狀之剖視圖。

圖10係表示實施方式3之半導體元件之製造方法的製造方法之剖視圖。

圖11係表示實施方式3之半導體元件之製造方法的製造方法之剖視圖。

圖12係表示基底基板之構成例之剖視圖。

圖13係表示半導體基板之構成例之俯視圖。

## 【實施方式】

### 【0006】

#### [實施方式1]

以下，參照圖式對本發明之實施方式1進行說明。為便於圖解，模式性地示出圖式。參照圖1至圖4進行說明。

### 【0007】

於圖1中，「步驟a」表示形成步驟，「步驟b」表示脆弱化步驟，「步驟c」表示分離步驟。於圖2中，「步驟a1」表示遮罩形成步驟，步驟「a2」表示半導體層形成步驟，「步驟a3」表示遮罩去除步驟。於圖4中，「步驟c1」表示準備步驟，「步驟c2」表示接合步驟，「步驟c3」表示剝離步驟。

### 【0008】

本實施方式之半導體元件之製造方法包括形成步驟a、脆弱化步驟b及分離步驟c。形成步驟a係利用作為磊晶氣相生長的一種之例如磊晶側向生長(Epitaxial Lateral Overgrowth, ELO)法，於基底基板1上形成分別藉由連接部2而連接於基底基板1之複數個半導體層3之步驟。又，脆弱化步驟b係對連接部2照射雷射光5而使連接部2脆弱化之步驟。進而，分離步驟c係將複數個半導體層3自基底基板1分離之步驟。

### 【0009】

各半導體層3例如藉由形成解理面，進而配置電極、配線導體等，而成為一個或複數個半導體元件S。作為半導體元件S，可列舉例如發光二極體(Light Emitting Diode, LED)、半導體雷射(Laser Diode, LD)、光電二極體(Photodiode, PD)等，但並不限於該等。

### 【0010】

基底基板1具有包括半導體晶體之生長起點的平坦之一主面(以下，亦稱為第1面)1a、與第1面1a為相反之側的平坦之另一主面(以下，亦稱為第2面)1b、及將第1面1a與第2面1b連接之側面(以下，亦稱為第3面)1c。基底基板1之至少第1面1a由氮化物半導體構成。基底基板1可為包含例如氮化鎵(GaN)、氮化鋁鎵(AlGaN)、氮化銦鎵(InGaN)等氮化物半導體之基板。

### 【0011】

本實施方式中使用之基底基板1係自GaN單晶錠切出之GaN基板。基底基板1係以包括半導體晶體之生長起點之第1面1a成為特定之面方向之方式自單晶錠切出而成。基底基板1既可為於GaN中摻雜有Si等雜質之n型基板，亦可為於GaN中摻雜有Mg等雜質之p型基板。基底基板1中之雜質密度例如為 $1 \times 10^{19} \text{ cm}^{-3}$ 左右以下。

### 【0012】

#### (a)形成步驟

形成步驟a係利用ELO法於基底基板1之第1面1a上形成複數個半導體層3之步驟。於形成步驟a中，以使於沿第1面1a之方向相鄰之半導體層3彼此於沿第1面1a之方向至少部分相離之方式形成複數個半導體層3。

### 【0013】

形成步驟a包括以下所示之遮罩形成步驟a1、半導體層形成步驟a2及遮罩去除步驟a3。

#### 【0014】

##### (a1)遮罩形成步驟

遮罩形成步驟a1係於基底基板1上形成抑制半導體晶體結晶之沈積抑制遮罩(以下，亦簡稱為遮罩)6之步驟。於遮罩形成步驟a1中，首先，於基底基板1之第1面1a上，將成為遮罩6之材料之氧化矽(例如SiO<sub>2</sub>等)藉由電漿化學氣相沈積(Plasma Chemical Vapor Deposition, PCVD)法等以例如100 nm左右積層於第1面1a上。繼而，例如使用光微影法及利用緩衝氫氟酸(Buffered Hydrogen Fluoride, BHF)之濕式蝕刻，將氧化矽層圖案化。如此，於第1面1a上以特定圖案形成遮罩6。

#### 【0015】

遮罩6例如亦可為將帶狀部61以特定間隔平行排列複數個而成之條狀。相鄰之兩個帶狀部61之間的亦被稱為遮罩窗口之開口部62之寬度例如為2 μm至20 μm左右。帶狀部61之寬度例如為50 μm至200 μm左右。

#### 【0016】

基底基板1之第1面1a中的第3面1c附近之緣部區域亦可被遮罩6覆蓋。藉此，能夠將生長於第1面1a之緣部區域之半導體層3自基底基板1確實地徹底分離。進而，能夠抑制半導體晶體於第1面1a之緣部區域異常生長。

#### 【0017】

##### (a2)半導體層形成步驟

於半導體層形成步驟a2中，使GaN晶體自基底基板1之第1面1a中的

未被遮罩6覆蓋且露出於開口部62之區域氣相生長。

### 【0018】

作為用以使半導體晶體生長之方法，可使用例如利用將氯化物用於III族原料之氯化物轉運法之氣相生長(Vapor Phase Epitaxy, VPE)、或將有機金屬用於III族原料之有機金屬化學氣相沈積(Metal Organic Chemical Vapor Deposition, MOCVD)。例如，能夠藉由於GaN晶體之生長中使III族元素之原料氣體之比率、雜質之原料氣體之比率等變化，而將半導體層3形成為作為發光二極體(Light Emitting Diode, LED)或半導體雷射(Laser Diode, LD)等發揮功能之多層膜。

### 【0019】

若所生長之半導體晶體超過遮罩6之開口部62，則半導體晶體亦沿遮罩6之上表面橫向生長。半導體晶體之生長於自第1面1a生長之半導體晶體與相鄰之半導體晶體相互重疊前結束即可。如此，例如如圖1、2所示，獲得分別藉由連接部2而連接於第1面1a之複數個半導體層3。與半導體層3相同，連接部2例如包含GaN晶體。連接部2例如寬度為2 μm至20 μm左右，高度為100 nm至500 nm左右。各半導體層3例如寬度為50 μm至200 μm左右，高度為10 μm至50 μm左右。半導體晶體之生長亦可持續至沿遮罩6之上表面橫向生長之半導體晶體與相鄰之半導體晶體重疊之前。於該情形時，獲得藉由複數個連接部2而連接於第1面1a之半導體層。

### 【0020】

#### (a3)遮罩去除步驟

遮罩去除步驟a3係於半導體層形成步驟a2完成後去除遮罩6之步驟。於遮罩去除步驟a3中，將形成有半導體層3之基底基板1自氣相生長裝置

(磊晶裝置)取出，利用實質上不侵蝕半導體層3之蝕刻劑去除遮罩6。

### 【0021】

例如，於遮罩6包含氧化矽膜之情形時，進行使用BHF之濕式蝕刻，而去除遮罩6。如此，例如如圖1所示，獲得分別藉由連接部2而與第1面1a連接之複數個半導體層3。

### 【0022】

複數個半導體層3之各者於俯視時亦可沿特定方向延伸。又，複數個半導體層3於俯視時例如亦可形成如圖3所示之圖案。複數個半導體層3例如亦可如圖3(a)所示形成沿特定方向延伸之條狀圖案。複數個半導體層3例如亦可如圖3(b)所示排列成鋸齒狀，而形成所謂之重複花紋圖案。複數個半導體層3例如亦可如圖3(c)所示形成各半導體層3於其兩端部與相鄰之半導體層3連接而成之格子狀圖案。

### 【0023】

#### (b)脆弱化步驟

脆弱化步驟b係對連接部2照射雷射光5而使連接部2脆弱化之步驟。於脆弱化步驟b中，藉由雷射光5之照射，例如能夠使連接部2熱改性，從而使連接部2之晶體結構變化。藉此，例如能夠使連接部2產生裂縫、裂紋等，從而降低連接部2之機械強度。於脆弱化步驟b中，可藉由雷射光5之照射，將連接部2完全或部分切斷。

### 【0024】

雷射光5之波長例如亦可為370 nm以下。作為輸出雷射光5之光源，可使用例如AlGAN系半導體雷射、KrF準分子雷射、ArF準分子雷射、YAG雷射(三次諧波)等。雷射光5之焦距及光點大小可根據基底基板1、連

接部2及半導體層3之尺寸等適當選擇。

### 【0025】

雷射光5既可自基底基板1之第1面1a側照射，亦可自基底基板1之第2面1b側照射。雷射光5亦可自基底基板1之第3面1c側照射。

### 【0026】

#### (c)分離步驟

分離步驟c係將複數個半導體層3自基底基板1分離之步驟。於分離步驟c中，例如將刀片抵接於半導體層3，或對連接部2照射超音波等，而對經脆弱化之連接部2施力。藉此，能夠使連接部2斷裂，從而使半導體層3自基底基板1分離。

### 【0027】

當於脆弱化步驟b中，藉由雷射光5之照射將連接部2完全切斷時，可省略分離步驟c。

### 【0028】

根據本實施方式之半導體元件之製造方法，形成於基底基板1之第1面1a上之複數個半導體層3係於沿第1面1a之方向相鄰之半導體層3彼此於沿第1面1a之方向至少部分相離。因此，能夠將因對連接部2之雷射光5之照射而產生且充滿半導體層3與基底基板1之間之空間的分解生成氣體或蒸發氣體等釋放至外部。氣體向外部之釋放例如可如圖1中之箭頭所示，經由相鄰之半導體層3彼此之間之隙(以下，亦稱為釋放路徑)G進行。藉此，能夠減小由分解生成氣體或蒸發氣體等之壓力引起之半導體層3及基底基板1之損傷。其結果，能夠製造高品質之半導體元件S。又，基底基板1可重複使用，而無需進行用以去除損傷部位之研磨，或僅需進行少量研

磨。藉此，能夠使半導體元件S之生產效率提昇，且能夠提供一種可使基底基板1之可重複使用次數增加之半導體元件S。

#### 【0029】

又，於本實施方式之半導體元件之製造方法中，無需對基底基板1整體照射雷射光5，僅對將各半導體層3與第1面1a連接之連接部2照射即可。因此，能夠抑制半導體層3及基底基板1被過度加熱，從而減少半導體層3及基底基板1之熱損傷。其結果，能夠製造高品質之半導體元件S。又，基底基板1可重複使用，而無需進行用以去除損傷部位之研磨，或僅需進行少量研磨。藉此，能夠使半導體元件S之生產效率提昇，且降低半導體元件S之製造成本。

#### 【0030】

又，於本實施方式之半導體元件之製造方法中，基底基板1、連接部2及半導體層3包含GaN晶體，故該等之折射率實質上相同。藉此，能夠減少基底基板1與連接部2之界面、及連接部2與半導體層3之界面處的雷射光5之折射及反射。其結果，能夠高精度且高效地對連接部2照射雷射光5。進而，能夠製造高品質之半導體元件S。又，能夠使半導體元件S之生產效率提昇。

#### 【0031】

於半導體層形成步驟a2中，於使半導體晶體之生長持續至相鄰之半導體晶體彼此相互重疊前，以形成藉由複數個連接部2而連接於第1面1a之半導體層之情形時，於進行脆弱化步驟b前，亦可於該半導體層形成沿其厚度方向貫通之貫通孔。藉此，能夠將充滿半導體層與基底基板1之間之空間的分解生成氣體或蒸發氣體經由貫通孔釋放至外部。其結果，即便於

形成藉由複數個連接部2而連接於第1面1a之半導體層之情形時，亦能夠製造高品質之半導體元件S，且能夠使半導體元件S之生產效率提昇。

#### 【0032】

於脆弱化步驟b中，亦可自基底基板1之第2面1b側照射雷射光5，使其自第2面1b入射至基底基板1。因基底基板1為包含大致相同材料之基板，而非藍寶石基板、SiC基板等於表面形成GaN層而成之異質基板，故基底基板1之折射率實質上固定。因此，藉由使雷射光5自基底基板1之第2面1b入射，能夠將雷射光5高精度地聚集至連接部2。又，藉由自未形成半導體層3之第2面1b側照射雷射光5，能夠減小雷射光5之照射使半導體層3改性之可能性。進而，因基底基板1之折射率實質上固定，故作為用以將雷射光5聚集至連接部2之光學系統，可使用簡易構成之透鏡光學系統。藉此，能夠使半導體元件S生產效率提昇。再者，本記載並非排除於本發明中採用藍寶石基板、SiC基板等異質基板作為基底基板1之情況。

#### 【0033】

於脆弱化步驟b中，亦可對連接部2照射微微秒脈衝雷射光或飛秒脈衝雷射光。藉此，能夠於作為雷射光5之聚光點之連接部2，誘發利用多光子吸收之剝蝕現象。因此，能夠抑制於半導體層3及基底基板1中產生熱損傷，且以高精度使連接部2脆弱化。

#### 【0034】

於脆弱化步驟b中，亦可對連接部2照射亞奈秒脈衝雷射光或奈秒脈衝雷射光。藉此，相較於雷射光5之脈衝寬度為微微秒或飛秒之情形，材料去除率較高，故能夠使脆弱化步驟b中之加工效率提昇。

#### 【0035】

於雷射光5之脈衝寬度為亞奈秒或奈秒之情形時，相較於雷射光5之脈衝寬度為微微秒或飛秒之情形，有時會產生大量分解生成氣體或蒸發氣體。藉由優化釋放路徑G，即便於雷射光5之脈衝寬度為亞奈秒或奈秒之情形時，亦能夠將分解生成氣體及蒸發氣體有效地釋放至外部。釋放路徑G之優化例如亦可為如圖1所示，將各半導體層3形成為具有下表面之角部較圓之剖面形狀。釋放路徑G之優化例如亦可為如圖3(b)所示，形成排列成鋸齒狀之複數個半導體層3，於互不相同之兩個方向，調整相鄰之半導體層3彼此之間隔。

#### 【0036】

脆弱化步驟b中之雷射光5之掃描路徑根據形成於基底基板1上之複數個半導體層3之圖案形狀等，選擇半導體元件S之生產效率提昇之掃描路徑即可。於脆弱化步驟b中，例如亦可一面使基底基板1繞垂直於第1面1a之軸線旋轉，一面自基底基板1之外周部向中央部掃描雷射光5。藉此，無需使雷射光5之聚光點往返複數次，故能夠縮短脆弱化步驟b所需之時間。進而，能夠使半導體元件S之生產效率提昇。

#### 【0037】

於脆弱化步驟b中，亦可藉由加熱基底基板1，將基底基板1之溫度維持於特定之溫度範圍內。藉此，能夠使因雷射光5之照射而析出之Ga金屬為熔融狀態，從而使其不易固著於半導體層3。藉此，能夠維持半導體層3之品質。特定之溫度範圍例如可為室溫附近(15°C至35°C左右)以上300°C以下。

#### 【0038】

於脆弱化步驟b中，為了抑制因雷射光5之照射而成為高溫度之基底

基板1之氧化、及因雷射光5之照射而析出之Ga金屬之氧化，亦可調整雷射加工裝置內之氣體氛圍、壓力等。藉此，能夠減少因氧化所導致之基底基板1之損傷。其結果，基底基板1可重複使用，而無需進行用以去除損傷部位之研磨，或僅需進行少量研磨。藉此，能夠使半導體元件S之生產效率提昇，且降低半導體元件S之製造成本。又，因能夠抑制氧化之Ga金屬附著於半導體層3，故能夠減小半導體層3之品質降低之可能性。其結果，能夠製造高品質之半導體元件S。

#### 【0039】

於脆弱化步驟b中，亦可使雷射光5之焦點對準連接部2之基底基板1側之端部21。藉此，能夠抑制因雷射光5之照射所導致之半導體層3之不希望之熱改性。其結果，可省略用以將半導體層3中之熱改性部位去除之研磨，或能夠減小研磨半導體層3之量。進而，能夠使半導體元件S之生產效率提昇。

#### 【0040】

於脆弱化步驟b中，亦可使雷射光5之焦點對準連接部2之半導體層3側之端部22。藉此，能夠抑制因雷射光5之照射所導致之基底基板1之不希望之熱改性。其結果，可省略用以將基底基板1中之熱改性部位去除之研磨，或能夠減小研磨基底基板1之量。進而，能夠使半導體元件S之生產效率提昇，且降低半導體元件S之製造成本。

#### 【0041】

於脆弱化步驟b中，亦可使雷射光5之焦點對準連接部2之位於基底基板1側之端部21與半導體層3側之端部22之間的中間部23。藉此，能夠抑制半導體層3及基底基板1之不希望之熱改性。其結果，能夠製造高品質之

半導體元件S，且能夠使半導體元件S之生產效率提昇，降低半導體元件S之製造成本。

#### 【0042】

當於脆弱化步驟b中，未將連接部2完全切斷時，分離步驟c亦可包括準備步驟c1、接合步驟c2及剝離步驟c3。

#### 【0043】

準備步驟c1係準備具有與基底基板1之第1面1a對向之對向面10a的支持基板10之步驟。支持基板10於對向面10a具有包含使用AuSn等材料之焊料之接合層10b。

#### 【0044】

接合步驟c2係將支持基板10接合於複數個半導體層3之上表面之步驟。於接合步驟c2中，首先，將支持基板10配置於在形成步驟a中形成於基底基板1上之複數個半導體層3之上。支持基板10係以對向面10a與基底基板1之第1面1a對向之方式配置。繼而，一面將支持基板10按壓至基底基板1側一面加熱，而將支持基板10接合於複數個半導體層3之上表面。

#### 【0045】

剝離步驟c3係將複數個半導體層3自基底基板1剝離之步驟。於剝離步驟c3中，使基底基板1與支持基板10相對相離。藉此，於藉由雷射光5之照射而脆弱化之連接部2產生拉伸應力，連接部2斷裂，因此，能夠將複數個半導體層3自基底基板1剝離。藉由預先使連接部2脆弱化，能夠將複數個半導體層3自基底基板1剝離，而不對該等造成損傷。剝離步驟c3亦可包括於半導體層3形成解理面之步驟、及於半導體層3形成電極、配線導體等之步驟。

**【0046】**

再者，準備步驟c1及接合步驟c2亦可於形成步驟a與脆弱化步驟b之間進行。於該情形時，因雷射光5之照射而產生之分解生成氣體或蒸發氣體經半導體層3與基底基板1之間之空間沿第1面1a流向基底基板1之外緣部，而釋放至外部。於支持基板10，亦可形成有用以促進分解生成氣體或蒸發氣體向外部釋放之氣體流路(未圖示)。氣體流路例如亦可為沿厚度方向貫通支持基板10之貫通孔。氣體流路例如亦可為形成於支持基板10之對向面10a之槽部。

**【0047】**

本發明之半導體元件之製造方法包括：形成步驟，其係於基底基板之第1面，以使於沿上述第1面之方向相鄰之半導體層彼此於沿上述第1面之方向至少部分相離之方式藉由磊晶生長形成複數個半導體層；

脆弱化步驟，其係對上述複數個半導體層之各者與上述第1面之連接部照射雷射光，而使上述連接部脆弱化；及

分離步驟，其係將上述複數個半導體層自上述基底基板分離。

**【0048】**

為了製造品質良好之半導體元件，將半導體層自基板分離之方法仍有改善空間。

**【0049】**

根據本發明之半導體元件之製造方法，能夠減少將半導體層自基底基板分離時的基底基板及半導體層之損傷。藉此，能夠製造高品質之半導體元件，且能夠使半導體元件之生產效率提昇。

**【0050】**

**[實施方式2]**

以下，參照模式性地示出之各圖對本發明之其他實施方式進行說明。

**【0051】**

如圖5所示，本實施方式之半導體元件之製造方法包括元件形成步驟S1、光照射步驟S2(或亦稱為脆弱化步驟)及分離步驟S3。又，如圖6A、圖6B及圖6C所示，元件形成步驟S1係於基底基板1上利用ELO法形成藉由連接部2而結合之半導體元件33之步驟。光照射步驟S2係使連接部2接觸蝕刻溶液4，且對連接部2之至少一部分照射雷射光5等光，而使連接部2溶化或脆弱化之步驟。分離步驟S3係將藉由光照射步驟S2使連接部2脆弱化等後之半導體元件33自基底基板1分離之步驟。

**【0052】**

元件形成步驟S1及光照射步驟S2亦可不按此順序進行，例如亦可並行地進行元件形成步驟S1與光照射步驟S2。藉此，能夠縮短步驟時間。作為半導體元件33，可列舉例如發光二極體(Light Emitting Diode，LED)、半導體雷射(Laser Diode，LD)、光電二極體(Photodiode，PD)等，但並不限於該等。

**【0053】**

基底基板1具有成為半導體晶體之生長起點的平坦之一主面、即第1面1a、及其背面側之平坦之另一主面、即第2面1b。第1面1a之至少表面為氮化物半導體。實施方式中使用之基底基板1例如係以作為生長面之第1面1a成為特定之面方向之方式自氮化鎵(GaN)之單晶錠切出之GaN基板。GaN基板可為於半導體中摻雜有Si等雜質之n型基板或p型基板中之任一

種。GaN基板之雜質密度例如可為 $1 \times 10^{19} \text{ cm}^{-3}$ 左右以下。

#### 【0054】

又，作為基底基板1，除可使用GaN基板以外，亦可使用除藍寶石基板、SiC基板等GaN以外之於基板之表面形成有GaN層之基板。基底基板1之表面並不限於GaN層，只要為由GaN系半導體構成之基板，便可使用。此處所說之「氮化物半導體」係指由 $\text{Al}_x\text{Ga}_y\text{In}_z\text{N}$  ( $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ,  $0 \leq z \leq 1$ ) 構成者。

#### 【0055】

於上述基底基板1上形成遮罩6。遮罩6例如係於基底基板1上將成為遮罩6之材料之氧化矽(例如 $\text{SiO}_2$ 等)藉由PCVD(Plasma Chemical Vapor Deposition)法等以100 nm左右積層於第1面1a上。繼而，例如藉由光微影法及使用緩衝氫氟酸(BHF, Buffered Hydrofluoric acid)之濕式蝕刻，將 $\text{SiO}_2$ 層圖案化，而形成圖6A所示之遮罩6。

#### 【0056】

遮罩6為將帶狀部6a以特定間隔平行排列複數個而成之條狀。相鄰之兩個帶狀部6a之間的亦被稱為遮罩窗口之開口部7之寬度例如為2  $\mu\text{m}$ 至20  $\mu\text{m}$ 左右。帶狀部6a之寬度例如為50  $\mu\text{m}$ 至200  $\mu\text{m}$ 左右。

#### 【0057】

圖7係表示遮罩之圖案形狀之俯視圖。作為用以形成遮罩6之遮罩材料，除可為 $\text{SiO}_2$ 以外，只要為不會因氣相生長而自遮罩材料生長出半導體層之材料即可。遮罩材料例如可使用能夠圖案化之 $\text{ZrO}_x$ 、 $\text{TiO}_x$ 或 $\text{AlO}_x$ 等氧化物、或者W或Cr等過渡金屬。又，遮罩層之積層方法可適當使用蒸鍍法、濺射或塗佈硬化等適合遮罩材料之方法。作為具體例，形成厚度為

100 nm至500 nm左右之SiO<sub>2</sub>層作為遮罩6。SiO<sub>2</sub>層之形成係先將成為遮罩6之材料之氧化矽(SiO<sub>2</sub>)藉由PCVD(Plasma Chemical Vapor Deposition)法等以100 nm至500 nm左右之厚度積層於第1面1a上。

#### 【0058】

作為遮罩6之遮罩圖案，除可為圖7之參照符號7a所示之帶狀或條狀以外，亦可為參照符號7b所示之複數個帶狀體以縱橫正交之方式配置之格子狀。又，亦可為參照符號7c所示之以固定間隔(重複間距)斷開之開口部7重複複數次而成的所謂之重複花紋(圖案)。

#### 【0059】

考慮到下述半導體層3之剝離、分離之容易性，基底基板1之第1面1a中的基底基板1之端面(側面)1c附近之緣部區域亦可由上述遮罩6覆蓋。藉此，位於基底基板1之端部的緣部附近之半導體層亦能夠容易地剝離。

#### 【0060】

繼而，如圖6B所示，使作為半導體之晶體生長層之半導體元件層8從自開口部7露出之第1面1a氣相生長。於本實施方式中，半導體元件層8為氮化物半導體層，但亦可使用其他材料。

#### 【0061】

晶體生長方法可使用利用將氮化物用於III族原料之氮化物轉運法之氣相生長VPE(Vapor Phase Epitaxy)、或將有機金屬用於III族原料之MOCVD(Metal Organic Chemical Vapor Deposition)。亦可於生長步驟中使III族元素之原料氣體之比率、雜質之原料氣體之比率等變化，而將半導體元件層8形成為作為LED或LD等半導體元件33發揮功能之多層膜。

#### 【0062】

若所生長之晶體超過遮罩6之開口部7，則晶體亦沿遮罩6之上表面橫向生長。晶體生長係於自第1面1a生長之半導體晶體與相鄰之半導體晶體相互重疊前結束。如此，獲得利用ELO法使氮化物半導體生長之半導體元件層8。半導體元件層8之寬度例如為50  $\mu\text{m}$ 至200  $\mu\text{m}$ 左右，高度為10  $\mu\text{m}$ 至50  $\mu\text{m}$ 左右。

#### 【0063】

例如形成作為金屬層之接著層9後，將基底基板1、形成於基底基板1上之遮罩6、半導體元件層8及接著層9浸漬於BHF約10分鐘左右，去除遮罩6。藉此，如圖6C所示，於基底基板1上形成半導體元件33。半導體元件33經由生長於遮罩6之開口部7之半導體元件層8之一部分、即柱狀之連接部2與基底基板1相連。接著層9可用作半導體元件33之電極。

#### 【0064】

其中，根據半導體元件33之構成，接著層9亦可不必用作電極。半導體元件層8具有上表面8a、及位於其相反側之下表面8b。又，遮罩6之去除於下述半導體元件33與支持基板10連接前或連接後進行均可，只要能夠利用BHF使接著層9之至少一部分腐蝕溶解即可。接著層9亦可使半導體元件33之上表面接著於支持基板10。或者，接著層9亦可於進行防腐後，作為兼作半導體元件33之電極之金屬層。

#### 【0065】

其次，如圖6C所示，於光照射步驟中，藉由使連接部2接觸蝕刻溶液4，且對連接部2或其周邊照射包含引起光化學反應以進行溶解之波長之光（於該例中為雷射光5），而使連接部2溶化或脆弱化。

#### 【0066】

此處，亦可使用例如自LED或鹵素燈等發出之光代替雷射光5。但為了獲得光化學反應之波長選擇性及較快之反應速度，使用能夠對微小區域進行高強度照射之雷射光5即可。

#### 【0067】

雷射光5亦可對連接部2之半導體元件33側或包括半導體元件33側之一部分之區域進行照射。於該情形時，於將連接部2之半導體元件33側自基底基板1分離時，能夠不在半導體元件33側殘留突起結構等地進行分離，從而能夠減小封裝該分離後之半導體元件33時的步驟上之制約。

#### 【0068】

又，雷射光5亦可對連接部2之基底基板1側或包括基底基板1側之一部分之區域進行照射。藉由如此限定雷射光5之照射區域，能夠減少對半導體元件33側之熱衝擊等影響，且於進行雷射光5之焦點位置控制時無需進行高精度對位。

#### 【0069】

又，雷射光5亦可對連接部2之位於基底基板1側之端部與半導體元件33側之端部之間的中間部進行照射。藉此，能夠使待蝕刻去除之區域為最小限度，而能夠實現雷射光5之低輸出化，或能夠縮短蝕刻時間，從而能夠使生產性提昇。

#### 【0070】

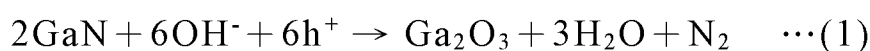
進而，亦可使雷射光5之焦點對準上述位置，於基底基板1之基板面內之任意方向掃描(scan)雷射光5。即便於該情形時，亦可使用如上所述之光源代替雷射光5。

#### 【0071】

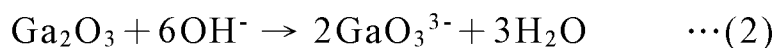
對連接部2於使其接觸作為電解液之蝕刻溶液之狀態下照射雷射光5之方法亦稱為光電化學蝕刻((Photo-electrochemical, PEC)蝕刻)。該PEC蝕刻係對半導體(GaN)於蝕刻溶液中照射雷射光，使其發生如下式(1)所示之「氧化反應」、及如下式(2)所示之「氧化膜溶解反應」。式(1)中之「 $h^+$ 」表示電洞。

**【0072】**

<氧化反應>

**【0073】**

<溶解反應>

**【0074】**

藉由上述氧化反應及氧化膜溶解反應，當對連接部2於蝕刻溶液4中照射雷射光5時，自連接部2之內部向表面產生電場，連接部2自表面開始溶解於酸或鹼、或者脆弱化。

**【0075】**

此種PEC蝕刻為能夠僅對包含光生成載體之層進行蝕刻之光誘導性蝕刻，因此，能夠藉由以通過電荷量控制利用於半導體表面發生之氧化反應的蝕刻之速度，而確保低損傷性。

**【0076】**

於GaN層生成之光載體(電洞)流入蝕刻溶液，如上述般用於蝕刻反應。因此，若GaN層經蝕刻而薄層化，則載體之數量減少，因半導體內之電流供給路徑之空乏化而導致反應電流路徑被完全阻斷，藉此，蝕刻反應

自行停止。藉由該自行停止，而減少因製程範圍變大、基板內及批次間之製程之偏差而導致良率降低之情況。

#### 【0077】

如圖8A、圖8B及圖8C所示，使用未圖示之基板接合裝置將支持基板10連接於對連接部2照射雷射光5後之半導體元件33。於將支持基板10連接於半導體元件33時，以基底基板1之第1面1a與支持基板10之對向面10a平行之方式將基底基板1與支持基板10安裝至基板接合裝置。

#### 【0078】

繼而，使支持基板10之對向面10a與半導體元件33之上表面(接著層9之上表面)接觸。對支持基板10加壓，加壓使接著層9密接於支持基板10後，加熱至300°C，進行例如AuSn接合。藉此，如圖8A所示，支持基板10接合於半導體元件33。該接合並不限於AuSn接合，可為使用其他材料之各種接合方法。

#### 【0079】

如圖8B所示，藉由對連接部2如上述般照射雷射光，而使連接部2脆弱化等。將基板接合裝置冷卻後，自基板接合裝置取出基底基板1，使支持基板10向背離基底基板1之方向移動。藉此，於藉由雷射光5之照射而脆弱化之連接部2產生較大之拉伸應力，如圖8C所示，連接部2斷裂。此時，因連接部2處於脆弱化等狀態，故能夠容易地將基底基板1分離。分離可利用適當之方法。可認為連接部2係根據脆弱化部位而殘存於基底基板1側、半導體元件33側或以上兩者。因此，分離後，利用研磨等去除殘留於半導體元件33之連接部2之殘片。

#### 【0080】

如此，因半導體元件33與基底基板1之連接部2溶化或脆弱化，故能夠降低因分離步驟而導致之裂縫及結晶缺陷之產生風險，實現基底基板1之大口徑化，使分離步驟之良率提昇。又，於分離步驟中，亦可於半導體元件33及基底基板1中之至少一者形成複數個具有晶面之表面粗糙區域。藉此，於將半導體元件33自基底基板1分離時，能夠不易產生裂縫，或使裂縫不易擴展。

### 【0081】

圖9A～圖9C係表示連接部之蝕刻形狀之圖。於自側方對連接部2照射雷射光5時，自基底基板1向半導體元件33產生箭頭E方向之電場，基底基板1之第1面1a為Ga極面，面向基底基板1之半導體元件33之對向面3a為N極面，帶有極性。藉此，相較於為N極面之對向面3a之氧化，為Ga極面之第1面1a之氧化被進一步促進，蝕刻進行得更快。因此，如圖9A所示，連接部2被蝕刻成剖面為基底基板1側之寬度b1較小且半導體元件33側之寬度b2較大之倒梯形。

### 【0082】

經本案發明者確認，於電子密度為 $3 \times 10^{17} \text{ cm}^{-3}$ 之情形時，例如於將於GaN之試樣浸漬於pH值為13之KOH之蝕刻溶液，且照射波長 $\lambda = 325 \text{ nm}$ 之HeCd雷射之雷射光時，可獲得蝕刻速度為 $525 \text{ nm/min}$ 之蝕刻速度。

### 【0083】

於本實施方式中，利用產生能量障壁之帶結構之材料、例如n-GaN/i-GaN/n-GaN形成半導體元件層8。然後，對選擇性區域照射雷射光，使其產生由光激發、電流電路、電場畸變引起之分極等。藉此，能夠藉由可促進電荷存在部分之化學蝕刻反應之KOH、TMAH等蝕刻劑，對

連接部2或其一部分選擇性地進行蝕刻。

#### 【0084】

又，於本實施方式中，利用VAS(Void-Assisted Separation，空隙輔助分離)法、粗初始晶核之形成、利用陽極化學處理之多孔質化、In微滴法等使連接部2為具有孔隙之結構。藉此，表面積增加，相較於不具有孔隙ELO結構，剛性降低。又，藉由同時使蝕刻速度增大，能夠實現選擇性脆弱化。例如，如圖9B所示，能夠蝕刻成剖面為連接部2之半導體元件33側之寬度 $b_2$ 較小且基底基板1側之寬度 $b_1$ 較大之梯形。

#### 【0085】

藉由進行連接部2之半導體元件33側及基底基板1側之孔隙度(孔隙密度)之控制，能夠控制蝕刻速度，亦能夠控制寬度 $b_1$ 及寬度 $b_2$ 。藉此，能夠改變連接部2之蝕刻速度，使寬度 $b_1 > b_2$ 。又，尤其是連接部2與基底基板1之界面(ELO結構之初始生長層)之孔隙化能夠藉由磊晶生長條件、VAS法等容易地實現。

#### 【0086】

又，如圖9C所示，亦可使連接部2之基底基板1側之端部與半導體元件33側之端部之間的中間部、進而詳細而言中央部之寬度 $b_3$ 小於連接部2之兩端部之寬度 $b_1$ 、 $b_2$ ，從而能夠實現脆弱化部位之高操作性。為了改變連接部2之蝕刻速度，使寬度 $b_1$ 、寬度 $b_2 > b_3$ ，例如可藉由進行連接部2、夾著連接部2之半導體元件33側、及基底基板1側之電子濃度差之控制而實現。或者，亦可利用異質磊晶生長插入帶隙不同之層，同樣地，藉由插入於連接部2之半導體元件33側或基底基板1側之界面產生應變之應力層，亦能夠進行蝕刻速度之控制。或者，可使連接部2之內部具有如

上所述之多層結構而進行蝕刻速度之控制。

### 【0087】

如上所述，根據本實施方式之半導體元件之製造方法，不僅使連接部脆弱化等，且利用支持基板。因此，能夠降低使因分離步驟而導致之裂縫及結晶缺陷之產生風險，從而能夠實現基底基板之大口徑化，且提昇分離步驟之良率。

### 【0088】

本發明之半導體元件之製造方法包括：元件形成步驟，其係於基底基板上形成經由連接部而位於基底基板上之半導體元件；光照射步驟，其係對上述連接部於使其接觸蝕刻溶液之狀態下照射光，使其溶化或脆弱化；及分離步驟，其係將上述半導體元件自上述基底基板分離。

### 【0089】

於如專利文獻1所記載之先前技術中，可認為當於半導體元件及基底基板之兩者產生裂縫及結晶缺陷之情形時，會產生半導體元件之特性及製造上之良率之降低。因此，期望半導體元件之製造方法能夠減少於半導體元件及基底基板之兩者產生裂縫及結晶缺陷之情況，且不易產生半導體元件之特性及製造上之良率之降低。

### 【0090】

根據本發明之半導體元件之製造方法，能夠減少因分離步驟而導致之裂縫及結晶缺陷之產生，且實現基底基板之大口徑化。藉此，能夠提昇分離步驟之良率，從而提昇生產性。

### 【0091】

[實施方式3]

圖10及圖11係表示實施方式3之半導體元件之製造方法的製造方法之剖視圖。如圖10及圖11所示，實施方式3之半導體元件之製造方法包括以下步驟：形成半導體基板HK，該半導體基板HK具有基底基板UK、及接合於基底基板UK之層狀第1半導體部SL1；及使第1半導體部SL1自基底基板UK離開。第1半導體部SL1包含氮化物半導體。第1半導體部SL1亦可為第1半導體層。

#### 【0092】

第1半導體部SL1具有向基底基板UK突出之凸部TS，凸部TS包含氮化物半導體。凸部TS於俯視時位於第1半導體部SL1之中央，且為具有長邊之形狀。凸部TS與基底基板UK接合，於半導體基板HK，形成位於基底基板UK與第1半導體部SL1之間之中空部TK。中空部TK與凸部TS之側面SF相接，且通至半導體基板HK之外部，可作為氣體、液體之流路。

#### 【0093】

作為氮化物半導體之具體例，可列舉GaN系半導體、AlN(氮化鋁)、InAlN(氮化銦鋁)、InN(氮化銦)。Z方向為凸部TS之氮化物半導體之c面(0001)面之法線方向。X方向為凸部TS之氮化物半導體之a面(11-20)面之法線方向，Y方向為凸部TS之氮化物半導體之m面(1-100)面之法線方向。

#### 【0094】

於圖10中，於使第1半導體部SL1自基底基板UK離開前，進行對凸部TS之雷射光之照射(雷射剝蝕)。另一方面，於圖11中，於使第1半導體部SL1離開前，進行向中空部TK之蝕刻液EH之注入、及對凸部TS之雷射光之照射(光激發)。

#### 【0095】

於實施方式3中，如圖10、圖11所示，於位於基底基板UK上且包括遮罩部M1、M2及開口部K1、K2之遮罩ML之上，利用ELO(Epitaxial Lateral Overgrowth)法形成第1半導體部SL1，之後藉由蝕刻去除遮罩部M1、M2，而形成中空部TK。遮罩ML亦可為遮罩層。凸部TS形成於開口部K1。凸部TS亦可為以其中所包含之氮化物半導體之 $\langle 1-100 \rangle$ 方向(Y方向)為長度方向之形狀。

### 【0096】

於第1半導體部SL1包括於俯視時不與凸部TS重疊且穿透位錯密度為凸部TS之1/5以下之低位錯部WG。半導體基板HK包括第2半導體部SL2，第1及第2半導體部SL1、SL2沿氮化物半導體之 $\langle 11-20 \rangle$ 方向(X方向)排列。第2半導體部SL2亦可為第2半導體層。半導體基板HK具有形成於第1半導體部SL1上之器件部DL。器件部DL未圖示，例如具有p型半導體部、n型半導體部、包括發光區域之活性部、及電極部。p型半導體部、n型半導體部、活性部及電極部分別形成為層狀，藉由積層而形成器件部DL。即，器件部DL亦可為器件層。發光區域可形成為於俯視時不與低位錯部WG重疊。

### 【0097】

如圖10及圖11所示，半導體基板HK亦可構成為包括與基底基板UK對向之支持基板SK，且第1半導體部SL1位於基底基板UK與支持基板SK之間。亦可構成為器件部DL之電極部與支持基板SK接合。

### 【0098】

圖12係表示基底基板之構成例之剖視圖。如圖12所示，亦可構成為凸部TS所包含之氮化物半導體為GaN系半導體，基底基板UK具有晶格常

數與凸部TS之GaN系半導體不同之異質基板MK、及形成於異質基板MK上且包含氮化物半導體之晶種部SD。於該情形時，既可由為矽基板之主基板MK及晶種部SD(例如AlN部)構成基底基板UK，亦可由為碳化矽基板之主基板MK及晶種部SD(例如GaN系半導體部)構成基底基板UK。又，亦可由為矽基板之主基板MK、主基板上之緩衝部BF(例如包括AlN部、SiC部中之至少一者)、緩衝部上之晶種部SD(例如GaN系半導體部)構成基底基板UK。再者，並不限於該等構成，基底基板UK亦可為塊型之GaN基板或塊型之SiC基板(六方晶系)。晶種部SD亦可為晶種層，緩衝部BF亦可為緩衝層。

#### 【0099】

圖13係表示半導體基板之構成例之俯視圖。如圖13所示，於半導體基板HK中，第1半導體部SL1及器件部DL亦可被分割為複數個半導體元件部HB。半導體元件部HB例如作為LED(發光二極體)、半導體雷射器發揮功能。

#### 【0100】

於圖10中，於形成半導體基板HK後，藉由雷射光LZ之照射，使包含氮化物半導體之凸部TS發生雷射剝蝕，藉此，進行凸部TS之脆弱化或橫切(與c面平行之切斷)。因凸部TS之寬度(X方向之大小)小於第1半導體部SL1之寬度，故易於進行使第1半導體部SL1自基底基板UK離開時之步驟(脆弱化或切斷)。因雷射剝蝕而產生之氣體(分解生成物)通過中空部TK釋放至半導體基板HK外部。作為雷射光，可利用例如奈秒脈衝之雷射光。

#### 【0101】

於圖11中，於形成半導體基板HK後，藉由一面使蝕刻液EH接觸凸

部TS之側面，一面對凸部TS照射雷射光LZ，而進行自凸部TS之側面向內部前進之各向異性蝕刻。具體而言，使用藉由光激發而產生之電洞及蝕刻溶液EH之陰離子(例如氫氧離子)使凸部TS之氮化物半導體(例如GaN系半導體)成為氧化物(例如 $Ga_2O_3$ )，使該氧化物離子化而使其溶解於蝕刻溶液EH，藉此，進行凸部TS之脆弱化或橫切(與c面平行之切斷)。因凸部TS之寬度小於第1半導體部SL1之寬度，故易於進行使第1半導體部SL1自基底基板UK離開時之步驟(脆弱化或切斷)。

藉由雷射光LZ之照射而於凸部TS產生電子電洞對，電洞用於氮化物半導體之氧化，電子於蝕刻溶液EH內之反應中被消耗(亦可於蝕刻溶液EH內設置電極，但並不限於此)。藉由如圖11般進行各向異性濕式蝕刻，能夠於抑制蝕刻向Z方向進行(對低位錯部WG之損壞)之前提下，對凸部TS進行蝕刻。

### 【0102】

於圖11中，凸部TS亦可包括蝕刻優先進行之靶部TL。靶部TL亦可為靶層。靶部TL所包含之氮化物半導體(例如GaN系半導體)之帶隙可小於上側及下側之鄰接部分所包含之氮化物半導體。於該情形時，雷射光LZ可設為具有較靶部TL所包含之氮化物半導體之帶隙大之能量的UV光。作為此種UV雷射，例如可利用波長為325 nm之HeCd雷射。

### 【0103】

靶部TL亦可包含銦及鎵(作為一例，為InGaN層)。靶部TL相較於上側及下側之鄰接部分，亦可空隙率較高，剛性較低。靶部TL不必設置於凸部TS之中部，既可以包括凸部TS之根部分之方式設置，亦可以包括前端之部分(與基底基板UK結合之部分)之方式設置。

**【0104】**

於實施方式3中，使第1半導體部SL1自基底基板UK離開之步驟既可是於凸部TS之脆弱化之後進行之步驟，亦可為凸部TS之橫切步驟。雷射光LZ既可自基底基板UK側照射，亦可自支持基板SK側照射，於基底基板UK為遮光性之情形時(例如，於包括矽基板之情形時)，選擇後者。

**【0105】**

於實施方式3中，可進行如下步驟：形成半導體基板HK，該半導體基板HK具有基底基板UK、及接合於基底基板UK之第1半導體部(半導體層)SL1；及使第1半導體部(半導體層)SL1自基底基板UK離開。此處，可構成第1半導體部(半導體層)SL1具有向基底基板UK突出之凸部TS，凸部TS包含氮化物半導體，凸部TS與基底基板UK接合，於半導體基板HK，形成有位於基底基板UK與第1半導體部(半導體層)SL1之間之中空部TK，中空部TK與凸部TS之側面相接，且通至半導體基板HK之外部。並且，於使第1半導體部(半導體層)SL1離開前，可進行對凸部TS之雷射光之照射及對中空部TK之蝕刻液之注入中之至少一者。

**【0106】**

[附記]

以上，對本發明之半導體元件之製造方法詳細地進行了說明，但本發明並不限於上述實施方式，可於不脫離本發明之主旨之範圍內進行各種變更、改良等。

例如，於實施方式1中，記載有採用GaN基板作為基底基板之例，但亦可如實施方式2、3所示，採用具有與半導體層3所包含之半導體材料不同之材料的基底基板。於該情形時，例如，基底基板亦可由藍寶石

(Al<sub>2</sub>O<sub>3</sub>)、碳化矽(SiC)、矽(Si)等形成。又，於該情形時，於基底基板上亦可配置有緩衝部、晶種部。

又，例如，於上述例中，記載有於去除遮罩後照射雷射之例，亦可於照射雷射後且剝離半導體層3前去除遮罩。

### 【符號說明】

#### 【0107】

- 1, UK: 基底基板
- 1a: 一主面(第1面)
- 1b: 另一主面(第2面)
- 1c: 側面(第3面)、端面
- 2: 連接部
- 3: 半導體層
- 4: 蝕刻溶液
- 5, LZ: 雷射光
- 6: 沈積抑制遮罩(遮罩)
- 6a, 61: 帶狀部
- 7, 62, K1, K2: 開口部
- 7a, 7b, 7c: 遮罩圖案
- 8: 半導體元件層
- 8a: 上表面
- 8b: 下表面
- 9: 接著層
- 10, SK: 支持基板

10a:對向面  
10b:接合層  
21, 22:端部  
23:中間部  
33, S:半導體元件  
a:形成步驟  
a1:遮罩形成步驟  
a2:半導體層形成步驟  
a3:遮罩去除步驟  
b:脆弱化步驟  
b1, b2, b3:寬度  
BF:緩衝部  
C, S3:分離步驟  
c1:準備步驟  
c2:接合步驟  
c3:剝離步驟  
DL:器件部  
EH:蝕刻液  
G:間隙(釋放路徑)  
HK:半導體基板  
M1, M2:遮罩部  
ML:遮罩  
S1:元件形成步驟

S2:光照射步驟

SD:晶種部

SF:側面

SL1:第1半導體部

SL2:第2半導體部

TK:中空部

TL:靶部

TS:凸部

WG:低位錯部

X, Y, Z:方向

## 【發明申請專利範圍】

### 【請求項1】

一種半導體元件之製造方法，其包括以下步驟：

準備半導體基板，該半導體基板具備基底基板、位於上述基底基板上且包含遮罩部及開口部之遮罩、及第1半導體部，該第1半導體部包含位於上述開口部並與上述基底基板連接且朝向下之凸部，及位於上述遮罩部上、寬度大於上述凸部且低位錯密度之低位錯部；

對上述凸部照射雷射光；及

使上述第1半導體部離開上述基底基板。

### 【請求項2】

如請求項1之半導體元件之製造方法，其中藉由去除上述遮罩部而於上述基底基板與上述低位錯部之間形成中空部。

### 【請求項3】

如請求項2之半導體元件之製造方法，其包含於對上述凸部照射上述雷射光之前，使與上述基底基板對向之支持基板支持上述第1半導體部之步驟，且

上述中空部通至上述支持基板之外部。

### 【請求項4】

如請求項2之半導體元件之製造方法，其中

上述中空部與上述凸部之側面相接，

於使上述第1半導體部離開前，進行對上述中空部之蝕刻液之注入。

### 【請求項5】

如請求項1之半導體元件之製造方法，其中藉由切斷上述凸部，而使

上述第1半導體部離開上述基底基板。

**【請求項6】**

如請求項1之半導體元件之製造方法，其中上述基底基板係GaN基板、或具有包含氮化物半導體之晶種部之基板。

**【請求項7】**

如請求項1之半導體元件之製造方法，其中上述凸部包含氮化物半導體，且係以上述氮化物半導體之 $\langle 1-100 \rangle$ 方向為長度方向之形狀。

**【請求項8】**

如請求項1之半導體元件之製造方法，其中上述低位錯部之穿透位錯密度為上述凸部之1/5以下。

**【請求項9】**

如請求項7之半導體元件之製造方法，其中上述半導體基板包括第2半導體部，

上述第1及第2半導體部沿上述氮化物半導體之 $\langle 11-20 \rangle$ 方向排列。

**【請求項10】**

如請求項1之半導體元件之製造方法，其中上述半導體基板具有形成於上述第1半導體部上之器件部。

**【請求項11】**

如請求項10之半導體元件之製造方法，其中於上述半導體基板，上述第1半導體部及上述器件部被分割為複數個半導體元件部。

**【請求項12】**

如請求項3之半導體元件之製造方法，其中上述雷射光通過上述支持基板。

**【請求項13】**

如請求項6之半導體元件之製造方法，其中上述凸部包含GaN系半導體，

上述基底基板具有晶格常數與上述GaN系半導體不同之異質基板、及形成於上述異質基板上之上述晶種部。

**【請求項14】**

如請求項2之半導體元件之製造方法，其中藉由上述雷射光之照射，使上述凸部發生雷射剝蝕，

因雷射剝蝕而產生之氣體通過上述中空部釋放至上述半導體基板外部。

**【請求項15】**

如請求項4之半導體元件之製造方法，其中藉由一面使上述蝕刻液接觸上述凸部之側面，一面對上述凸部照射雷射光，而進行自上述凸部之側面向內部前進之各向異性蝕刻。

**【請求項16】**

如請求項15之半導體元件之製造方法，其中使用藉由光激發而產生之電洞及上述蝕刻液之陰離子使上述凸部之氮化物半導體成為氧化物，使上述氧化物溶解於上述蝕刻液。

**【請求項17】**

如請求項15之半導體元件之製造方法，其中上述凸部包括蝕刻優先進行之靶部。

**【請求項18】**

如請求項17之半導體元件之製造方法，其中上述靶部所包含之氮化

物半導體之帶隙小於上側及下側之鄰接部中所包含之氮化物半導體。

**【請求項19】**

如請求項18之半導體元件之製造方法，其中上述雷射光係具有較上述靶部所包含之氮化物半導體之帶隙大之能量的UV光。

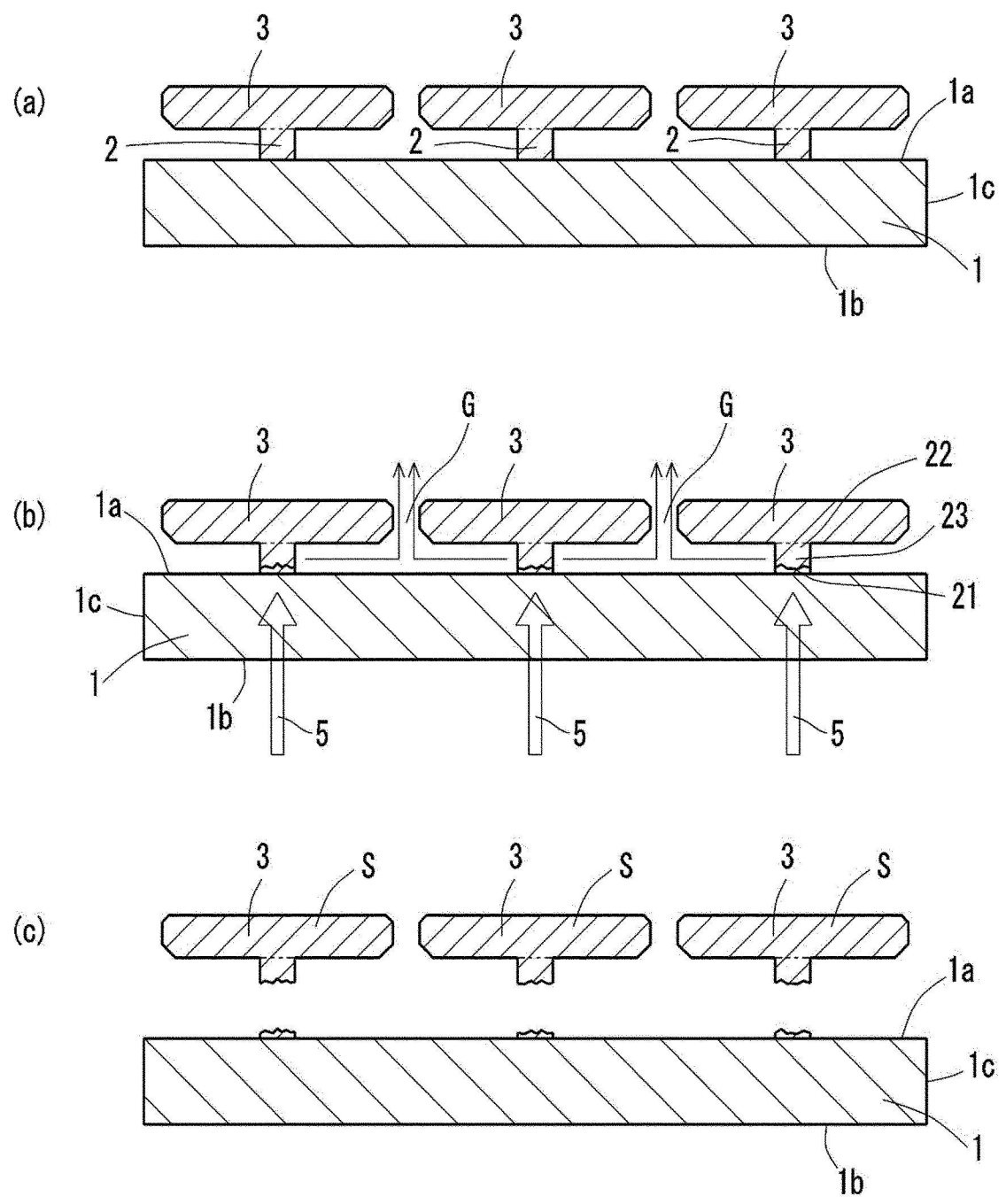
**【請求項20】**

如請求項18之半導體元件之製造方法，其中上述靶部包含銮及鎵。

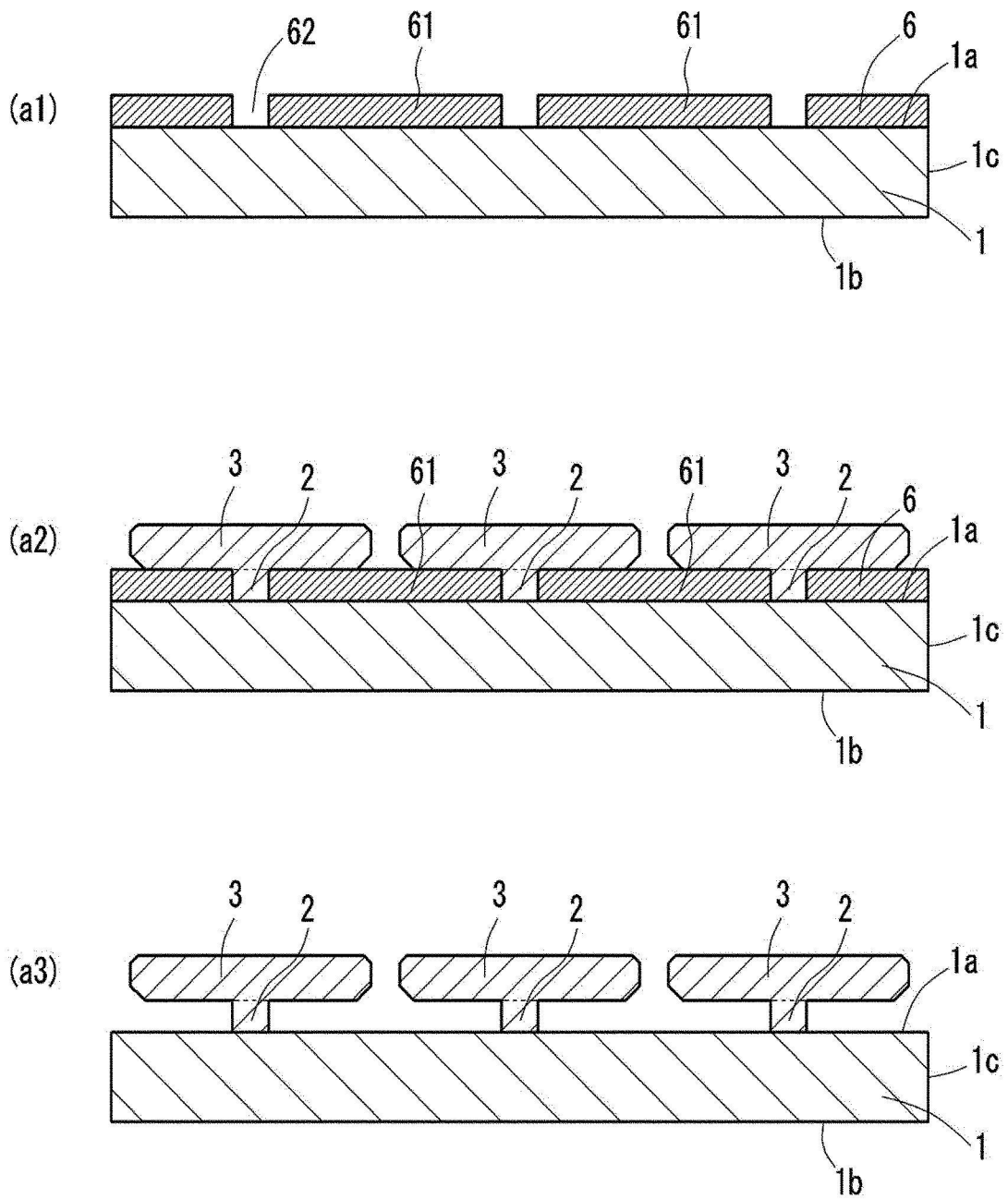
**【請求項21】**

如請求項17之半導體元件之製造方法，其中上述靶部之空隙率高於上側及下側之鄰接部。

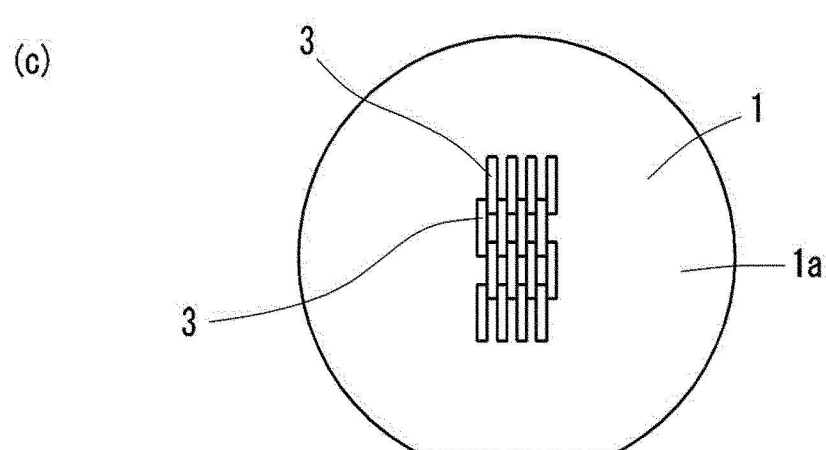
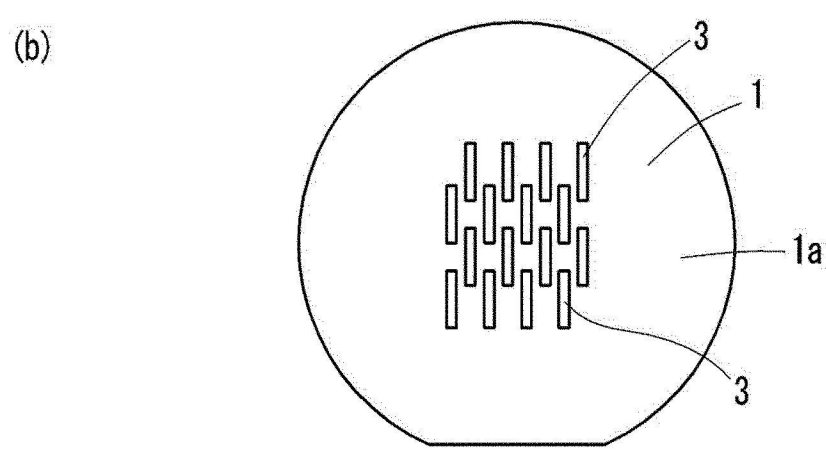
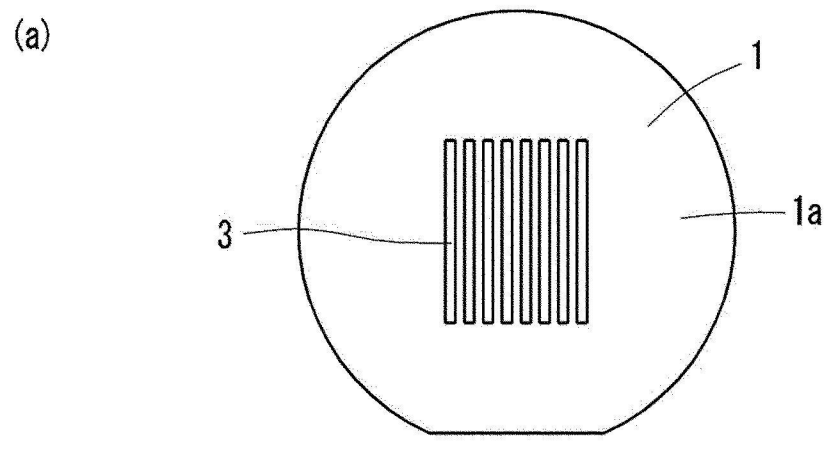
【發明圖式】



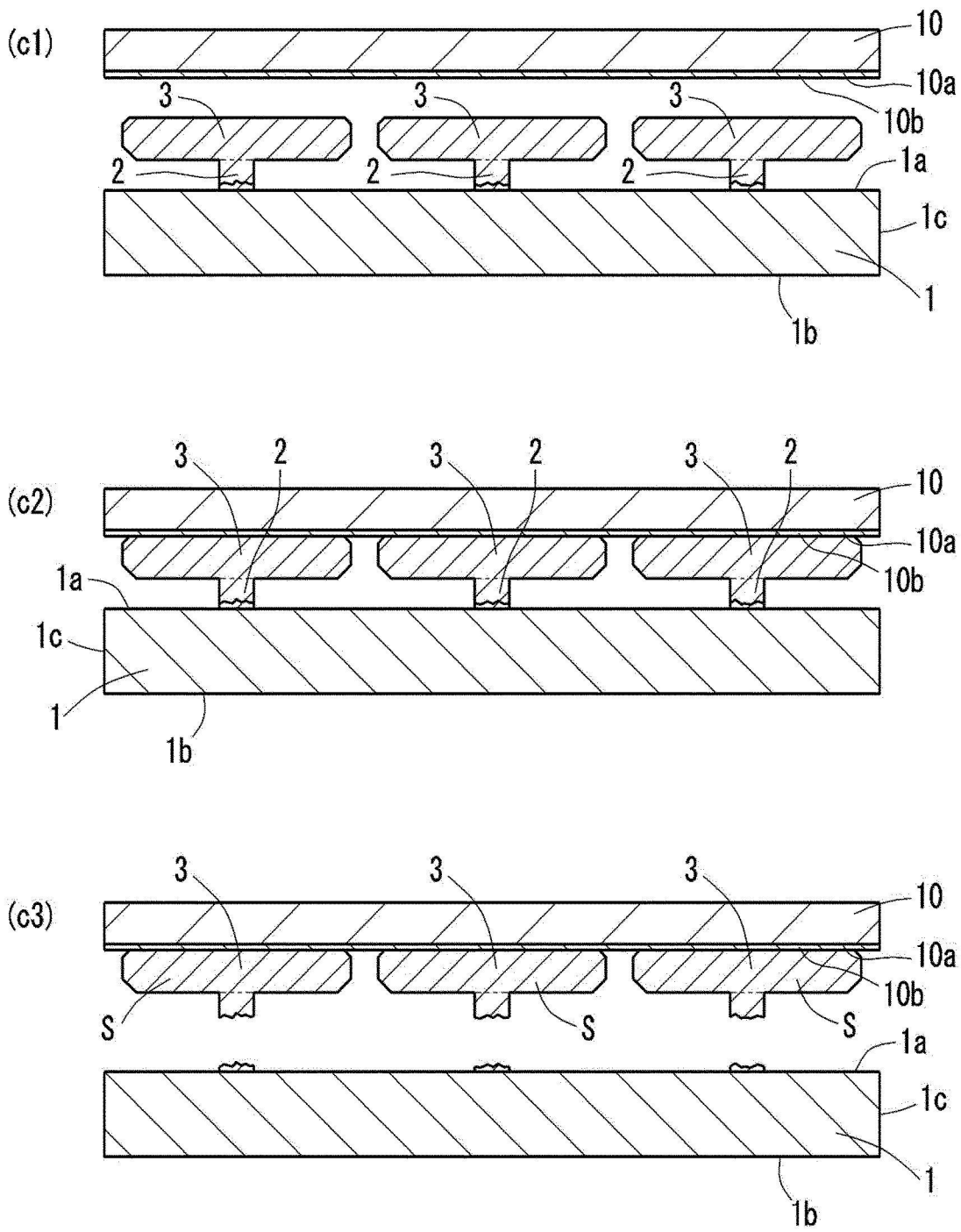
【圖1】



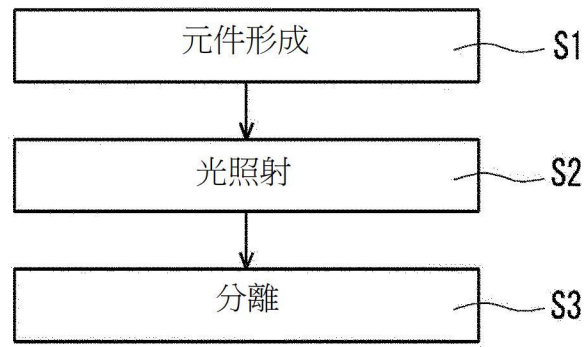
【圖2】



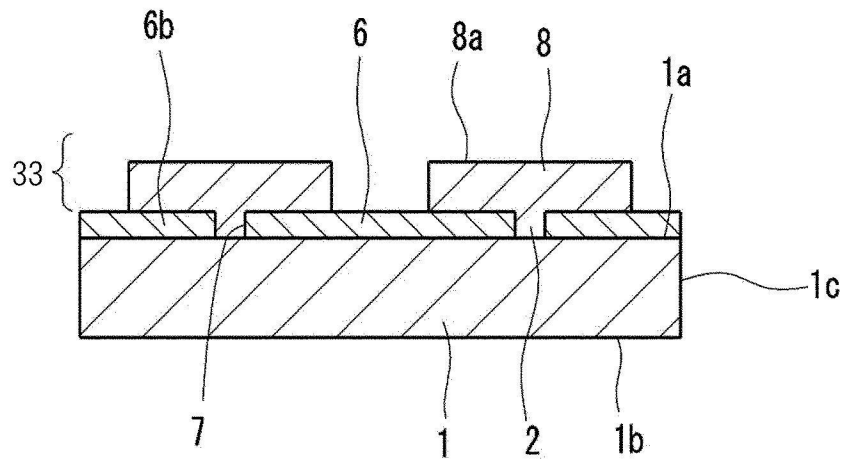
【圖3】



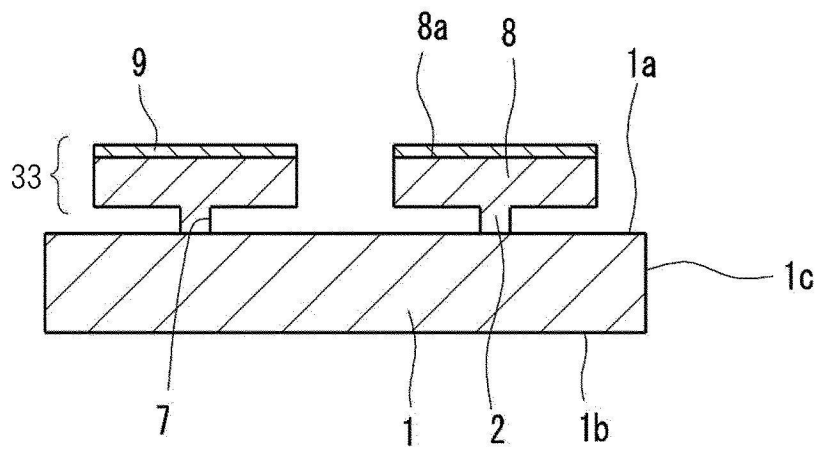
【圖4】



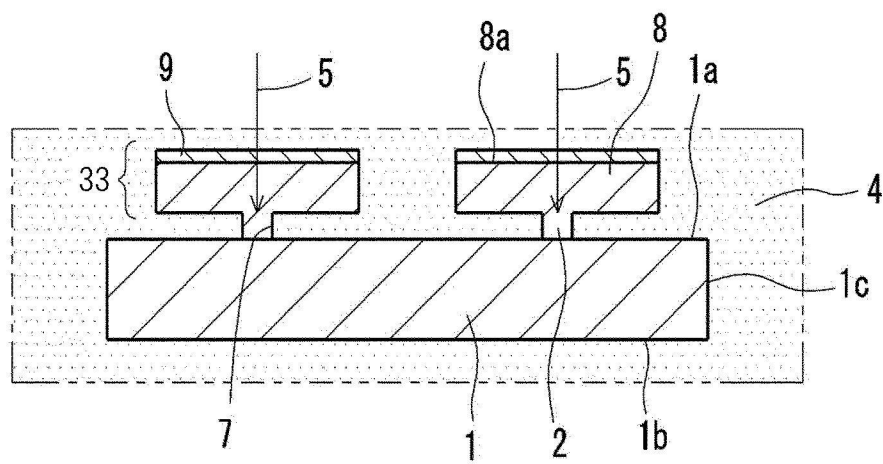
【圖5】



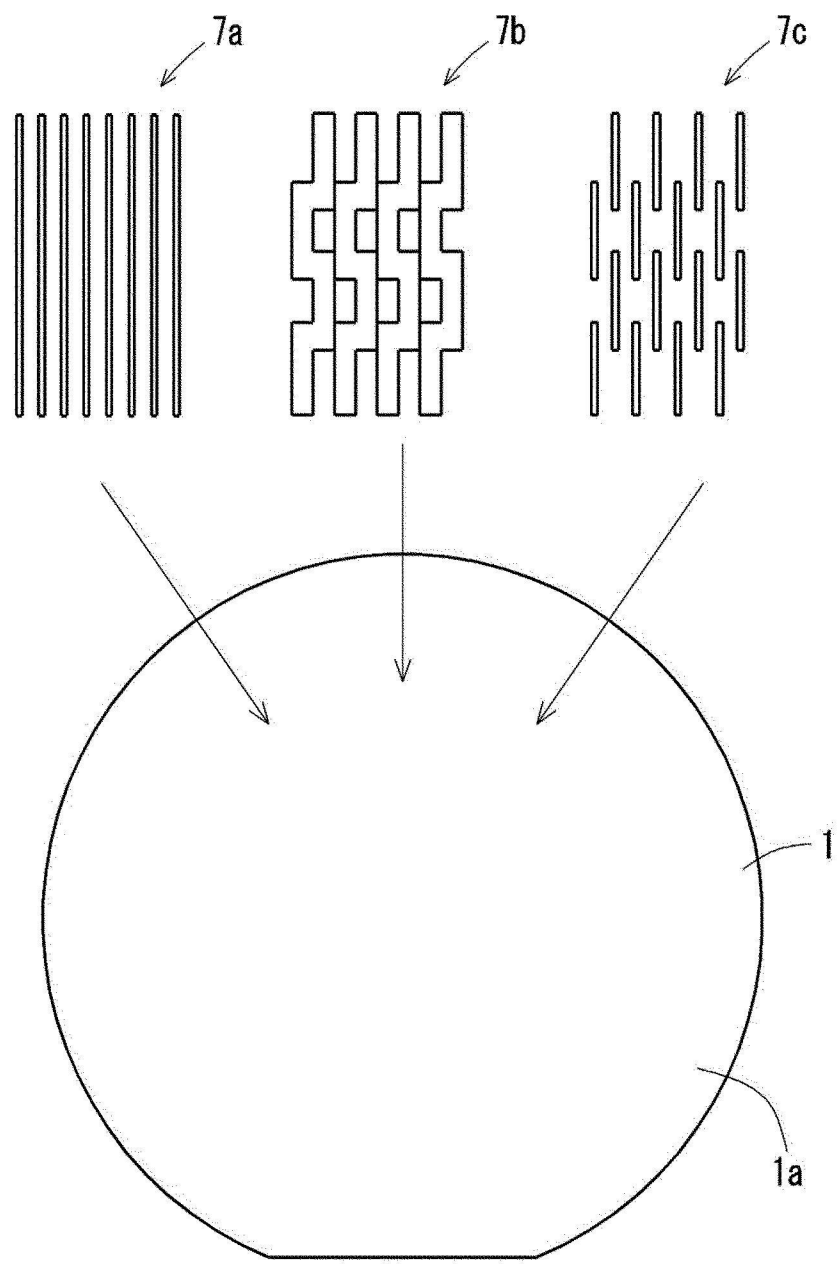
【圖6A】



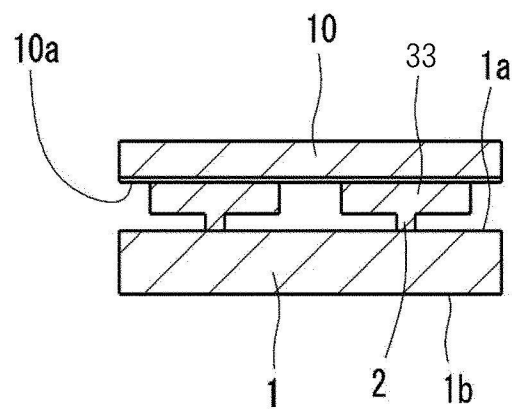
【圖6B】



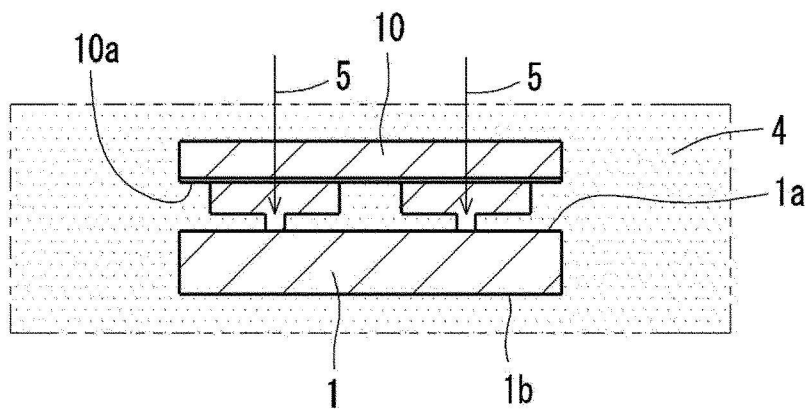
【圖6C】



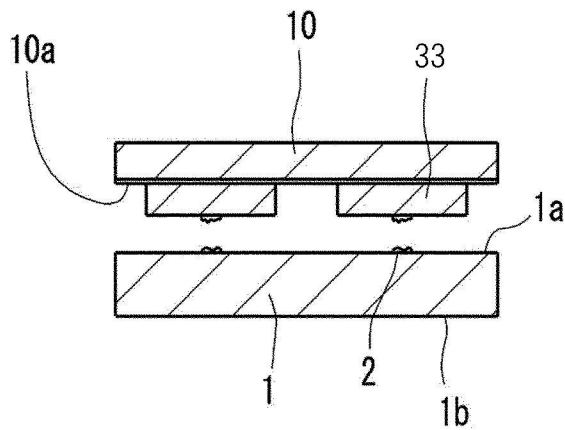
【圖7】



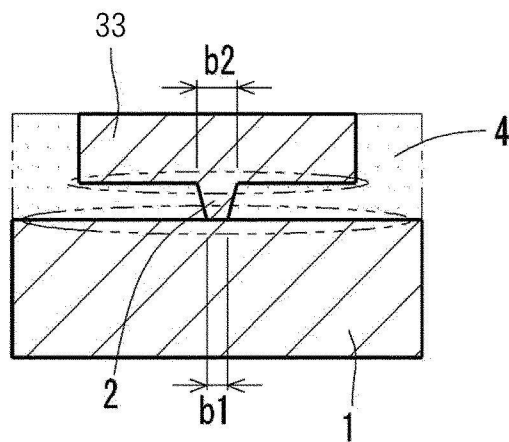
【圖8A】



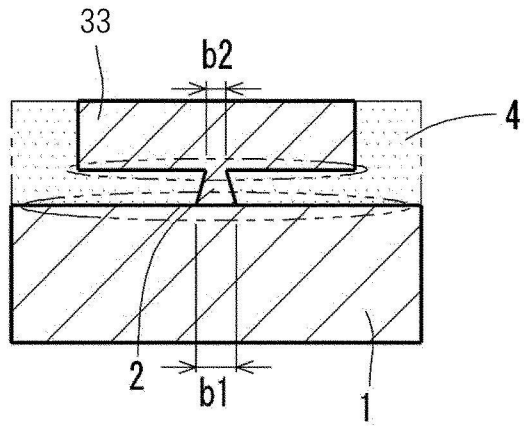
【圖8B】



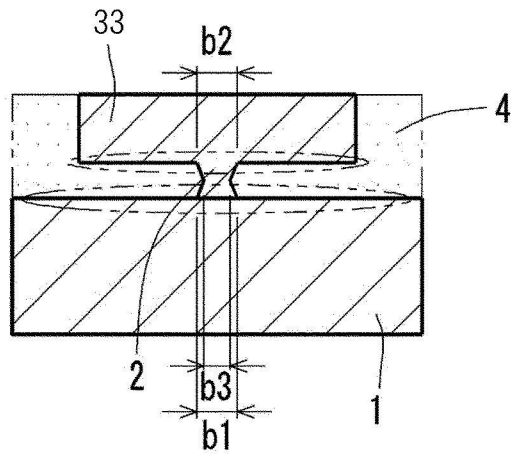
【圖8C】



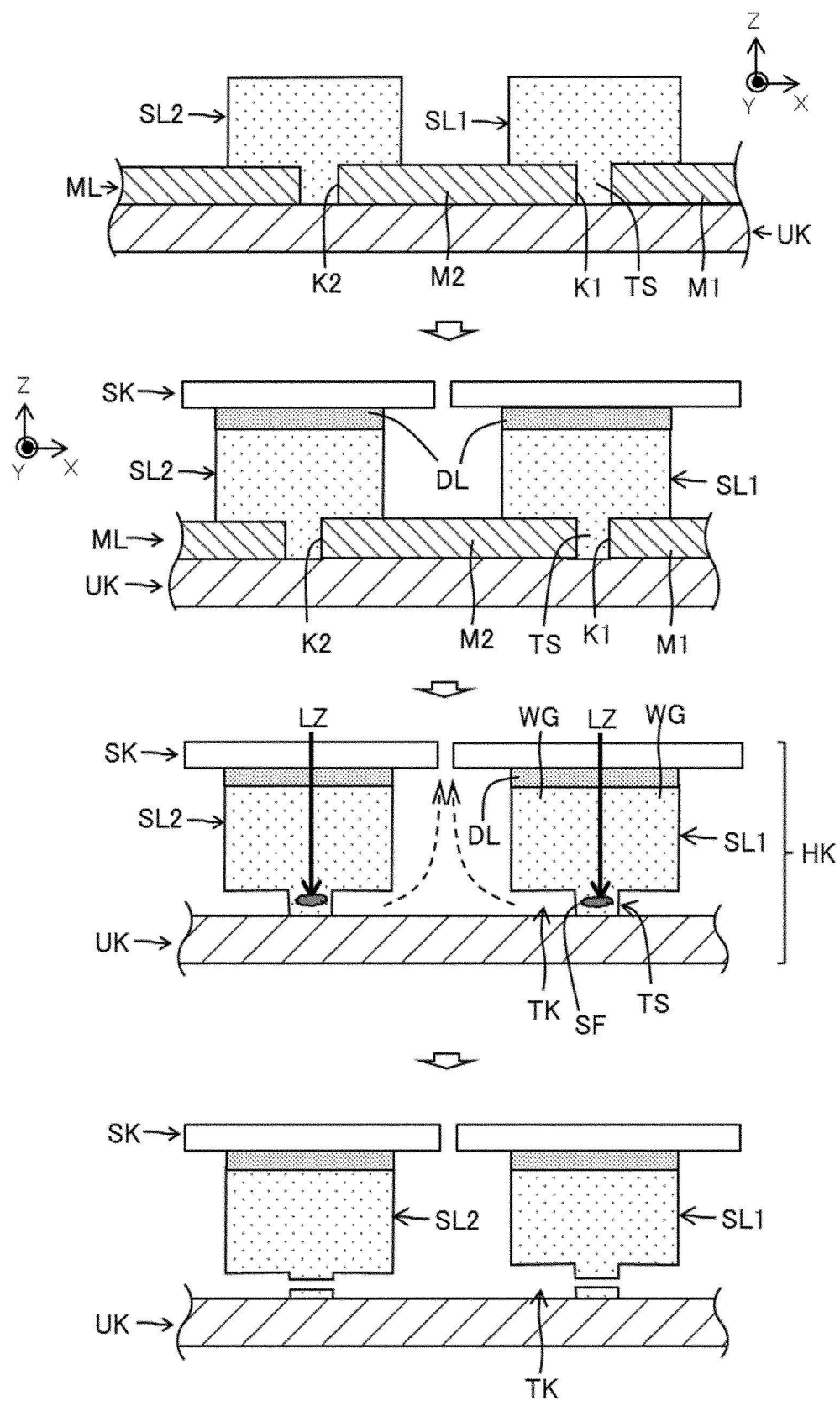
【圖9A】



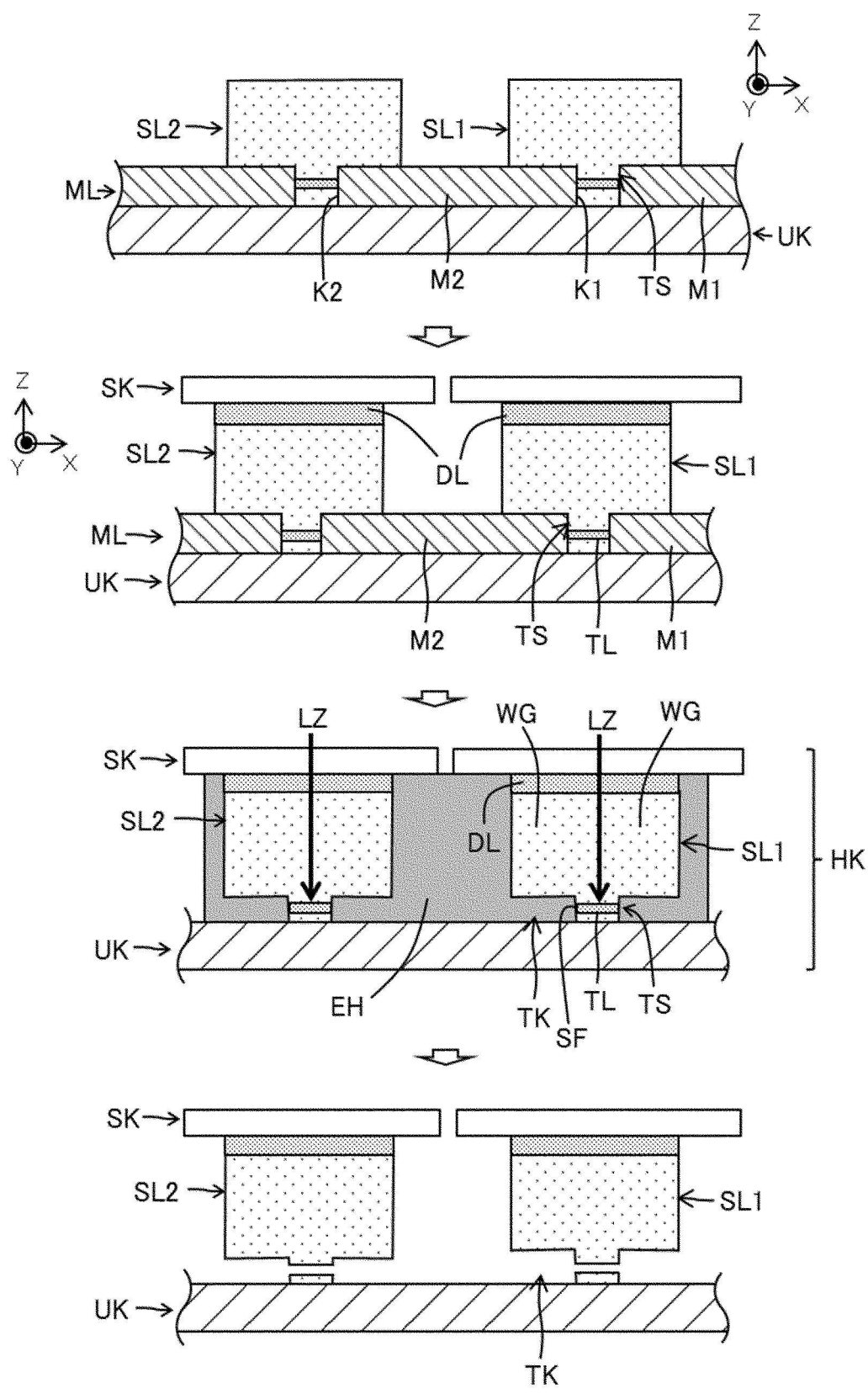
【圖9B】



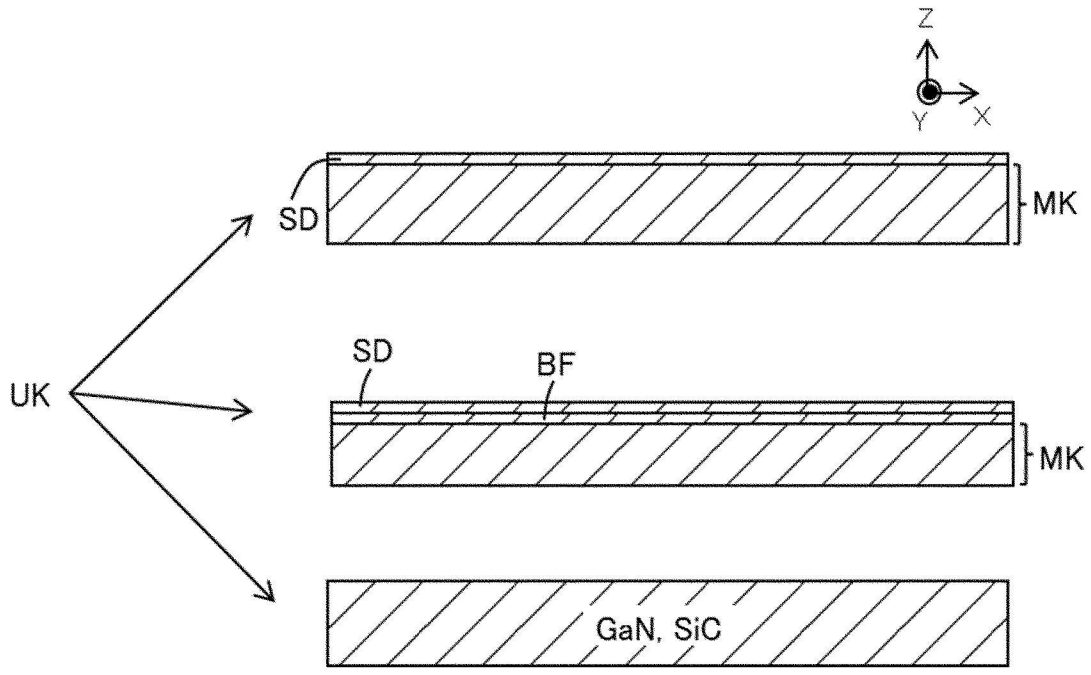
【圖9C】



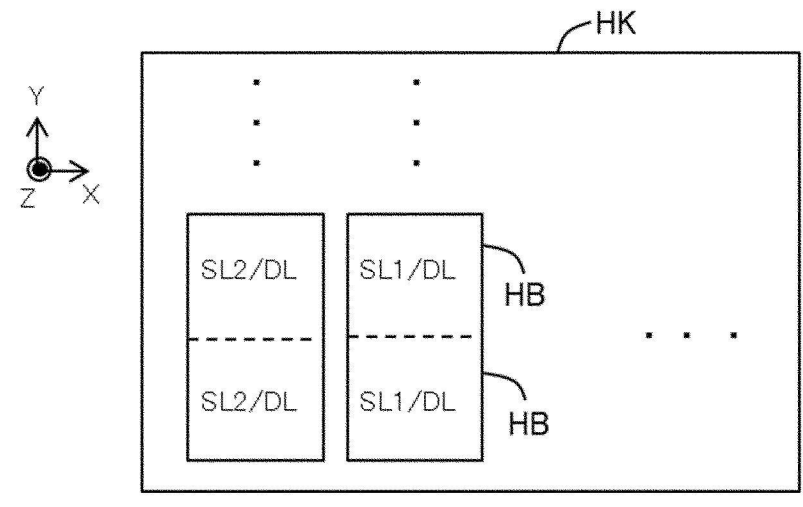
【圖10】



【圖11】



【圖12】



【圖13】