

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5066176号
(P5066176)

(45) 発行日 平成24年11月7日 (2012. 11. 7)

(24) 登録日 平成24年8月17日 (2012. 8. 17)

(51) Int. Cl.	F I
H03M 1/74 (2006.01)	H03M 1/74
H01L 21/822 (2006.01)	H01L 27/04 G
H01L 27/04 (2006.01)	

請求項の数 30 (全 25 頁)

(21) 出願番号	特願2009-503768 (P2009-503768)	(73) 特許権者	000005821
(86) (22) 出願日	平成20年7月9日 (2008. 7. 9)		パナソニック株式会社
(86) 国際出願番号	PCT/JP2008/001836		大阪府門真市大字門真1006番地
(87) 国際公開番号	W02009/028130	(74) 代理人	110001427
(87) 国際公開日	平成21年3月5日 (2009. 3. 5)		特許業務法人前田特許事務所
審査請求日	平成23年2月8日 (2011. 2. 8)	(74) 代理人	100077931
(31) 優先権主張番号	特願2007-220535 (P2007-220535)		弁理士 前田 弘
(32) 優先日	平成19年8月28日 (2007. 8. 28)	(74) 代理人	100110939
(33) 優先権主張国	日本国 (JP)		弁理士 竹内 宏
		(74) 代理人	100110940
			弁理士 嶋田 高久
		(74) 代理人	100113262
			弁理士 竹内 祐二
		(74) 代理人	100115059
			弁理士 今江 克実

最終頁に続く

(54) 【発明の名称】 D/Aコンバータ、差動スイッチ、半導体集積回路、映像機器、及び通信機器

(57) 【特許請求の範囲】

【請求項 1】

トランジスタを含んだ複数の電流源を有し、前記複数の電流源から出力される電流の経路を、与えられたデジタル信号に応じて選択することによって、前記デジタル信号をアナログ信号に変換するD/Aコンバータであって、

各電流源を構成するトランジスタのバックゲート端子は、フォワード・ボディ・バイアス電圧が印加されることを特徴とするD/Aコンバータ。

【請求項 2】

請求項 1 の D/Aコンバータであって、

各電流源は、電流源トランジスタとカスコードトランジスタとを備えており、

前記電流源トランジスタのバックゲート端子及びカスコードトランジスタのバックゲート端子の少なくとも一方に、フォワード・ボディ・バイアス電圧が印加されることを特徴とするD/Aコンバータ。

【請求項 3】

請求項 2 の D/Aコンバータであって、

前記フォワード・ボディ・バイアス電圧は、フォワード・ボディ・バイアス電圧が印加されるトランジスタにおけるソース端子とバックゲート端子間に存在する寄生ダイオードに直列に、フォワード・ボディ・バイアス電圧生成用電流源を接続することにより生成することを特徴とするD/Aコンバータ。

【請求項 4】

10

20

請求項 3 の D / A コンバータであって、

各電流源を構成するトランジスタは、各電流源の電流源トランジスタからなる電流源トランジスタマトリックスと、各電流源のカスコードトランジスタからなるカスコードトランジスタマトリックスに分けて配置されていることを特徴とする D / A コンバータ。

【請求項 5】

請求項 4 の D / A コンバータであって、

前記フォワード・ボディ・バイアス電圧生成用電流源は、電流源トランジスタマトリックス又はカスコードトランジスタマトリックスの中央に設けた接続点に接続されていることを特徴とする D / A コンバータ。

【請求項 6】

請求項 4 の D / A コンバータであって、

前記フォワード・ボディ・バイアス電圧生成用電流源は、複数が設けられており、

前記複数のフォワード・ボディ・バイアス電圧生成用電流源のうちの 1 つは、電流源トランジスタマトリックス又はカスコードトランジスタマトリックスの中央に設けた接続点に接続されており、

他のフォワード・ボディ・バイアス電圧生成用電流源は、前記接続点を中心にして点対称となる位置に接続されていることを特徴とする D / A コンバータ。

【請求項 7】

請求項 4 の D / A コンバータであって、

前記電流源トランジスタマトリックス又はカスコードトランジスタマトリックスは、セグメント化されており、

前記フォワード・ボディ・バイアス電圧生成用電流源は、それぞれのセグメントに対応して設けられていることを特徴とする D / A コンバータ。

【請求項 8】

請求項 2 の D / A コンバータであって、

さらに、第 1 のバイアス電圧と第 2 のバイアス電圧とを出力するバイアス回路を備え、

前記バイアス回路は、電流源トランジスタとカレントミラー対を成す第 1 のバイアストランジスタ、及びカスコードトランジスタとカレントミラー対を成す第 2 のバイアストランジスタとを有し、

各電流源の電流源トランジスタのバックゲート端子と第 1 のバイアストランジスタのバックゲート端子とは、共通のフォワード・ボディ・バイアス電圧が印加されていることを特徴とする D / A コンバータ。

【請求項 9】

請求項 2 の D / A コンバータであって、

さらに、第 1 のバイアス電圧と第 2 のバイアス電圧とを出力するバイアス回路を備え、

前記バイアス回路は、電流源トランジスタとカレントミラー対を成す第 1 のバイアストランジスタ、及びカスコードトランジスタとカレントミラー対を成す第 2 のバイアストランジスタとを有し、

各電流源のカスコードトランジスタのバックゲート端子と第 2 のバイアストランジスタのバックゲート端子とは、共通のフォワード・ボディ・バイアス電圧が印加されることを特徴とする D / A コンバータ。

【請求項 10】

請求項 8 の D / A コンバータであって、

前記第 1 のバイアストランジスタは、電流源トランジスタマトリックスが設けられている領域内に配置されていることを特徴とする D / A コンバータ。

【請求項 11】

請求項 9 の D / A コンバータであって、

前記第 2 のバイアストランジスタは、カスコードトランジスタマトリックスが設けられている領域内に配置されていることを特徴とする D / A コンバータ。

【請求項 12】

10

20

30

40

50

請求項 2 の D / A コンバータであって、

前記電流源トランジスタと前記カスコードトランジスタのバックゲート端子を共通にしたうえで、前記電流源トランジスタのソース端子とバックゲート端子間に存在する寄生ダイオードに直列に、フォワード・ボディ・バイアス電圧生成用電流源を接続することにより、前記フォワード・ボディ・バイアス電圧を生成することを特徴とする D / A コンバータ。

【請求項 1 3】

トランジスタを含んだ複数の電流源を有し、前記複数の電流源から出力される電流の経路を、与えられたデジタル信号に応じて選択することによって、前記デジタル信号をアナログ信号に変換する D / A コンバータであって、

10

前記複数の電流源のそれぞれに接続された複数の差動スイッチをさらに備え、

各差動スイッチは、対応した電流源からの電流の流れる経路を与えられたデジタル信号に応じて切り替えるトランジスタを備えており、

各差動スイッチのトランジスタのバックゲート端子は、フォワード・ボディ・バイアス電圧が印加されることを特徴とする D / A コンバータ。

【請求項 1 4】

請求項 1 3 の D / A コンバータであって、

各差動スイッチのトランジスタのバックゲート端子に印加されるフォワード・ボディ・バイアス電圧は、前記差動スイッチのトランジスタのソース端子とバックゲート端子間に存在する寄生ダイオードに直列に、フォワード・ボディ・バイアス電圧生成用電流源を接続することにより生成することを特徴とする D / A コンバータ。

20

【請求項 1 5】

請求項 3 の D / A コンバータであって、

前記フォワード・ボディ・バイアス電圧生成用電流源は、電流値を、制御信号により設定できるように構成されていることを特徴とする D / A コンバータ。

【請求項 1 6】

請求項 1 2 の D / A コンバータであって、

前記フォワード・ボディ・バイアス電圧生成用電流源は、電流値を、制御信号により設定できるように構成されていることを特徴とする D / A コンバータ。

【請求項 1 7】

30

請求項 1 4 の D / A コンバータであって、

前記フォワード・ボディ・バイアス電圧生成用電流源は、電流値を、制御信号により設定できるように構成されていることを特徴とする D / A コンバータ。

【請求項 1 8】

請求項 1 の D / A コンバータであって、

さらに、所定の電圧を発生するバイアス電圧発生回路を備え、

前記フォワード・ボディ・バイアス電圧は、前記バイアス電圧発生回路によって生成された電圧が印加されることを特徴とする D / A コンバータ。

【請求項 1 9】

請求項 1 3 の D / A コンバータであって、

40

さらに、所定の電圧を発生するバイアス電圧発生回路を備え、

前記フォワード・ボディ・バイアス電圧は、前記バイアス電圧発生回路によって生成された電圧が印加されることを特徴とする D / A コンバータ。

【請求項 2 0】

請求項 1 3 の D / A コンバータであって、

各電流源は、電流源トランジスタとカスコードトランジスタとを備えており、

前記電流源トランジスタのバックゲート端子及びカスコードトランジスタのバックゲート端子の少なくとも一方に、フォワード・ボディ・バイアス電圧が印加されることを特徴とする D / A コンバータ。

【請求項 2 1】

50

請求項 1 の D / A コンバータを備えたことを特徴とする半導体集積回路。

【請求項 2 2】

請求項 1 3 の D / A コンバータを備えたことを特徴とする半導体集積回路。

【請求項 2 3】

請求項 2 1 の半導体集積回路を備えたことを特徴とする映像機器。

【請求項 2 4】

請求項 2 2 の半導体集積回路を備えたことを特徴とする映像機器。

【請求項 2 5】

請求項 2 1 の半導体集積回路を備えたことを特徴とする通信機器。

【請求項 2 6】

請求項 2 2 の半導体集積回路を備えたことを特徴とする通信機器。

【請求項 2 7】

請求項 1 4 の D / A コンバータであって、

前記フォワード・ボディ・バイアス電圧生成用電流源は、差動スイッチ毎に設けられ、

各差動スイッチのトランジスタのバックゲート端子は、対応したフォワード・ボディ・バイアス電圧生成用電流源が接続されていることを特徴とする D / A コンバータ。

【請求項 2 8】

ソース端子同士が接続された 1 対のトランジスタを含んだ差動スイッチであって、

前記ソース端子とバックゲート端子間に存在する寄生ダイオードに対して電流を流すことによってフォワード・ボディ・バイアス電圧を生成し、前記バックゲート端子に前記フォワード・ボディ・バイアス電圧を印加することを特徴とする差動スイッチ。

【請求項 2 9】

請求項 2 8 の差動スイッチであって、

さらに、前記ソース端子と前記バックゲート端子間には、容量素子が接続されていることを特徴とする差動スイッチ。

【請求項 3 0】

複数の電流源と、

前記電流源毎に設けられて該電流源から出力される電流の経路と接続された、請求項 2 8 の差動スイッチと、

を備え、

前記複数の電流源から出力される電流の経路を、与えられたデジタル信号に応じて、前記差動スイッチによって選択して、入力されたデジタル信号をアナログ信号に変換することを特徴とする D / A コンバータ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、デジタル信号をアナログ信号に変換する D / A コンバータ (DAC)、差動スイッチ、半導体集積回路、映像機器、及び通信機器に関するものであり、特に、D / A コンバータにおいて、リニアリティ特性及び歪み特性を改善する技術に関するものである。

【背景技術】

【0002】

近年、各種の映像機器、通信機器が市場に投入されるに伴い、同機器に使用される半導体集積回路装置が盛んに開発されている。このような半導体集積回路装置では、大規模化が著しく、高性能化、高速化、多機能化、小型化、低消費電力化などの要求が強い。

【0003】

そのような中で、各種電子機器では、半導体集積回路内部より外部に信号をやりとりする際に、デジタル信号をアナログ信号に変換するために、制御系、表示系、映像系、音声系、通信系などの用途に応じて様々なタイプの D / A コンバータが幅広く用いられている。例えば、映像用途や通信用途等の LSI においては、数十 MHz ~ 数百 MHz、ある

10

20

30

40

50

いは数GHzという高速動作が可能である電流駆動型のD/Aコンバータ(Current Steering D/A Converter)が必要不可欠である。また、高性能な映像機器、通信機器を実現するためには、より高分解能、高精度なD/Aコンバータが必要となり、D/Aコンバータの高性能化への強い要望がある。

【0004】

従来のD/Aコンバータの例としては、次のようなものがある。

【0005】

図11は、従来の電流駆動型D/Aコンバータの回路構成図である。図11に示されたD/Aコンバータ400は、8bitのD/Aコンバータであり、複数の電流源(IS1, IS2、及びIS3-1~IS3-63)、複数の差動スイッチ(SW1, SW2、及びSW3-1~SW3-63)、バイアス回路401、デコーダ回路402から構成されている。

10

【0006】

それぞれの差動スイッチ(SW1~SW2, SW3-1~SW3-63)は、トランジスタのサイズは異なるが、何れも同じ構成の差動スイッチであり、図11に示すように、2つのPチャンネルトランジスタ(Pチャンネルトランジスタ406, 407)を備えている。

【0007】

また、それぞれの電流源は、トランジスタのサイズは異なるが、何れも同じ構成の電流源である。

20

【0008】

電流源IS1は1LSBの電流源、電流源IS2は2LSBの電流源、電流源IS3-1~IS3-63のそれぞれは4LSBの電流源であり、それらの組み合わせで、8bitすなわち256階調を表現する。また、それらの電流は、バイアス回路401で発生した第1のバイアス電圧VB1, 第2のバイアス電圧VB2により決定される。そして、入力デジタルコードIN0~IN7がデコーダ回路402でデコードされた信号であるデコード信号D1、D2、D3-1~D3-63と、それぞれの反転信号である反転デコード信号D1B、D2B、D3-1B~D3-63Bによりそれぞれの差動スイッチ(SW1, SW2、及びSW3-1~SW3-63)が制御される。それにより、差動スイッチSW1, SW2、及びSW3-1~SW3-63により、各電流源からの電流をアナログ正転出力端子OUT側に流すか、アナログ反転出力端子NOUT側へ流すかが切り替えられる。

30

【0009】

その後、それぞれの電流源からの電流は、アナログ正転出力端子OUT端子あるいはアナログ反転出力端子NOUT端子で加算され、入力デジタルコードに応じたアナログ出力電流が出力される。アナログ出力電流は、電流-電圧変換用の抵抗器403-1又は抵抗器403-2で電圧に変換され、その結果、入力デジタルコードに応じたアナログ出力電圧が得られる。

【0010】

電流源IS1、IS2、IS3-1~IS3-63は、カスコード接続された2つのPチャンネルトランジスタ(Pチャンネルトランジスタ404, 405)からなる。ゲート端子にVB1が印加されたトランジスタは電流値を決定するためのトランジスタ(以下、電流源トランジスタ)であり、ゲート端子にVB2が印加されたトランジスタは電流源の出力インピーダンス向上(定電流特性向上)を図るために、電流源トランジスタにカスコード接続されたトランジスタ(以下、カスコードトランジスタ)である。

40

【0011】

一般に、電流源トランジスタにカスコードトランジスタを接続することにより、出力インピーダンスは、電流源トランジスタの出力インピーダンスの、ほぼ g_m/g_{ds} 倍(カスコードトランジスタの g_m 、 g_{ds})となる。

【0012】

50

通常、電流源トランジスタ、カスコードトランジスタとも、そのバックゲート端子は、ゼロバイアス、すなわち、電源 V_{DD} に接続されている。

【0013】

また、バイアス回路 401 は、図 11 に示すように接続された第 1 のバイアストランジスタ 401a、第 2 のバイアストランジスタ 401b、及び電流源を備えており、第 1 のバイアス電圧 V_{B1} と第 2 のバイアス電圧 V_{B2} とを出力する。その際、電流源 I_{S1} 、 I_{S2} 、及び $I_{S3-1} \sim I_{S3-63}$ を構成する電流源トランジスタ、及びカスコードトランジスタのそれぞれと、カレントミラー対を成すバイアス回路 401 内の第 1 のバイアストランジスタ 401a と第 2 のバイアストランジスタ 401b のバックゲート端子も共に、電源 V_{DD} に接続されている。

10

【0014】

ところで、一般に、D/A コンバータの代表特性として、リニアリティ特性及び歪み特性がある。

【0015】

D/A コンバータ 400 において、リニアリティの高精度化、低歪み化を実現するためには、一般に、電流源の相対精度向上および電流源の出力インピーダンスの向上が必要である。

【0016】

まず、D/A コンバータ 400 の高精度化のためには、それぞれ電流源の出力電流の相対精度の向上を図る必要がある。一般に、トランジスタの閾値 (V_t) および電流の相対精度 (ミスマッチ) は、 $1/\sqrt{[L \times W]}$ (ただし、 L : ゲート長、 W : ゲート幅) に比例するので、出力電流の相対精度の向上するためには、電流源トランジスタの面積を大きくしてばらつきを小さく設計するという手法がとられていた。

20

【0017】

また、電流源 I_{S1} 、 I_{S2} 、及び $I_{S3-1} \sim I_{S3-63}$ の出力インピーダンスを上げるためには、カスコードトランジスタの g_m/g_{ds} を上げることで、電流源全体の出力インピーダンスを向上する手段がとられていた。具体的には、カスコードトランジスタの g_m (トランスコンダクタンス) を大きく、 g_{ds} (ドレインコンダクタンス) を小さくするために、カスコードトランジスタの L を大きくしつつ、 W/L 比を大きくして、カスコードトランジスタのサイズを大きくするという手法である。

30

【0018】

また、差動スイッチを構成するペアトランジスタのミスマッチは、歪み特性を劣化させる要因にもなり得る。そのため、ペアトランジスタのサイズを大きくして改善する手段がとられていた。

【0019】

ところで、トランジスタの閾値及び電流のばらつきを低減する手法として、トランジスタのバックゲート端子にフォワード・ボディ・バイアスを印加することが開示されている (例えば非特許文献 1 を参照)。その際、フォワード・ボディ・バイアス電圧を発生する手段として、トランジスタのソース端子とバックゲート端子間の寄生ダイオードに電流を流す方法が開示されている (例えば非特許文献 1 や特許文献 1 を参照)。

40

【0020】

また、差動増幅器の差動ペアトランジスタのバックゲート端子に、フォワード・ボディ・バイアスを印加することで、差動ペアトランジスタの g_m を向上し、 g_{ds} を低減 (特に、ショートチャネル効果の改善) して、その結果として、差動増幅器のゲイン (g_m/g_{ds}) を高めるという手段が開示されている (例えば特許文献 2 を参照)。

【0021】

また、フォワード・ボディ・バイアスを印加する方法として、MOS トランジスタのウェルから引き出されるバイアス電流を決定し、決定されたバイアス電流をウェルから引き出すことによって外部回路からウェルにバイアスを印加する方法が開示されている (例えば特許文献 3 を参照)。

50

【非特許文献1】Y.Komatsu et al., "Substrate-Noise and Random-Variability Reduction with Self-Adjusted Forward Body Bias" IEICE TRANSACTIONS on Electronics, 2007 vol.E90-C, No.4, p.692-698

【特許文献1】米国特許第6,864,539号明細書

【特許文献2】米国特許第6,218,892号明細書

【特許文献3】特開2005-311359号公報

【発明の開示】

【発明が解決しようとする課題】

【0022】

しかしながら、高精度化や定電流特性向上を図るために電流源トランジスタ、カスコードトランジスタあるいは差動スイッチトランジスタのサイズを大きくすると、電流源トランジスタで構成する電流源トランジスタマトリックスや、カスコードトランジスタマトリックスのサイズが急激に大きくなり、その結果、D/Aコンバータの面積が大きくなり、コストアップに繋がるという課題があった。

【0023】

また、トランジスタサイズを大きくすると、寄生容量が増加して歪み特性等の周波数特性が劣化、すなわちD/Aコンバータの精度が悪くなるという課題もあった。

【0024】

本発明は上記の問題に着目してなされたものであり、D/Aコンバータの面積増加を抑えつつ、D/Aコンバータを高精度にすることを目的としている。

【課題を解決するための手段】

【0025】

上記の課題を解決するため、第1の発明は、

トランジスタを含んだ複数の電流源を有し、前記複数の電流源から出力される電流の経路を、与えられたデジタル信号に応じて選択することによって、前記デジタル信号をアナログ信号に変換するD/Aコンバータであって、

各電流源を構成するトランジスタのバックゲート端子は、フォワード・ボディ・バイアス電圧が印加されることを特徴とする。

【0026】

これにより、電流源を構成するトランジスタの相対精度、すなわち各電流源の電流の相対精度が向上する。つまり、D/Aコンバータとしてのリニアリティ精度を高めることが可能になる。したがって、トランジスタサイズを大きくして精度向上を図る必要がなく、D/Aコンバータの面積増加を抑えつつ、D/Aコンバータを高精度にすることが可能になる。あるいは、電流源の出力インピーダンスが向上することにより、D/Aコンバータとしてのリニアリティ特性と歪み特性（特に、周波数依存性）の改善を実現することが可能になる。

【0027】

また、第2の発明は、

第1の発明のD/Aコンバータであって、

各電流源は、電流源トランジスタとカスコードトランジスタとを備えており、

前記電流源トランジスタのバックゲート端子及びカスコードトランジスタのバックゲート端子の少なくとも一方に、フォワード・ボディ・バイアス電圧が印加されることを特徴とする。

【0028】

これにより、電流源トランジスタにフォワード・ボディ・バイアス電圧が印加された場合には、各電流源の電流の相対精度が向上する。つまり、D/Aコンバータとしてのリニアリティ精度を高めることが可能になる。また、カスコードトランジスタにフォワード・ボディ・バイアス電圧が印加された場合には、カスコードトランジスタの g_m/g_{ds} が向上し、電流源の出力インピーダンスが向上する。すなわち、D/Aコンバータとしてのリニアリティ特性と歪み特性（特に、周波数依存性）の改善を実現することが可能になる

10

20

30

40

50

。

【 0 0 2 9 】

また、第 3 の発明は、

第 2 の発明の D / A コンバータであって、

前記フォワード・ボディ・バイアス電圧は、フォワード・ボディ・バイアス電圧が印加されるトランジスタにおけるソース端子とバックゲート端子間に存在する寄生ダイオードに直列に、フォワード・ボディ・バイアス電圧生成用電流源を接続することにより生成することを特徴とする。

【 0 0 3 0 】

これにより、容易にフォワード・ボディ・バイアス電圧を生成することが可能になる。

10

【 0 0 3 1 】

また、第 4 の発明は、

第 3 の発明の D / A コンバータであって、

各電流源を構成するトランジスタは、各電流源の電流源トランジスタからなる電流源トランジスタマトリックスと、各電流源のカスコードトランジスタからなるカスコードトランジスタマトリックスに分けて配置されていることを特徴とする。

【 0 0 3 2 】

これにより、より効率よくトランジスタが配置される。それゆえ、回路面積の増加を抑えつつ、D / A コンバータを高精度にすることが可能になる。

【 0 0 3 3 】

20

また、第 5 の発明は、

第 4 の発明の D / A コンバータであって、

前記フォワード・ボディ・バイアス電圧生成用電流源は、電流源トランジスタマトリックス又はカスコードトランジスタマトリックスの中央に設けた接続点に接続されていることを特徴とする。

【 0 0 3 4 】

また、第 6 の発明は、

第 4 の発明の D / A コンバータであって、

前記フォワード・ボディ・バイアス電圧生成用電流源は、複数が設けられており、

前記複数のフォワード・ボディ・バイアス電圧生成用電流源のうちの 1 つは、電流源トランジスタマトリックス又はカスコードトランジスタマトリックスの中央に設けた接続点に接続されており、

30

他のフォワード・ボディ・バイアス電圧生成用電流源は、前記接続点を中心にして点対称となる位置に接続されていることを特徴とする。

【 0 0 3 5 】

また、第 7 の発明は、

第 4 の発明の D / A コンバータであって、

前記電流源トランジスタマトリックス又はカスコードトランジスタマトリックスは、セグメント化されており、

前記フォワード・ボディ・バイアス電圧生成用電流源は、それぞれのセグメントに対応して設けられていることを特徴とする。

40

【 0 0 3 6 】

これらの発明ではそれぞれ、フォワード・ボディ・バイアス電圧を印加するトランジスタに対して均一にフォワード・ボディ・バイアス電圧を印加することが可能になる。

【 0 0 3 7 】

また、第 8 の発明は、

第 2 の発明の D / A コンバータであって、

さらに、第 1 のバイアス電圧と第 2 のバイアス電圧とを出力するバイアス回路を備え、

前記バイアス回路は、電流源トランジスタとカレントミラー対を成す第 1 のバイアストラ
ランジスタ、及びカスコードトランジスタとカレントミラー対を成す第 2 のバイアストラ

50

ンジスタとを有し、

各電流源の電流源トランジスタのバックゲート端子と第 1 のバイアストランジスタのバックゲート端子とは、共通のフォワード・ボディ・バイアス電圧が印加されていることを特徴とする。

【 0 0 3 8 】

また、第 9 の発明は、

第 2 の発明の D / A コンバータであって、

さらに、第 1 のバイアス電圧と第 2 のバイアス電圧とを出力するバイアス回路を備え、前記バイアス回路は、電流源トランジスタとカレントミラー対を成す第 1 のバイアストランジスタ、及びカスコードトランジスタとカレントミラー対を成す第 2 のバイアストランジスタとを有し、

10

各電流源のカスコードトランジスタのバックゲート端子と第 2 のバイアストランジスタのバックゲート端子とは、共通のフォワード・ボディ・バイアス電圧が印加されることを特徴とする。

【 0 0 3 9 】

これらの発明ではそれぞれ、バイアス回路の電流を、各電流源に精度よくコピーできる。

【 0 0 4 0 】

また、第 1 0 の発明は、

第 8 の発明の D / A コンバータであって、

前記第 1 のバイアストランジスタは、電流源トランジスタマトリックスが設けられている領域内に配置されていることを特徴とする。

20

【 0 0 4 1 】

また、第 1 1 の発明は、

第 9 の発明の D / A コンバータであって、

前記第 2 のバイアストランジスタは、カスコードトランジスタマトリックスが設けられている領域内に配置されていることを特徴とする。

【 0 0 4 2 】

これらの発明ではそれぞれ、バイアス回路内のトランジスタと電流源内のトランジスタの均一性が高まり、一層、カレントミラー精度を良くすることができる。

30

【 0 0 4 3 】

また、第 1 2 の発明は、

第 2 の発明の D / A コンバータであって、

前記電流源トランジスタと前記カスコードトランジスタのバックゲート端子を共通にしたうえで、前記電流源トランジスタのソース端子とバックゲート端子間に存在する寄生ダイオードに直列に、フォワード・ボディ・バイアス電圧生成用電流源を接続することにより、前記フォワード・ボディ・バイアス電圧を生成することを特徴とする。

【 0 0 4 4 】

これにより、効率よくトランジスタが配置できるので、回路面積の増加を抑えつつ、D / A コンバータを高精度にすることが可能になる。

40

【 0 0 4 5 】

また、第 1 3 の発明は、

トランジスタを含んだ複数の電流源を有し、前記複数の電流源から出力される電流の経路を、与えられたデジタル信号に応じて選択することによって、前記デジタル信号をアナログ信号に変換する D / A コンバータであって、

前記複数の電流源のそれぞれに接続された複数の差動スイッチをさらに備え、

各差動スイッチは、対応した電流源からの電流の流れる経路を与えられたデジタル信号に応じて切り替えるトランジスタを備えており、

各差動スイッチのトランジスタのバックゲート端子は、フォワード・ボディ・バイアス電圧が印加されることを特徴とする。

50

【 0 0 4 6 】

これにより、差動スイッチも含めて電流源の出力インピーダンスを高めると同時に、差動スイッチを構成するトランジスタの相対精度を向上して、歪み特性（特に、周波数依存性）を改善できる。

【 0 0 4 7 】

また、第 1 4 の発明は、

第 1 3 の発明の D / A コンバータであって、

各差動スイッチのトランジスタのバックゲート端子に印加されるフォワード・ボディ・バイアス電圧は、前記差動スイッチのトランジスタのソース端子とバックゲート端子間に存在する寄生ダイオードに直列に、フォワード・ボディ・バイアス電圧生成用電流源を接続することにより生成することを特徴とする。

10

【 0 0 4 8 】

これにより、容易にフォワード・ボディ・バイアス電圧を生成することが可能になる。

【 0 0 4 9 】

また、第 1 5 の発明、第 1 6 の発明、第 1 7 の発明は、

それぞれ、第 3 の発明、第 1 2 の発明、第 1 4 の発明の D / A コンバータであって、

前記フォワード・ボディ・バイアス電圧生成用電流源は、電流値を、制御信号により設定できるように構成されていることを特徴とする。

【 0 0 5 0 】

これらの発明ではそれぞれ、フォワード・ボディ・バイアス電圧生成用電流源の出力が最適な電流値に設定される。

20

【 0 0 5 1 】

また、第 1 8 の発明、第 1 9 の発明は、

それぞれ第 1 の発明、第 1 3 の発明の D / A コンバータであって、

さらに、所定の電圧を発生するバイアス電圧発生回路を備え、

前記フォワード・ボディ・バイアス電圧は、前記バイアス電圧発生回路によって生成された電圧が印加されることを特徴とする。

【 0 0 5 2 】

これらの発明ではそれぞれ、フォワード・ボディ・バイアス電圧を適用した D / A コンバータを容易に実現することが可能になる。

30

【 0 0 5 3 】

また、第 2 0 の発明は、

第 1 3 の発明の D / A コンバータであって、

各電流源は、電流源トランジスタとカスコードトランジスタとを備えており、

前記電流源トランジスタのバックゲート端子及びカスコードトランジスタのバックゲート端子の少なくとも一方に、フォワード・ボディ・バイアス電圧が印加されることを特徴とする。

【 0 0 5 4 】

これにより、各電流源を構成する電流源トランジスタの相対精度、すなわち各電流源の電流の相対精度が向上する。つまり、本発明の D / A コンバータでは、D / A コンバータとしてのリニアリティ精度を高めることが可能になる。また、電流源マトリックスを構成するカスコードトランジスタの g_m / g_{ds} が向上し、電流源の出力インピーダンスが向上する。すなわち、D / A コンバータとしてのリニアリティ特性と歪み特性（特に、周波数依存性）の改善を実現することが可能になる。また、差動スイッチを構成するペアトランジスタの相対精度の相対精度が上がる。

40

【 0 0 5 5 】

また、第 2 1 の発明、第 2 2 の発明は、

それぞれ、第 1 の発明、第 1 3 の発明の D / A コンバータを備えたことを特徴とする半導体集積回路である。

【 0 0 5 6 】

50

これらの発明ではそれぞれ、リニアリティ精度が高い、あるいは、歪み特性に優れた D / A コンバータを備えた半導体集積回路を提供できる。

【 0 0 5 7 】

また、第 2 3 の発明、第 2 4 の発明は、

それぞれ、第 2 1 の発明、第 2 2 の発明の半導体集積回路を備えたことを特徴とする映像機器である。

【 0 0 5 8 】

これらの発明ではそれぞれ、リニアリティ精度が高い D / A コンバータを備えた映像機器を提供できる。

【 0 0 5 9 】

また、第 2 5 の発明、第 2 6 の発明は、

それぞれ、第 2 1 の発明、第 2 2 の発明の半導体集積回路を備えたことを特徴とする通信機器である。

【 0 0 6 0 】

これらの発明ではそれぞれ、歪み特性に優れた D / A コンバータを備えた通信機器を提供できる。

【 0 0 6 1 】

また、第 2 7 の発明は、

第 1 4 の発明の D / A コンバータであって、

前記フォワード・ボディ・バイアス電圧生成用電流源は、差動スイッチ毎に設けられ、各差動スイッチのトランジスタのバックゲート端子は、対応したフォワード・ボディ・バイアス電圧生成用電流源が接続されていることを特徴とする。

【 0 0 6 2 】

これにより、差動スイッチを制御する制御信号が切り替わった際、及び出力電圧が変化した際の、各差動スイッチのコモンソースノードの電圧変動が、他の差動スイッチに対して悪影響を及ぼさない。

【 0 0 6 3 】

また、第 2 8 の発明は、

ソース端子同士が接続された 1 対のトランジスタを含んだ差動スイッチであって、

前記ソース端子とバックゲート端子間に存在する寄生ダイオードに対して電流を流すことによってフォワード・ボディ・バイアス電圧を生成し、前記バックゲート端子に前記フォワード・ボディ・バイアス電圧を印加することを特徴とする。

【 0 0 6 4 】

これにより、差動スイッチのソース端子の電圧が変動した際には、その変動に応じて各差動スイッチのバックゲート端子の電圧が決まる。その結果、差動スイッチのコモンソースノードの寄生容量によるアナログ出力の歪み特性の劣化を低減することができる。

【 0 0 6 5 】

また、第 2 9 の発明は、

第 2 8 の発明の差動スイッチであって、

さらに、前記ソース端子と前記バックゲート端子間には、容量素子が接続されていることを特徴とする。

【 0 0 6 6 】

これにより、接続した容量素子によって差動スイッチのコモンソースノードの電圧が変動した際には、その変動に対するバックゲート端子電圧の追随性が高まる。その結果、差動スイッチのコモンソースノードの寄生容量によるアナログ出力の歪み特性の劣化をさらに低減することができる。

【 0 0 6 7 】

また、第 3 0 の発明は、D / A コンバータであって、

複数の電流源と、

前記電流源毎に設けられて該電流源から出力される電流の経路と接続された、第 2 8 の

10

20

30

40

50

発明の差動スイッチと、
を備え、

前記複数の電流源から出力される電流の経路を、与えられたデジタル信号に応じて、前記差動スイッチによって選択して、入力されたデジタル信号をアナログ信号に変換することを特徴とする。

【 0 0 6 8 】

これにより、差動スイッチを構成するトランジスタまで含めた電流源の出力インピーダンスの向上を図ることができるとともに、差動スイッチを構成するトランジスタのCOMMONソースノードの電圧変動に応じて、バックゲート端子の電圧も変動するようになる。その結果、差動スイッチCOMMONノードの寄生容量の影響による歪み特性の劣化の改善を図ったD/Aコンバータを提供することができる。

10

【発明の効果】

【 0 0 6 9 】

本発明によれば、D/Aコンバータの面積増加を抑えつつ、D/Aコンバータを高精度にすることが可能になる。

【発明を実施するための最良の形態】

【 0 0 7 0 】

以下、本発明の実施形態について図面を参照しながら説明する。以下の各実施形態において説明するD/Aコンバータは、例えば、テレビ、DVDレコーダー、Blu-rayディスクレコーダー、携帯電話等の映像信号出力部に用いられる半導体集積回路や、それらの映像信号出力部を有する映像機器や、無線LAN、ケーブルモデム等の送信部に用いられる半導体集積回路や、それらの送信部を備えた通信機器に使用される。

20

【 0 0 7 1 】

なお、以下の各実施形態や変形例の説明において、一度説明した構成要素と同様の機能を有する構成要素については、同一の符号を付して説明を省略する。

【 0 0 7 2 】

《発明の実施形態1》

図1は、本発明の実施形態1に係るD/Aコンバータ100の構成を示すブロック図である。D/Aコンバータ100は、外部から8ビットのデジタル信号（入力デジタルコードIN0～IN7）が入力され、このデジタル信号をアナログ信号に変換したアナログ出力電流と、そのアナログ出力電流の反転信号とを、それぞれアナログ正転出力端子OUT、アナログ反転出力端子NOUTから出力する。アナログ正転出力端子OUT、アナログ反転出力端子NOUTにはそれぞれ抵抗器180-1、180-2が接続されており、アナログ正転出力端子OUT、アナログ反転出力端子NOUTから出力されたアナログ出力電流は、それぞれ、電流-電圧変換用の抵抗器180-1、抵抗器180-2によって電圧に変換され、その結果、入力デジタルコードに応じたアナログ出力電圧が得られる。

30

【 0 0 7 3 】

（D/Aコンバータ100の構成）

D/Aコンバータ100は、図1に示すように、バイアス回路110、デコーダー回路120、フォワード・ボディ・バイアス電圧生成用電流源130、電流源群140、及び差動スイッチ群170を備えている。

40

【 0 0 7 4 】

バイアス回路110は、図1に示すように接続された第1のバイアストランジスタ111、第2のバイアストランジスタ112、及び電流源を備えており、第1のバイアス電圧VB1と第2のバイアス電圧VB2とを出力する。

【 0 0 7 5 】

デコーダー回路120は、入力デジタルコードIN0～IN7が入力され、これをデコードした信号であるデコード信号（D1、D2、D3-1～D3-63）を出力する。

【 0 0 7 6 】

50

フォワード・ボディ・バイアス電圧生成用電流源 130 は、所定値の電流を流す電流源である。

【0077】

電流源群 140 は、複数の電流源 (IS1 ~ IS2, IS3-1 ~ IS3-63) を含んでおり、それぞれの電流源は、トランジスタのサイズは異なるが、何れも同じ構成の電流源である。電流源 IS1 は 1LSB の電流源、電流源 IS2 は、2LSB の電流源、電流源 IS3-1 ~ IS3-63 はいずれも 4LSB の電流源であり、それらの組み合わせで、8bit すなわち 256 階調を表現する。それらの出力する電流は、第 1 のバイアス電圧 VB1、第 2 のバイアス電圧 VB2 により決定される。

【0078】

具体的には、各電流源は、カスコード接続された 2 つの P チャンネルトランジスタ (電流源トランジスタ 141 とカスコードトランジスタ 142) を備えている。ここで、電流源群 140 内の電流源トランジスタ 141 の全てを合わせて電流源トランジスタマトリックス 150 と呼び、カスコードトランジスタ 142 の全てを合わせてカスコードトランジスタマトリックス 160 と呼ぶことにする。

【0079】

電流源トランジスタ 141 は、電流値を決定するためのトランジスタである。この電流源トランジスタ 141 のゲートは、第 1 のバイアス電圧 VB1 が印加され、ソースは電源 VDD と接続されている。また、電流源トランジスタ 141 は、第 1 のバイアストランジスタ 111 とカレントミラー対を成している。そして、電流源トランジスタ 141 と第 1 のバイアストランジスタ 111 とは、バックゲート端子を共通にし、そのバックゲート端子はフォワード・ボディ・バイアス電圧生成用電流源 130 と接続されている。

【0080】

一方、カスコードトランジスタ 142 は、電流源の出力インピーダンス向上 (定電流特性向上) を図るためのトランジスタであり、電流源トランジスタ 141 とカスコード接続されている。一般に、電流源トランジスタ 141 にカスコードトランジスタ 142 を接続することにより、出力インピーダンスは、電流源トランジスタ 141 の出力インピーダンスの、ほぼ g_m / g_{ds} 倍 (カスコードトランジスタの g_m 、 g_{ds}) となる。なお、 g_m はトランスコンダクタンスであり、 g_{ds} は、ドレインコンダクタンスである。

【0081】

カスコードトランジスタ 142 のゲートは、第 2 のバイアス電圧 VB2 が印加されている。また、カスコードトランジスタ 142 と第 2 のバイアストランジスタ 112 とは、カレントミラー対を成している。そして、カスコードトランジスタ 142 と第 2 のバイアストランジスタ 112 とは、バックゲート端子を共通にし、そのバックゲート端子は、電源と接続されている。

【0082】

差動スイッチ群 170 は、複数の差動スイッチ (SW1 ~ SW2, SW3-1 ~ SW3-63) を含んでいる。差動スイッチ SW1 ~ SW2, SW3-1 ~ SW3-63 は、それぞれ、電流源 IS1 ~ IS2, IS3-1 ~ IS3-63 の出力と接続されている。

【0083】

それぞれの差動スイッチ (SW1 ~ SW2, SW3-1 ~ SW3-63) は、トランジスタのサイズは異なるが、何れも同じ構成の差動スイッチであり、図 1 に示すように、2 つの P チャンネルトランジスタ (スイッチペアトランジスタ: 正転出力用トランジスタ 171 と反転出力用トランジスタ 172) を備えている。正転出力用トランジスタ 171 のゲートには、デコード信号 D1、D2、D3-1 ~ D3-63 の何れかが入力され、反転出力用トランジスタ 172 のゲートには、そのデコード信号を反転させた反転デコード信号が入力されて、それぞれのトランジスタのオンオフが制御される。具体的には、図 1 に示す D1B、D2B、D3-1B ~ D3-63B がそれぞれ D1、D2、D3-1 ~ D3-63 の反転デコード信号であり、差動スイッチ SW1 ~ SW2、SW3-1 ~ SW3-63 は、それぞれ、D1 と D1B、D2 と D2B、D3-1 と D3-1B、・・・、D3

10

20

30

40

50

- 63とD3 - 63Bによって制御される。

【0084】

また、正転出力用トランジスタ171、及び反転出力用トランジスタ172は、対応する電流源のカスコードトランジスタ142の出力が与えられている。具体的には、差動スイッチSW1の正転出力用トランジスタ171及び反転出力用トランジスタ172は、電流源IS1のカスコードトランジスタ142と接続され、以下同様に、SW2とIS2、SW3-1とIS3-1、・・・、SW3-63とIS3-63とがそれぞれ対応して接続されている。

【0085】

これにより、各差動スイッチは、与えられたデコード信号及び反転デコード信号に応じて、対応した電流源からの電流を、アナログ正転出力端子OUT側に流すか、アナログ反転出力端子NOUT側へ流すかの切り替えが制御される。

10

【0086】

各正転出力用トランジスタ171からの電流（すなわち各電流源からの電流）は、アナログ正転出力端子OUTで加算されて出力され、各反転出力用トランジスタ172からの電流（すなわち各電流源からの電流）は、アナログ反転出力端子NOUTで加算されて出力される。

【0087】

（D/Aコンバータ100における作用効果）

D/Aコンバータ100では、フォワード・ボディ・バイアス電圧生成用電流源130によって、電流源トランジスタ141及び第1のバイアストランジスタ111のソース端子と、バックゲート端子間に存在する各々の寄生ダイオードに電流を流すことができる。それにより、フォワード・ボディ・バイアス電圧を発生することができ、そのフォワード・ボディ・バイアス電圧が、それぞれの、電流源トランジスタ141及び第1のバイアストランジスタ111のバックゲート端子に印加される。

20

【0088】

したがって、本実施形態によれば、各電流源を構成する電流源トランジスタ141の相対精度、すなわち各電流源の電流の相対精度が向上する。つまり、D/Aコンバータ100では、D/Aコンバータとしてのリニアリティ精度を高めることが可能になる。

【0089】

例えば、各電流源トランジスタ141の電流ミスマッチが、フォワード・ボディ・バイアスを適用することにより、2.0%から1.4%へと30%程度良化したとする。この場合、上記の8bit D/Aコンバータでは、0.025LSB程度の改善に相当する。同様に、分解能が14bitのD/Aコンバータの場合には1.6LSB程度の改善、16bitのD/Aコンバータの場合には6.4LSB程度の改善にそれぞれ相当する。このように、本実施形態は、D/Aコンバータの分解能がより高分解能になるほど効果が大きい。

30

【0090】

また、D/Aコンバータ100では、第1のバイアストランジスタ111のバックゲート端子を、電流源トランジスタ141のバックゲート端子と共通にして、フォワード・ボディ・バイアス電圧を印加している。つまり、カレントミラー対を構成するトランジスタに、同じフォワード・ボディ・バイアス電圧を印加している。そのため、フォワード・ボディ・バイアス電圧を印加した際にも、精度よくバイアス回路110の電流を、各電流源（IS1・・・IS3-63）にコピーできる。

40

【0091】

なお、図2は、電流源群140、差動スイッチ群170、フォワード・ボディ・バイアス電圧生成用電流源130の配置の一例である。この例では、電流源トランジスタマトリックス150と、カスコードトランジスタマトリックス160とに分けてトランジスタを配置し、それらの下に差動スイッチ群170を配置し、電流源トランジスタマトリックス150とフォワード・ボディ・バイアス電圧生成用電流源130とを接続している。この

50

配置により、効率よく、回路面積の縮小を図った、フォワード・ボディ・バイアスを適用したD/Aコンバータを実現することが可能になる。実際に12bit D/Aコンバータに適用して試作を行ったところ、電流源トランジスタマトリックス150のサイズとして20%程度の面積低減効果を確認した。

【0092】

また、複数個からなる第1のバイアストランジスタ111を、電流源トランジスタマトリックス150の領域内に分散して配置することで、第1のバイアストランジスタ111と電流源トランジスタ141の均一性が高まり、一層、カレントミラー精度を良くすることができる。

【0093】

また、フォワード・ボディ・バイアス電圧生成用電流源130は、電流源トランジスタマトリックス150の中央付近に接続することが望ましい。これは、電流源トランジスタマトリックス150に対して均一にフォワード・ボディ・バイアス電圧を印加することが可能になるからである。

【0094】

そして、図3は、図2に示した配置をさらに改善したものである。図3の例では、フォワード・ボディ・バイアス電圧生成用電流源130を5つ設けている。そのうちの1つは、電流源トランジスタマトリックス150の中央付近の接続点に接続し、他のフォワード・ボディ・バイアス電圧生成用電流源130は、中央の接続点を中心にして点対称となる位置に接続している。フォワード・ボディ・バイアス電圧生成用電流源130のこのような接続により、電流源トランジスタマトリックス150に対してより均一に、フォワード・ボディ・バイアス電圧を印加することが可能になる。

【0095】

また、図4も、図2に示した配置をさらに改善したものである。図4の例では、電流源トランジスタマトリックス150を均等にセグメント化して10区画に区分化し、その上で、各区画に、均等なフォワード・ボディ・バイアス電圧生成用電流源130を接続したものである。フォワード・ボディ・バイアス電圧生成用電流源130のこの接続により、電流源トランジスタマトリックス150に対してより均一に、フォワード・ボディ・バイアス電圧を印加することが可能になる。

【0096】

《発明の実施形態2》

実施形態2では、出力インピーダンス向上(定電流特性向上)を図ることにより、リニアリティ特性及び歪み特性(特に、周波数依存性)の改善を図ったD/Aコンバータの例を説明する。

【0097】

図5は、本発明の実施形態2に係るD/Aコンバータ200の構成を示すブロック図である。D/Aコンバータ200は、実施形態1のD/Aコンバータ100に変更を加えたものである。具体的にはD/Aコンバータ200では、電流源トランジスタ141及び第1のバイアストランジスタ111のバックゲート端子にフォワード・ボディ・バイアス電圧を印加する代わりに、カスコードトランジスタ142及び第2のバイアストランジスタ112のバックゲート端子に対してフォワード・ボディ・バイアス電圧を印加するように、フォワード・ボディ・バイアス電圧生成用電流源130を接続している。なお、D/Aコンバータ200では、電流源トランジスタ141及び第1のバイアストランジスタ111のバックゲート端子は電源と接続されている。

【0098】

このように構成することで、D/Aコンバータ200では、フォワード・ボディ・バイアス電圧生成用電流源130によって、カスコードトランジスタ142及び第2のバイアストランジスタ112のソース端子と、バックゲート端子間に存在する各々の寄生ダイオードに電流を流すことができる。それにより、フォワード・ボディ・バイアス電圧を発生することができ、そのフォワード・ボディ・バイアス電圧が、それぞれの、カスコードト

10

20

30

40

50

ランジスタ 1 4 2 及び第 2 のバイアストランジスタ 1 1 2 のバックゲート端子に印加される。

【 0 0 9 9 】

そして、その結果として、電流源マトリックスを構成するカスコードトランジスタ 1 4 2 の g_m / g_{ds} が向上し、電流源の出力インピーダンスが向上する。すなわち、本実施形態によれば、D / A コンバータとしてのリニアリティ特性と歪み特性（特に、周波数依存性）の改善を実現することが可能になる。

【 0 1 0 0 】

ちなみに、通常、カスコードトランジスタとしては、半導体プロセスで許される最小ゲート長（ L_{min} ）が使用されることが多い。そのため、フォワード・ボディ・バイアス電圧印加による g_m 向上と、ショート・チャネル効果の改善すなわち g_{ds} 低減の効果の恩恵を大きく受ける。

【 0 1 0 1 】

すなわち、本実施形態では、カスコードトランジスタのサイズを小さく抑えたまま、 g_m / g_{ds} を向上できるので、寄生容量の増加がなく、低歪み特性の周波数依存性も向上できるというのが大きな利点でもある。

【 0 1 0 2 】

また、本実施形態では、第 2 のバイアストランジスタ 1 1 2 のバックゲート端子を、電流源マトリックス内のカスコードトランジスタのバックゲート端子と共通にして、フォワード・ボディ・バイアス電圧を印加している。つまり、カレントミラー対を構成するトランジスタに、同じフォワード・ボディ・バイアス電圧を印加することで、フォワード・ボディ・バイアス電圧を印加した際にも、精度よくバイアス回路の電流をコピーすることができる。

【 0 1 0 3 】

さらに、複数個からなる第 2 のバイアストランジスタ 1 1 2 を、カスコードトランジスタマトリックス 1 6 0 内の領域内に分散して配置すれば、第 2 のバイアストランジスタ 1 1 2 とカスコードトランジスタ 1 4 2 との均一性が高まり、一層、カレントミラー精度を良くすることが可能になる。

【 0 1 0 4 】

なお、D / A コンバータ 2 0 0 においても、実施形態 1 と同様に、電流源トランジスタマトリックス 1 5 0 とカスコードトランジスタマトリックス 1 6 0 の分離配置、フォワード・ボディ・バイアス電圧生成用電流源 1 3 0 の点対称接続・セグメント接続を適用できる。

【 0 1 0 5 】

《 発明の実施形態 3 》

実施形態 3 では、差動スイッチを構成するトランジスタまで含めた電流源の出力インピーダンスの向上を図ることにより、リニアリティ特性及び歪み特性（特に、周波数依存性）の改善を図った D / A コンバータの例を説明する。

【 0 1 0 6 】

図 6 は、本発明の実施形態 3 に係る D / A コンバータ 3 0 0 の構成を示すブロック図である。D / A コンバータ 3 0 0 は、実施形態 1 の D / A コンバータ 1 0 0 に変更を加えたものである。具体的には D / A コンバータ 3 0 0 では、電流源トランジスタ 1 4 1 と第 1 のバイアストランジスタ 1 1 1 のバックゲート端子はフォワード・ボディ・バイアス電圧を印加する代わりに、正転出力用トランジスタ 1 7 1 及び反転出力用トランジスタ 1 7 2 のバックゲート端子に対してフォワード・ボディ・バイアス電圧を印加するように、フォワード・ボディ・バイアス電圧生成用電流源 1 3 0 を接続している。なお、D / A コンバータ 3 0 0 では、電流源トランジスタ 1 4 1、カスコードトランジスタ 1 4 2、第 1 のバイアストランジスタ 1 1 1、及び第 2 のバイアストランジスタ 1 1 2 のバックゲート端子は電源と接続されている。

【 0 1 0 7 】

このように構成することで、各差動スイッチを構成するスイッチペアトランジスタの各々のソース端子とバックゲート端子間に存在する各々の寄生ダイオードにフォワード・ボディ・バイアス電圧生成用電流源 130 の電流を流すことができる。それにより、フォワード・ボディ・バイアス電圧を発生することができ、同時に、そのフォワード・ボディ・バイアス電圧が、差動スイッチを構成するトランジスタに印加される。

【0108】

そして、その結果として、差動スイッチを構成するペアトランジスタの相対精度の相対精度が上がる。それだけではなく、スイッチトランジスタの g_m / g_{ds} が向上し、電流源トランジスタ、カスコードトランジスタ、および差動スイッチトランジスタの 3 段積みでの電流源の出力インピーダンスが向上して、D/A コンバータの歪み特性（特に、周波数依存性）の向上の実現が可能になる。

10

【0109】

ちなみに、通常、差動スイッチのトランジスタとしては、半導体プロセスで許される最小ゲート長 (L_{min}) が使用されることが多い。そのため、フォワード・ボディ・バイアス電圧印加による g_m 向上と、ショート・チャネル効果の改善すなわち g_{ds} 低減の効果の恩恵を大きく受ける。

【0110】

すなわち、本実施形態では、差動スイッチを構成するペアトランジスタのバックゲート端子に、フォワード・ボディ・バイアス電圧を印加することで、回路面積および寄生容量の増加を抑えつつ、差動スイッチのトランジスタの g_m / g_{ds} を向上して、差動スイッチも含む電流源の出力インピーダンスを高めると同時に、差動スイッチのペアトランジスタの相対精度を向上して、歪み特性（特に、周波数依存性）を改善できるという利点がある。

20

【0111】

《発明の実施形態 4》

実施形態 4 では、差動スイッチコモンノードの寄生容量の影響による歪み特性の劣化の改善を図った D/A コンバータの例を説明する。

【0112】

図 7 は、本発明の実施形態 4 に係る D/A コンバータ 500 の構成を示すブロック図である。D/A コンバータ 500 は、実施形態 3 の D/A コンバータ 300 に変更を加えたものである。具体的には、D/A コンバータ 500 では、複数の差動スイッチに対して共通にフォワード・ボディ・バイアス電圧生成用電流源 130 を接続するのではなく、差動スイッチ毎にフォワード・ボディ・バイアス電圧生成用電流源 130 を設けてあり、各差動スイッチのトランジスタのバックゲート端子には、対応したフォワード・ボディ・バイアス電圧生成用電流源 130 が接続されている。なお、D/A コンバータ 500 では、電流源トランジスタ 141、カスコードトランジスタ 142、第 1 のバイアストランジスタ 111、及び第 2 のバイアストランジスタ 112 のバックゲート端子は電源に接続されている。

30

【0113】

D/A コンバータ 500 では、それぞれの差動スイッチに対応したフォワード・ボディ・バイアス電圧生成用電流源 130 によって、それぞれの差動スイッチにおけるスイッチペアトランジスタのソース端子とバックゲート端子間に存在する寄生ダイオードに電流を流すことができる。それにより、本実施形態では、差動スイッチ毎に、フォワード・ボディ・バイアス電圧を発生することができ、同時に、そのフォワード・ボディ・バイアス電圧が個々の差動スイッチに対して別々に印加される。

40

【0114】

このように構成することで、実施形態 3 の D/A コンバータ 300 と同様の効果を得られることは勿論であるが、さらに、差動スイッチを制御する制御信号が切り替わった際、および出力電圧が変化した際の、各差動スイッチのコモンソースノードの電圧変動が、他の差動スイッチに対して悪影響を及ぼさないという効果も得られる。

50

【 0 1 1 5 】

また、フォワード・ボディ・バイアス電圧は、ソース端子電圧を基準に寄生ダイオードに一定の電流を流すことにより電圧生成する構成であるため、各差動スイッチのソース端子の電圧が変動した際には、その変動に応じて各差動スイッチのバックゲート端子の電圧が決まる。つまり、差動スイッチを構成するトランジスタのコモンソースノードの電圧変動に応じて、バックゲート端子の電圧も変動する。これにより、差動スイッチのコモンソースノードの寄生容量によるアナログ出力の歪み特性の劣化を低減することができるという効果も得られる。

【 0 1 1 6 】

《実施形態 4 の変形例》

図 8 は、D / A コンバータ 5 0 0 における差動スイッチの他の構成例を示す図である。この例では、図 8 に示すように、各差動スイッチのコモンソースノードとバックゲート端子間に、容量素子 1 7 3 を追加している。この構成により、本差動スイッチを上記の D / A コンバータを適用した場合になどに、各差動スイッチのコモンソースノードの電圧が変動した際における、その変動に対するバックゲート端子電圧の追随性が高まる。すなわち、差動スイッチのコモンソースノードの寄生容量によるアナログ出力の歪み特性の劣化をさらに低減することができるという効果がある。

【 0 1 1 7 】

《発明の実施形態 5 》

図 9 は、本発明の実施形態 5 に係る D / A コンバータ 6 0 0 の構成を示すブロック図である。この D / A コンバータ 6 0 0 は、実施形態 1 ~ 3 の構成を同時に実現したものである。具体的には D / A コンバータ 6 0 0 では、電流源トランジスタ 1 4 1 及び第 1 のバイアストランジスタ 1 1 1 のバックゲート端子にフォワード・ボディ・バイアス電圧生成用電流源 1 3 0 を接続してフォワード・ボディ・バイアス電圧を印加したうえで、カスコードトランジスタ 1 4 2 及び第 2 のバイアストランジスタ 1 1 2 のバックゲート端子に対しても別のフォワード・ボディ・バイアス電圧生成用電流源 1 3 0 を接続してフォワード・ボディ・バイアス電圧を印加している。そして、さらに、各差動スイッチを構成するトランジスタに対してもフォワード・ボディ・バイアス電圧を印加するために、各差動スイッチの正転出力用トランジスタ 1 7 1、反転出力用トランジスタ 1 7 2 のそれぞれに、さらに別のフォワード・ボディ・バイアス電圧生成用電流源 1 3 0 を接続している。

【 0 1 1 8 】

このように構成することで、D / A コンバータ 6 0 0 では、実施形態 1 ~ 3 のそれぞれの効果を同時に実現でき、非常に特性に優れた通信用の D / A コンバータを実現できる。

【 0 1 1 9 】

すなわち、本実施形態によれば、実施形態 1 の D / A コンバータ 1 0 0 と同様に、各電流源を構成する電流源トランジスタ 1 4 1 の相対精度、すなわち各電流源の電流の相対精度が向上する。つまり、D / A コンバータ 6 0 0 では、D / A コンバータとしてのリニアリティ精度を高めることが可能になる。

【 0 1 2 0 】

また、実施形態 2 の D / A コンバータ 2 0 0 と同様に、電流源マトリックスを構成するカスコードトランジスタ 1 4 2 の g_m / g_{ds} が向上し、電流源の出力インピーダンスが向上する。すなわち、本実施形態によれば、D / A コンバータとしてのリニアリティ特性と歪み特性（特に、周波数依存性）の改善を実現することが可能になる。

【 0 1 2 1 】

また、実施形態 3 の D / A コンバータ 3 0 0 と同様に、差動スイッチを構成するペアトランジスタの相対精度の相対精度が上がる。それだけではなく、スイッチトランジスタの g_m / g_{ds} が向上し、電流源トランジスタ、カスコードトランジスタ、および差動スイッチトランジスタの 3 段積みでの電流源の出力インピーダンスが向上して、D / A コンバータの歪み特性（特に、周波数依存性）の向上の実現が可能になる。

【 0 1 2 2 】

なお、本実施形態では、電流源トランジスタ、カスコードトランジスタ、差動スイッチトランジスタの3つ全てに、フォワード・ボディ・バイアス電圧生成用電流源130を接続する構成としたが、3つのうちの2つにフォワード・ボディ・バイアス電圧生成用電流源130を接続する構成にすることで、十分に高性能なD/Aコンバータを実現できることは言うまでもない。

【0123】

また、差動スイッチに対してフォワード・ボディ・バイアス電圧を印加する場合には、本実施形態においても実施形態4のように、個々の差動スイッチに対してフォワード・ボディ・バイアス電圧生成用電流源130を接続するようにしてもよい。

【0124】

《D/Aコンバータのその他の実施形態》

なお、上記の実施形態1～5及び変形例では、フォワード・ボディ・バイアス電圧生成用電流源130は、外部からの制御信号により設定できるようにし、最適な電流値に設定できるようにしてもよい。

【0125】

また、実施形態1～5及び変形例では、トランジスタ（電流源トランジスタ141等）のソース端子とバックゲート端子間に存在する各々の寄生ダイオードに電流を流すことによって、フォワード・ボディ・バイアス電圧を印加する例について説明したが、フォワード・ボディ・バイアス電圧を発生するバイアス電圧発生回路を別途設け、それで発生した電圧を電流源トランジスタ141等のバックゲート端子に印加することようにしてもよい。

【0126】

また、実施形態1～5及び変形例では、差動スイッチの一方の出力がアナログ正転出力端子OUTに接続され、他方の出力がアナログ反転出力端子NOTに接続された差動出力型のD/Aコンバータの例を説明したが、差動スイッチの一方の出力がアナログ出力端子に接続され、他方の出力がグランドVSSに接続されたシングルエンド型のD/Aコンバータの場合でも、同様に適用できるのは勿論である。差動出力型のD/Aコンバータは、一般的に、通信用途の送信用として、シングルエンド型のD/Aコンバータは、映像信号出力用途ほかとして使用される。

【0127】

《発明の実施形態6》

図10は、本発明の実施形態6に係る通信機器700の構成を示すブロック図である。この通信機器700は、例えば携帯電話などとして実現される。

【0128】

この通信機器700は、図10に示すように、アンテナ710、半導体集積回路720、及びベースバンド・プロセッサ730を備えている。半導体集積回路720は、本発明のD/Aコンバータを応用した半導体集積回路であり、信号の送受信を主に行う。半導体集積回路720の構成については後述する。また、ベースバンド・プロセッサ730は、受信した信号及び送信する信号の処理を行う。

【0129】

（半導体集積回路720の構成）

半導体集積回路720は、受信部721、送信部722、フィルタ制御部723、電圧制御発信器724（図中ではVCOと略記）、及びデジタルインタフェース725を備えている。

【0130】

受信部721は、アンテナ710で受信された信号をデジタル信号に変換して出力する。具体的には、受信部721は、ローノイズアンプ721a（図中ではLNAと略記）、フィルタ721b、及び受信用A/Dコンバータ721c（図中ではADCと略記）を備えている。このローノイズアンプ721aは、アンテナ710で受信された信号を増幅する。フィルタ721bは、周波数特性のチューニングが可能なフィルタであり、周波数特

10

20

30

40

50

性はフィルタ制御部 723 により制御される。また、受信用 A/D コンバータ 721c は、フィルタ 721b の出力をデジタル信号に変換して出力する。

【0131】

また、送信部 722 は、入力されたデジタル信号をアナログ信号に変換し、アンテナ 710 から送信する。具体的には、送信部 722 は、送信用 D/A コンバータ 722a (図中では DAC と略記)、フィルタ 722b、及びパワーアンプ 722c (図中では PA と略記) を備えている。この送信用 D/A コンバータ 722a は、本発明の D/A コンバータであり、例えば上記の実施形態の D/A コンバータ (実施形態 1~5、変形例の何れでもよい) を採用できる。この送信用 D/A コンバータ 722a は、デジタルインタフェース 725c から入力されたデジタル信号をアナログ信号に変換してフィルタ 722b に出力する。フィルタ 722b は、周波数特性チューニングが可能なフィルタであり、周波数特性はフィルタ制御部 723 により制御される。また、パワーアンプ 722c は、フィルタ 722b の出力を増幅してアンテナ 710 を介して送信する。

10

【0132】

フィルタ制御部 723 は既述の通り、フィルタ 721b 及びフィルタ 722b の周波数特性を制御するようになっている。また、電圧制御発信器 724 は、ベースバンド・プロセッサ 730 等で使用するクロック信号を生成する。デジタルインタフェース 725 は、受信部 721 とベースバンド・プロセッサ 730 の間、及び送信部 722 とベースバンド・プロセッサ 730 の間におけるデータ (デジタル信号) のやり取りの仲介を行う。また、デジタルインタフェース 725 は、電圧制御発信器 724 の発振周波数の制御も行い、クロック信号 CLK をベースバンド・プロセッサ 730 に出力する。

20

【0133】

(通信機器 700 の動作)

この通信機器 700 では、受信時は、アンテナ 710 で受信された信号が半導体集積回路 720 の受信部 721 に入力され、ローノイズアンプ 721a (LNA)、周波数チューニングされたフィルタ 721b、及び受信用 A/D コンバータ 721c を経て、デジタル信号に変換される。その後、デジタルインタフェース 725 を介して、ベースバンド・プロセッサ 730 へ送られて信号処理される。

【0134】

一方、送信時は、ベースバンド・プロセッサ 730 で信号処理されたデジタル信号が、半導体集積回路 720 に送られる。そして、そのデジタル信号はデジタルインタフェース 725 を介して送信部 722 へ入力される。送信部 722 では、送信用 D/A コンバータ 722a でそのデジタル信号がアナログ信号に変換された後、フィルタ 722b、及びパワーアンプ 722c を経て、アンテナ 710 から送信される。

30

【0135】

上記のように本実施形態では、半導体集積回路 720 に本発明の D/A コンバータが使用されているので、安価で高性能な半導体集積回路を実現できる。すなわち、通信機器 700 を高性能化できるとともに通信システムを安価に構築できる。

【産業上の利用可能性】

【0136】

本発明に係る D/A コンバータは、D/A コンバータの面積増加を抑えつつ、D/A コンバータを高精度にすることが可能になるという効果を有し、デジタル信号をアナログ信号に変換する D/A コンバータ (DAC)、半導体集積回路、映像機器、及び通信機器等として有用である。

40

【図面の簡単な説明】

【0137】

【図 1】図 1 は、実施形態 1 に係る D/A コンバータの構成を示すブロック図である。

【図 2】図 2 は、電流源群 140、差動スイッチ群 170、フォワード・ボディ・バイアス電圧生成用電流源 130 の配置の一例である。

【図 3】図 3 は、電流源群 140、差動スイッチ群 170、フォワード・ボディ・バイア

50

ス電圧生成用電流源 130 の配置の他の一例である。

【図 4】図 4 は、電流源群 140、差動スイッチ群 170、フォワード・ボディ・バイアス電圧生成用電流源 130 の配置の、さらに他の一例である。

【図 5】図 5 は、実施形態 2 に係る D/A コンバータの構成を示すブロック図である。

【図 6】図 6 は、実施形態 3 に係る D/A コンバータの構成を示すブロック図である。

【図 7】図 7 は、実施形態 4 に係る D/A コンバータの構成を示すブロック図である。

【図 8】図 8 は、差動スイッチの他の構成例を示す図である。

【図 9】図 9 は、実施形態 5 に係る D/A コンバータの構成を示すブロック図である。

【図 10】図 10 は、実施形態 6 に係る通信機器の構成を示すブロック図である。

【図 11】図 11 は、従来の電流駆動型 D/A コンバータの回路構成図である。

10

【符号の説明】

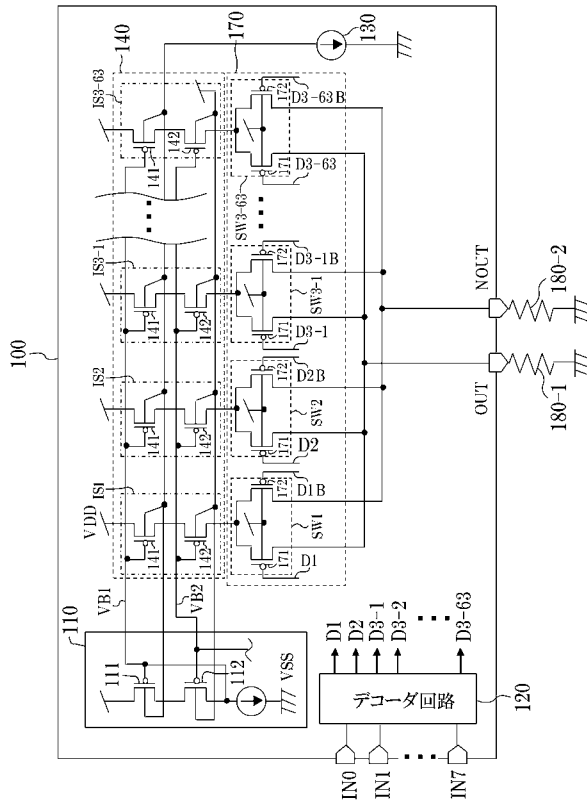
【0138】

100	D/A コンバータ
110	バイアス回路
111	第 1 のバイアストランジスタ
112	第 2 のバイアストランジスタ
120	デコーダー回路
130	フォワード・ボディ・バイアス電圧生成用電流源
140	電流源群
141	電流源トランジスタ
142	カスコードトランジスタ
150	電流源トランジスタマトリックス
160	カスコードトランジスタマトリックス
170	差動スイッチ群
171	正転出力用トランジスタ
172	反転出力用トランジスタ
180	抵抗器
200, 300, 500, 600	D/A コンバータ
700	通信機器
710	アンテナ
720	半導体集積回路
730	ベースバンド・プロセッサ
VB1	第 1 のバイアス電圧
VB2	第 2 のバイアス電圧
IN0 ~ IN7	入力デジタルコード
IS1、IS2、IS3-1 ~ IS3-63	電流源
SW1、SW2、SW3-1 ~ SW3-63	差動スイッチ
D1、D2、D3-1 ~ D3-63	デコード信号
D1B、D2B、D3-1B ~ D3-63B	反転デコード信号

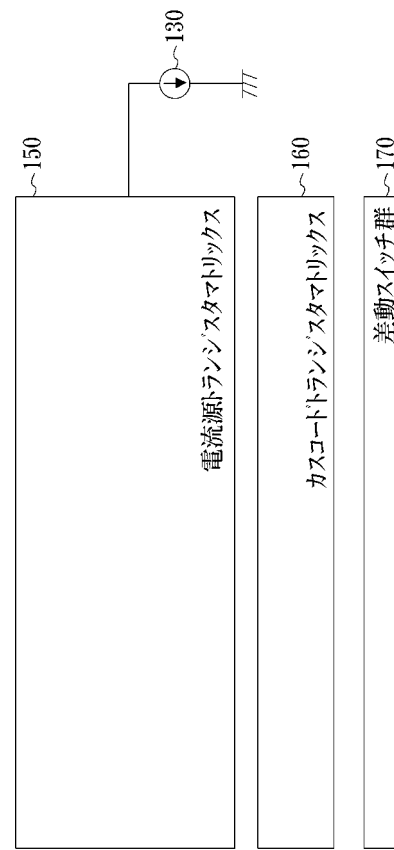
20

30

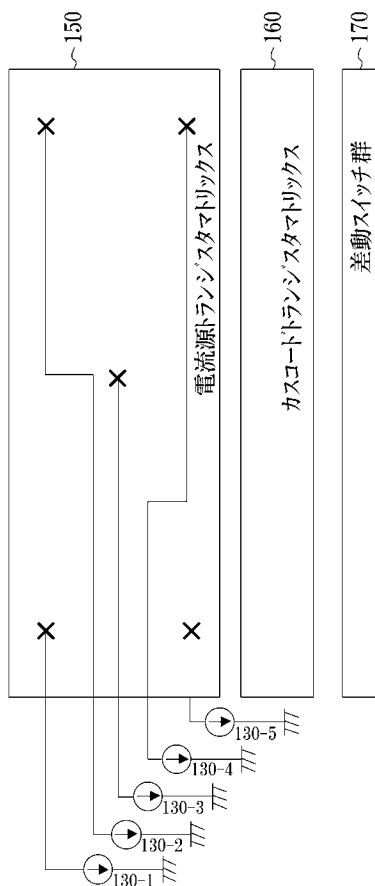
【図 1】



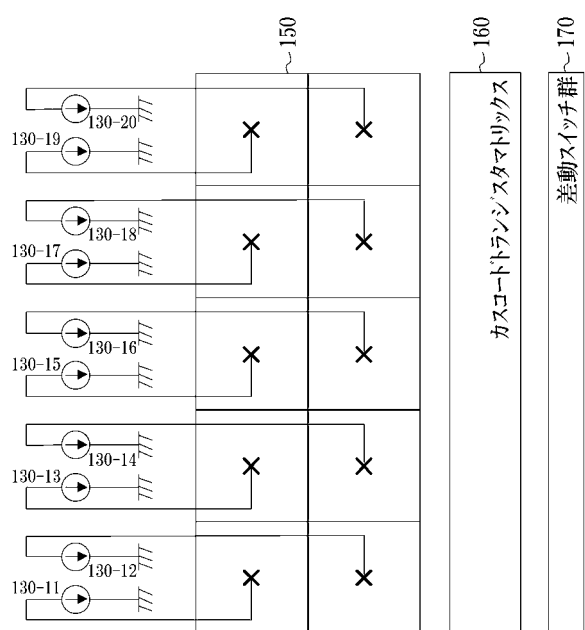
【図 2】



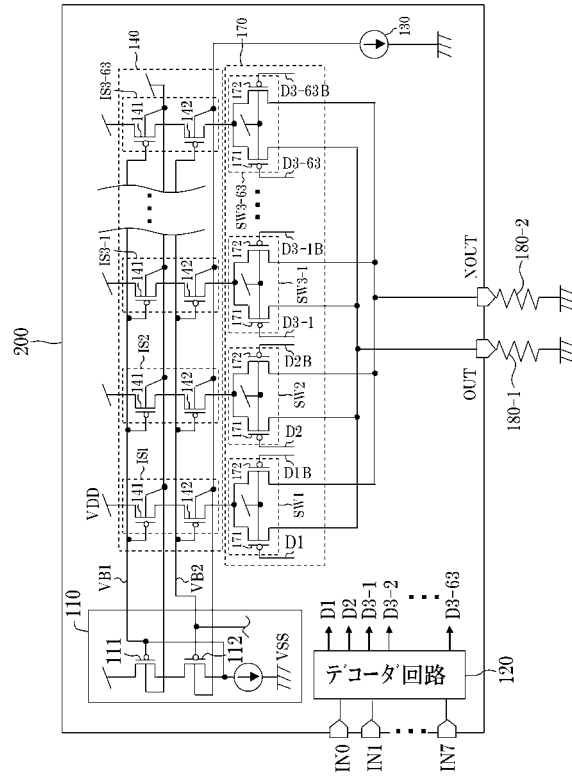
【図 3】



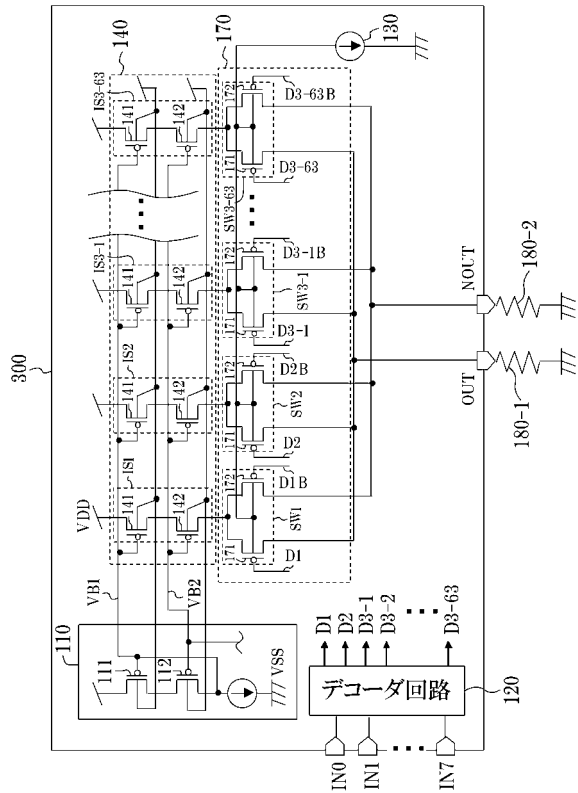
【図 4】



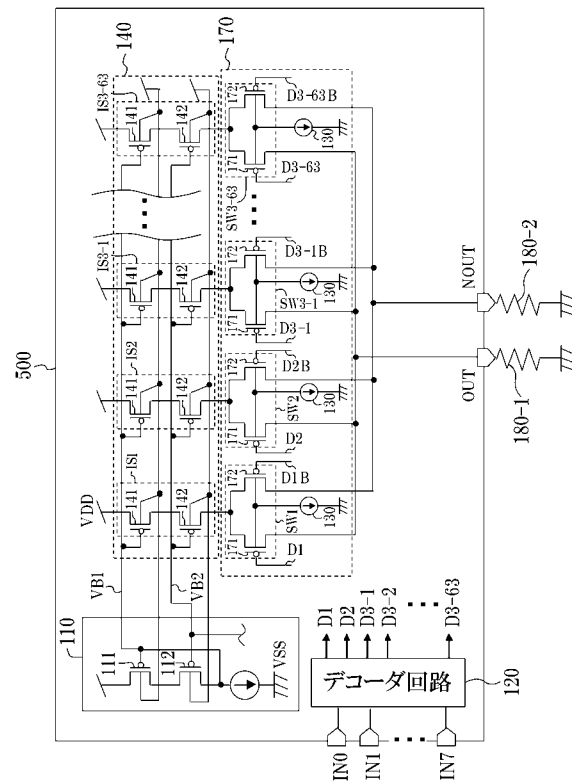
【図 5】



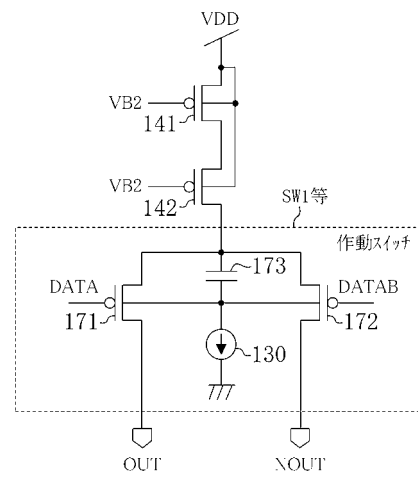
【図 6】



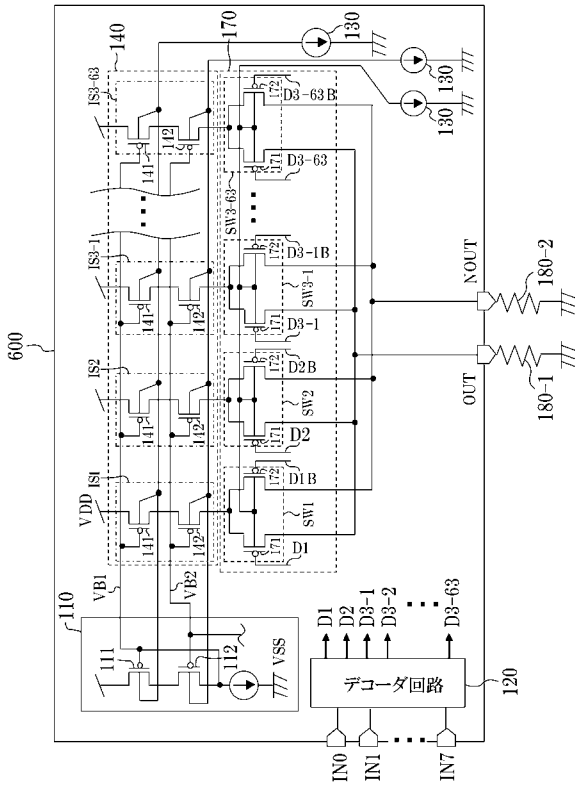
【図 7】



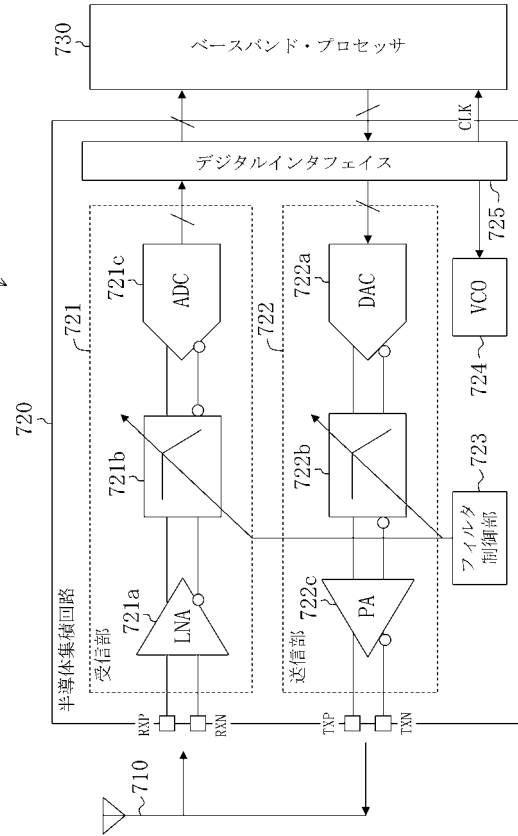
【図 8】



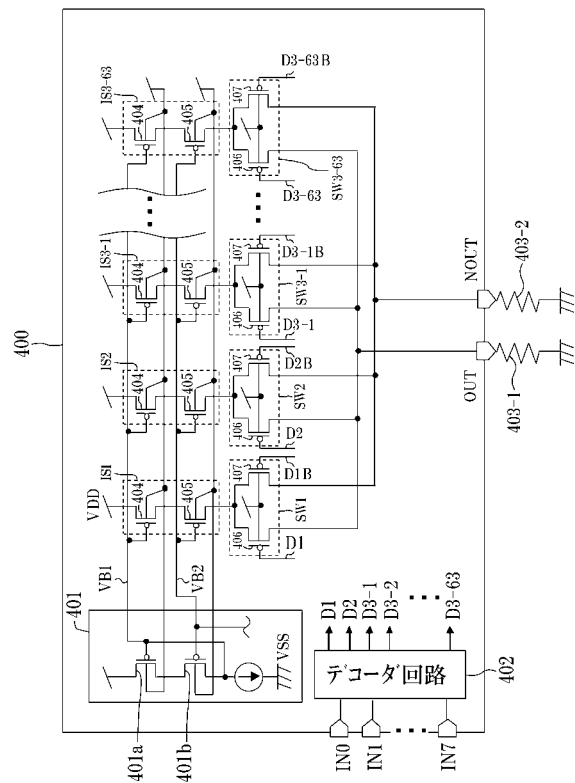
【 図 9 】



【 図 1 0 】



【 図 1 1 】



フロントページの続き

- (74)代理人 100115691
弁理士 藤田 篤史
- (74)代理人 100117581
弁理士 二宮 克也
- (74)代理人 100117710
弁理士 原田 智雄
- (74)代理人 100121728
弁理士 井関 勝守
- (74)代理人 100124671
弁理士 関 啓
- (74)代理人 100131060
弁理士 杉浦 靖也
- (72)発明者 生駒 平治
大阪府門真市大字門真１００６番地 パナソニック株式会社内
- (72)発明者 中塚 淳二
大阪府門真市大字門真１００６番地 パナソニック株式会社内

審査官 柳下 勝幸

- (56)参考文献 特開２００７－２８６９０（ＪＰ，Ａ）
特開２００４－２８９１０７（ＪＰ，Ａ）
特開平４－１９２７０３（ＪＰ，Ａ）
特開昭６３－３０９０２７（ＪＰ，Ａ）
特開２００７－２０７８４９（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)

H03M1/00-1/88
H01L 21/822
H01L 27/04