

發明專利說明書

FP14030E

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94113226

※申請日期：94.4.16

※IPC 分類：H01L 21/00

一、發明名稱：(中文/英文)

光電技術用之半導體晶片及其製造方法

SEMICONDUCTOR-CHIP FOR OPTOELECTRONICS AND METHOD FOR ITS
PRODUCTION

二、申請人：(共1人)

姓名或名稱：(中文/英文)(簽章) ID :

歐斯朗奧托半導體股份有限公司

OSRAM OPTO SEMICONDUCTORS GMBH

代表人：(中文/英文)(簽章)

R. 穆勒 及 R. 威特根

Dr. R. Mueller & R. Wittgen

住居所或營業所地址：(中文/英文)

德國 D-93049 理斯堡華能街 2 號

Wernerwerkstr. 2, 93049 Regensburg, Germany

國籍：(中文/英文)

德國

Germany

三、發明人：(共3人)

姓名：(中文/英文) ID：

1. 雷納溫迪斯/WINDISCH, REINER
2. 羅夫威什/WIRTH, RALPH
3. 華特威吉勒特/WEGLEITER, WALTER

國籍：(中文/英文)

- 1.~3.德國
Germany

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 德國 2004年04月30日 102004021175.2

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明涉及一種光電技術用之半導體晶片，其包括：一薄膜層，其中形成一種電磁輻射發射區且該薄膜層具有一發射側，一背面和多個側面，各側面使背面與發射側相連接；以及一薄膜層用的載體，其配置在背面上且與該背面相連接；在發射側上形成至少一導電性的前側接觸結構且在背面上形成至少一溝。依據本發明的一種外觀，該溝在背面上界定唯一之部份區域，其基本上未與該前側接觸結構相重疊。依據本發明的另一外觀，該溝在背面上界定多個部份區域，其基本上未與該前側接觸結構相重疊且其分別鄰接於至少一與該前側接觸結構相重疊的區域。本發明另外亦涉及上述半導體晶片之製造方法。

六、英文發明摘要：

This invention relates to a semiconductor-chip for optoelectronics with a thin-film layer, in which an electromagnetic radiation emitting area is formed and which has an emission side, a rear side and several side-faces, which let the rear side be connected with the emission side; and a holder for the thin-film layer, said holder is arranged at the rear side and is connected with the rear side; where at least one conductive front-side contact-structure is formed at the emission side and at least one trench is formed at the rear side. According to one aspect of this invention, the trench defines only one partial region, which is not overlapped with the front-side contact-structure. According to another aspect of this invention, the trench at the rear side defines several partial regions, which is not overlapped with the front-side contact-structure and which are respectively adjacent to at least one region overlapped with the front-side contact-structure. This invention also relates to a method to produce such a semiconductor-chip.

七、指定代表圖：

(一)本案指定代表圖為：第 (7) 圖。

(二)本代表圖之元件符號簡單說明：

1	半 導 體 晶 片
2	前 側 接 觸 結 構
3	溝
4	部 份 區 域
12	導 電 軌 臂
22	連 結 墊

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

【發明所屬之技術領域】

本發明涉及一種依據申請專利範圍 1 項前言之光電技術用之半導體晶片及同時製造多個此種半導體晶片之方法。

本專利申請案主張德國專利申請案 102004021175.2 之優先權，其已揭示之內容於此作為參考。

【先前技術】

例如，在 WO 02/13281 中已揭示一種光電技術用之半導體晶片，其具有一種與載體基板相連接的薄膜層，其中由載體基板此方向形成至少一空腔且因此形成多個台 (mesa)。台的數目例如超過 80。

薄膜層之面向載體基板之此側上的這些台一方面可有利地使薄膜層在其面向載體基板之連接側上具有壓接面，其相對於晶片之總橫切面而言只具有小的面積。這些壓接面的優點是：在其區域中可產生一種較大的局部性壓力，此種壓力對載體基板和薄膜層之間形成可靠之連接是有助益的。但此種壓力同時亦可足夠小地保持在薄膜層上，以便在與載體基板相連接時能儘可能地使薄膜層受損的危險性被排除。

上述壓接面之另一優點是：薄膜層之面向載體基板之此側上的薄膜層之面由於該空腔而會變大，這同樣可使載體基板和薄膜層之間的連接獲得改良。此外，該空腔用來收容過剩的黏合材料或焊接材料，這樣可有利地使這些材料在分佈時所造成的危險性較低。又，藉由上述之台 (mesa)

可有利地設計各側面，由薄膜層之活性區所發出的輻射之一部份須由這些側面轉向，使該部份的輻射在半導體晶片之射出角錐內部中入射至活性薄膜層之遠離載體基板之射出面上。各台之側面上的反射因此有一部份或全部在反射位置上係入射至連續之平面式反射層上。

WO 02/13281 中同樣揭示：只有在壓接面之區域中使電性接觸面配置在薄膜層之面向載體基板之此側上，且另外在薄膜層之遠離載體基板之此側上所配置的電性接觸面之對面區域之外部亦配置電性接觸層。但這樣特別是會在各別之台之間形成一些區域，這些區域中不能饋入電流或只能饋入較小的電流，使光產生時所用的薄膜層區域在橫向中被限制在整個半導體晶片之較小的一部份面積上。結果，半導體晶片之電流可負載性會較小或半導體晶片上所施加的電流密度會較高。較高的電流密度會不利地造成老化過程，例如，前向偏壓會隨著增長的操作期間而上升。

【發明內容】

本發明的目的是提供上述形式的半導體晶片，其具有較佳的發射效率，即，所消耗的每單位電功率有較佳的輻射強度。本發明的另一目的是提供上述半導體晶片之製造方法。

上述目的就半導體晶片而言是以申請專利範圍第 1 或第 2 項來達成或藉由申請專利範圍第 14 或 15 項之方法來製成。本發明的較佳之其它形式和有利的構成描述在申請專利範圍各附屬項中。申請專利範圍各項所揭示的內容明確

地描述在說明書中。

依據本發明所要解決的問題的第一種解法，薄膜層之背面上的溝定義一種唯一的部份區域，其位於與前側接觸結構重疊之區域的外部，該溝於是使背面之主延伸面中的該部份區域儘可能地與前側接觸結構相面對的區域分開，其中該溝較佳是沿著與前側接觸結構相面對的區域之邊緣而延伸。該溝具有內壁以使電磁輻射轉向，各內壁對該薄膜層之主延伸面成傾斜狀。

各內壁以有利的方式延伸，以儘可能避免多次之內部反射且在與無溝之半導體晶片相比較下電磁輻射的大部份都可由晶片發射出。

另外，內壁較佳是以一種方式延伸，使由薄膜層之一種介於該部份區域和發射側之間的區域所發出的輻射入射至內壁，由內壁再反射回到薄膜層之介於該部份區域和發射側之間的區域中。該反射回來的輻射因此在發射側上可有利地未入射至前側接觸結構上，此種反射回來的輻射通常在發射側上被吸收。

在背面上較佳是只在上述的部份區域中形成電性背面接觸區。因此，在薄膜層之與該前側接觸結構相重疊之區域中(即，介於該前側接觸結構和背面之間的區域中)不會產生電磁輻射或至少只產生強度較該部份區域和發射側之間的區域(即，薄膜層中在薄膜層之俯視圖上觀看時位於前側接觸結構旁之區域)中的輻射小很多的輻射。

半導體晶片中上述之台之數目不是由溝來定義，反之，

一種唯一的部份區域是由溝來定義。該部份區域中形成背面接觸區。由於該部份區域具有較大的相連接的面，經由此面可導電性地與背面相接觸，則半導體晶片可具有較大的電流可負載性。此外，電流主要是在該部份區域上方流經輻射發射區(即，薄膜層之介於該部份區域和發射側之間的區域)。這樣所產生的輻射至少一部份會被該溝所阻止，使該輻射不會到達一由前側接觸結構所覆蓋的區域中。該溝因此可同時滿足多種有利的功能且以此種方式特別有效地使用著，這樣可製成一種較佳的半導體晶片且特別是可使半導體晶片所發出的輻射功率明顯地提升。

依據本發明所要解決的問題的第二種解法，藉由至少一種溝來界定多個部份區域，其位於薄膜層之與前側接觸結構相重疊之區域的外部。在薄膜層之俯視圖中，每一個部份區域至少在一側上由該溝之一種可能仍配置在各部份區域之間的部份觀看時是與薄膜層之與前側接觸結構相重疊之區域直接相鄰。已顯示的事實是：只要上述的條件滿足，則內部之轉向至溝的其它內壁-以及輻射之與此種轉向有關的較佳的發射性所造成之優點可超越已變小的電流可負載性和所產生的較小的內部輻射強度所造成的缺點。

較佳是每一部份區域所覆蓋的面積大於或等於(35×35)平方微米。在另一較佳的實施形式中，每一部份區域所具有的面積至少是(40×40)平方微米。儘可能大的部份區域之優點已如上所述。

該溝可特別有利地具有一種深度，其小於薄膜層之厚度

的一半。因此，該溝的深度特別有利的是選擇成較小，使發出電磁輻射之區域不會受損，特別是不會被分割。有利的方式是使該溝未侵入至發出輻射的區域中。已確定的事實是：侵入至或分割該發出輻射的區域時會在該發出輻射的區域之經由該溝所露出的邊界面上形成不具發射性的重組中心。這樣會使半導體晶片之內部效率和輻射效益下降。在一種有利的實施形式中，該溝的深度介於 0.5 微米(含)和 3 微米(含)之間。

此外，已確定的事實是：當該溝之內壁之主延伸面與薄膜層之主延伸面形成一種小於或等於 45° 之傾斜角時，則輻射可有效地由半導體晶片射出。該傾斜角特別有利的是介於 15° (含)和 35° (含)之間。然後，一特別有利的實施形式之外觀是：在與先前技術之半導體晶片比較時該溝較短，以較大的部份區域來界定且深度較小及/或具有內壁，其主延伸面具有較小的傾斜角。

在本發明的另一有利的實施形式中可使輻射達成另一有利的轉向功能，其中各側面至少在一種與背面相鄰接之側面區上對該薄膜層之主延伸面成傾斜狀，即，成傾斜狀而延伸。各側面之成傾斜而延伸的部份之主延伸面特別有利的是以一種大於或等於 45° 之傾斜角而對薄膜層之主延伸面之垂直線成傾斜。此種方式可使電磁輻射偏離側面而達成另一有利的轉向功能，於是可有利地使該輻射中更少的成份經由各側面而由半導體晶片發出。

在本發明的另一有利的形式中，前側接觸結構以梳形方

式而由多個導電軌臂所形成，其中導電軌臂之概念隱含著其具有一末端，該末端未直接與前側接觸結構之其它導電軌相連接。特別有利的是該前側接觸結構可具有 4 個(含)至 10 個(含)導電軌臂。因此，可使電流特別有效且均勻地饋入至半導體晶片中。配置成列之各導電軌臂較佳是互相平行而延伸。此外，配置成列之各導電軌臂較佳是互相之間具有相等之距離。

在本發明的方法中，薄膜層係以層序列之形式以磊晶形式生長在一種生長基板上。然後，至少一溝形成在薄膜層中且在薄膜層施加在載體基板上之前，在薄膜層上施加導電性的背面接觸區，使該溝面向載體基板，且使該薄膜層與載體基板相連接。在載體基板上施加該薄膜層之前或之後，該生長基板至少一部份被去除且在薄膜層之遠離載體基板之此側上施加一種導電性的前側接觸結構。最後，由載體基板和薄膜層所構成的複合物沿著分割線而被切割成半導體晶片。

依據本發明的第一方法，在薄膜層中形成至少一溝，以便在薄膜層之一些區域(其與一預設之隨後仍將產生的接觸結構相重疊)之外部界定一唯一的部份區域，且該溝具有一種相對於薄膜層之主延伸方向成傾斜的內壁。導電性之背面接觸區較佳是形成在該部份區域中。

依據本發明的第二方法，在薄膜層中形成至少一溝，使該溝在背面上界定多個部份區域，其位於薄膜層之一些區域(其與一預設之隨後仍將產生的前側接觸結構相重疊)之

外部且這些部份區域各別地在薄膜層之俯視圖上觀看時至少在一側上除了該溝之可能仍配置於各部份區域之間的部份以外都直接鄰接於薄膜層之一種與前側接觸結構相重疊的區域。

在上述二種方法中，各背面接觸區較佳是在各區域(其係為上述各部份區域而設或只為一個部份區域而設)中形成該溝之前形成。顯然，各部份區域不必藉由至少一溝來隔開，因此，背面接觸區可在各個部份區域或一個部份區域(即，薄膜層之為該背面接觸區所設的區域)中形成。

特別有利的是：在載體基板上施加薄膜層之前沿著各分割線而形成至少一分隔溝。於是，薄膜層之各側面在隨後已切割之半導體晶片中至少一部份成傾斜狀。

依據本方法之另一實施形式，該溝及/或各分隔溝藉由蝕刻而製成。在蝕刻過程中，所形成的溝之內壁之形式或外形有利地以多種形式而受到製程參數所影響。

本發明其它有利的特徵和形式，優點描述在第 1 至 8 圖中所示之實施例中。

【實施方式】

在各實施例和圖式中，相同-或作用相同的組件分別以相同的參考符號來表示。各圖式所示之元件不是依據比例來繪製。反之，為了清楚之故，有些部份過份放大及/或未依實際之大小來繪製。

第 1，2 和 6 至 10 圖分別顯示半導體晶片中前側接觸結構(2，22)之俯視圖。即，其顯示半導體晶片之各別實施例

之發射側 7。各圖式中亦分別顯示至少一溝 3，雖然該溝 3 不是形成在發射側 7 上而是形成在薄膜層 5 之背面 8 上(這在半導體晶片之第 3 圖所示的切面圖中可辨認出)且因此在俯視圖中不可看見。第 1, 2 和 6 至 10 圖所示的形式可使圖面更清楚及易於了解。以此種方式在圖式中只可看到前側接觸結構 2 和該溝 3 之外形。第 9 圖中除了溝 3 之外亦顯示各背面接觸區 14 的橫向位置，其同樣配置在薄膜層之背面。

在第 1 圖所示的實施例中，半導體晶片 1 具有一種圓形連結墊 22 形式之前側接觸結構 2。在半導體晶片 1 之薄膜層之背面上形成一溝 3，其以環形方式圍繞薄膜層之一種面向連結墊 22 之區域(即，與該連結墊 22 相重疊)而延伸。該溝 3 界定該部份區域 4，此時該溝 3 在一由前側接觸結構 2 所覆蓋之區域之背面上觀看時在該晶片之俯視圖中將該部份區域 4 隔開。

因此，界定了上述之部份區域 4，但該溝不必使該部份區域完全由前側接觸結構下方的區域中隔開。反之，該溝 3 可在一個位置上或多個位置上中斷。同樣，可形成多個相鄰之孔以取代該溝 3，這些孔共同界定該部份區域。除了上述之溝之外，薄膜層 5 之背面 8 上由多個凹口所形成的結構基本上亦適用於本發明之其它形式且各凹口在作用上類似於該溝。

第 3 圖係第 1 圖所示之半導體晶片之切面圖，其中該切面沿著第 1 圖中所示的虛線而延伸。第 3 圖中可辨認出該溝 3 位於薄膜層 5 之背面 8 上。薄膜層 5 例如以亞磷酸鹽

(phosphite)-或氮化物-化合物-半導體材料為主。

亞磷酸鹽-化合物-半導體材料是含有磷之化合物-半導體材料，其例如是由系統 $In_xAl_yGa_{1-x-y}P$ ，其中 $0 \leq x \leq 1$ ， $0 \leq y \leq 1$ 且 $x+y \leq 1$ 所構成的材料。類似地，氮化物-化合物-半導體材料含有氮且特別是包含由系統 $In_xAl_yGa_{1-x-y}N$ ，其中 $0 \leq x \leq 1$ ， $0 \leq y \leq 1$ 且 $x+y \leq 1$ 所構成的材料。所謂以亞磷酸鹽 (phosphite)-或氮化物-化合物-半導體材料為主之發出輻射之半導體晶片所形成的組 (Group) 目前特別是指半導體晶片中該薄膜層含有至少一單一層者，該單一層具有一種由各別之化合物-半導體材料所構成的材料。

例如，該薄膜層可具有一種傳統的 pn-接面，一種雙異質結構，一種單一量子井結構 (SQW-結構) 或一種多重量子井結構 (MQW-結構)，藉由此種結構以形成一種電磁輻射發射區 6。上述之結構已為此行的專家所知悉且此處因此不再詳述。例如，就 MQW-結構而言，其已描述在文件 WO 01/39282, WO 98//31055, US 5831277, EP 1 017 113 和 US 5684309 中，其已揭示的內容之與本發明有關者描述在此處以作為參考。

在薄膜層 5 之背面上形成一種介電層 13，其在該部份區域 4 中具有一種孔，孔中形成穿孔接觸區形式之導電性背面接觸區 14。在介電層 13 上形成一種導電層 15，其對電磁輻射具有反射性。該導電層 15 例如可具有適當的金屬 (例如，金或銀)。

薄膜層 5 藉由焊接層 16 而與載體基板 17 相連疾。載體

基板例如由 SiC, GaAs 或 Ge 所構成。此處例如亦可使用一種導電性的黏合材料以取代該焊接層。在該載體基板 17 不具備導電性時，則一種電性絕緣之材料亦適合用作載體基板。

在半導體晶片之製造方法中，薄膜層 5 生長在一種生長基板上。然後，該生長基板至少一部份由薄膜層去除且該薄膜層施加在一載體基板上。因此，生長基板之去除可在薄膜層施加在載體基板上之後或之前進行。此種步驟較佳是在該溝形成之後進行。

在形成薄膜層之後，在薄膜層之背面 8 中形成一種溝 3，如第 4 圖所示。這例如可藉由微影術來形成一種蝕刻光罩且以一種適合各別之蝕刻材料之蝕刻劑來進行的蝕刻而達成，其所需的措施和適當的材料已為此行的專家所熟知，此處因此不再詳述。

上述之溝例如具有大約 2 微米的深度且具有內壁 11，其主延伸面對薄膜層 5 之主延伸面傾斜成一種角度 α (請參閱第 4 圖)。該角度 α 例如是 30 度。

溝 3 之深度小於薄膜層 5 之厚度之一半且須夠小，使溝 3 對該薄膜層之輻射發射區 6 未造成損傷或未造成切割現象。

在第 4 圖所示的實施例中，除了溝 3 之外亦可另外沿著分割線 18 而形成各分隔溝 21。各分隔溝 21 例如可像該溝 3 一樣地形成，使各分隔溝 21 之內壁在薄膜層 5 和載體基板 17 切割之後形成該薄膜層 5 之傾斜之側面區 19，其主延伸面對該薄膜層 5 之主延伸面之垂直線傾斜一種斜角 β 。該

斜角 β 顯示在第 4 圖中且例如是 60 度。

溝 3 和分隔溝 21 之內壁 11, 19 通常不是以平面方式形成而是例如可具有凹形或凸形之形式。

在形成該溝 3 和分隔溝 21 之後，在薄膜層 5 之背面 8 上形成一種接觸-和鏡面層 20，其可像第 3 圖所示的實施例一樣包含一種介電層 13(其具有穿孔接觸區形式之導電性背面接觸區 14)和一種電磁輻射反射層 15。但另一方式是亦可使該接觸-和鏡面層 20 包含一種可透過輻射之導電性的接觸層和一種施加在該接觸層上的導電性鏡面層(未顯示)。該接觸層例如具有 ZnO。

該透明的接觸層可用作背面接觸區且只在一個-或多個部份區域 4 中施加在薄膜層 5 上，因此只在該背面 8 之這些區域中可使電流饋入至薄膜層 5 中。由於該背面接觸區只形成在上述之部份區域中，則在半導體晶片 1 中在前側接觸結構 2 和背面 8 之間的區域中不會產生輻射或只會產生較小的電磁輻射。藉由上述的措施，則能儘可能地使電磁輻射不會被前側接觸結構所吸收，這樣可使半導體晶片之效率提高。

此外，產生在部份區域 4 和發射側 7 之間的薄膜層 5 之一區域中的電磁輻射之至少一部份會受到該溝 3 所阻礙而不會到達前側接觸結構 2 下方的區域中。在溝 3 之面向該部份區域 4 之內壁 11 上入射至內壁 11 上的電磁輻射由該前側接觸結構 2 下方的區域所反射而離開且反射至發射側 7 之一區域中，在該區域中該電磁輻射可由半導體晶片 1 發

出。

傾斜的側面區 19 相對應地用來使電磁輻射(其未經由傾斜的側面區 19 而是經由側面 9 然後由半導體晶片 1 發出)由側面 9 離開且反射至發射側 7 之方向中。因此，可改進半導體晶片 1 之效率。

第 6 圖係半導體晶片 1 之另一實施例。本實施例中該前側接觸結構 2 不只包含一種連結墊 22，而且另外亦包含一種沿著半導體晶片 1 之邊緣而延伸的導線架以及二個導電軌，其使該連結墊 22 與導線架導電性地相連接。因此，該半導體晶片在薄膜層 5 之背面上具有二個在該前側接觸結構之對面區域之外部之互相分離之區域。在這些區域中分別形成一種溝 3，其在閉合之軌道中沿著前側接觸結構之對面區域之邊緣而延伸。該二個溝 3 界定二個部份區域 4。

與第 1，2 圖中所示之溝 3 不同的是：第 6 圖所示的半導體晶片中各溝 3 在鋸齒形之軌道中延伸。因此，各溝 3 之內壁具有多個不同之方位，這樣可更進一步防止電磁輻射發生多次之內部反射且可改良輻射發射性。

在第 2 圖所示的半導體晶片 1 之實施例中，該前側接觸結構 2 除了一種連結墊 22 之外另包含 8 個導電軌臂 12，其中 4 個由連結墊 22 開始延伸且其餘 4 個經由總共二個導電軌而與連結墊相連接。各導電軌臂 12 基本上互相平行而延伸，於是以梳形方式形成該前側接觸結構 2。

換言之，第 2 圖所示的前側接觸結構 2 具有 4 個分開的導電軌區段，其未相交且其中位於中間的二個經由該連結

墊 22 而導電性地相連接，位於外側的二個導電軌區段經由二個導電軌而導電地與連結墊 2 相連接且因此亦與中間的二個導電軌區段相連接。另一方式是外側的二個導電軌亦可與內側的導電軌區段導電性地相連接而未與該連結墊 22 相連接。

各導電軌臂或導電軌區段至相鄰之導電軌臂或導電軌區段之距離大致上都相等且各導電軌臂或導電軌區段廣泛地均勻分佈在半導體晶片 1 之發射側 7 之面上。各導電軌區段之間的距離小於或等於 100 微米且例如可為 80 微米。因此，可使電流很均勻地經由薄膜層 5 之整個發射側而饋入。

在第 2 圖所示的實施例中，該溝 3 在一種沿著與該前側接觸結構 2 相重疊之區域之邊緣之閉合式軌道中形成在薄膜層 5 之背面上。因此，就像第 1 圖所示的實施例一樣，同樣可形成唯一的部份區域 4，但由於梳形的前側接觸結構 2 而可使電流較佳地饋入至該部份區域和發射側 7 之間的區域中。

第 7 圖所示的半導體晶片 1 同樣具有一種梳形的前側接觸結構 2，其具有 8 個導電軌臂 12 或 4 個導電軌區段。外側的導電軌區段沿著半導體晶片 1 之邊緣而延伸，使外側的導電軌區段和半導體晶片之邊緣之間一種部份區域 - 或一種部份區域之一部份不會存在，即，在外側的導電軌區段和半導體晶片之各別相鄰的邊緣之間不會存在著任何在薄膜層 5 之背面上延伸之溝。

第 7 圖所示的半導體晶片具有多個溝 3，其與第 1，2，6

圖不同的是以簡單的線條來表示。各溝 3 不只沿著與前側接觸結構 2 相重疊的區域之邊緣而延伸，而且亦形成多個溝，其另外由該前側接觸結構之對面之區域之邊緣延伸而出，特別是垂直於這些邊緣而延伸出去。因此，在二個各別相鄰的導電軌臂 12 之間界定了 6 個或 4 個部份區域，其在本實施例中在背面上具有一種平截頭棱錐體的形式。整體上該半導體晶片具有 32 個部份區域 4，其中每一個部份區域 4 至少直接鄰接於該前側接觸結構之對面的區域。因此，電流可儘可能良好地饋入至該部份區域和發射側 7 之間之活性區中。

例如，每一個部份區域都具有 (37×37) 平方微米之面積。在另一實施例中，該面積可大於 (40×40) 平方微米，例如，該面積可為 (42×42) 平方微米。

藉由形成多個部份區域，則可有利地形成多個具有內壁的溝，電磁輻射在各內壁上會反射或轉向至發射側 7 之方向中，使電磁磁輻射在該發射側上由半導體晶片發出。但部份區域或溝的數目不能太大，否則背面上的電流會在一種太小的面積上饋入至半導體晶片中。這樣對該半導體晶片之電流可負載性會造成不利的影響。

利用一種半導體晶片(其前側接觸結構和其部份區域對應於第 7 圖中所示的實施例而形成)，則可達成一種很高的效率。在 20 毫安之電流時，在此種情況下可達成大約 96 lm/W 之輻射功率，其中輻射強度是在波長 610 奈米時測得。依據本發明，就估計上之可能性而言能以一種半導體晶片

以可再生之方式來達成 80 lm/W 之輻射功率。

爲了使電磁輻射由半導體晶片儘可能良好地發出，則薄膜層 6 之發射側 7 例如須設有 - 或構成一種結構。適當的粗糙結構及其製造方法例如已描述在德國專利申請案 10229231 和 10064448 中，其已揭示的內容於此作爲參考。

除了發射側之外，亦可使薄膜層之整個空著的表面粗糙化。

例如，薄膜層可在電漿反應器中進行粗糙化，其中導入至少一種光罩氣體，該光罩氣體在薄膜層之表面上在島形生長之狀態中形成一種光罩層且至少一種對該薄膜層之表面具有蝕刻性的氣體或氣體混合物導入至電漿反應器中。可使用一種形成聚合物用的氣體作爲光罩氣體，其例如包含一組氣體 SF_6 ， CF_4 ， CHF_3 ， BF_3 和 BCl_3 中之至少一種元素。該蝕刻氣體例如包含氧氣及 / 或氮氣。

另一方式是使用一種粗糙化方法，其中在薄膜層之一即將結構化的材料層上施加一種光罩材料，須選取該光罩材料之交鏈性，使其在該即將結構化的材料層上形成一種結構層。該結構化光罩例如具有多個互相分開的島或具有至少一部份互相交鏈的島。即將結構化的材料層藉由材料剝除用的步驟而被結構化。

即將結構化的材料層之結構化例如至少一部份藉由快速 (barrel) 蝕刻法，電漿蝕刻法，反應性離子蝕刻法或反應性離子束蝕刻法來進行。光罩材料例如具有一種金屬材料，例如，銀。

在第 8 圖所示的半導體晶片之實施例中，前側接觸結構不同於第 7 圖所示之前側接觸結構之處只在於其具有 6 個導電軌臂 12。在第 8 圖的實施例中各溝 3 界定了多個部份區域 4，其中外側的導電軌臂 12 和其所鄰接的晶片邊緣之間界定了部份區域 4 或形成該溝 3。利用此種前側接觸結構亦可使輻射發射區之介於上述之部份區域和發射側之間之各區域被儘可能均勻地饋入電流。

第 9 圖所示的半導體晶片 1 類似於第 8 圖所示的半導體晶片。前側接觸結構 2 具有圓形的連結墊 22 和六個導電軌臂 12，其中二個由連結墊開始延伸且其餘的四個經由總共二個導電軌而與該連結墊相連接。導電軌臂 12 基本上互相平行而延伸，使前側接觸結構以梳形方式形成。

連結墊 22 配置在半導體晶片 1 之前側之中央。另一方式是上述之全部之實施例中亦可將該連結墊 22 偏移地配置在半導體晶片 1 之前側上，特別是配置在半導體晶片 1 之邊緣上。

若該連結墊 22 配置在半導體晶片 1 之邊緣上，則例如可有利地使導電軌臂 12 只在一側上由連結墊 22 及 / 或由與連結墊相連接的導電軌開始延伸，因此，例如由前側接觸結構 2 可只使三個導電軌臂與六個導電軌臂相連接。此外，該圖 9 亦涉及各別的導電軌區段，其未相交且經由連接墊 22 及 / 或經由導電軌而導電性地互相連接，其中此種連接不是在半導體晶片 1 之前側之中央區域中形成而是在其邊緣上形成。

一般而言，該前側接觸結構 2 具有四個(含)至十個(含)導電軌臂及/或二個(含)至五個(含)導電軌區段。

在第 9 圖所示的半導體晶片 1 中，溝 3 在薄膜層之背面上沿著前側接觸結構 2 之邊緣和半導體晶片 1 之邊緣而延伸且總共界定了六個部份區域 4。各部份區域 4 另外亦藉由前側接觸結構 2 而在橫向中互相分開。

唯一-或多個背面接觸區 14 配屬於每一個部份區域 4。在第 9 圖所示的半導體晶片中，每一個部份區域 4 配置多個背面接觸區 14，即，薄膜層之背面在每一部份區域 4 中具有多個互相分開的部份面積，其上可藉由電性接觸材料來導電性地與薄膜層導電性地相接觸。

另一方式是分開的部份面積或背面接觸區可一部份或全部互相連接。

第 9 圖所示的半導體晶片 1 中，四個位於中間的部份區域 4 分別具有五個背面接觸區 14，而位於外側的二個部份區域 4(其以條形方式沿著半導體晶片 1 之邊緣而延伸)分別具有十個背面接觸區 14。

每一部份區域 4 適當的方式通常是具有 2 個(含)至 20 個(含)背面接觸區。每一個部份區域 4 較佳是配置 3 個(含)至 10 個(含)背面接觸區 14。特別有利的是每一個部份區域 4 包含 5 個(含)至 10 個(含)背面接觸區。

例如，半導體晶片 1 所具有的晶片邊長小於或等於 400 微米，較佳是小於或等於 300 微米。特別是第 1，2 和 5 至 9 圖所示的前側接觸結構 2 及/或該半導體晶片 1 之部份區

域 4 之上述劃分方式適合於上述之小的半導體晶片。

然而，如上所述，本發明的半導體晶片亦可有利地特別設計成較大的尺寸。因此，該晶片亦可有利地具有一種大於或等於 1000 微米之晶片邊長。

尺寸特別大的半導體晶片 1 中，一種前側接觸結構 2 及 / 或如第 10 圖中所示的半導體晶片 1 之部份區域 4 之劃分方式是有利的。各部份區域 4 具有條形的形式且基本上係互相平行而配置著。該連結墊 22 配置在半導體晶片之邊緣上。本實施例中該連結墊 22 位於半導體晶片之一個角隅上，其中薄膜層之前側不只可具有 4 個角隅，而且亦可具有任意數目的角隅。前側接觸結構 2 另外具有多個導電軌臂 12，其沿著條形的部份區域 4 而延伸。須配置各導電軌臂 12，使二個長側上的每一部份區域 4 在橫向中都與導電軌臂 12 相鄰接。

各導電軌臂 12 經由一由該連結墊 22 開始的導電軌而與連結墊 22 相連接或各導電軌臂 12 直接由該連結墊 22 延伸而出。該導電軌沿著半導體晶片 1 之第一側面邊緣而延伸。此外，該前側接觸結構 2 在半導體晶片 1 之面對第一側面邊緣之一種側面邊緣上具有一種導電軌，其使各導電軌臂 12 導電性地相連接且該導電軌垂直於導電軌臂 12 而延伸。

當二個導電軌包含在該前側接觸結構 2 中時，則該前側接觸結構 2 具有一種柵格的形式。各部份區域 4 在橫向中觀看時配置在柵格形式之前側接觸結構 2 之空白區內部中。此種柵格形式之前側接觸結構 2 之優點是其可在一位

置上中斷，此時其不同的部份在電性上不需另外互相隔開。因此，半導體晶片中相對於前側接觸結構受損時之敏感性可大大地下降。這特別是在該前側接觸結構具有較狹窄且較長的接觸軌時是有利的。

在 WO 02/13281 中已詳細地揭示薄膜層，電性接觸區和反射層用的適當的材料以及摻雜物質濃度和由薄膜層，載體基板所構成的複合物之切割步驟。就此而言，WO 02/13281 中所揭示的內容於此明確地作為參考。

藉由本發明，可製成半導體晶片，其相對於先前技術所製成之半導體晶片而言具有大約相同的大小且具有較佳的效率和較大的輻射功率。本發明另外亦可製成一種輻射功率和先前技術者大約相同的半導體晶片，但本發明中由於有較高的效率而可具有一較傳統之半導體晶片還小的尺寸，即，藉由本發明，傳統的半導體晶片在不會損失其輻射功率之情況下可被微小化。

本發明之半導體晶片特別是一種薄膜發光二極體晶片，其特徵特別是以下各點：

- 在輻射產生用的磊晶層序列或薄膜層之面向載體元件之第一主面上施加或形成一種反射層，其使磊晶層序列中所產生的電磁輻射之至少一部份反射回到該磊晶層中；

- 磊晶層序列所具有的厚度是在 20 微米的範圍中或更小，特別是在 10 微米的範圍中；

- 磊晶層序列包含至少一種半導體層，其至少一個面含有一種混合結構，該混合結構在理想情況下會使磊晶式的磊

晶層序列中的光成爲一種近似於遍歷(ergodic)的分佈，即，光具有一種儘可能遍歷之隨機雜散特性。

薄層發光二極體晶片之基本原理例如已描述在 I. Schnitzer et al., Appl. Phys. Lett. 63 (16), 18. October 1993, 2174-2176 中，其已揭示的內容於此作爲參考。

本發明的保護範圍不限於依據各實施例所作成的描述。反之，本發明包含每一新的特徵和各特徵的每一種組合，其特別是包含各項申請專利範圍中各特徵的每一種組合，當該特徵或該組合本身未明顯地描述在各項申請專利範圍或各實施例中時亦同。

【圖式簡單說明】

第 1 圖 半導體晶片之第一實施例之俯視圖。

第 2 圖 半導體晶片之第二實施例之俯視圖。

第 3 圖 係第 1 圖所示之半導體晶片之切面圖。

第 4 圖 係依據實施例之製造方法之一階段中半導體晶片之薄膜層之切面圖。

第 5 圖 係依據實施例之製造方法之另一階段中半導體晶片之薄膜層之切面圖。

第 6 圖 半導體晶片之第三實施例中該前側接觸結構之俯視圖。

第 7 圖 半導體晶片之第四實施例中該前側接觸結構之俯視圖。

第 8 圖 半導體晶片之第五實施例中該前側接觸結構之俯視圖。

第 9 圖 半導體晶片之第六實施例中該前側接觸結構之俯視圖。

第 10 圖 半導體晶片之第七實施例中該前側接觸結構之俯視圖。

【主要元件之符號說明】

1	半導體晶片
2	前側接觸結構
3	溝
4	部份區域
5	薄膜層
6	輻射發射區
7	發射側
8	背面
9	側面
11	內壁
12	導電軌臂
13	介電層
14	背面接觸區
15	導電層
16	焊接層
17	載體基板
18	分割線
19	側面區
20	鏡面層

21	分隔溝
22	連結墊

第 94113226 號「光電技術用之半導體晶片及其製造方法」
專利案

101年8月30日修(正)正本

(2012年8月30日修正)

十、申請專利範圍：

1. 一種光電技術用之半導體晶片，其包括：

- 薄膜層，其中形成發射電磁輻射的區且該薄膜層具有發射側、背面和多個側面，該側面連接背面與發射側；以及

- 薄膜層用的載體，其配置在背面上且與該背面相連接，在發射側上形成至少一個導電性的前側接觸結構且在背面上形成至少一個溝，

其特徵為：

- 該溝在背面上界定該薄膜層之單一的部份區域，該部份區域基本上未與該前側接觸結構相重疊，

- 在背面上只在該部份區域中形成導電性的背面接觸區，

- 該溝具有多個對薄膜層之主延伸面傾斜的內壁以使電磁輻射轉向，以及

- 該溝隨著逐漸增加的深度而變細且該溝的內壁具有主延伸面，該主延伸面與薄膜層之主延伸面形成小於或等於45度之傾斜角。

2. 一種光電技術用之半導體晶片，包括：

- 薄膜層，其中形成發射電磁輻射的區且該薄膜層具有發射側、背面和多個側面，該側面連接背面與發射側；以及

- 薄膜層用的載體，其配置在背面上且與該背面相連接，在發射側上形成至少一個導電性的前側接觸結構且在背面上形成至少一個溝，

其特徵為：

- 該溝在背面上界定多個部份區域，該部份區域基本上未與該前側接觸結構相重疊且分別鄰接於與該前側接觸結構相重疊的至少一個區域，
 - 在背面上只在部份區域中形成導電性的背面接觸區，
 - 該溝具有多個對薄膜層之主延伸面傾斜的內壁以使電磁輻射轉向，以及
 - 該溝隨著逐漸增加的深度而變細且該溝的內壁具有主延伸面；該主延伸面與薄膜層之主延伸面形成小於或等於45度之傾斜角。
3. 如申請專利範圍第 2 項之半導體晶片，其中每一個部份區域所覆蓋之面積大於或等於(35×35)平方微米。
 4. 如申請專利範圍第 3 項之半導體晶片，其中每一個部份區域所覆蓋之面積大於或等於(40×40)平方微米。
 5. 如申請專利範圍第 1 或 2 項之半導體晶片，其中該溝的深度小於薄膜層厚度的一半。
 6. 如申請專利範圍第 1 或 2 項之半導體晶片，其中該溝之深度介於 0.5 微米(含)和 3 微米(含)之間。
 7. 如申請專利範圍第 1 或 2 項之半導體晶片，其中該傾斜角之大小介於 15 度(含)和 35 度(含)之間。
 8. 如申請專利範圍第 1 或 2 項之半導體晶片，其中該側面

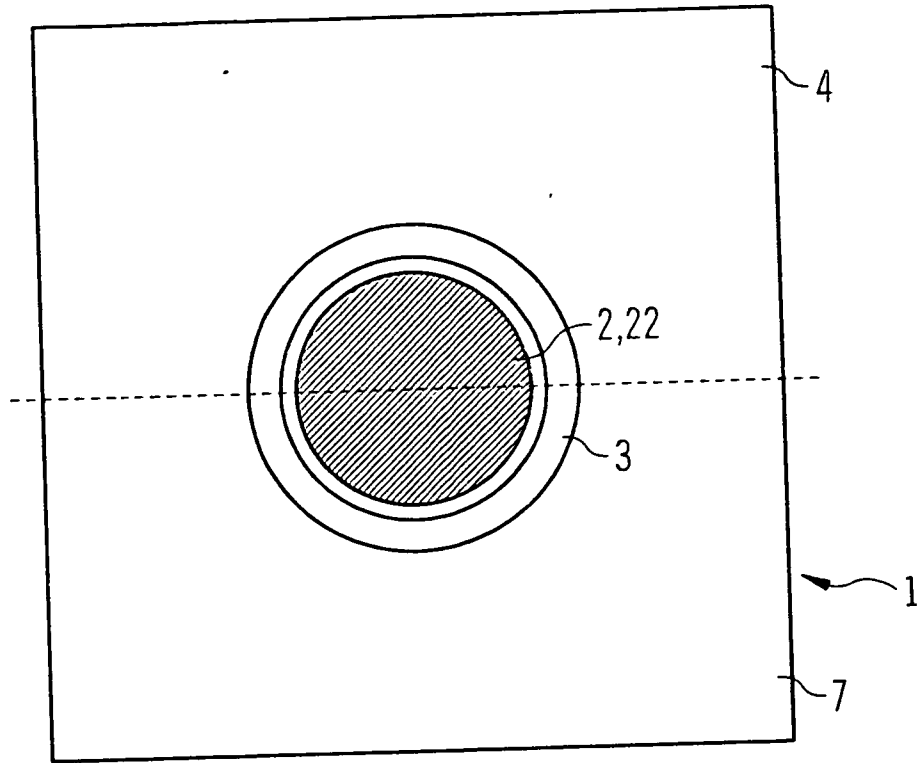
至少在與該背面相鄰接的側面區中對薄膜層之主延伸面傾斜地延伸。

9. 如申請專利範圍第 8 項之半導體晶片，其中該側面之傾斜地延伸的部份之主延伸面，係以大於或等於 45 度之傾斜角對薄膜層之主延伸面之垂直線傾斜。
10. 如申請專利範圍第 1 或 2 項之半導體晶片，其中該前側接觸結構係以多個導電軌臂形成為梳形。
11. 如申請專利範圍第 10 項之半導體晶片，其中該前側接觸結構具有 4 個(含)至 10 個(含)導電軌臂。
12. 如申請專利範圍第 1 或 2 項之半導體晶片，其中該發射電磁輻射的區係一體地形成。
13. 如申請專利範圍第 1 或 2 項之半導體晶片，其中該薄膜層之空著的表面 (free surface) 之一部份或全部被粗糙化。
14. 一種同時製造多個光電技術用之半導體晶片之方法，半導體晶片具有形成有發射電磁輻射的區的薄膜層，該方法包括以下步驟：
 - 藉由在生長基板上以磊晶方式生長層序列以形成薄膜層，該層序列包含電磁輻射發射區；
 - 在該薄膜層中形成至少一個溝，其中該溝隨著逐漸增加的深度而變細且該溝的內壁具有主延伸面，該主延伸面與薄膜層之主延伸面形成小於或等於 45 度之傾斜角，藉由該溝來在與即將產生的接觸結構對向的區域外界定出單一的部份區域，且該溝具有對該薄膜層之主延伸面傾斜的內壁；

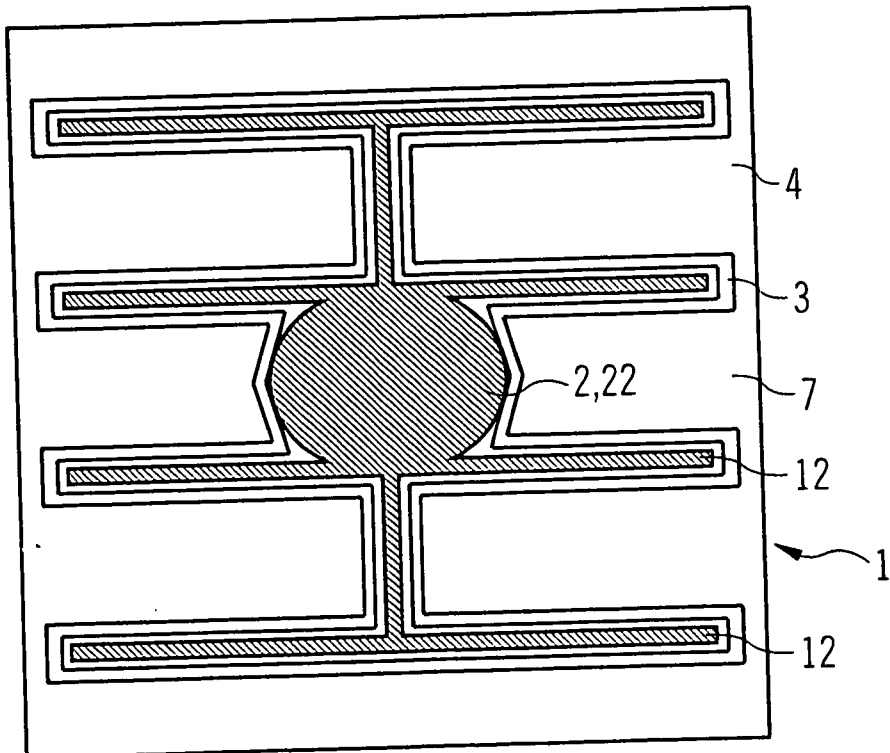
- 在該部份區域中形成導電性的背面接觸區；
 - 在載體基板上施加該薄膜層，使該溝面向該載體基板，且將該薄膜層連接至載體基板；
 - 去除生長基板之至少一部份；
 - 在該薄膜層之與凹口對向之側上形成導電性的前側接觸結構；以及
 - 將由載體基板和薄膜層所構成的複合物沿著分割線個片化成半導體晶片。
15. 一種同時製造多個光電技術用之半導體晶片之方法，半導體晶片具有形成有發射電磁輻射的區的薄膜層，該方法包括以下步驟：
- 藉由在生長基板上以磊晶方式生長層序列以形成薄膜層，該層序列包含電磁輻射發射區；
 - 在該薄膜層中形成至少一個溝，其中該溝隨著逐漸增加的深度而變細且該溝的內壁具有主延伸面，該主延伸面與薄膜層之主延伸面形成小於或等於 45 度之傾斜角，藉由該溝來在背面上界定出多個部份區域，該部份區域位於與即將產生的前側接觸結構對向的區域外，該部份區域直接鄰接於上述對向區域中的至少一個區域或與對向區域相重疊的區域，該溝具有對薄膜層之主延伸面傾斜的內壁；
 - 在部份區域中形成導電性的背面接觸區；
 - 在載體基板上施加該薄膜層，使該溝面向該載體基板，且將該薄膜層與載體基板相連接；

- 去除生長基板之至少一部份；
 - 在該薄膜層之與凹口對向之側上形成導電性的前側接觸結構；以及
 - 將由載體基板和薄膜層所構成的複合物沿著分割線個片化成半導體晶片。
16. 如申請專利範圍第 14 項之方法，其中在載體基板上施加該薄膜層於背面上之前，沿著該分割線形成至少一個分隔溝。
17. 如申請專利範圍第 15 項之方法，其中在載體基板上施加該薄膜層於背面上之前，沿著該分割線形成至少一個分隔溝。
18. 如申請專利範圍第 14 至 17 項中任一項之方法，其中該溝及 / 或分隔溝係藉由蝕刻而製成。
19. 如申請專利範圍第 14 至 17 項中任一項之方法，其中該薄膜層之空著的表面之一部份或全部被粗糙化。

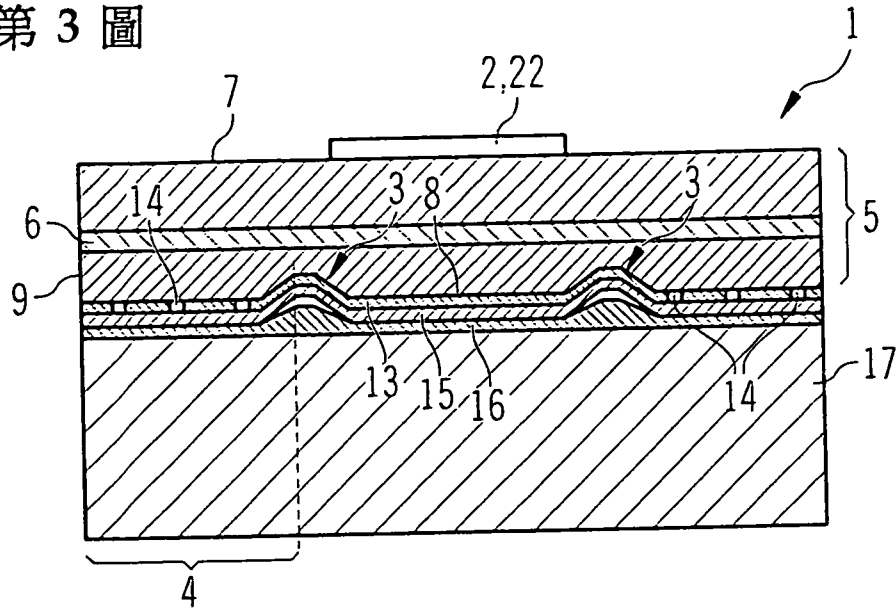
第 1 圖



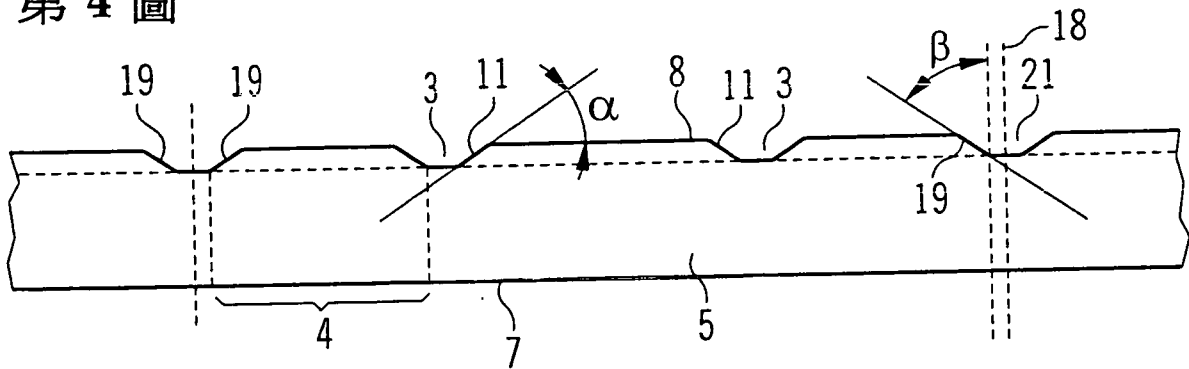
第 2 圖



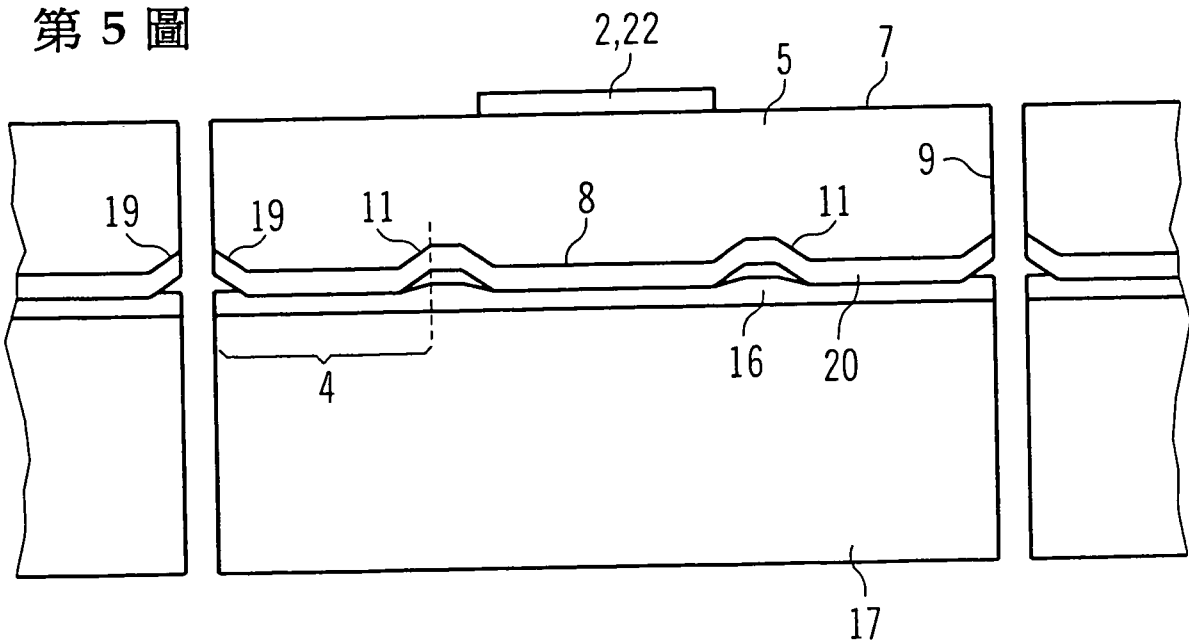
第 3 圖



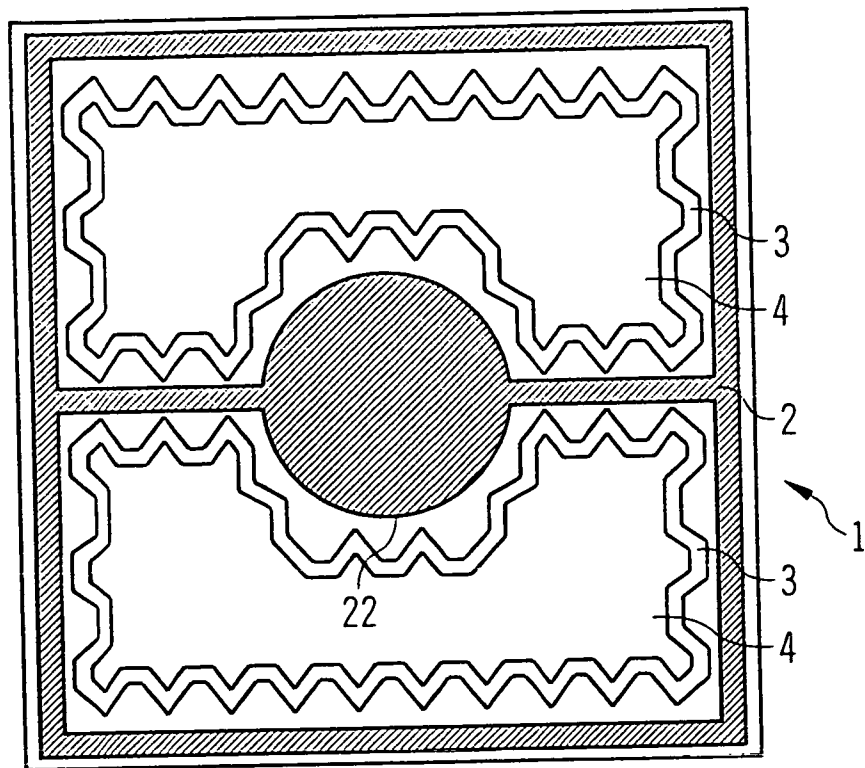
第 4 圖



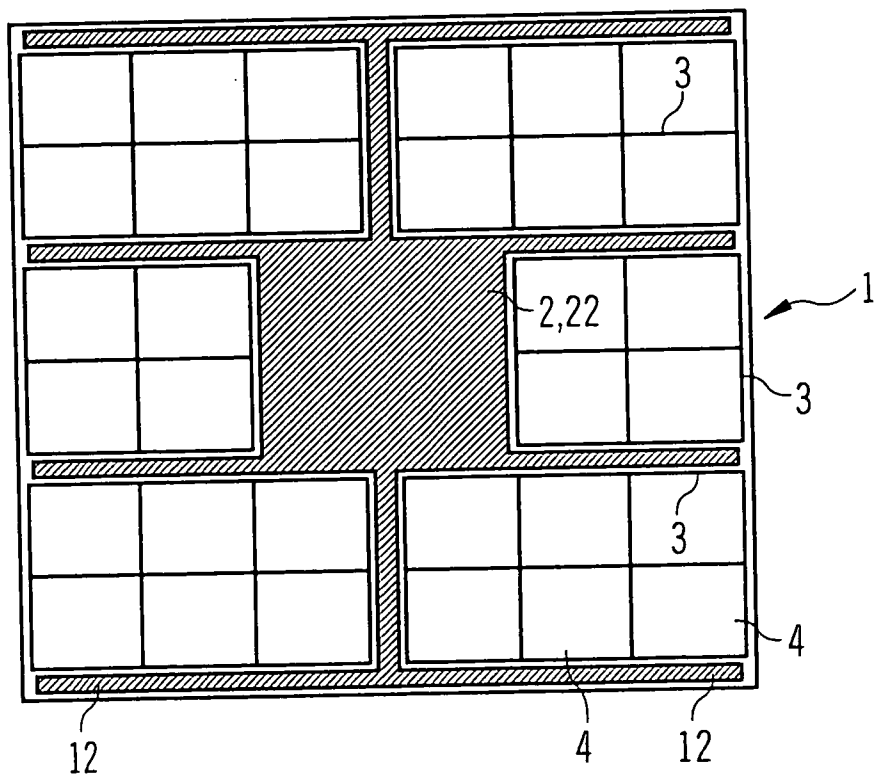
第 5 圖



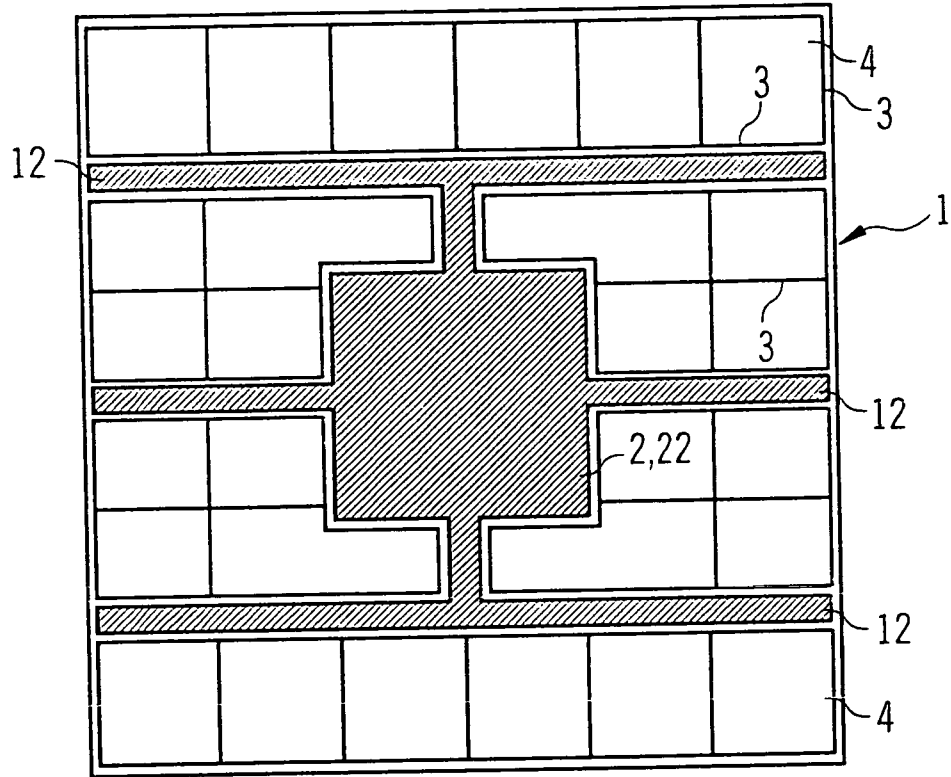
第 6 圖



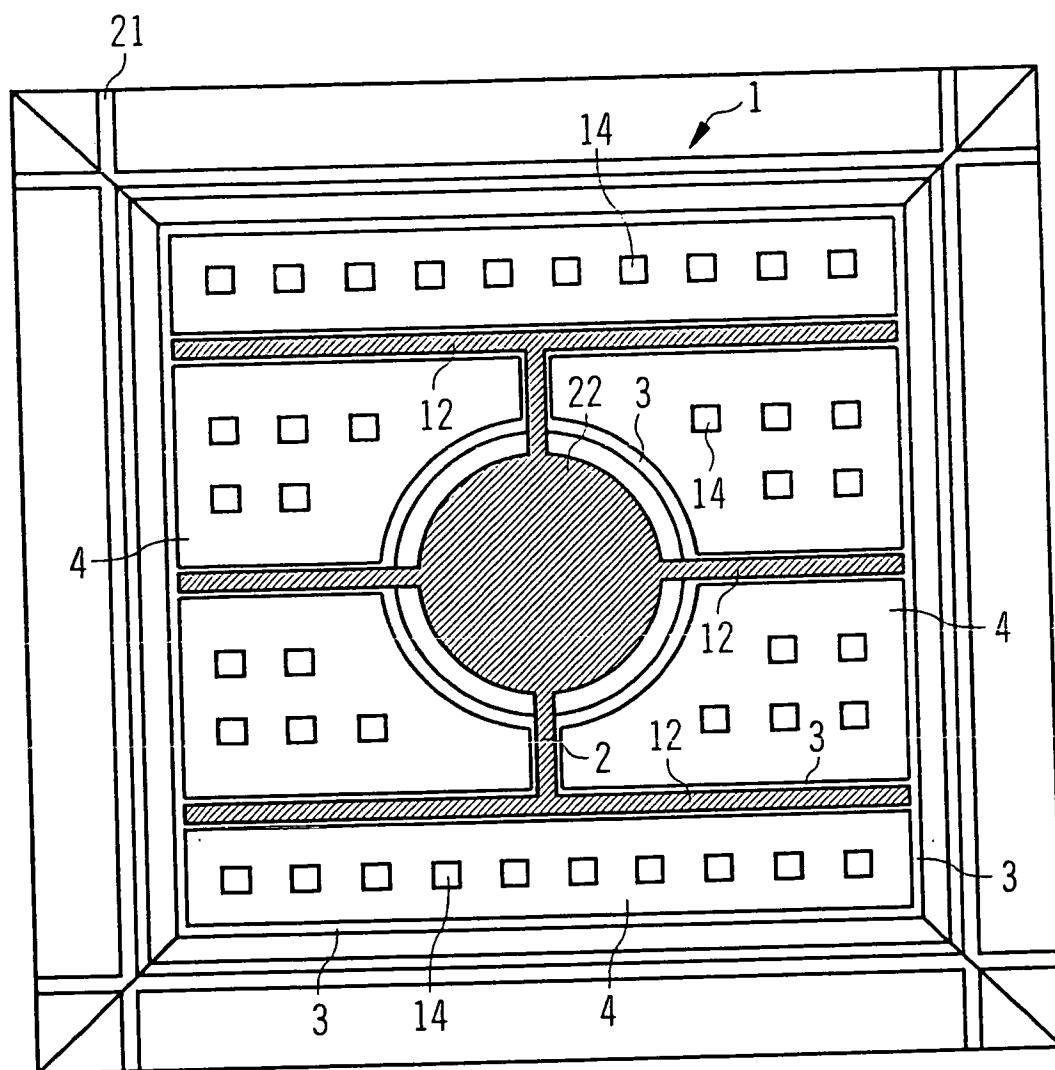
第 7 圖



第 8 圖



第 9 圖



第 10 圖

