

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成28年12月1日(2016.12.1)

【公表番号】特表2015-527013(P2015-527013A)

【公表日】平成27年9月10日(2015.9.10)

【年通号数】公開・登録公報2015-057

【出願番号】特願2015-527876(P2015-527876)

【国際特許分類】

H 03 L 1/02 (2006.01)

【F I】

H 03 L 1/02

【誤訳訂正書】

【提出日】平成28年10月12日(2016.10.12)

【誤訳訂正1】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項1】

システム・クロック信号を発生させるためのシステムであって、
第1のクロック信号を生成するように構成された局部発振器と、
前記局部発振器を含むエリアにおいて、臨界値よりも上の温度変化を検出するように構成された温度検出器と、

第2のクロック信号を取得するように構成された取得モジュールであって、前記第2のクロック信号は前記システムにおいて受信される少なくとも1つの外部信号から取得される、取得モジュールと、

第1の方式では、前記温度検出器が、前記臨界値よりも上の温度変化を検出しないときの通常モードにおいて、前記第1のクロック信号を使用することにより、また

前記第1の方式とは異なる第2の方式では、前記温度検出器が、前記臨界値よりも上の温度変化を検出しているときの逆のホールド・オーバー・モードにおいて、前記第2のクロック信号を使用することにより、

前記システム・クロック信号を生成するように構成されたクロック発生器とを備えるシステム。

【請求項2】

前記第2のクロック信号は温度変化による影響を受けない、請求項1に記載のシステム。

【請求項3】

前記局部発振器は、温度制御水晶発振器または温度補償水晶発振器である、請求項1または2に記載のシステム。

【請求項4】

前記局部発振器は、第1の温度依存性を有する前記第1のクロック信号を生成するように構成されており、また前記温度検出器は、前記第1の温度依存性よりも高い第2の温度依存性を有するさらなるクロック信号を生成するように適合されたさらなる局部発振器を備えており、また

前記温度検出器は、前記臨界値よりも上の温度変化を検出するために前記さらなるクロック信号と前記第1のクロック信号を比較するためのコンパレータをさらに備えている、請求項1乃至3のいずれか1項に記載のシステム。

【請求項 5】

前記コンパレータは、位相コンパレータである、請求項4に記載のシステム。

【請求項 6】

前記システムにおいて受信される少なくとも1つの外部信号から第3のクロック信号を抽出するように構成された抽出器をさらに備えており、

前記クロック発生器は、マスタ・クロック信号としての前記第1のクロック信号と、前記システム・クロック信号を発生させるために前記マスタ・クロック信号に対して適用されるエラー・オフセット値を決定するための前記第3のクロック信号とを使用することにより、前記第1の方式で、前記システム・クロック信号を生成するように構成されている、請求項1乃至5のいずれか1項に記載のシステム。

【請求項 7】

前記クロック発生器は、前記通常モードから前記逆のホールド・オーバー・モードへと切り替えるときに前記エラー・オフセット値を記憶し、また前記逆のホールド・オーバー・モードから前記通常モードへと切り戻すときに前記システム・クロック信号を生成するためのこの記憶されたエラー・オフセット値を使用するように構成されている、請求項6に記載のシステム。

【請求項 8】

前記クロック発生器は、マスタ・クロック信号としての中間クロック信号と、前記システム・クロック信号を発生させるために前記マスタ・クロック信号に対して適用される補正係数を決定するための前記第2のクロック信号または前記第3のクロック信号とを使用して前記システム・クロック信号を生成するデジタルPLLを備えており、前記中間クロック信号は、前記クロック発生器が前記通常モードで動作するか、または逆のホールド・オーバー・モードで動作するかに応じて、前記第1の方式または前記第2の方式で生成される、請求項6に記載のシステム。

【請求項 9】

前記クロック発生器は、

マルチプレクサと直列のPLLであって、それらは前記抽出器の出力と前記デジタルPLLとの間に結合され、前記マルチプレクサは、前記局部発振器に結合された第1の入力と、PLLの出力に結合された第2の入力を有しており、また前記通常モードにおいて前記第1の入力を選択し、前記逆のホールド・オーバー・モードにおいて前記第2の入力を選択するように構成されている、PLLと、

前記PLLのためのフィードバック分周器を有するフィードバック・ループであって、前記フィードバック・ループは、前記通常モードにおいて前記第1のクロック信号と、前記PLLの前記出力との間の位相差に依存する分周器値を有するように適合されており、さらに、前記通常モードから前記逆のホールド・オーバー・モードへと切り替わるときに前記分周器値を一定に保持するように適合されている、フィードバック・ループとを備えている、請求項8に記載のシステム。

【請求項 10】

前記クロック発生器は、マスタ・クロック信号としての前記第1のクロック信号と、前記第1の方式で生成される前記システム・クロック信号を発生させる前記マスタ・クロック信号に対して適用されるべき補正係数を決定するための前記第2のクロック信号とを使用して、前記第1の方式で前記システム・クロック信号を生成するデジタルPLLと、前記第1の方式で生成される前記システム・クロック信号と第2の方式で生成される前記システム・クロック信号との間で切り替わるスイッチオーバー・モジュール(243)とを備えている、請求項1乃至8のいずれか1項に記載のシステム。

【請求項 11】

前記スイッチオーバー・モジュールは、ヒットレス・スイッチオーバー・モジュールである、請求項10に記載のシステム。