

2

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

49605

Patent dodatko-
wy do patentu: _____

Zgłoszono: 25. VIII. 1962 (P 99 562)

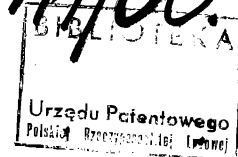
Pierwszeństwo: 28. VIII. 1961 Holandia

Opublikowano: 23. X. 1965

Kl. 21g, 11/02

MKP H 011

UKD



Właściciel patentu: N. V. Philips'Gloeilampenfabrieken, Eindhoven (Holandia)

Tranzystor warstwowy oraz sposób jego wytwarzania

1

Wynalazek dotyczy tranzystora warstwowego typu p-n-p oraz sposobu wytwarzania tego tranzystora, w którym cienka warstwa bazy typu n znajduje się między dwoma warstwami półprzewodnikowymi tworzącymi emiter i kolektor, które to warstwy posiadają przewodnictwo typu p, przy czym szerokość powierzchniowej części bazy, jest tego samego rzędu co szerokość tej części bazy, która znajduje się między emiternem i kolektorem.

Znane są tranzystory, tak zwane tranzystory wyciągane, które uzyskuje się przez wyciąganie z roztworu monokryształu, przy czym temperatura, prędkość wyciągania oraz skład roztworu tak są regulowane, że między emiternem i kolektorem, tworzy się wspomniana, cienka warstwa bazy.

Inny znany sposób wytwarzania tranzystorów polega na stapianiu z płytką półprzewodnikową typu p domieszki zawierającej donory i akceptory, przy czym prędkość dyfundowania donorów, jest większa, niż prędkość akceptorów, a stała segregacji akceptorów jest większa od stałej donorów tak, że pod stopem tworzy się przez dyfuzję cienka warstwa bazy o typie przewodnictwa n, a na tej warstwie, przez segregację powstaje warstwa emiternem o typie p. Takie tranzystory należy odróżniać od tranzystorów, w których cienka warstwa bazy znajduje się tylko między emiternem i kolektorem, a powierzchniowa część bazy jest grubsza. Takie tranzystory charakteryzują się tym, że po obu przeciwnych stronach płytki półprzewodnikowej wto-

2

pioną jest elektroda emiternem lub kolektora albo tym, że po obu stronach płytki, wykonane są przez wytrawianie zagłębienia, w których, na drodze galwanicznej, są umieszczone elektrody.

Wynalazek nie dotyczy takich tranzystorów, w których powierzchniowa część bazy płytki półprzewodnikowej jest o wiele grubsza od warstwy bazy znajdującej się między emiternem i kolektorem.

Wynalazek dotyczy w szczególności tranzystorów germanowych.

W tranzystorach, w których powierzchniowa część bazy jest bardzo cienka, mogą występować niestalości, szczególnie, jeżeli ta część jest wykorzystywana do celów łączeniowych. Przy tego rodzaju tranzystorach podczas pracy, przy kilkunastowych wahaniach napięcia sterującego, mogą być przepuszczane krótkotrwałe prądy, dające w skutkach nieprzewidziane działania łączeniowe. Napięcia, przy których występują omówione efekty, są o wiele niższe od napięć, przy których występuje przebieg między emiternem i kolektorem, przez cienką powierzchniową część strefy bazy. Zjawisko to można tłumaczyć powstawaniem w bazie tranzystora warstwy inwersyjnej, której przewodność zależy od napięcia między emiternem i bazą, a przy zmianach napięcia, stosunkowo wolno uzyskuje się w niej stan równowagi.

Wynalazek ma na celu między innymi, zmniejszenie prawdopodobieństwa występowania takich niestałości.

Według wynalazku powierzchniowa część warstwy bazy, ma strefę brzegową, która jest cieńsza od przylegającej do niej warstwy bazy i znajduje się na jednym z dwu przylegających do bazy obszarów typu p.

Wskutek tego odległość między emiterym i kolektorem mierzona wzdłuż powierzchni bazy, jest większa od odległości mierzonej między emiterym i kolektorem, wzdłuż linii prostej.

Powierzchniowa część bazy nie musi mieć takiej strefy brzegowej na całej swej długości. Nie jest to wymagane szczególnie w tranzystorach pewnych typów, w których warstwa bazy ma obszary, których część powierzchniowa znajduje się w dość dużej odległości od emitera. Te części strefy bazy na ogół nie wywołują niestałości. Szczególnie korzystnym jest, jeżeli strefa brzegowa znajduje się w obszarze emitera przylegającego do bazy, gdyż powoduje to niewielki wzrost pojemności między warstwą bazy a emiterym. W takich tranzystorach, pojemność między warstwą bazy i kolektorem jest bardzo mała.

Przy wykonaniu tranzystora według wynalazku, strefa brzegowa jest oddzielona rowkiem od przylegającej do niej tej części warstwy bazy, ponad którą nie ma strefy brzegowej. W związku z tym, należy zauważyć, że znane już jest tworzenie rowka, na przykład przez wytrawianie, w tym miejscu, gdzie złącze p-n, znajduje się na powierzchni płytki półprzewodnikowej. Przy wykonywaniu rowka tym sposobem, odległość przylegających obszarów mierzona wzdłuż powierzchni rowka nie jest większa od odległości mierzonej wzdłuż linii prostej.

Grubość warstwy bazy wynosi na przykład powyżej jeden mikron. Sposób wytwarzania takiego tranzystora znamieny jest tym, że na drodze elektrolitycznej, wytwarzany jest element półprzewodnikowy, w którym cienka warstwa bazy typu n, jest umieszczona między dwoma obszarami typu p, a szerokość powierzchniowej części bazy, jest tego samego rzędu, co szerokość bazy, między przylegającymi obszarami, przy czym przynajmniej jeden z obszarów typu p jest połączony z dodatnim biegunem źródła prądu, którego biegun ujemny jest połączony z katodą umieszczoną w elektrolicie, natomiast złącze p-n, powstaje z drugiego obszaru typu p i bazy i jest spolaryzowane w kierunku zaporowym. Przy tym połączenie jednego z obszarów elementu półprzewodnikowego z dodatnim zaciskiem źródła prądu należy tak rozumieć, że włączony jest również przypadek, przy którym w połączeniu znajduje się jeden lub więcej elementów, na przykład oporność ograniczająca. Pomimo tego, że na ogół warstwa bazy w tym zgłoszeniu oznaczona jest jako taka, to warstwa ta zalicza się tu do części elementu.

Sposób według wynalazku polega na tym, że wspomniana polaryzacja zaporowa powoduje poszerzenie bariery nośników mniejszościowych, istniejącej w omawianym złączu, i wskutek tego powierzchniowa część warstwy bazy, w której znajduje się też wspomniana bariera nośników, jest wy-

trawiana przez elektrolit tylko w niewielkim stopniu. Wspomniana polaryzacja wynosi 1 do 5 V.

Wielkość polaryzacji może być utrzymywana za pomocą oddzielnego źródła napięcia.

Jednakże korzystnym jest, jeżeli jeden z obszarów typu p przylegający do bazy, jest połączony elektrycznie z katodą umieszczoną w elektrolicie i z ujemnym biegunem źródła prądu a dodatni biegun tego źródła, jest połączony z bazą, przez oporność ograniczającą tak, że między wspomnianym obszarem typu p i warstwą bazy, występuje napięcie wsteczne, które jest równe napięciu źródła prądu zmniejszonemu o spadek napięcia występujący na oporności ograniczającej. W tym przypadku wystarcza jedno źródło prądu, a do tranzystora podczas wytrawiania dołączone są tylko dwa doprowadzenia. Ten sposób ma szczególne zastosowanie, przy wytwarzaniu tranzystorów dyfuzyjnych, gdyż takie tranzystory mają szczególnie cienką warstwę bazy.

Wynalazek ma zastosowanie szczególnie w tranzystorach, w których elektrolityczny proces wytrawiania następuje po zabezpieczeniu części powierzchni elementu półprzewodnikowego graniczącej z emiterym przed działaniem elektrolitu, przy czym druga część tej powierzchni zostaje usunięta przez wytrawienie. W tym przypadku pojemność między emiterym i warstwą bazy zostaje ograniczona do minimum, co jest bardzo korzystne, ale jednocześnie odległość między emiterym i kolektorem mierzona wzdłuż powierzchni bazy, jest szczególnie mała, przez co w tranzystorach wytwarzanych tym sposobem powstaje duże niebezpieczeństwo występowania niestałości. W takich tranzystorach wada ta jest usunięta przez sposób według wynalazku.

Wynalazek jest objaśniony bliżej na podstawie przykładów wykonania przedstawionych na rysunku.

Figury 1, 2, 4 i 5 przedstawiają schematycznie tranzystor warstwowy otrzymany przez wyciąganie, fig. 3 — schemat urządzenia do wytrawiania tego tranzystora, fig. 6 do 11, 13 i 14 — przedstawiają poszczególne fazy wytwarzania tranzystora stopowo dyfuzyjnego, a fig. 12 i 15 przedstawiają urządzenie do wytrawiania tranzystora.

Na fig. 1 jest przedstawiony element półprzewodnikowy 1, zawierający dwie warstwy 2 i 3 o przewodnictwie typu p, między którymi znajduje się cienka warstwa bazy 4 o typie przewodnictwa n. Grubość tej warstwy może wynosić na przykład 5 mikronów. Taki element można na przykład odciąć od monokryształu wytworzonego przez wyciąganie z roztworu, przy czym przez zmianę dozowania domieszek do roztworu lub przez zmianę prędkości wyciągania zarodzi, można uzyskać jedną lub więcej cienkich warstw o przewodnictwie typu n. Na warstwach 2 i 3 umieszcza się następnie spoinę 5 o własnościach akceptora, a na warstwie 4 spoinę o własnościach donora (patrz fig. 2). Spoina 6 jest na ogół szersza niż warstwa 4, gdyż jest ona bardzo cienka. W tym przypadku zostaje ona umieszczona częściowo na warstwie 2 o przewodnictwie p. Na skutek własności donorowych jakie

posiada spoina 6, część warstwy 2 przylegająca do spoiwa ma przewodnictwo n, natomiast pod względem elektrycznym stanowi ona jedność z warstwą bazy 4.

Sposób wytwarzania tego elementu oraz umieszczanie spoin jest powszechnie znane i dla wynalazku nie ma istotnego znaczenia.

Gdy te spoiny zostaną pozbawione warstw osłaniających 8 wykonanych z wosku, całość zostaje zanurzona w 30%-owym roztworze wodorotlenku potasu, przy czym warstwa 3 jest połączona z dodatnim zaciskiem źródła prądu 9. Zacisk ujemny jest połączony poprzez oporność ograniczającą 10 z katodą 11 zawieszoną w roztworze (patrz fig. 3).

Podczas tej obróbki złącze p-n, między warstwami 3 i 4 jest spolaryzowane w kierunku przewodzenia. Jak wiadomo najwięcej zostaje wytrawiona warstwa 4 typu n.

Między warstwami 2 i 4 włączone jest drugie źródło prądu 11, które polaryzuje złącze p-n, w kierunku wstecznym, co powoduje poszerzenie bariery nośników mniejszościowych istniejącej w warstwie 4 typu n, co jest zaznaczone przerywaną linią 12. Część warstwy bazy 12 nie jest atakowana przez roztwór lub w bardzo małym stopniu tak, że tylko na powierzchni warstwy bazy typu n, zostaje utworzony rowek przylegający do warstwy 3, a na warstwie 2 pozostaje strefa brzegowa 16 (patrz fig. 4).

Gdy ten element półprzewodnikowy znajdzie zastosowanie jako tranzystor, w którym warstwa 2 stanowi emiter a warstwa 3 kolektor, to staje się jasnym, że odległość między tymi warstwami mierzona po powierzchni bazy 4, jest większa od odległości mierzonej w linii prostej między emiterym i bazą. Pierwsza odległość wzdłuż powierzchni, jest zaznaczona na fig. 5 w powiększonej skali cyfrą 17. Jeżeli element półprzewodnikowy byłby wytrawiany w zwykły sposób, bez wytwarzania warstwy 12, to w warstwie bazy utworzyłby się szeroki rowek, którego zarys jest zaznaczony na fig. 5 cyfrą 18. W tym wypadku odległość od emitera do bazy, po powierzchni półprzewodzącej jest o wiele krótsza.

Drugim przykładem jest wytwarzanie tranzystora stopowo dyfuzyjnego, przeznaczonego do układów przełączających.

Produktem wyjściowym jest płytka germanowa 21 (fig. 6) o grubości 200 μ typu p i oporności właściwej 1 Ω cm. Na jednej stronie płytki jest naparowana warstwa złota 22 o grubości 0,3 do 0,4 μ , następnie przez ogrzewanie w czasie czterech godzin do temperatury 800° C w atmosferze wodoru, złoto dyfunduje do materiału płytki. Warstwa złota 22 stapia się przy tym z germanem i znika częściowo przez dyfuzję. Zastosowanie może znaleźć tu również płytka odcięta z monokryształu germanu do którego była dodana domieszka na przykład złoto. W takim wypadku, górna część płytki zostaje wytrawiona aż do grubości 100 μ w celu usunięcia zanieczyszczenia powierzchniowego (patrz fig. 7).

Na otrzymanej w ten sposób płytce, która jest oznaczona cyfrą 23, są umieszczone dwie kulki domieszkowe w odległości 40 μ od siebie, o średnicy 150 μ . Kulczki te składają się ze stopu ołowiu

z dodatkiem 5% antymonu i 1% aluminium względnie ze stopu ołowiu z dodatkiem 5% antymonu lub aluminium.

Przez ogrzewanie przez 6 minut do temperatury około 750° C w atmosferze wodoru, kulczki zostają roztopione (patrz fig. 8). Antymon dyfunduje z domieszki na powierzchnię płytki typu p i tworzy tu warstwę bazy 24 o grubości 1 μ . Ta warstwa 24 pokrywa całą płytkę 23 i rozciąga się także pod utworzonymi półkulami 25 i 26, jak to jest pokazane w powiększeniu na fig. 8. Podczas procesu roztopiania, german rozpuszcza się w domieszce, jednak przy stygnięciu krystalizuje się on ponownie i pod półkulami 25, 26 tworzy dwie warstwy 27, 28, z których pierwsza jest typu n na skutek zawartości antymonu, a druga warstwa 28 jest typu p na skutek większej rozpuszczalności aluminium w germanie. Warstwa 28 stanowi w ten sposób właściwy emiter, natomiast warstwy 24 i 27 tworzą warstwę bazy. Płytkę 23 jest za kolektorem. Podczas procesu dyfuzji, pewna niewielka ilość złota wędruje z bezpośredniego otoczenia półkul w kierunku przeciwnym do kierunku dyfuzji antymonu, przez co zmniejsza się szkodliwe działanie tego „zatrutacza” w warstwie bazy. Po usunięciu warstwy 24 z dolnej części płytki 23, na przykład przez wytrawianie, do płytki kolektora zostaje przylutowane doprowadzenie 29, przy użyciu stopu indu z galem.

Następnie do półkul 25 i 26 zostają przylutowane dwa druciki doprowadzające 30 i 31, a całość zostaje pokryta lakierem osłaniającym 32 (patrz fig. 9). Ten lakier zostaje następnie usunięty z całej powierzchni elementu półprzewodnikowego z wyjątkiem przestrzeni znajdującej się między półkulami 25 i 26. Można to wykonać w ten sposób, jak to podano schematycznie na fig. 10 i 11, rozpyla się rozpuszczalnik tego lakieru, na przykład aceton, najpierw w kierunku zgodnym ze strzałką 33 a potem w kierunku strzałki 34, kierując go na półkule. W ten sposób tylko część 35 zawarta między półkulami 25 i 26 jest niedostępna dla rozpuszczalnika.

Charakterystyczną własnością tak wykonanej osłony 35 jest to, że większa część półkul 25 i 26 oraz warstwy bazy 24 pozostaje niepokryta.

Element półprzewodnikowy zostaje teraz poddany procesowi wytrawiania, co może ponownie nastąpić w 30%-owym roztworze wodorotlenku potasu, przy czym doprowadzenie 30 bazy i doprowadzenie kolektora 29, są ze sobą połączone i przez oporność ograniczającą 40 są połączone z dodatnim biegunem źródła prądu 41. Napięcie tego źródła prądu może wynosić około 2 V. Biegun ujemny jest połączony z katodą 42 (patrz fig. 12). Między emiterym 28 i doprowadzeniem bazy 29 włączone jest również źródło prądu 43, które polaryzuje w kierunku wstecznym złącze p-n. Napięcie tego źródła może wynosić około 3 V. O ile to jest potrzebne, to przewody znajdujące się w elektrolicie mogą być chronione przez osłonę nie przedstawioną na fig. 12.

Na skutek tej obróbki warstwa bazy 24 o przewodnictwie n zostaje usunięta przez wytrawienie, z wyjątkiem tego miejsca, gdzie znajduje się osł-

na 35, oraz wzdłuż brzegu emitera 28, gdzie na skutek działania źródła napięcia 43 utworzyła się oddzielna warstwa. Na zakończenie osłona 35 zostaje rozpuszczona w acetonie.

Fig. 13 i 14 przedstawiają w powiększeniu najważniejsze części otrzymanego tranzystora.

Strefa brzegowa warstwy 24 jest oznaczona cyfrą 50. Ta strefa przylega do emitera 28 typu p. Grubość tej strefy brzegowej, ze względu na przejrzystość rysunku, jest przedstawiona przesadnie duża. W rzeczywistości grubość ta jest rzędu 0,1 mikrona. Strefa brzegowa utworzyła się tylko tam, gdzie podczas procesu wytrawiania wywierała swój wpływ warstwa 12, dlatego też pod półkulą 25, w pobliżu części warstwy bazy 24 oznaczonej cyfrą 51 nie utworzyła się żadna strefa brzegowa.

Fig. 15 przedstawia uproszczone urządzenie do wytrawiania takich tranzystorów. Różni się ono od urządzenia przedstawionego na fig. 12 tym, że oporność ograniczająca 40 jest połączona tylko z doprowadzeniem bazy 30, a nie jest połączona z doprowadzeniem kolektora 29. Doprowadzenie emitera 31 jest połączone bezpośrednio z biegunem ujemnym źródła prądu 41. Jeżeli napięcie źródła wynosi na przykład 3,5 V, a spadek napięcia na oporności wynosi 1,5 V, to do złącza p-n, między emiterem i warstwą bazy jest przyłożone napięcie 2 V w kierunku wstecznym.

Zastrzeżenia patentowe

1. Tranzystor warstwowy zawierający element półprzewodnikowy, w którym cienka warstwa bazy o przewodnictwie typu n znajduje się między dwoma półprzewodzącymi częściami o przewodnictwie typu p, stanowiącymi emiter i kolektor, przy czym szerokość powierzchniowej części bazy tranzystora jest tego samego rzędu co szerokość tej części bazy, która znajduje się między emiterem i kolektorem, **znamienny tym**, że powierzchniowa część bazy ma strefę brzegową, która jest cieńsza od przylegającej do niej war-

stwy bazy i jest umieszczona na jednym z dwóch przylegających do bazy obszarów typu p.

2. Tranzystor warstwowy według zastrz. 1 **znamienny tym**, że strefa brzegowa jest umieszczona na obszarze emitera.
3. Tranzystor warstwowy według zastrz. 1 lub 2, **znamienny tym**, że strefa brzegowa jest oddzielona rowkiem od obszaru kolektora.
4. Tranzystor powierzchniowy według zastrz. 1—3, **znamienny tym**, że grubość warstwy bazy nie jest większa od 2 mikronów.
5. Sposób wytwarzania tranzystora warstwowego według zastrz. 1—4, **znamienny tym**, że na drodze elektrolitycznej wytrawiany jest element półprzewodnikowy, którego cienka warstwa bazy typu n, znajduje się między dwoma przylegającymi obszarami typu p, przy czym szerokość powierzchniowej części bazy, jest tego samego rzędu co szerokość między przylegającymi obszarami, a przynajmniej jeden z obszarów typu p tego elementu jest połączony z dodatnim biegunem źródła prądu, którego biegun ujemny jest połączony z katodą umieszczoną w elektrolicie, natomiast złącze p-n, powstałe z drugiego obszaru typu p i bazy jest spolaryzowane w kierunku wstecznym.
6. Sposób według zastrz. 5, **znamienny tym**, że napięcie polaryzacji wynosi 1 do 5 volt.
7. Sposób według zastrz. 5 lub 6, **znamienny tym**, że jeden z obszarów typu p, jest połączony elektrycznie z katodą umieszczoną w elektrolicie oraz z ujemnym biegunem źródła prądu, przy czym dodatni biegun źródła prądu jest połączony przez oporność ograniczającą z warstwą bazy tak, że między wspomnianym obszarem typu p i bazą istnieje wsteczne napięcie polaryzacji, które jest równe napięciu źródła prądu zmniejszonemu o spadek napięcia na oporności ograniczającej.

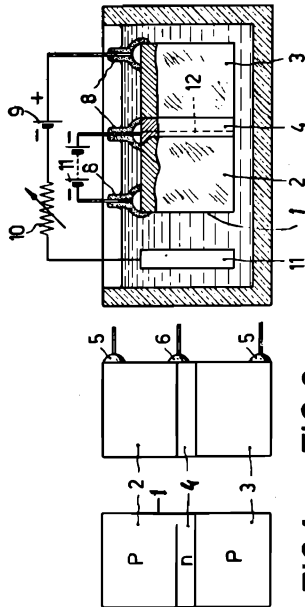


FIG. 1

FIG. 2

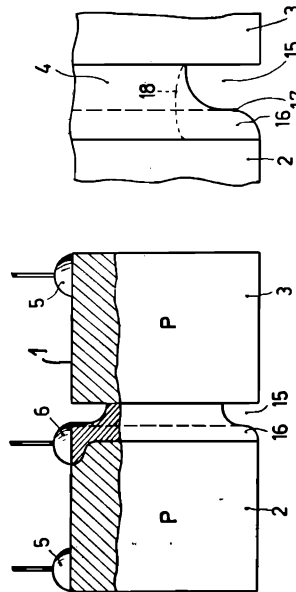


FIG. 3

FIG. 4

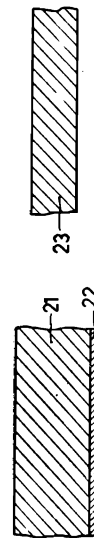


FIG. 5

FIG. 6

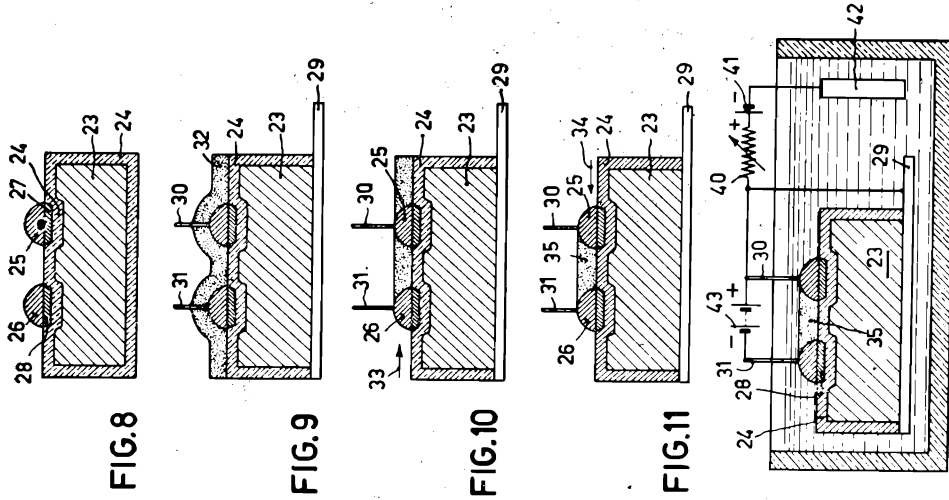


FIG. 7

FIG. 8

FIG. 9

FIG. 10

FIG. 11

FIG. 12

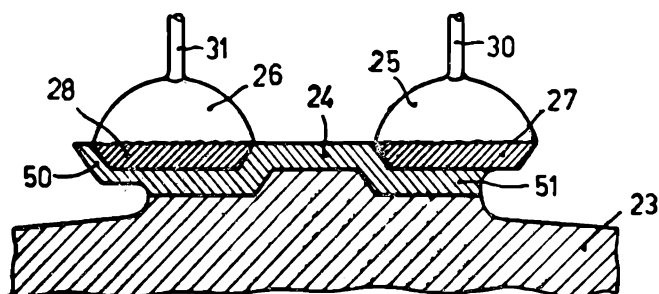


FIG. 13

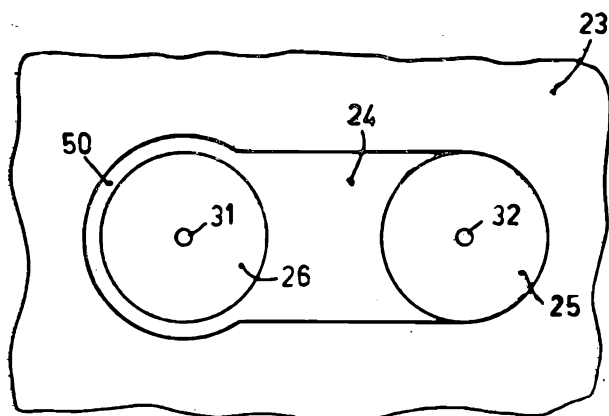


FIG. 14

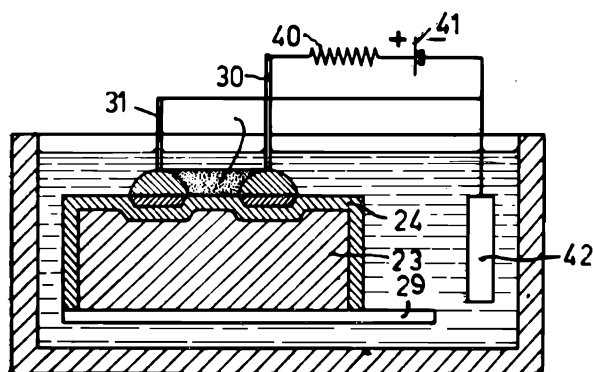


FIG. 15 .

BIBLIOTEKA
Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej