



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0042780  
(43) 공개일자 2020년04월24일

(51) 국제특허분류(Int. Cl.)  
G06F 3/06 (2006.01)

(52) CPC특허분류  
G06F 3/0649 (2013.01)  
G06F 12/0253 (2013.01)

(21) 출원번호 10-2018-0123378  
(22) 출원일자 2018년10월16일  
심사청구일자 없음

(71) 출원인  
에스케이하이닉스 주식회사  
경기도 이천시 부발읍 경충대로 2091

(72) 발명자  
강혜미  
경기도 성남시 중원구 성남대로 1133 성남 메트로  
칸 1028호

변유준  
경기도 용인시 수지구 광고마을로 134 광고지웰홈  
스 103동 605호

김병준  
경기도 이천시 부발읍 경충대로 2091

(74) 대리인  
김성남

전체 청구항 수 : 총 16 항

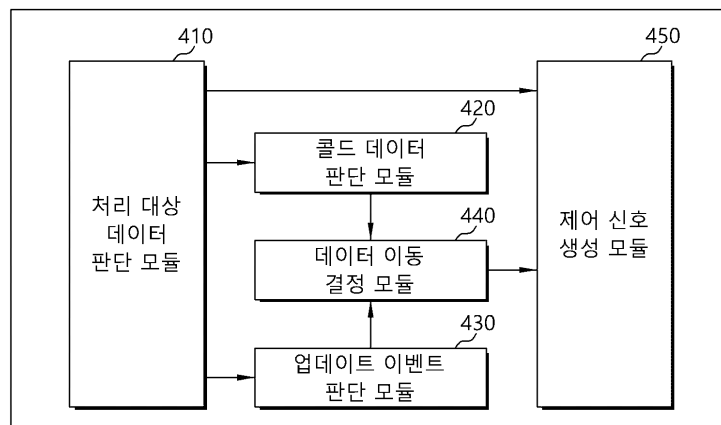
(54) 발명의 명칭 데이터 저장 장치 및 그것의 동작 방법

(57) 요약

본 발명은 반도체 장치에 관한 것으로, 보다 구체적으로는 데이터 저장 장치 및 그것의 동작 방법에 관한 것이다. 본 발명의 일 측면에 따르면, 상이한 내구성을 갖는 제1 데이터 저장 영역 및 제2 데이터 저장 영역을 포함하며, 제1 데이터 저장 영역 및 제2 데이터 저장 영역에 대한 소거 동작, 쓰기 동작 및 읽기 동작 중 적어도 하나를 수행하는 불휘발성 메모리 장치; 및 제2 데이터 저장 영역에 저장된 데이터인 제2 데이터가 변경되는 업데이트 이벤트 발생 여부를 판단하고, 업데이트 이벤트 판단 결과를 기반으로 제2 데이터를 제1 데이터 저장 영역으로 이동시키도록, 불휘발성 메모리 장치를 제어하는 컨트롤러를 포함하는 데이터 저장기가 제공된다.

대표도 - 도4

FTL



(52) CPC특허분류

*G06F 3/0616* (2013.01)

*G06F 3/0658* (2013.01)

*G06F 3/0679* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

상이한 내구성을 갖는 제1 데이터 저장 영역 및 제2 데이터 저장 영역을 포함하며, 상기 제1 데이터 저장 영역 및 제2 데이터 저장 영역에 대한 소거 동작, 쓰기 동작 및 읽기 동작 중 적어도 하나를 수행하는 불휘발성 메모리 장치; 및

상기 제2 데이터 저장 영역에 저장된 데이터인 제2 데이터가 변경되는 업데이트 이벤트 발생 여부를 판단하고, 업데이트 이벤트 판단 결과를 기반으로 상기 제2 데이터를 상기 제1 데이터 저장 영역으로 이동시키도록, 상기 불휘발성 메모리 장치를 제어하는 컨트롤러

를 포함하는 데이터 저장 장치.

#### 청구항 2

제 1 항에 있어서,

상기 컨트롤러는,

상기 불휘발성 메모리 장치에 기 저장되지 않은 데이터인 제3 데이터를 상기 제2 데이터 저장 영역에 저장하도록, 상기 불휘발성 메모리 장치를 제어하는 것을 특징으로 하는 데이터 저장 장치.

#### 청구항 3

제 2 항에 있어서,

상기 컨트롤러는,

상기 제1 데이터 저장 영역에 저장된 데이터인 제1 데이터의 콜드 데이터(cold data) 여부를 더 판단하고, 콜드 데이터 판단 결과를 기반으로 상기 제1 데이터를 상기 제2 데이터 저장 영역으로 이동시키도록, 상기 불휘발성 메모리 장치를 제어하는 것을 특징으로 하는 데이터 저장 장치.

#### 청구항 4

제 1 항에 있어서,

상기 제1 데이터 저장 영역은, 상기 제2 데이터 저장 영역 보다 내구성이 높은 것을 특징으로 하는 데이터 저장 장치

#### 청구항 5

제 1 항에 있어서,

상기 컨트롤러는,

업데이트 이벤트 발생으로 판단된 제2 데이터를 상기 제1 데이터 저장 영역으로 이동하도록, 상기 불휘발성 메모리 장치를 제어하는 것을 특징으로 하는 데이터 저장 장치.

#### 청구항 6

제 3 항에 있어서,

상기 컨트롤러는,

콜드 데이터로 판단된 제1 데이터를 상기 제2 데이터 저장 영역으로 이동하도록, 상기 불휘발성 메모리 장치를 제어하는 것을 특징으로 하는 데이터 저장 장치.

#### 청구항 7

제 1 항에 있어서,

상기 컨트롤러는,

상기 불휘발성 메모리 장치에서 처리될 데이터가 상기 제1 데이터, 상기 제2 데이터 저장 영역에 저장된 데이터인 제2 데이터 및 상기 불휘발성 메모리 장치에 저장되지 않은 데이터인 제3 데이터 중 어느 하나에 해당 여부를 더 판단하는 것을 특징으로 하는 데이터 저장 장치.

#### 청구항 8

제 1 항에 있어서,

상기 컨트롤러는,

대기 모드(Idle mode) 및 가비지 컬렉션(garbage collection) 중 적어도 하나의 상태에서, 데이터 이동이 이루어지도록, 상기 불휘발성 메모리 장치를 제어하는 것을 특징으로 하는 데이터 저장 장치.

#### 청구항 9

불휘발성 메모리 장치에 포함된 제2 데이터 저장 영역에 저장된 데이터인 제2 데이터가 변경되는 업데이트 이벤트 발생 여부를 판단하는 단계;

업데이트 이벤트 판단 결과를 기반으로, 상기 제2 데이터의 이동 여부를 결정하는 단계; 및

제2 데이터 이동 결정 결과를 기반으로, 상기 제2 데이터를, 상기 불휘발성 메모리 장치에 포함되며 상기 제2 데이터 저장 영역과 상이한 내구성을 갖는 제1 데이터 저장 영역으로, 이동시키도록 상기 불휘발성 메모리 장치를 제어하는 단계

를 포함하는 데이터 저장 장치 동작 방법.

#### 청구항 10

제 9 항에 있어서,

상기 불휘발성 메모리 장치에 기 저장되지 않은 데이터인 제3 데이터를 상기 제2 데이터 저장 영역에 저장하도록, 상기 불휘발성 메모리 장치를 제어하는 단계를 더 포함하는 데이터 저장 장치 동작 방법.

#### 청구항 11

제 10 항에 있어서,

상기 불휘발성 메모리 장치에 포함된 제1 데이터 저장 영역에 저장된 데이터인 제1 데이터의 콜드 데이터 여부를 판단하는 단계;

콜드 데이터 판단 결과를 기반으로, 상기 제1 데이터의 이동 여부를 결정하는 단계; 및

제1 데이터 이동 결정 결과를 기반으로, 상기 제1 데이터를, 상기 제2 데이터 저장 영역으로, 이동시키도록 상기 불휘발성 메모리 장치를 제어하는 단계

를 더 포함하는 데이터 저장 장치 동작 방법.

#### 청구항 12

제 9 항에 있어서,

상기 제1 데이터 저장 영역은, 상기 제2 데이터 저장 영역 보다 내구성이 높은 것을 특징으로 하는 데이터 저장 장치 동작 방법.

#### 청구항 13

제 9 항에 있어서,

상기 제2 데이터의 이동 여부를 결정하는 단계는,

업데이트 이벤트 발생으로 판단된 제2 데이터를 상기 제1 데이터 저장 영역으로 이동하도록 결정하는 것을 특징

으로 하는 데이터 저장 장치 동작 방법.

**청구항 14**

제 11 항에 있어서,

상기 제1 데이터의 이동 여부를 결정하는 단계는,

콜드 데이터로 판단된 제1 데이터를 상기 제2 데이터 저장 영역으로 이동하도록 결정하는 것을 특징으로 하는 데이터 저장 장치 동작 방법.

**청구항 15**

제 9 항에 있어서,

상기 불휘발성 메모리 장치에서 처리될 데이터가 상기 제1 데이터, 상기 제2 데이터 저장 영역에 저장된 데이터인 제2 데이터 및 상기 불휘발성 메모리 장치에 저장되지 않은 데이터인 제3 데이터 중 어느 하나에 해당 여부를 판단하는 단계를 더 포함하는 데이터 저장 장치 동작 방법.

**청구항 16**

제 9 항에 있어서,

상기 불휘발성 메모리 장치를 제어하는 단계는,

대기 모드(Idle mode) 및 가비지 컬렉션(garbage collection) 중 적어도 하나의 상태에서, 데이터 이동이 이루어지도록, 상기 불휘발성 메모리 장치를 제어하는 것을 특징으로 하는 데이터 저장 장치 동작 방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 반도체 장치에 관한 것으로, 보다 구체적으로는 데이터 저장 장치 및 그것의 동작 방법에 관한 것이다.

**배경 기술**

[0002] 최근 컴퓨터 환경에 대한 패러다임(paradigm)이 언제, 어디서나 컴퓨터 시스템을 사용할 수 있도록 하는 유비쿼터스 컴퓨팅(ubiquitous computing)으로 전환되고 있다. 이로 인해 휴대폰, 디지털 카메라, 노트북 컴퓨터 등과 같은 휴대용 전자 장치의 사용이 급증하고 있다. 이와 같은 휴대용 전자 장치는 일반적으로 메모리 장치를 이용하는 데이터 저장 장치를 사용한다. 데이터 저장 장치는 휴대용 전자 장치에서 사용되는 데이터를 저장하기 위해서 사용된다.

[0003] 메모리 장치를 이용한 데이터 저장 장치는 기계적인 구동부가 없어서 안정성 및 내구성이 뛰어나며 정보의 액세스 속도가 매우 빠르고 전력 소모가 적다는 장점이 있다. 이러한 장점을 갖는 데이터 저장 장치는 USB(Universal Serial Bus) 메모리 장치, 다양한 인터페이스를 갖는 메모리 카드, UFS(Universal Flash Storage) 장치, 솔리드 스테이트 드라이브(Solid State Drive)를 포함한다.

**발명의 내용**

**해결하려는 과제**

[0004] 본 발명의 실시예는 메모리 장치의 수명을 효과적으로 연장하기 위한, 효율적인 웨어 레벨링 기술을 제공할 수 있다.

**과제의 해결 수단**

[0005] 본 발명의 일 측면에 따르면, 상이한 내구성을 갖는 제1 데이터 저장 영역 및 제2 데이터 저장 영역을 포함하며, 제1 데이터 저장 영역 및 제2 데이터 저장 영역에 대한 소거 동작, 쓰기 동작 및 읽기 동작 중 적어도 하나를 수행하는 불휘발성 메모리 장치 및 제1 데이터 저장 영역에 저장된 데이터인 제1 데이터의 콜드 데이

터(cold data) 여부를 판단하고, 콜드 데이터 판단 결과를 기반으로 제1 데이터를 제2 데이터 저장 영역으로 이동시키도록, 불휘발성 메모리 장치를 제어하는 컨트롤러를 포함하는 데이터 저장 장치가 제공된다.

[0006] 본 발명의 일 측면에 따르면, 상이한 내구성을 갖는 제1 데이터 저장 영역 및 제2 데이터 저장 영역을 포함하며, 제1 데이터 저장 영역 및 제2 데이터 저장 영역에 대한 소거 동작, 쓰기 동작 및 읽기 동작 중 적어도 하나를 수행하는 불휘발성 메모리 장치 및 제2 데이터 저장 영역에 저장된 데이터인 제2 데이터의 업데이트 이벤트 발생 여부를 판단하고, 업데이트 이벤트 판단 결과를 기반으로 제2 데이터를 제1 데이터 저장 영역으로 이동시키도록, 불휘발성 메모리 장치를 제어하는 컨트롤러를 포함하는 데이터 저장 장치가 제공된다.

[0007] 본 발명의 일 측면에 따르면, 불휘발성 메모리 장치에 포함된 제1 데이터 저장 영역에 저장된 데이터인 제1 데이터의 콜드 데이터 여부를 판단하는 단계, 콜드 데이터 판단 결과를 기반으로, 제1 데이터의 이동 여부를 결정하는 단계 및 제1 데이터 이동 결정 결과를 기반으로, 제1 데이터를, 불휘발성 메모리 장치에 포함되며 제1 데이터 저장 영역과 상이한 내구성을 갖는 제2 데이터 저장 영역으로, 이동시키도록 불휘발성 메모리 장치를 제어하는 단계를 포함하는 데이터 저장 장치 동작 방법이 제공된다.

[0008] 본 발명의 일 측면에 따르면, 불휘발성 메모리 장치에 포함된 제2 데이터 저장 영역에 저장된 데이터인 제2 데이터의 업데이트 이벤트 발생 여부를 판단하는 단계, 업데이트 이벤트 판단 결과를 기반으로, 제2 데이터의 이동 여부를 결정하는 단계 및 제2 데이터 이동 결정 결과를 기반으로, 제2 데이터를, 불휘발성 메모리 장치에 포함되며 제2 데이터 저장 영역과 상이한 내구성을 갖는 제1 데이터 저장 영역으로, 이동시키도록 불휘발성 메모리 장치를 제어하는 단계를 포함하는 데이터 저장 장치 동작 방법이 제공된다.

**발명의 효과**

[0009] 본 발명의 일 실시예에 따르면, 메모리 장치의 수명을 효과적으로 연장하는 것이 가능하게 된다.

**도면의 간단한 설명**

- [0010] 도 1은 본 발명의 실시 예에 따른 데이터 저장 장치(10)의 구성을 예시적으로 나타낸 도면.
- 도 2는 도 1의 메모리를 나타낸 도면.
- 도 3은 본 발명의 일 실시예에 따른 불휘발성 메모리 장치에 포함된 데이터 저장 영역을 설명하기 위한 도면.
- 도 4는 본 발명의 일 실시예에 따른 FTL의 웨어 레벨링 관리부를 설명하기 위한 도면.
- 도 5는 본 발명의 일 실시예에 따른 웨어 레벨링 관리 방법의 흐름도.
- 도 6은 본 발명의 다른 실시예에 따른 웨어 레벨링 관리 방법의 흐름도.
- 도 7은 본 발명의 다른 실시예에 따른 웨어 레벨링 관리 방법의 흐름도.
- 도 8은 본 발명의 실시 예에 따른 솔리드 스테이트 드라이브(SSD)를 포함하는 데이터 처리 시스템을 예시적으로 나타낸 도면.
- 도 9는 도 8의 컨트롤러의 구성을 예시적으로 나타낸 도면.
- 도 10은 본 발명의 실시 예에 따른 데이터 저장 장치를 포함하는 데이터 처리 시스템을 예시적으로 나타낸 도면.
- 도 11은 본 발명의 실시 예에 따른 데이터 저장 장치를 포함하는 데이터 처리 시스템을 예시적으로 나타낸 도면.
- 도 12는 본 발명의 실시 예에 따른 데이터 저장 장치를 포함하는 네트워크 시스템을 예시적으로 나타낸 도면.
- 도 13은 본 발명의 실시 예에 따른 데이터 저장 장치에 포함된 불휘발성 메모리 장치를 예시적으로 보여주는 블록도.

**발명을 실시하기 위한 구체적인 내용**

[0011] 이하, 첨부한 도면에 의거하여 본 발명의 바람직한 실시 예를 설명하도록 한다.

[0012] 도 1은 본 발명의 실시 예에 따른 데이터 저장 장치(10)의 구성을 예시적으로 나타낸 도면이다.

- [0013] 도 1을 참조하면, 본 실시 예에 따른 데이터 저장 장치(10)는 휴대폰, MP3 플레이어, 랩탑 컴퓨터, 데스크탑 컴퓨터, 게임기, TV, 차량용 인포테인먼트(in-vehicle infotainment) 시스템 등과 같은 호스트 장치(20)에 의해서 액세스되는 데이터를 저장할 수 있다. 데이터 저장 장치(10)는 메모리 시스템으로 불릴 수 있다.
- [0014] 데이터 저장 장치(10)는 호스트 장치(20)와 연결되는 인터페이스 프로토콜에 따라서 다양한 종류의 저장 장치들 중 어느 하나로 제조될 수 있다. 예를 들어, 데이터 저장 장치(10)는 솔리드 스테이트 드라이브(solid state drive, SSD), MMC, eMMC, RS-MMC, micro-MMC 형태의 멀티미디어 카드(multimedia card), SD, mini-SD, micro-SD 형태의 시큐어 디지털(secure digital) 카드, USB(universal storage bus) 저장 장치, UFS(universal flash storage) 장치, PCMCIA(personal computer memory card international association) 카드 형태의 저장 장치, PCI(peripheral component interconnection) 카드 형태의 저장 장치, PCI-E(PCI-express) 카드 형태의 저장 장치, CF(compact flash) 카드, 스마트 미디어(smart media) 카드, 메모리 스틱(memory stick) 등과 같은 다양한 종류의 저장 장치들 중 어느 하나로 구성될 수 있다.
- [0015] 데이터 저장 장치(10)는 다양한 종류의 패키지(package) 형태들 중 어느 하나로 제조될 수 있다. 예를 들어, 데이터 저장 장치(10)는 POP(package on package), SIP(system in package), SOC(system on chip), MCP(multi-chip package), COB(chip on board), WFP(wafer-level fabricated package), WSP(wafer-level stack package) 등과 같은 다양한 종류의 패키지 형태들 중 어느 하나로 제조될 수 있다.
- [0016] 데이터 저장 장치(10)는 불휘발성 메모리 장치(100) 및 컨트롤러(200)를 포함할 수 있다.
- [0017] 불휘발성 메모리 장치(100)는 데이터 저장 장치(10)의 저장 매체로서 동작할 수 있다. 불휘발성 메모리 장치(100)는 메모리 셀에 따라서 낸드(NAND) 플래시 메모리 장치, 노어(NOR) 플래시 메모리 장치, 강유전체 커패시터를 이용한 강유전체 램(ferroelectric random access memory, FRAM), 터널링(magneto-resistive, TMR) 막을 이용한 마그네틱 램(magnetic random access memory, MRAM), 칼코겐 화합물(chalcogenide alloys)을 이용한 상 변화 램(phase change random access memory, PRAM), 전이 금속 화합물(transition metal oxide)을 이용한 저항성 램(resistive random access memory, ReRAM) 등과 같은 다양한 형태의 불휘발성 메모리 장치들 중 어느 하나로 구성될 수 있다.
- [0018] 도 1에서는 데이터 저장 장치(10)가 하나의 불휘발성 메모리 장치(100)를 포함하는 것으로 도시하였으나, 이는 설명의 편의를 위한 것으로, 데이터 저장 장치(10)는 복수의 불휘발성 메모리 장치들을 포함할 수 있으며, 본 발명은 복수의 불휘발성 메모리 장치들을 포함하는 데이터 저장 장치(10)에 대해서도 동일하게 적용될 수 있다.
- [0019] 불휘발성 메모리 장치(100)는 복수의 비트라인들(도시되지 않음) 및 복수의 워드라인들(도시되지 않음)이 교차하는 영역들에 각각 배치되는 복수의 메모리 셀들을 갖는 메모리 셀 어레이(도시되지 않음)를 포함할 수 있다. 메모리 셀 어레이는 복수의 메모리 블록들을 포함할 수 있고, 복수의 메모리 블록들은 각각 복수의 페이지들을 포함할 수 있다.
- [0020] 예를 들어, 메모리 셀 어레이의 각 메모리 셀은 1 비트의 데이터를 저장하는 싱글 레벨 셀(single, level cell, SLC), 2 비트 이상의 데이터를 저장할 수 있는 멀티 레벨 셀(multi level cell, MLC)일 수 있다. 멀티 레벨 셀(MLC)은 2 비트의 데이터, 3 비트의 데이터, 4 비트의 데이터 등을 저장할 수 있다. 일반적으로, 2 비트의 데이터를 저장하는 메모리 셀을 멀티 레벨 셀(MLC)이라 하고, 3 비트의 데이터를 저장하는 메모리 셀을 트리플 레벨 셀(triple level cell, TLC)이라 하고, 4 비트의 데이터를 저장하는 메모리 셀을 쿼드러플 레벨 셀(quadruple level cell, QLC)이라 한다. 그러나, 본 실시 예에서는 설명의 편의를 위해 2 비트 내지 4 비트의 데이터를 저장하는 메모리 셀을 통칭하여 멀티 레벨 셀(MLC)이라 할 것이다.
- [0021] 메모리 셀 어레이(110)는 싱글 레벨 셀(SLC) 및 멀티 레벨 셀(MLC) 중 적어도 하나 이상을 포함할 수 있다. 또한, 메모리 셀 어레이(110)는 2차원 수평 구조의 메모리 셀들을 포함할 수도 있고, 또는 3차원 수직 구조의 메모리 셀들을 포함할 수도 있다.
- [0022] 컨트롤러(200)는 메모리(230)에 로딩된 펌웨어 또는 소프트웨어의 구동을 통해서 데이터 저장 장치(10)의 제반 동작을 제어할 수 있다. 컨트롤러(200)는 펌웨어 또는 소프트웨어와 같은 코드 형태의 명령(instruction) 또는 알고리즘을 해독하고 구동할 수 있다. 컨트롤러(200)는 하드웨어, 또는 하드웨어와 소프트웨어가 조합된 형태로 구현될 수 있다.
- [0023] 컨트롤러(200)는 호스트 인터페이스(210), 프로세서(220), 메모리(230) 및 메모리 인터페이스(240)를 포함할 수 있다. 도 1에 도시하지는 않았으나, 컨트롤러(200)는 호스트 장치로부터 제공된 쓰기 데이터를 ECC(error

correction code) 인코딩하여 패리티(parity)를 생성하고, 불휘발성 메모리 장치(100)로부터 독출된 읽기 데이터를 패리티(parity)를 이용하여 ECC(error correction code) 디코딩하는 ECC 엔진을 더 포함할 수 있다.

- [0024] 호스트 인터페이스(210)는 호스트 장치(20)의 프로토콜에 대응하여 호스트 장치(20)와 데이터 저장 장치(10) 사이를 인터페이싱할 수 있다. 예를 들어, 호스트 인터페이스(210)는 USB(universal serial bus), UFS(universal flash storage), MMC(multimedia card), PATA(parallel advanced technology attachment), SATA(serial advanced technology attachment), SCSI(small computer system interface), SAS(serial attached SCSI), PCI(peripheral component interconnection), PCI-E(PCI express) 프로토콜 중 어느 하나를 통해 호스트 장치(20)와 통신할 수 있다.
- [0025] 프로세서(220)는 마이크로 컨트롤 유닛(micro control unit)(MCU), 중앙 처리 장치(central processing unit)(CPU)로 구성될 수 있다. 프로세서(220)는 호스트 장치(20)로부터 전송된 요청을 처리할 수 있다. 호스트 장치(20)로부터 전송된 요청을 처리하기 위해서, 프로세서(220)는 메모리(230)에 로드된 코드 형태의 명령(instruction) 또는 알고리즘, 즉, 펌웨어를 구동하고, 호스트 인터페이스(210), 메모리(230) 및 메모리 인터페이스(240) 등과 같은 내부 기능 블록들 및 불휘발성 메모리 장치(100)를 제어할 수 있다.
- [0026] 프로세서(220)는 호스트 장치(20)로부터 전송된 요청들에 근거하여 불휘발성 메모리 장치(100)의 동작을 제어할 제어 신호들을 생성하고, 생성된 제어 신호들을 메모리 인터페이스(240)를 통해 불휘발성 메모리 장치(100)로 제공할 수 있다.
- [0027] 메모리(230)는 동적 랜덤 액세스 메모리(DRAM) 또는 정적 랜덤 액세스 메모리(SRAM)와 같은 랜덤 액세스 메모리로 구성될 수 있다. 메모리(230)는 프로세서(220)에 의해서 구동되는 펌웨어를 저장할 수 있다. 또한, 메모리(230)는 펌웨어의 구동에 필요한 데이터, 예를 들면, 메타 데이터를 저장할 수 있다. 즉, 메모리(230)는 프로세서(220)의 동작 메모리(working memory)로서 동작할 수 있다.
- [0028] 메모리(230)는 호스트 장치(20)로부터 불휘발성 메모리 장치(100)로 전송될 쓰기 데이터 또는 불휘발성 메모리 장치(100)로부터 호스트 장치(20)로 전송될 읽기 데이터를 임시 저장하기 위한 데이터 버퍼(data buffer)를 포함하도록 구성될 수 있다. 즉, 메모리(230)는 버퍼 메모리(buffer memory)로서 동작할 수 있다.
- [0029] 메모리 인터페이스(240)는 프로세서(220)의 제어에 따라 불휘발성 메모리 장치(100)를 제어할 수 있다. 메모리 인터페이스(240)는 메모리 컨트롤러로도 불릴 수 있다. 메모리 인터페이스(240)는 제어 신호들을 불휘발성 메모리 장치(100)로 제공할 수 있다. 제어 신호들은 불휘발성 메모리 장치(100)를 제어하기 위한 커맨드, 어드레스, 동작 제어 신호 등을 포함할 수 있다. 메모리 인터페이스(240)는 데이터 버퍼에 저장된 데이터를 불휘발성 메모리 장치(100)로 제공하거나, 불휘발성 메모리 장치(100)로부터 전송된 데이터를 데이터 버퍼에 저장할 수 있다.
- [0030] 도 2는 도 1의 메모리를 나타낸 도면이다.
- [0031] 도 2를 참조하면, 본 실시 예에 따른 메모리(230)는 플래시 변환 계층(flash translation layer, FTL)이 저장되는 제1 영역(R1), 호스트 장치(20)로부터 제공된 요청에 대응하는 커맨드를 큐잉하기 위한 커맨드 큐(CMDQ)로 사용되는 제2 영역(R2) 등을 포함할 수 있다. 그러나, 메모리(230)는 도 2에 도시된 영역들 외에 쓰기 데이터가 임시 저장되는 쓰기 데이터 버퍼(write data buffer)로 사용되는 영역, 읽기 데이터가 임시 저장되는 읽기 데이터 버퍼(read data buffer)로 사용되는 영역, 및 맵 데이터가 캐시되는 맵 캐시 버퍼(map cache buffer)로 사용되는 영역 등과 같이 다양한 용도로 사용되는 영역들을 포함할 수 있음은 당업자에게 자명할 것이다.
- [0032] 또한, 메모리(230)는 시스템 데이터 또는 메타 데이터 등이 저장되는 영역(도시하지 않음)을 포함할 수 있다. 도 1의 워크로드 패턴 정보(workload pattern information)(WLPI)는 메모리(230)의 시스템 데이터 또는 메타 데이터 등이 저장되는 영역 내에 저장될 수 있다.
- [0033] 불휘발성 메모리 장치(100)가 플래시 메모리 장치로 구성되는 경우, 프로세서(220)는 불휘발성 메모리 장치(100)의 고유 동작을 제어하고, 호스트 장치(20)에 장치 호환성을 제공하기 위해서 플래시 변환 계층(FTL)이라 불리는 소프트웨어를 구동할 수 있다. 이러한 플래시 변환 계층(FTL)의 구동을 통해서, 호스트 장치(20)는 데이터 저장 장치(10)를 하드 디스크와 같은 일반적인 저장 장치로 인식하고 사용할 수 있다.
- [0034] 메모리(230)의 제1 영역(R1)에 저장된 플래시 변환 계층(FTL)은 여러 기능을 수행하기 위한 모듈들과, 각 모듈의 구동에 필요한 메타 데이터를 포함할 수 있다. 플래시 변환 계층(FTL)은 불휘발성 메모리 장치(100)의 시스템 영역(도시되지 않음)에 저장될 수 있고, 데이터 저장 장치(10)가 파워-온 되면 불휘발성 메모리 장치(100)의 시스템 영역으로부터 독출되어 메모리(230)의 제1 영역(R1)에 로드될 수 있다.

- [0035] 도 3은 본 발명의 일 실시예에 따른 불휘발성 메모리 장치에 포함된 데이터 저장 영역을 설명하기 위한 도면이다.
- [0036] 도 3을 참조하면, 불휘발성 메모리 장치(100)는 컨트롤러(200)와 연결되는 채널을 공유하는 복수의 다이(Die)(310a, 310b)를 포함할 수 있으며, 각 다이는 채널과 연결되는 웨이(way)(311)를 공유하는 다수의 플레인(plain)(312a, 312b)를 포함할 수 있고, 각 플레인은 복수의 페이지를 포함할 수 있다. 여기서, 페이지는 데이터를 읽거나 쓰는 최소 단위의 저장 영역을 의미할 수 있다. 또한, 소거 동작이 일괄적으로 이뤄지는 복수의 페이지 단위를 블록이라 하며, 하나로 관리되는 복수의 블록 단위를 슈퍼 블록이라고 한다
- [0037] 또한, 불휘발성 메모리 장치는 내구성이 상이한 복수의 데이터 저장 영역을 포함할 수 있다. 여기서, 내구성은 데이터를 저장하기 위한 쓰기 동작, 저장된 데이터를 삭제하기 위한 소거 동작 등의 횟수가 상이한 경우 등 불휘발성 메모리 장치의 수명이 상이한 것을 의미할 수 있다. 또한, 데이터 저장 영역은 불휘발성 메모리 장치에 데이터가 저장되는 영역을 의미하므로, 페이지, 블록, 슈퍼 블록, 플레인, 다이 등을 포함할 수 있다.
- [0038] 이하, 본 발명의 이해를 돕기 위해, 불휘발성 메모리 장치는 내구성이 상이한 제1 다이 및 제2 다이를 포함하는 것을 예시로 하여, 제1 다이는 제1 데이터 저장 영역, 제2 다이는 제2 데이터 저장 영역인 것을 전제로 설명한다.
- [0039] 도 4는 본 발명의 일 실시예에 따른 FTL의 웨어 레벨링 관리부를 설명하기 위한 도면이다.
- [0040] 도 4를 참조하면, 웨어 레벨링 관리부는 처리 대상 데이터 판단 모듈(410), 콜드 데이터 판단 모듈(420), 업데이트 이벤트 판단 모듈(430), 데이터 이동 결정 모듈(440) 및 제어 신호 생성 모듈(450)을 포함할 수 있다.
- [0041] 처리 대상 데이터 판단 모듈(410)은 데이터 저장 장치(10)에서 처리하고자 하는 데이터(이하, 처리 대상 데이터)가 데이터 저장 장치(10)에 기 저장된 데이터 여부를 판단할 수 있다.
- [0042] 일 실시예에서, 처리 대상 데이터 판단 모듈(410)은 데이터 저장 장치(10)에 기 저장된 데이터 즉, 제1 데이터 저장 영역에 저장된 데이터(이하, 제1 데이터) 또는 제2 데이터 저장 영역에 저장된 데이터(이하, 제2 데이터) 여부를 판단할 수 있다.
- [0043] 일 실시예에서, 처리 대상 데이터 판단 모듈(410)은 데이터 저장 장치(10)에 기 저장되지 않은 데이터(이하, 제3 데이터) 여부를 판단할 수 있다.
- [0044] 또한, 처리 대상 데이터 판단 모듈(410)은 제1 데이터 또는 제3 데이터가 제2 데이터 저장 영역에 저장되면, 이후 저장된 데이터를 처리할 경우 해당 데이터를 제2 데이터로 판단할 수 있다. 처리 대상 데이터 판단 모듈(410)은 제2 데이터가 제1 데이터 저장 영역에 저장되면, 이후 저장된 데이터를 처리할 경우 해당 데이터를 제1 데이터로 판단할 수 있다.
- [0045] 콜드 데이터 판단 모듈(420)은 처리 대상 데이터의 콜드 데이터(cold data) 또는 핫 데이터(hot data) 여부를 판단할 수 있다. 구체적 예로, 콜드 데이터 판단 모듈(420)은 제1 데이터, 제2 데이터 및 제3 데이터 중 적어도 하나가 콜드 데이터 또는 핫 데이터에 해당하는 지 판단할 수 있다.
- [0046] 일 실시예에서, 콜드 데이터 판단 모듈(420)은 접근 횟수(예, 쓰기 횟수, 읽기 횟수)를 기반으로 처리 대상 데이터의 콜드 데이터 또는 핫 데이터 여부를 판단할 수 있다. 구체적 예로, 콜드 데이터 판단 모듈(420)은 데이터에 대한 접근 횟수가 미리 설정된 제1 횟수(예, 1000) 이상이면, 처리 대상 데이터를 핫 데이터로 판단할 수 있다. 또한, 콜드 데이터 판단 모듈(420)은 데이터에 대한 접근 횟수가 미리 설정된 제2 횟수(예, 300) 이하이면, 처리 대상 데이터를 콜드 데이터로 판단할 수 있다. 여기서, 미리 설정된 제1 횟수 및 제2 횟수는 불휘발성 메모리 장치(100)의 내구성, 불휘발성 메모리 장치(100)의 사용 목적 등에 따라 제조사 또는 유저에 의해 가변적으로 설정될 수 있다.
- [0047] 일 실시예에서, 콜드 데이터 판단 모듈(420)은 복수의 데이터 저장 영역 중 일부에 대한 콜드 데이터 또는 핫 데이터 여부를 판단할 수 있다. 구체적 예로, 불휘발성 메모리 장치(100)가 제1 데이터 저장 영역 및 제2 데이터 저장 영역 중 어느 하나에 저장된 데이터에 대해서만, 콜드 데이터 또는 핫 데이터 여부를 판단할 수 있다. 또한, 콜드 데이터 판단 모듈(420)은 제1 데이터 저장 영역 및 제2 데이터 저장 영역 중 상대적으로 내구성이 낮거나 내구성이 높은 데이터 저장 영역에 저장된 데이터에 대한 콜드 데이터 또는 핫 데이터 해당 여부를 판단할 수 있다.
- [0048] 또한, 콜드 데이터 판단 모듈(420)은 데이터 저장 장치(10)에 기 저장되지 않은 데이터를 콜드 데이터로 판단할

수 있다. 이는, 웨어 레벨링 관리부가 제3 데이터를 일단 콜드 데이터로 간주하여, 제1 데이터 저장 영역 또는 제2 데이터 저장 영역에 저장하고, 이후 저장된 제3 데이터에 대한 접근 횟수를 고려하여 콜드 데이터 또는 핫 데이터로 구분하여 처리하기 위함이다.

[0049] 업데이트 이벤트 판단 모듈(430)은, 처리 대상 데이터의 업데이트 이벤트 발생 여부를 판단할 수 있다. 구체적 예로, 업데이트 이벤트 판단 모듈(430)은 불휘발성 메모리 장치(100)에 저장된 데이터가 변경되고, 변경된 데이터를 불휘발성 메모리 장치(100)에 저장해야 하는 오버 라이트(overwrite) 이벤트 발생 여부를 판단할 수 있다. 또한, NAND 플래시 메모리 장치 등과 같이 기존 데이터를 덮어쓰는 것이 불가능 한 경우에, 업데이트 이벤트란 기존 데이터가 변경되고, 변경된 데이터를 저장해야 하는 경우를 의미할 수 있다.

[0050] 일 실시예에서, 업데이트 이벤트 판단 모듈(430)은 복수의 데이터 저장 영역 중 일부에 저장된 데이터의 업데이트 이벤트 발생 여부를 판단할 수 있다. 예를 들어, 업데이트 이벤트 판단 모듈(430)은, 제1 데이터 저장 영역 및 제2 데이터 저장 영역 중 제2 데이터 저장 영역에 저장된 데이터인 제2 데이터의 업데이트 이벤트 발생 여부를 판단할 수 있다.

[0051] 데이터 이동 결정 모듈(440)은 처리 대상 데이터의 이동 여부를 결정할 수 있다. 구체적 예로, 데이터 이동 결정 모듈(440)은 복수의 데이터 저장 영역 중 어느 하나에 저장된 데이터를 다른 데이터 저장 영역으로 이동시켜 저장할 지 여부를 결정할 수 있다. 또한, 데이터 이동 결정 모듈(440)은 복수의 데이터 저장 영역 중에서, 불휘발성 메모리 장치(100)에 기 저장되지 않은 데이터가 저장될 데이터 저장 영역을 결정할 수 있다. 또한, 데이터 이동은 NAND 플래시 메모리 장치 등 경우에는 기존 데이터를 무효화하고 다른 데이터 저장 영역에 새로이 쓰기 동작을 수행하는 것을 의미할 수 있다.

[0052] 일 실시예에서, 데이터 이동 결정 모듈(440)은 제1 데이터 저장 영역에 저장된 데이터인 제1 데이터를 제2 데이터 저장 영역으로 이동 여부를 결정할 수 있다. 예를 들어, 데이터 이동 결정 모듈(440)은 제1 데이터가 콜드 데이터로 판단되면, 콜드 데이터로 판단된 제1 데이터를 제2 데이터 저장 영역으로 이동하는 결정을 할 수 있다. 데이터 이동 결정 모듈(440)은 제1 데이터가 핫 데이터로 판단되면, 핫 데이터로 판단된 제1 데이터를 제2 데이터 저장 영역으로 이동하지 않는 결정을 할 수 있다.

[0053] 일 실시예에서, 데이터 이동 결정 모듈(440)은 제2 데이터 저장 영역에 저장된 데이터인 제2 데이터를 제1 데이터 저장 영역으로 이동 여부를 결정할 수 있다. 예를 들어, 데이터 이동 결정 모듈(440)은 제2 데이터에 업데이트 이벤트 발생이 판단되면, 업데이트 이벤트 발생이 판단된 제2 데이터를 제1 데이터 저장 영역으로 이동하는 결정을 할 수 있다. 데이터 이동 결정 모듈(440)은 제2 데이터에 업데이트 이벤트 발생이 없는 것으로 판단되면, 업데이트 이벤트가 발생하지 않은 것으로 판단된 제2 데이터를 제1 데이터 저장 영역으로 이동하지 않도록 하는 결정을 할 수 있다.

[0054] 제어 신호 생성 모듈(450)은 데이터 이동 여부 결정 결과를 기반으로 불휘발성 메모리 장치(100)를 제어하는 제어 신호를 생성할 수 있다. 구체적 예로, 제어 신호 생성 모듈(450)은 제1 데이터의 이동이 결정되면, 이동 결정된 제1 데이터를 제2 데이터 저장 영역에 저장하도록 하는 제1 제어 신호를 생성할 수 있다. 이때, 불휘발성 메모리 장치(100)는 제1 제어 신호에 따라 제1 데이터 저장 영역에서 이동이 결정된 제1 데이터를 읽는 리드 동작 및 리드된 제1 데이터를 제2 데이터 저장 영역에 저장하는 쓰기 동작을 수행할 수 있다. 제어 신호 생성 모듈(450)은 제2 데이터의 이동이 결정되면, 이동 결정된 제2 데이터를 제1 데이터 저장 영역에 저장하도록 하는 제2 제어 신호를 생성할 수 있다. 이때, 불휘발성 메모리 장치(100)는 제2 제어 신호에 따라 제2 데이터 저장 영역에서 이동이 결정된 제2 데이터를 읽는 리드 동작 및 리드된 제2 데이터를 제1 데이터 저장 영역에 저장하는 쓰기 동작을 수행할 수

[0055] 또한, 제어 신호 생성 모듈(450)은 처리 대상 데이터가 불휘발성 메모리 장치(100)에 저장되지 않은 경우, 처리 대상 데이터를 복수의 데이터 저장 영역 중 어느 하나에 저장하도록 제어하는 신호를 생성할 수 있다. 구체적 예로, 제어 신호 생성 모듈(450)은 처리 대상 데이터가 불휘발성 메모리 장치(100)에 저장되지 않은 제3 데이터로 판단되면, 제3 데이터로 판단된 처리 대상 데이터를 제2 데이터 저장 영역에 저장하도록 하는 제3 제어 신호를 생성할 수 있다. 이때, 불휘발성 메모리 장치(100)는 제3 제어 신호에 따라, 제3 데이터로 판단된 처리 대상 데이터를 제2 데이터 저장 영역에 저장하는 쓰기 동작을 수행할 수 있다.

[0056] 또한, 도 4를 참고하면, 웨어 레벨링 관리부가 FTL의 일부 기능으로 도시되어 있으나, 이는 일 예에 불과하므로 회로 등의 별도의 하드웨어로도 구성될 수 있음은 자명하다.

[0057] 도 5는 본 발명의 일 실시예에 따른 웨어 레벨링 관리 방법의 흐름도이다.

- [0058] 이하, 도 5에 도시된 방법은 도 1에 도시된 데이터 저장 장치(10)에 의해 수행되는 것을 예시로 설명한다.
- [0059] 도 5를 참조하면, 단계 S410에서, 콜드 데이터 여부가 판단된다. 구체적 예로, 데이터 저장 장치(10)는 처리 대상 데이터에 대한 접근 횟수를 기반으로 처리 대상 데이터의 콜드 데이터 또는 핫 데이터 여부를 판단할 수 있다.
- [0060] 일 실시예에서, 데이터 저장 장치(10)는 복수의 데이터 저장 영역 중 일부에 저장된 데이터에 대한 콜드 데이터 또는 핫 데이터 여부를 판단할 수 있다. 예를 들어, 데이터 저장 장치(10)는 제1 데이터 저장 영역 및 제2 데이터 저장 영역 중에서 제1 데이터 저장 영역에 저장된 제1 데이터에 대해 콜드 데이터 또는 핫 데이터 여부를 판단할 수 있다.
- [0061] 단계 S420에서, 데이터 이동 여부가 결정된다. 구체적 예로, 데이터 저장 장치(10)는 처리 대상 데이터에 대한 콜드 데이터 또는 핫 데이터 여부 판단 결과를 기반으로, 복수의 데이터 저장 영역 중 어느 하나에 저장된 데이터를 다른 데이터 저장 영역으로 이동할 지 여부를 결정할 수 있다
- [0062] 일 실시예에서, 데이터 저장 장치(10)는 콜드 데이터로 판단된 처리 대상 데이터의 이동을 결정할 수 있다. 예를 들어, 데이터 저장 장치(10)는 제1 데이터 저장 영역에 저장된 데이터인 제1 데이터가 콜드 데이터로 판단되면, 콜드 데이터로 판단된 제1 데이터를 제2 데이터 저장 영역으로 이동하는 결정을 할 수 있다.
- [0063] 일 실시예에서, 데이터 저장 장치(10)는 핫 데이터로 판단된 처리 대상 데이터를 이동하지 않는 결정을 할 수 있다. 예를 들어, 데이터 저장 장치(10)는 제1 데이터가 핫 데이터로 판단되면, 핫 데이터로 판단된 제1 데이터가 제2 데이터 저장 영역으로 이동하지 않는 결정을 할 수 있다.
- [0064] 단계 S430에서, 처리 대상 데이터가 제2 데이터 저장 영역에 저장된다. 구체적 예로, 데이터 저장 장치(10)는 처리 대상 데이터가 제1 데이터 저장 영역에 저장된 제1 데이터 및 콜드 데이터로 판단되면, 처리 대상 데이터를 제2 데이터 저장 영역에 저장하도록 불휘발성 메모리 장치(100)를 제어할 수 있다.
- [0065] 또한, 상기 각 단계 중 적어도 하나는 호스트의 명령 처리, 가비지 콜렉션 수행 등의 데이터 저장 장치(10)의 동작과 동시에 수행되거나 선후하여 수행될 수 있으며, 호스트의 대기 상태(idle)에 수행되거나 백그라운드 동작으로 수행될 수 있다.
- [0066] 도 6은 본 발명의 다른 실시예에 따른 웨어 레벨링 관리 방법의 흐름도이다.
- [0067] 이하, 도 6에 도시된 방법은 도 1에 도시된 데이터 저장 장치(10)에 의해 수행되는 것을 예시로 설명한다.
- [0068] 도 6을 참조하면, 단계 S610에서, 업데이트 이벤트 발생 여부가 확인된다. 구체적 예로, 데이터 저장 장치(10)는 처리 대상 데이터가 변경되어 변경된 데이터를 저장해야 하는 오버라이트(overwrite) 이벤트 발생 여부를 확인할 수 있다.
- [0069] 일 실시예에서, 데이터 저장 장치(10)는 복수의 데이터 저장 영역 중 일부에 저장된 데이터에 대한 업데이트 이벤트 발생 여부를 판단할 수 있다. 예를 들어, 데이터 저장 장치(10)는 제1 데이터 저장 영역 및 제2 데이터 저장 영역 중에서 제2 데이터 저장 영역에 저장된 제2 데이터에 대해 업데이트 이벤트 발생 여부를 판단할 수 있다.
- [0070] 단계 S620에서, 데이터 이동 여부가 결정된다. 구체적 예로, 데이터 저장 장치(10)는 처리 대상 데이터에 대한 업데이트 이벤트 판단 결과를 기반으로, 복수의 데이터 저장 영역 중 어느 하나에 저장된 데이터를 다른 데이터 저장 영역으로 이동할 지 여부를 결정할 수 있다
- [0071] 일 실시예에서, 데이터 저장 장치(10)는 업데이트 이벤트 발생으로 판단된 처리 대상 데이터의 이동을 결정할 수 있다. 예를 들어, 데이터 저장 장치(10)는 제2 데이터 저장 영역에 저장된 데이터인 제2 데이터에 업데이트 이벤트가 발생한 것으로 판단되면, 업데이트 이벤트가 발생한 것으로 판단된 제2 데이터를 제1 데이터 저장 영역으로 이동하는 결정을 할 수 있다.
- [0072] 일 실시예에서, 데이터 저장 장치(10)는 업데이트 이벤트가 발생하지 않은 것으로 판단된 처리 대상 데이터를 이동하지 않는 결정을 할 수 있다. 예를 들어, 데이터 저장 장치(10)는 제2 데이터에 업데이트 이벤트가 발생하지 않은 것으로 판단되면, 업데이트 이벤트가 발생하지 않은 것으로 판단된 제2 데이터가 제1 데이터 저장 영역으로 이동하지 않는 결정을 할 수 있다.
- [0073] 단계 S630에서, 처리 대상 데이터가 제1 데이터 저장 영역에 저장된다. 구체적 예로, 데이터 저장 장치(10)는

처리 대상 데이터가 제2 데이터 저장 영역에 저장된 제2 데이터 및 업데이트 이벤트 발생으로 판단되면, 처리 대상 데이터를 제1 데이터 저장 영역에 저장하도록 불휘발성 메모리 장치(100)를 제어할 수 있다.

- [0074] 또한, 상기 각 단계 중 적어도 하나는 호스트의 명령 처리, 가비지 콜렉션 수행 등의 데이터 저장 장치(10)의 동작과 동시에 수행되거나 선후하여 수행될 수 있으며, 호스트의 대기 상태(idle)에 수행되거나 백그라운드 동작으로 수행될 수 있다.
- [0075] 도 7은 본 발명의 다른 실시예에 따른 웨어 레벨링 관리 방법의 흐름도이다.
- [0076] 이하, 도 7에 도시된 방법은 도 1에 도시된 데이터 저장 장치(10)에 의해 수행되는 것을 예시로 설명한다.
- [0077] 도 7을 참조하면, 단계 S710에서, 처리 대상 데이터가 판단된다. 구체적으로, 데이터 저장 장치(10)는 처리 대상 데이터가 데이터 저장 장치(10)에 기 저장된 데이터 여부를 판단할 수 있다.
- [0078] 일 실시예에서, 데이터 저장 장치(10)는 데이터 저장 장치(10)에 기 저장된 데이터 즉, 제1 데이터 저장 영역에 저장된 데이터(이하, 제1 데이터) 또는 제2 데이터 저장 영역에 저장된 데이터(이하, 제2 데이터) 여부를 판단할 수 있다.
- [0079] 일 실시예에서, 데이터 저장 장치(10)는 데이터 저장 장치(10)에 기 저장되지 않은 데이터(이하, 제3 데이터) 여부를 판단할 수 있다.
- [0080] 또한, 데이터 저장 장치(10)는 제1 데이터 및 제3 데이터가 제2 데이터 저장 영역에 저장되면, 이후 저장된 데이터를 처리할 경우 해당 데이터를 제2 데이터로 판단할 수 있다. 데이터 저장 장치(10)는 제2 데이터가 제1 데이터 저장 영역에 저장되면, 이후 저장된 데이터를 처리할 경우 해당 데이터를 제1 데이터로 판단할 수 있다.
- [0081] 단계 S720에서, 업데이트 이벤트 발생 여부가 판단된다. 구체적 예로, 데이터 저장 장치(10)는 처리 대상 데이터가 변경되어 변경된 데이터를 저장해야 하는 오버라이트(overwrite) 이벤트 발생 여부를 확인할 수 있다.
- [0082] 일 실시예에서, 데이터 저장 장치(10)는 복수의 데이터 저장 영역 중 일부에 저장된 데이터에 대한 업데이트 이벤트 발생 여부를 판단할 수 있다. 예를 들어, 데이터 저장 장치(10)는 제1 데이터 저장 영역 및 제2 데이터 저장 영역 중에서 제2 데이터 저장 영역에 저장된 제2 데이터에 대해 업데이트 이벤트 발생 여부를 판단할 수 있다.
- [0083] 또한, 데이터 저장 장치(10)는 업데이트 이벤트가 발생하지 않은 것으로 판단된 처리 대상 데이터를 이동하지 않는 결정을 할 수 있다. 예를 들어, 데이터 저장 장치(10)는 제2 데이터에 업데이트 이벤트가 발생하지 않은 것으로 판단되면, 업데이트 이벤트가 발생하지 않은 것으로 판단된 제2 데이터가 제1 데이터 저장 영역으로 이동하지 않는 결정을 할 수 있다.
- [0084] 단계 S730에서, 처리 대상 데이터가 제1 데이터 저장 영역에 저장된다. 구체적 예로, 데이터 저장 장치(10)는 업데이트 이벤트 발생으로 판단된 처리 대상 데이터의 이동을 결정할 수 있다. 예를 들어, 데이터 저장 장치(10)는 제2 데이터 저장 영역에 저장된 데이터인 제2 데이터에 업데이트 이벤트가 발생한 것으로 판단되면, 업데이트 이벤트가 발생한 것으로 판단된 제2 데이터를 제1 데이터 저장 영역으로 이동하는 결정할 수 있다. 데이터 저장 장치(10)는 처리 대상 데이터가 제2 데이터 저장 영역에 저장된 제2 데이터 및 업데이트 이벤트 발생으로 판단되면, 처리 대상 데이터를 제1 데이터 저장 영역에 저장하도록 불휘발성 메모리 장치(100)를 제어할 수 있다.
- [0085] 단계 S740에서, 콜드 데이터 여부가 판단된다. 구체적 예로, 데이터 저장 장치(10)는 처리 대상 데이터에 대한 접근 횟수를 기반으로 처리 대상 데이터의 콜드 데이터 또는 핫 데이터 여부를 판단할 수 있다.
- [0086] 일 실시예에서, 데이터 저장 장치(10)는 복수의 데이터 저장 영역 중 일부에 저장된 데이터에 대한 콜드 데이터 또는 핫 데이터 여부를 판단할 수 있다. 예를 들어, 데이터 저장 장치(10)는 제1 데이터 저장 영역 및 제2 데이터 저장 영역 중에서 제1 데이터 저장 영역에 저장된 제1 데이터에 대해 콜드 데이터 또는 핫 데이터 여부를 판단할 수 있다.
- [0087] 또한, 데이터 저장 장치(10)는 핫 데이터로 판단된 처리 대상 데이터를 이동하지 않는 결정을 할 수 있다. 예를 들어, 데이터 저장 장치(10)는 제1 데이터가 핫 데이터로 판단되면, 핫 데이터로 판단된 제1 데이터가 제2 데이터 저장 영역으로 이동하지 않는 결정을 할 수 있다.
- [0088] 단계 S750에서, 처리 대상 데이터가 제2 데이터 저장 영역에 저장된다. 구체적 예로, 데이터 저장 장치(10)는

처리 대상 데이터에 대한 콜드 데이터 또는 핫 데이터 여부 판단 결과를 기반으로, 복수의 데이터 저장 영역 중 어느 하나에 저장된 데이터를 다른 데이터 저장 영역으로 이동할 지 여부를 결정할 수 있다. 데이터 저장 장치(10)는 처리 대상 데이터가 제1 데이터 저장 영역에 저장된 제1 데이터 및 콜드 데이터로 판단되면, 처리 대상 데이터를 제2 데이터 저장 영역에 저장하도록 불휘발성 메모리 장치(100)를 제어할 수 있다.

- [0089] 일 실시예에서, 데이터 저장 장치(10)는 콜드 데이터로 판단된 처리 대상 데이터의 이동을 결정할 수 있다. 예를 들어, 데이터 저장 장치(10)는 제1 데이터 저장 영역에 저장된 데이터인 제1 데이터가 콜드 데이터로 판단되면, 콜드 데이터로 판단된 제1 데이터를 제2 데이터 저장 영역으로 이동하는 결정할 수 있다.
- [0090] 또한, 데이터 저장 장치(10)는 데이터 저장 장치(10)에 기 저장되지 않은 데이터인 제3 데이터를 제2 데이터 저장 영역에 저장하도록 불휘발성 메모리 장치(100)를 제어할 수 있다.
- [0091] 상기 각 단계 중 적어도 하나는 호스트의 명령 처리, 가비지 콜렉션 수행 등의 데이터 저장 장치(10)의 동작과 동시에 수행되거나 선후하여 수행될 수 있으며, 호스트의 대기 상태(idle)에 수행되거나 백그라운드 동작으로 수행될 수 있다.
- [0092] 도 8은 본 발명의 실시 예에 따른 솔리드 스테이트 드라이브(SSD)를 포함하는 데이터 처리 시스템을 예시적으로 나타낸 도면이다. 도 8을 참조하면, 데이터 처리 시스템(2000)은 호스트 장치(2100)와 솔리드 스테이트 드라이브(solid state drive)(2200)(이하, SSD라 칭함)를 포함할 수 있다.
- [0093] SSD(2200)는 컨트롤러(2210), 버퍼 메모리 장치(2220), 불휘발성 메모리 장치들(2231~223n), 전원 공급기(2240), 신호 커넥터(2250) 및 전원 커넥터(2260)를 포함할 수 있다.
- [0094] 컨트롤러(2210)는 SSD(2200)의 제반 동작을 제어할 수 있다.
- [0095] 버퍼 메모리 장치(2220)는 불휘발성 메모리 장치들(2231~223n)에 저장될 데이터를 임시 저장할 수 있다. 또한, 버퍼 메모리 장치(2220)는 불휘발성 메모리 장치들(2231~223n)로부터 읽혀진 데이터를 임시 저장할 수 있다. 버퍼 메모리 장치(2220)에 임시 저장된 데이터는 컨트롤러(2210)의 제어에 따라 호스트 장치(2100) 또는 불휘발성 메모리 장치들(2231~223n)로 전송될 수 있다.
- [0096] 불휘발성 메모리 장치들(2231~223n)은 SSD(2200)의 저장 매체로 사용될 수 있다. 불휘발성 메모리 장치들(2231~223n) 각각은 복수의 채널들(CH1~CHn)을 통해 컨트롤러(2210)와 연결될 수 있다. 하나의 채널에는 하나 또는 그 이상의 불휘발성 메모리 장치가 연결될 수 있다. 하나의 채널에 연결되는 불휘발성 메모리 장치들은 동일한 신호 버스 및 데이터 버스에 연결될 수 있다.
- [0097] 전원 공급기(2240)는 전원 커넥터(2260)를 통해 입력된 전원(PWR)을 SSD(2200) 내부에 제공할 수 있다. 전원 공급기(2240)는 보조 전원 공급기(2241)를 포함할 수 있다. 보조 전원 공급기(2241)는 서든 파워 오프(sudden power off)가 발생하는 경우, SSD(2200)가 정상적으로 종료될 수 있도록 전원을 공급할 수 있다. 보조 전원 공급기(2241)는 전원(PWR)을 충전할 수 있는 대용량 캐패시터들(capacitors)을 포함할 수 있다.
- [0098] 컨트롤러(2210)는 신호 커넥터(2250)를 통해서 호스트 장치(2100)와 신호(SGL)를 주고 받을 수 있다. 여기에서, 신호(SGL)는 커맨드, 어드레스, 데이터 등을 포함할 수 있다. 신호 커넥터(2250)는 호스트 장치(2100)와 SSD(2200)의 인터페이스 방식에 따라 다양한 형태의 커넥터로 구성될 수 있다.
- [0099] 도 9는 도 8의 컨트롤러의 구성을 예시적으로 나타낸 도면이다. 도 9를 참조하면, 컨트롤러(2210)는 호스트 인터페이스 유닛(2211), 컨트롤 유닛(2212), 랜덤 액세스 메모리(2213), 에러 정정 코드(ECC) 유닛(2214) 및 메모리 인터페이스 유닛(2215)을 포함할 수 있다.
- [0100] 호스트 인터페이스 유닛(2211)은, 호스트 장치(2100)의 프로토콜에 따라서, 호스트 장치(2100)와 SSD(2200)를 인터페이스할 수 있다. 예를 들면, 호스트 인터페이스 유닛(2211)은, 시큐어 디지털(secure digital), USB(universal serial bus), MMC(multi-media card), eMMC(embedded MMC), PCMCIA(personal computer memory card international association), PATA(parallel advanced technology attachment), SATA(serial advanced technology attachment), SCSI(small computer system interface), SAS(serial attached SCSI), PCI(peripheral component interconnection), PCI-E(PCI Expresss), UFS(universal flash storage) 프로토콜들 중 어느 하나를 통해서 호스트 장치(2100)와 통신할 수 있다. 또한, 호스트 인터페이스 유닛(2211)은 호스트 장치(2100)가 SSD(2200)를 범용 데이터 저장 장치, 예를 들면, 하드 디스크 드라이브(HDD)로 인식하도록 지원하는 디스크 에뮬레이션(disk emulation) 기능을 수행할 수 있다.

- [0101] 컨트롤 유닛(2212)은 호스트 장치(2100)로부터 입력된 신호(SGL)를 분석하고 처리할 수 있다. 컨트롤 유닛(2212)은 SSD(2200)를 구동하기 위한 펌웨어 또는 소프트웨어에 따라서 내부 기능 블록들의 동작을 제어할 수 있다. 랜덤 액세스 메모리(2213)는 이러한 펌웨어 또는 소프트웨어를 구동하기 위한 동작 메모리로서 사용될 수 있다.
- [0102] 에러 정정 코드(ECC) 유닛(2214)은 불휘발성 메모리 장치들(2231~223n)로 전송될 데이터의 패리티 데이터를 생성할 수 있다. 생성된 패리티 데이터는 데이터와 함께 불휘발성 메모리 장치들(2231~223n)에 저장될 수 있다. 에러 정정 코드(ECC) 유닛(2214)은 패리티 데이터에 근거하여 불휘발성 메모리 장치들(2231~223n)로부터 독출된 데이터의 에러를 검출할 수 있다. 만약, 검출된 에러가 정정 범위 내이면, 에러 정정 코드(ECC) 유닛(2214)은 검출된 에러를 정정할 수 있다.
- [0103] 메모리 인터페이스 유닛(2215)은, 컨트롤 유닛(2212)의 제어에 따라서, 불휘발성 메모리 장치들(2231~223n)에 커맨드 및 어드레스와 같은 제어 신호를 제공할 수 있다. 그리고 메모리 인터페이스 유닛(2215)은, 컨트롤 유닛(2212)의 제어에 따라서, 불휘발성 메모리 장치들(2231~223n)과 데이터를 주고받을 수 있다. 예를 들면, 메모리 인터페이스 유닛(2215)은 버퍼 메모리 장치(2220)에 저장된 데이터를 불휘발성 메모리 장치들(2231~223n)로 제공하거나, 불휘발성 메모리 장치들(2231~223n)로부터 읽혀진 데이터를 버퍼 메모리 장치(2220)로 제공할 수 있다.
- [0104] 도 10은 본 발명의 실시 예에 따른 데이터 저장 장치를 포함하는 데이터 처리 시스템을 예시적으로 나타낸 도면이다. 도 10을 참조하면, 데이터 처리 시스템(3000)은 호스트 장치(3100)와 데이터 저장 장치(3200)를 포함할 수 있다.
- [0105] 호스트 장치(3100)는 인쇄 회로 기판(printed circuit board)과 같은 기판(board) 형태로 구성될 수 있다. 비록 도시되지 않았지만, 호스트 장치(3100)는 호스트 장치의 기능을 수행하기 위한 내부 기능 블록들을 포함할 수 있다.
- [0106] 호스트 장치(3100)는 소켓(socket), 슬롯(slot) 또는 커넥터(connector)와 같은 접속 터미널(3110)을 포함할 수 있다. 데이터 저장 장치(3200)는 접속 터미널(3110)에 마운트(mount)될 수 있다.
- [0107] 데이터 저장 장치(3200)는 인쇄 회로 기판과 같은 기판 형태로 구성될 수 있다. 데이터 저장 장치(3200)는 메모리 모듈 또는 메모리 카드로 불릴 수 있다. 데이터 저장 장치(3200)는 컨트롤러(3210), 버퍼 메모리 장치(3220), 불휘발성 메모리 장치(3231~3232), PMIC(power management integrated circuit)(3240) 및 접속 터미널(3250)을 포함할 수 있다.
- [0108] 컨트롤러(3210)는 데이터 저장 장치(3200)의 제반 동작을 제어할 수 있다. 컨트롤러(3210)는 도 9에 도시된 컨트롤러(2210)와 동일하게 구성될 수 있다.
- [0109] 버퍼 메모리 장치(3220)는 불휘발성 메모리 장치들(3231~3232)에 저장될 데이터를 임시 저장할 수 있다. 또한, 버퍼 메모리 장치(3220)는 불휘발성 메모리 장치들(3231~3232)로부터 읽혀진 데이터를 임시 저장할 수 있다. 버퍼 메모리 장치(3220)에 임시 저장된 데이터는 컨트롤러(3210)의 제어에 따라 호스트 장치(3100) 또는 불휘발성 메모리 장치들(3231~3232)로 전송될 수 있다.
- [0110] 불휘발성 메모리 장치들(3231~3232)은 데이터 저장 장치(3200)의 저장 매체로 사용될 수 있다.
- [0111] PMIC(3240)는 접속 터미널(3250)을 통해 입력된 전원을 데이터 저장 장치(3200) 내부에 제공할 수 있다. PMIC(3240)는, 컨트롤러(3210)의 제어에 따라서, 데이터 저장 장치(3200)의 전원을 관리할 수 있다.
- [0112] 접속 터미널(3250)은 호스트 장치의 접속 터미널(3110)에 연결될 수 있다. 접속 터미널(3250)을 통해서, 호스트 장치(3100)와 데이터 저장 장치(3200) 간에 커맨드, 어드레스, 데이터 등과 같은 신호와, 전원이 전달될 수 있다. 접속 터미널(3250)은 호스트 장치(3100)와 데이터 저장 장치(3200)의 인터페이스 방식에 따라 다양한 형태로 구성될 수 있다. 접속 터미널(3250)은 데이터 저장 장치(3200)의 어느 한 변에 배치될 수 있다.
- [0113] 도 11은 본 발명의 실시 예에 따른 데이터 저장 장치를 포함하는 데이터 처리 시스템을 예시적으로 나타낸 도면이다. 도 11을 참조하면, 데이터 처리 시스템(4000)은 호스트 장치(4100)와 데이터 저장 장치(4200)를 포함할 수 있다.
- [0114] 호스트 장치(4100)는 인쇄 회로 기판(printed circuit board)과 같은 기판(board) 형태로 구성될 수 있다. 비록 도시되지 않았지만, 호스트 장치(4100)는 호스트 장치의 기능을 수행하기 위한 내부 기능 블록들을 포함할

수 있다.

- [0115] 데이터 저장 장치(4200)는 표면 실장형 패키지 형태로 구성될 수 있다. 데이터 저장 장치(4200)는 솔더 볼(solder ball)(4250)을 통해서 호스트 장치(4100)에 마운트될 수 있다. 데이터 저장 장치(4200)는 컨트롤러(4210), 버퍼 메모리 장치(4220) 및 불휘발성 메모리 장치(4230)를 포함할 수 있다.
- [0116] 컨트롤러(4210)는 데이터 저장 장치(4200)의 제반 동작을 제어할 수 있다. 컨트롤러(4210)는 도 9에 도시된 컨트롤러(2210)와 동일하게 구성될 수 있다.
- [0117] 버퍼 메모리 장치(4220)는 불휘발성 메모리 장치(4230)에 저장될 데이터를 임시 저장할 수 있다. 또한, 버퍼 메모리 장치(4220)는 불휘발성 메모리 장치들(4230)로부터 읽혀진 데이터를 임시 저장할 수 있다. 버퍼 메모리 장치(4220)에 임시 저장된 데이터는 컨트롤러(4210)의 제어에 따라 호스트 장치(4100) 또는 불휘발성 메모리 장치(4230)로 전송될 수 있다.
- [0118] 불휘발성 메모리 장치(4230)는 데이터 저장 장치(4200)의 저장 매체로 사용될 수 있다.
- [0119] 도 12는 본 발명의 실시 예에 따른 데이터 저장 장치를 포함하는 네트워크 시스템(5000)을 예시적으로 나타낸 도면이다. 도 12를 참조하면, 네트워크 시스템(5000)은 네트워크(5500)를 통해서 연결된 서버 시스템(5300) 및 복수의 클라이언트 시스템들(5410~5430)을 포함할 수 있다.
- [0120] 서버 시스템(5300)은 복수의 클라이언트 시스템들(5410~5430)의 요청에 응답하여 데이터를 서비스할 수 있다. 예를 들면, 서버 시스템(5300)은 복수의 클라이언트 시스템들(5410~5430)로부터 제공된 데이터를 저장할 수 있다. 다른 예로서, 서버 시스템(5300)은 복수의 클라이언트 시스템들(5410~5430)로 데이터를 제공할 수 있다.
- [0121] 서버 시스템(5300)은 호스트 장치(5100) 및 데이터 저장 장치(5200)를 포함할 수 있다. 데이터 저장 장치(5200)는 도 1의 데이터 저장 장치(10), 도 8의 데이터 저장 장치(2200), 도 10의 데이터 저장 장치(3200) 및 도 11의 데이터 저장 장치(4200)로 구성될 수 있다.
- [0122] 도 13은 본 발명의 실시 예에 따른 데이터 저장 장치에 포함된 불휘발성 메모리 장치를 예시적으로 보여주는 블록도이다. 도 13을 참조하면, 불휘발성 메모리 장치(100)는 메모리 셀 어레이(110), 행 디코더(120), 열 디코더(130), 데이터 읽기/쓰기 블럭(140), 전압 발생기(150) 및 제어 로직(160)을 포함할 수 있다.
- [0123] 메모리 셀 어레이(110)는 워드 라인들(WL1~WLm)과 비트 라인들(BL1~BLn)이 서로 교차된 영역에 배열된 메모리 셀(MC)들을 포함할 수 있다.
- [0124] 행 디코더(120)는 워드 라인들(WL1~WLm)을 통해서 메모리 셀 어레이(110)와 연결될 수 있다. 행 디코더(120)는 제어 로직(160)의 제어에 따라 동작할 수 있다. 행 디코더(120)는 외부 장치(도시되지 않음)로부터 제공된 어드레스를 디코딩할 수 있다. 행 디코더(120)는 디코딩 결과에 근거하여 워드 라인들(WL1~WLm)을 선택하고, 구동할 수 있다. 예시적으로, 행 디코더(120)는 전압 발생기(150)로부터 제공된 워드 라인 전압을 워드 라인들(WL1~WLm)에 제공할 수 있다.
- [0125] 데이터 읽기/쓰기 블럭(140)은 비트 라인들(BL1~BLn)을 통해서 메모리 셀 어레이(110)와 연결될 수 있다. 데이터 읽기/쓰기 블럭(140)은 비트 라인들(BL1~BLn) 각각에 대응하는 읽기/쓰기 회로들(RW1~RWn)을 포함할 수 있다. 데이터 읽기/쓰기 블럭(140)은 제어 로직(160)의 제어에 따라 동작할 수 있다. 데이터 읽기/쓰기 블럭(140)은 동작 모드에 따라서 쓰기 드라이버로서 또는 감지 증폭기로서 동작할 수 있다. 예를 들면, 데이터 읽기/쓰기 블럭(140)은 쓰기 동작 시 외부 장치로부터 제공된 데이터를 메모리 셀 어레이(110)에 저장하는 쓰기 드라이버로서 동작할 수 있다. 다른 예로서, 데이터 읽기/쓰기 블럭(140)은 읽기 동작 시 메모리 셀 어레이(110)로부터 데이터를 독출하는 감지 증폭기로서 동작할 수 있다.
- [0126] 열 디코더(130)는 제어 로직(160)의 제어에 따라 동작할 수 있다. 열 디코더(130)는 외부 장치로부터 제공된 어드레스를 디코딩할 수 있다. 열 디코더(130)는 디코딩 결과에 근거하여 비트 라인들(BL1~BLn) 각각에 대응하는 데이터 읽기/쓰기 블럭(140)의 읽기/쓰기 회로들(RW1~RWn)과 데이터 입출력 라인(또는 데이터 입출력 버퍼)을 연결할 수 있다.
- [0127] 전압 발생기(150)는 불휘발성 메모리 장치(100)의 내부 동작에 사용되는 전압을 생성할 수 있다. 전압 발생기(150)에 의해서 생성된 전압들은 메모리 셀 어레이(110)의 메모리 셀들에 인가될 수 있다. 예를 들면, 프로그램 동작 시 생성된 프로그램 전압은 프로그램 동작이 수행될 메모리 셀들의 워드 라인에 인가될 수 있다. 다른 예로서, 소거 동작 시 생성된 소거 전압은 소거 동작이 수행될 메모리 셀들의 웰-영역에 인가될 수 있다. 다른 예

로서, 읽기 동작 시 생성된 읽기 전압은 읽기 동작이 수행될 메모리 셀들의 워드 라인에 인가될 수 있다.

[0128] 제어 로직(160)은 외부 장치로부터 제공된 제어 신호에 근거하여 불휘발성 메모리 장치(100)의 제반 동작을 제어할 수 있다. 예를 들면, 제어 로직(160)은 불휘발성 메모리 장치(100)의 읽기, 쓰기, 소거 동작과 같은 불휘발성 메모리 장치(100)의 동작을 제어할 수 있다.

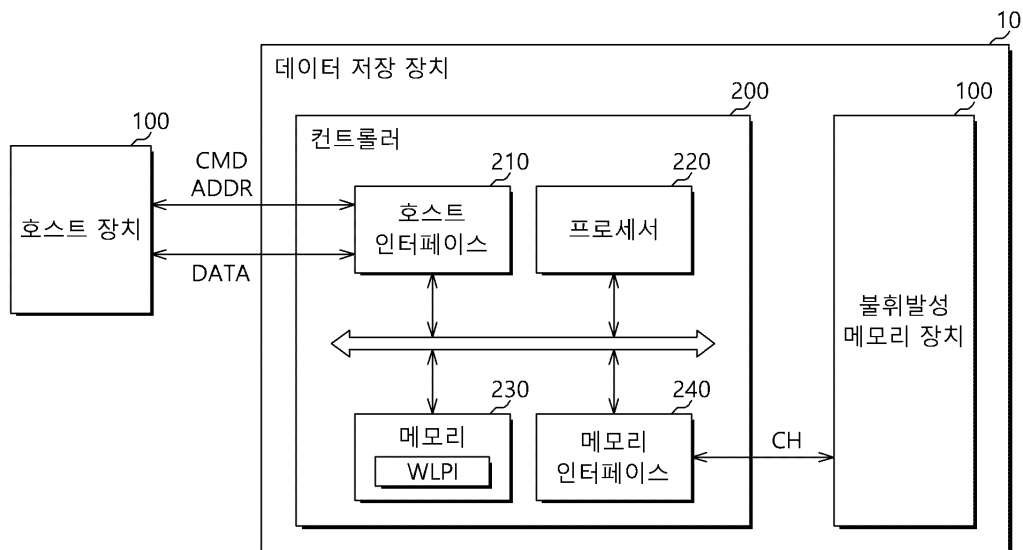
[0129] 본 발명이 속하는 기술분야의 통상의 기술자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있으므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로서 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

**부호의 설명**

- [0130] 10: 데이터 저장 장치    100: 불휘발성 메모리 장치
- 200: 컨트롤러        210: 호스트 인터페이스
- 220: 프로세서        230: 메모리
- 240: 메모리 인터페이스

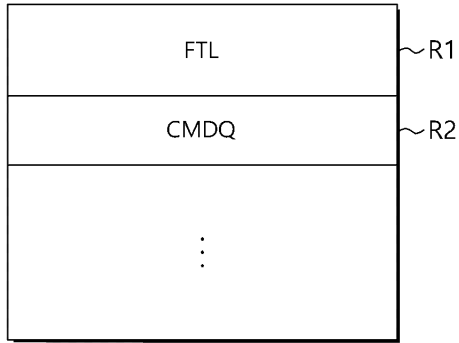
**도면**

**도면1**

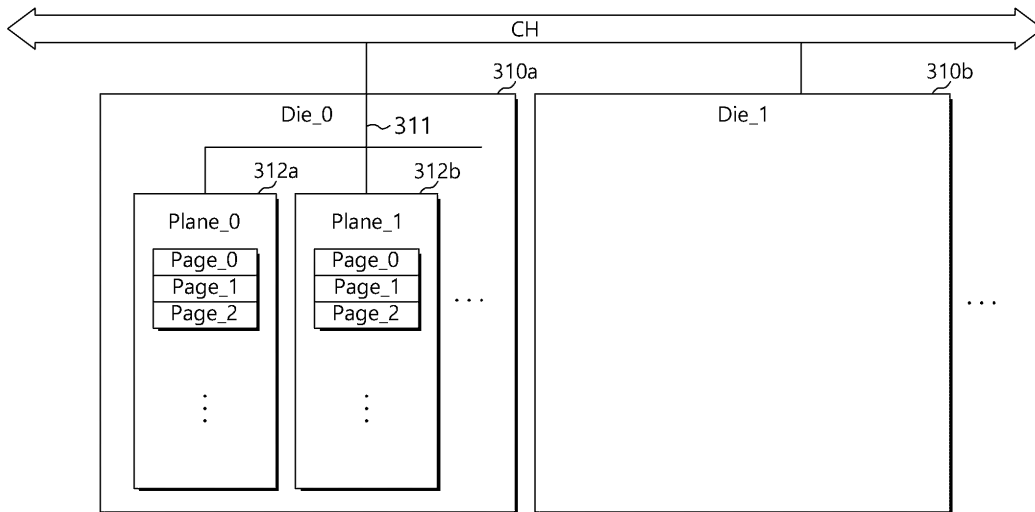


도면2

230

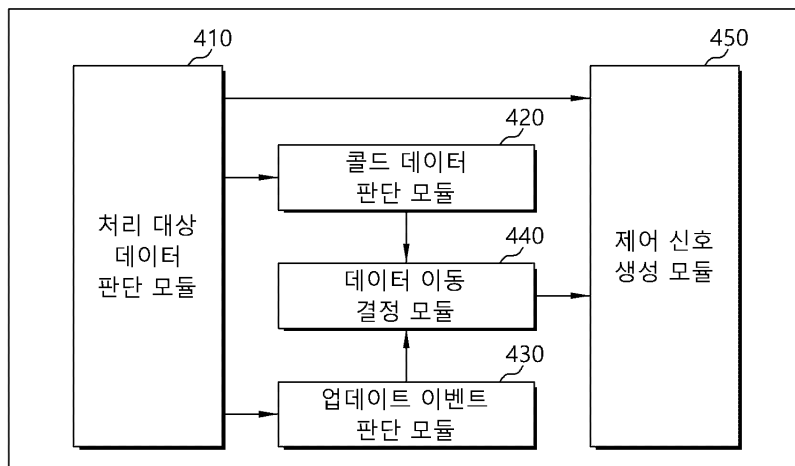


도면3

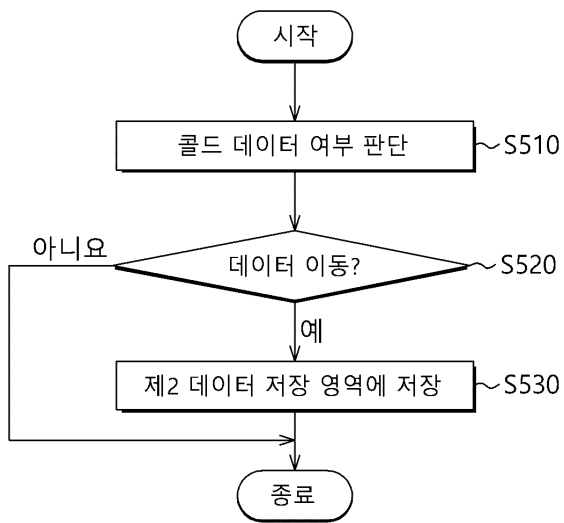


도면4

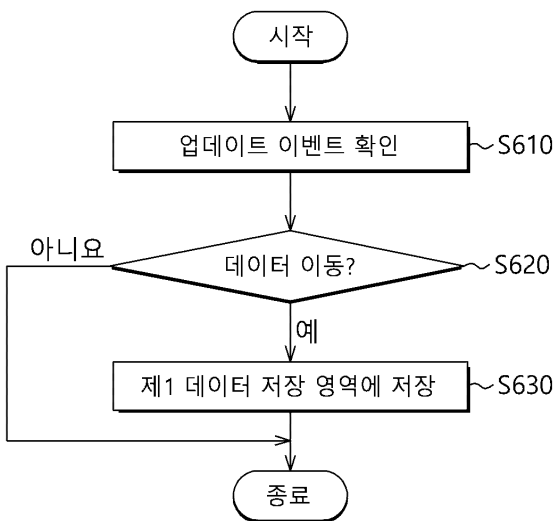
FTL



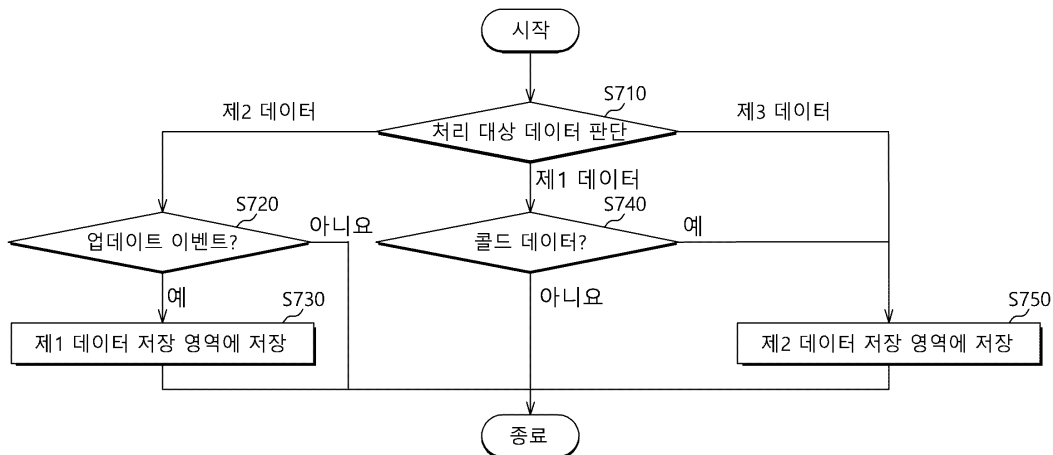
도면5



도면6

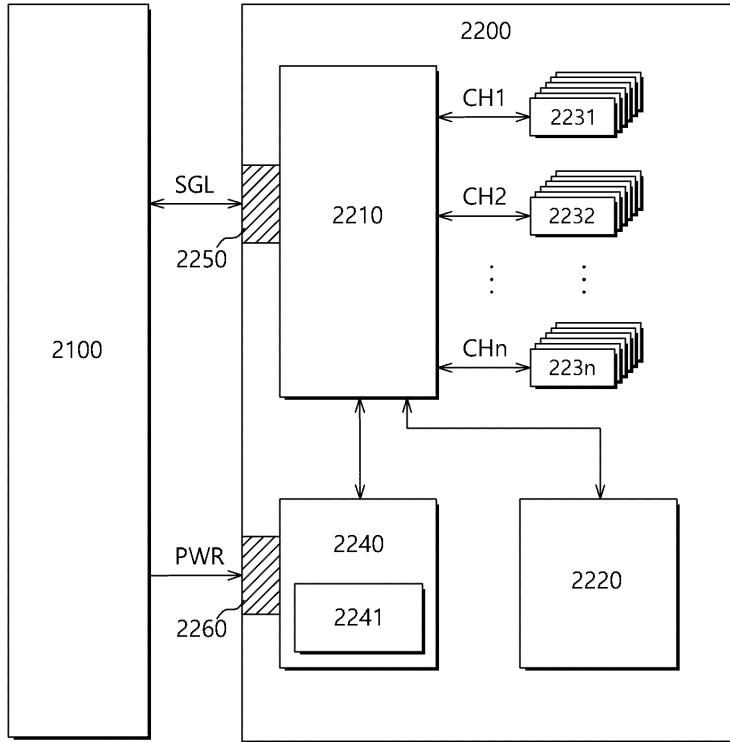


도면7



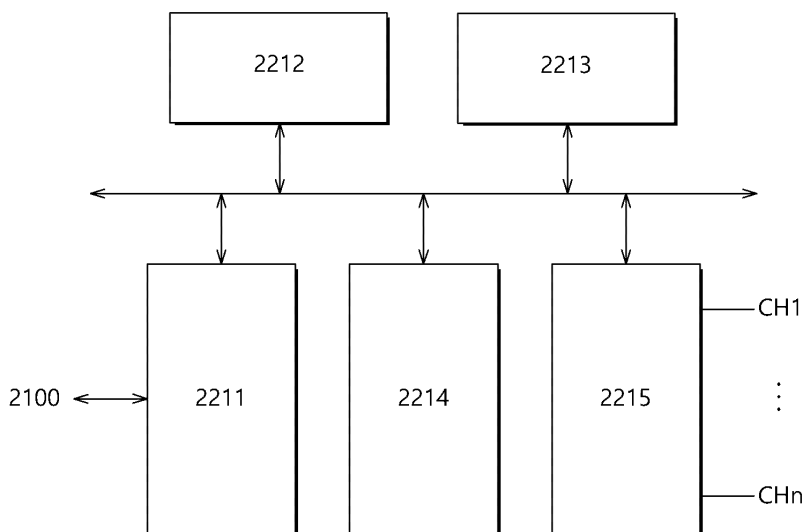
도면8

2000

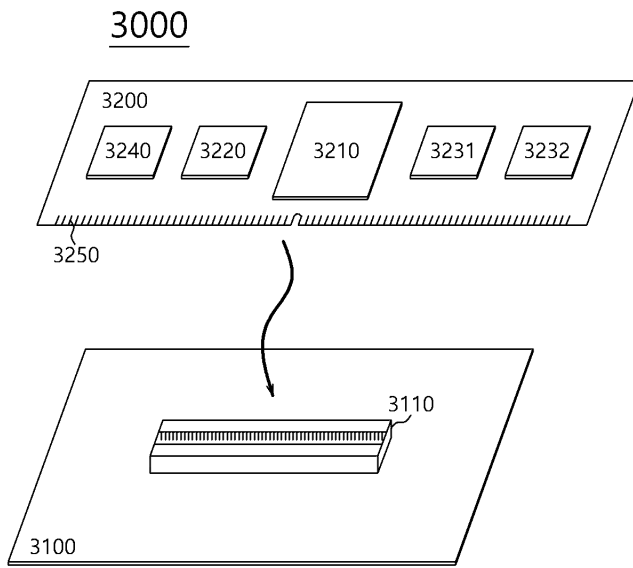


도면9

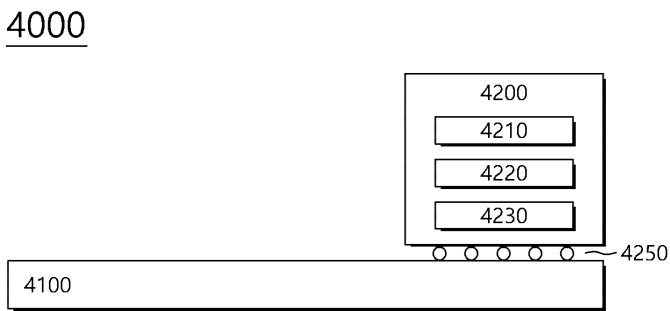
2210



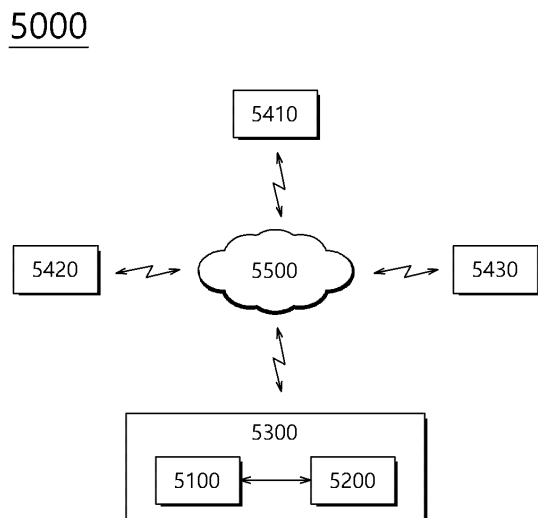
도면10



도면11



도면12



도면13

100

