(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. 6
H04N 7/26

(45) 공고일자 2003년05월12일
(11) 등록번호 10-0373944
(24) 등록일자 2003년02월14일

(21) 출원번호 10-1996-0003512
(22) 출원일자 1996년02월14일

(65) 공개번호 특1996-0033133
(43) 공개일자 1996년09월17일

(30) 우선권주장 9503298.3 1995년02월20일 영국(GB)

(73) 특허권자 소니 유나이티드 킹덤 리미티드
영국, 서레이 케이티 13 오엑스더블유, 웨이브릿지, 브룩클래드스, 더하이츠

(72) 발명자 클리브 헨리 길라드
영국, 더 하이츠 브룩클랜드스 웨이브릿지 서레이 케이티 13 오엑스 더블유

(74) 대리인 이병호

심사관 : 조광현

(54) 영상데이타주파수분리장치와방법,데이타압축장치,주파수결합장치와방법,데이터압축해제장치

요약

입력 영상 데이타를 주파수 분리하는 장치에 있어서, 상기 장치는 데이타 버퍼와. 입력 영상 데이타에 대하여 연속 공간 필터링 동작을 실행하는 다단 필터로서, 상기 다단 필터는,
(i) 입력 영상 데이타를 적어도 2개의 공간 주파수 대역을 나타내는 영상 데이타로 주파수 분리하는 제 1 필터링 단계와,
(ii) 선행 필터링단에 의해 출력된 영상 데이타의 서브세트를 수신하고 영상 데이타를 2개 또는 그 이상의 공간 주파수 대역들을 나타내는 영상 데이타로 주파수 분리하는 하나 또는 그 이상의 후속 필터링단을 가지며,
상기 후속 필티링단에 의해 필터링될 영상 데이타의 상기 서브세트의 일부가 아닌 각 단에 의해 출력된 데이타가 상기 데이타 버퍼에 공급되는, 상기 다단 필터, 및
필터링단들 중 최종 필터링단에 의해 출력된 영상 데이타와 상기 데이타 버퍼에서 버퍼된 영상 데이타를 결합하는 수단을 포함한다.

대표도

도 1

명세서

도면의 간단한 설명

제 1a도 내지 제 1d도는 웨이브릿(wavelet) 인코딩 처리를 대략적으로 도시 하는 도면.
제 2도는 앞서 제안된 웨이브릿 인코더를 도시하는 개략도.
제 3a도 내지 3c도는 제 2도의 인코더에서의 라인 버퍼를 도시하는 개략도.
제 4도는 본 발명의 실시예에 따른 웨이브릿 인코더를 도시하는 개략도.
제 5a도 내지 5c도는 제 4도의 인코더에서의 라인 버퍼를 도시하는 개략도.

제 6도는 본 발명의 실시예에 따른 웨이브릿 디코더를 도시하는 개략도.
제 7도는 제 4도의 웨이브릿 인코더 및 제 6도의 웨이브릿 디코더를 사용하는 디지탈 비디오 테이프 레코더를 도시하는 개략도.
제 8도는 웨이브릿 인코더의 다른 실시예를 도시하는 개략도.
* 도면의 주요 부분에 대한 부호의 설명 *
110 : 제 1 필터단 120 : 제 2 필터단
130 : 제 3 필터단 140, 150, 160 : 라인 버퍼
200 : FIFO 230 : ASIC 디바이스
510 : 채널 코더 520 : 자기 테이프
530 : 헤드 드럼 540 : 채널 디코더
550 : 데이타 압축 해제 장치 630 : 프레임 저장부
640 : 디멀티플렉서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 영상 데이타의 주파수 분리에 관한 것이다.
영상 데이타의 주파수 분리는 확립된 기술이고, 특히 데이타 압축 처리의 일부로서 유용하다. 영상 데이타는 상이한 공간 주파수 대역으로 분할될 수 있으며, 재구성된 화상에 대하여 각 대역의 상대적 중요성에 의존하여 그 대역에 양자화의 상이한 정도 또는 다른 손실 처리를 적용할 수 있다.
영상 데이타 주파수 분리를 위한 최근에 제안된 하나의 기술은 소위 '웨이브릿(wavelet)' 코딩 기술이다. 이 기술에서, 결과적으로 획득된 공간 주파수 대역은 대역의 주파수 영역에 의존하여 크기가 변한다.
웨이브릿 코딩 기술의 일례가 첨부된 도면의 제 1a도 내지 1d도에 대략적으로 도시된다. 입력 영상(10)(제 1a도)은 4개의 공간 주파수 대역 1, 2, 3 및 4(제 1b도)를 형성하기 위해 수평 및 수직으로 데시메이트된다(각 방향으로 데시메이션팩터 2로).
제 1b도, 1c도 및 1d도에서, 수평 공간 주파수는 좌에서 우로의 수평 방향으로 대역에서 대역으로 증가하며, 수직 공간 주파수는 상부에서 하부로의 수직 방향 으로 대역에서 대역으로 증가한다. 따라서 제 1b도에서 상부 좌측 대역 1은 가장 낮은 수평 및 수직 공간 주파수를 나타낸다.
제 1c도에 도시된 바와 같이, 대역 1(대역 2, 3 및 4에는 없음)은 수평 및 수직으로 데시메이트되어, 다시 4개의 대역 1.1, 1.2, 1.3 및 1.4를 형성한다. 이것들 중, 가장 낮은 공간 주파수 대역 1.1만이 다시 분리되어, 대역 1.1.1, 1.1.2, 1.1.3 및 1,1.4를 형성한다.
첨부된 도면들 중 제 2도는 앞서 제안된 웨이브릿 인코더를 대략적으로 도시 하며, 첨부된 도면들 중 제 3a도 내지 3c도는 제 2도의 인코더의 라인 버퍼내의 데이타 구조를 대략적으로 도시한다.
제 2도에서, 입력 영상 데이타는 제 1 수평 및 수직 필터단(20)에 의하여 수평 및 수직 데시메이션되게 된다(적합한 필터는 영국 공고 특허 출원 제 2 262 854호에 기재되어 있다). 제 1 필터링단(20)(즉, 제 1b도의 대역 1, 2, 3 및 4)에 의하여 발생된 4개의 공간 주파수 대역은 함께 멀티플렉스되어 제 2 필터 단(30)으로 보내진다. 이 단은 대역 1을 데시메이트하여, 4개의 대역 1,1, 1.2, 1,3 및 1,4를 발생시키고, 이들을 대역 2, 3 및 4와 함께(제 2 단(30)에 의해 필터링되지 않음)제 3 필터단(40)으로 보낸다. 제 3 필터단(40)은 대역 1.1을 데시메이트하여 대역 1.1.1, 1.1.2, 1.1.3 및 1.1.4를 발생시킨다. 제 1d도의 전체 대역 구조는 제 3 필터단(40)에 의해 출력된다.
각 필터단(20, 30 및 40)은 수평 및 수직 멀티-탭 유한 임펄스 응답(FIR: finite impulse response) 데시메이션 필터를 포함한다. 수평 FIR 필터는 영상의 단일 라인을 따라 샘플 그룹을 단순히 처리하지만, 수직 FIR 필터는 필터링 처리를 위해서 라인 지연된 샘플을 제공하기 위해 라인 버퍼 또는 메모리(50, 60 및 70)를 필요로 한다.
라인 버퍼(50)는 제 1 필터단(20)과 관련하여, n-탭 수직 필터링 처리에 대하여 n 라인을 저장해야 한다. 그러나, 제 1 및 제 2 필터단으로부터 출력 데이타가 함께 멀티플렉스되는 방법 때문에(첨부된 도면의 제 3a도 내지 3c도와 관련하여 하기에 기재된다) 라인 버퍼(60 및 70)는 각각 2n 라인 및 4n 라인을 저장해야 한다.
제 3a도 내지 3c도는 각각 라인 버퍼(50, 60 및 70)에서의 데이타 구조를 대략적으로 도시한다.
제 3a도는 라인 버퍼(50)의 구조를 도시하며, 그것은 한 라인 폭이고(예컨대, 720 샘플 폭) 제 1 필터단(20)에 의해 실행된 n-탭 수직 필터링 처리를 위해 허용하는 n 라인 깊이이다.
제 1 필터단(20)에 의한 데이타 출력에서, 4개의 대역 1, 2, 3 및 4로부터의 샘플은 4개의 (2×2) 샘플의 정방형 그룹으로 함께 멀티플렉스된다. 제 2 필터단은 (제 3b도에서 음영으로 도시됨) 대역 1에서의 그 샘플만 필터링하지만, 그러한 샘플은 단지 제 1 필터단(20)에 의해 발생된 멀티플렉스된 데이타의 2 라인마다에만 발생하므로, 대역 1에서의 n 샘플 수직 그룹을 버퍼하기 위해서 2n-라인 버퍼(60)가 필요하다.
제 2 필터단(30)은 4개의 대역 1.1, 1.2, 1-3 및 1.4가 제 1 필터단(20)에의 대역 2, 3 및 4를 표시하는 데이타로 멀티플렉스되는 출력 데이타를 발생시킨다. 제 3 필터단은 대역 1.1에서의 샘플에 관해서만 동작하지만, 이것은 단지

제 2 필터단에서의 데이타의 4 라인마다에만 발생하므로, 라인 버퍼(70)는 n-탭 수직 필터링 동작을 실행하기 위해 4n 라인을 저장해야 한다.
제 1도에 도시된 타입의 웨이브릿 인코더는 종종 특정 응용 집적 회로(ASIC; application specific integrated circuit)로서 실행된다. 그러나, n+2n+4n 라인의 영상 데이타를 저장하기 위해 라인 버퍼(50, 60 및 70)를 제공해야 하는 것은 큰 부담이 된다. 실제로, 이런 타입의 라인 버퍼를 제공하기 위해서, 종종 저장된 비트당 5개까지의 ASIC 게이트를 사용할 필요가 있다.
본 발명은 입력 영상 데이타를 주파수 분리하는 장치를 제공하며, 상기 장치는 데이타 버퍼와, 입력 영상 데이타에 대하여 연속 공간 필터링 동작을 실행하는 다단 필터로서, 상기 다단 필터는,
(i) 입력 영상 데이타를 적어도 2개의 공간 주파수 대역을 나타내는 영상 데이타로 주파수 분리하는 제 1 필터링단과,
(ii) 선행 필터링단에 의해 출력된 영상 데이타의 서브세트를 수신하고 그 영상 데이타를 2개 또는 그 이상의 공간 주파수 대역을 나타내는 영상 데이타로 주파수 분리하는 하나 또는 그 이상의 후속 필터링단을 가지며, 후속 필터링단에 의해 필터링될 영상 데이타의 서브세트의 일부가 아닌 각 단에 의해 출력된 데이타가 데이타 버퍼에 공급되는, 상기 다단 필터, 및
필터링단들 중 최종 필터링단에 의해 출력된 영상 데이타와 데이타 버퍼에서 버퍼된 영상 데이타를 결합하는 수단을 포함한다.
본 발명은 필터링단 각각에 의해 출력된 데이타가 다루어지는 방법을 변경함으로써, (예컨대) 웨이브릿 인코더의 각 단에서 더더욱 큰 라인 버퍼를 제공하는 문제를 제기한다. 상기 제 1도 내지 3c도에 도시된 바와 같이, 함께 멀티플렉스된 각 단으로부터 필터링된 출력 데이타 대신에, 데이타는 분리되어 그 결과 후속 필터링단에 대해 관계가 있는 데이타만이 그 필터링단에 공급되고, 나머지 데이타는 버퍼되어, 장치의 출력에서 최종 필터링단의 출력과 재결합된다. 따라서, 제 1도의 회로의 라인 버퍼 요구를 증가시키는 대신에, 본 발명에 따른 장치의 연속 필터링단의 라인 버퍼 요구는 실제로 감소하며, 많은 경우, 다수의 라인 버퍼가 사용된다 하더라도 라인 버퍼의 총 저장 요구는 한계에 도달하는 경향이 있다.
데이타는 오프-칩 버퍼에서 버퍼될 수 있고, 그러므로 장치의 ASIC 설계에 있어서 게이트를 절약할 수 있다(대안적으로, 더 큰 ASIC 에서 버퍼가 온-칩에 제공될 수 있으나, 여기서 더 큰 규모의 버퍼는 ASIC에서 훨씬 더 효과적인 실행에 이르며 라인 버퍼에 필요한 비트당 5 게이트보다도 오히려 비트당 1 게이트(또는 이론상의 한계인 0.5 게이트에 더 가까움)를 취한다).
버퍼된 데이타와 최종 필터링단에서의 데이타의 출력 결합이 멀티플렉서를 이용하여 실행될 수 있거나 또는 대안적으로 최종 필터링단에서의 데이타 출력 횟수로 인터리브하기 위해 데이타 버퍼로부터 데이타의 판독 횟수를 제어함으로써 간단히 실행될 수 있다.
각 후속 단에 의해 필터링될 데이타의 서브세트가 선행 단에 의해 출력된 다수의 공간 주파수 대역에서 유인될 수 있다 하더라도, 영상 데이타의 서브세트는 선행 필터링단에 의해 출력된 공간 주파수 대역 중 한 대역으로 구성되는 것이 바람직하다(웨이브릿 코딩을 위해).
바람직하게도 각 필터링단은 데시메이션 팩터 2로 수평 데시메이션과 데시메이션 팩터 2로 수직 데시메이션을 실행하며 그것에 의하여 4개의 공간 주파수 대역으로 주파수 분리를 실행한다.
다양한 수의 필터링단이 사용될 수 있다 하더라도, 다단 필터는 3단 필터인 것이 바람직하다.
바람직하게도, 다단 필터와 데이타 버퍼는 별도로 각각 집적 회로 기판상에 배치된다. 이것은 예컨대, 필터링단을 포함하는 ASIC 회로상에 큰 메모리 회로를 제공할 필요를 없애준다.
바람직하게도, 다단 필터의 각 단은 하나 또는 그 이상의 멀티-탭 유한 임펄스 응답 디지탈 필터를 포함한다.
다단 필터가 다수의 직렬 접속된 필터 디바이스로서 구체화될 수 있다 하더라도, 대안적인 실시예에서 다단 필터는 다단 필터링 처리의 각 필터링 동작을 실행하기 위해 단일 필터 디바이스를 포함하며, 다단 필터링 처리에서의 각 단의 디바이스에 의해 출력된 데이타의 서브세트가 디바이스의 입력으로 피드백된다.
상술한 바와 같이 주파수 분리 장치는 특히 데이타 압축 장치에서 사용하는데 적합하다.
본 발명은 주파수 분리된 입력 영상 데이타를 주파수 결합(재결합)하는 장치를 제공하며, 상기 장치는 데이타 버퍼, 입력 영상 데이타에 연속 공간 필터링 동작을 실행하는 다단 필터, 입력 영상 데이타를 다단 필터의 제 1 단에 제공될 제 1 서브세트와 데이타 버퍼에서 버퍼될 제 2 서브세트로 디멀티플렉스하는 수단을 구비하며, 상기 다단 필터는,
(i) 입력 영상 데이타의 제 1 서브세트를 주파수 결합하는 제 1 필터링단과,
(ii) 선행 필터링단에 의해 출력된 영상 데이타를, 데이타 버퍼에서 버퍼된 제 2 서브세트로부터의 다른 영상 데이타와 주파수 결합하는 하나 또는 그 이상의 후속 필터링단을 갖는다.
주파수 결합 장치는 특히 데이타 압축 해제 장치에서 사용하는데 적합하다.
본 발명은 또한 상기에서 정의한 장치를 포함하는 디지탈 비디오 테이프 레코더/플레이어를 제공한다.
본 발명은 또한 입력 영상 데이타의 주파수 분리 방법을 제공하며, 상기 방법은,
입력 영상 데이타를 적어도 2개의 공간 주파수 대역을 나타내는 영상 데이타로 주파수 분리하도록 제 1 필터링 동작을 실행하는 단계와,
각 후속 동작이 선행 필터링 동작에 의해 출력된 데이터의 서브세트를 필터링하는 단계를 포함하는, 하나 또는 그 이상의 후속 주파수 분리 필터링 동작을 실행하는 단계와,
데이타 버퍼에서 후속 필터링 동작에 의해 필터링될 영상 데이타의 서브세트 의 일부가 아닌 각 필터링 동작에 의해 출력된 데이타를 버퍼링하는 단계, 및
최종 필터링 동작에 의해 출력된 영상 데이타와, 데이타 버퍼에서 버퍼된 영상 데이타를 결합하는 단계를 포함한다.
본 발명은 또한 주파수 분리된 입력 영상 데이타를 주파수 결합하는 방법을 제공하며, 상기 방법은,

입력 영상 데이타를 제 1 서브세트 및 제 2 서브세트로 디멀티플렉스하는 단계와,
데이타 버퍼에서 영상 데이타의 제 2 서브세트를 버퍼링하는 단계와,
입력 영상 데이타의 제 1 서브세트에 대하여 제 1 주파수 결합 필터링 동작을 실행하는 단계와,
선행 필터링단에 의해 출력된 영상 데이타와 데이타 버퍼에서 버퍼된 제 2 서브세트로부터의 다른 영상 데이타에 대하여 각각 동작하는, 하나 또는 그 이상의 후속 주파수 결합 필터링단을 실행하는 단계를 포함한다.
상기 장치의 바람직한 특징은 상기 방법에 똑같이 적용할 수 있으며 그 역도 마찬가지이다. 유사하게도, 대응하는 양호한 특징은 주파수 분리 및 주파수 결합 장치와 방법에 적용한다.
본 발명의 한 실시예가 이제 첨부된 도면을 참조하여 일례로서 기술될 것이며, 도면에서 같은 부분은 같은 참조 부호로 기재된다.
제 4도는 본 발명의 실시예에 따른 웨이브릿 인코더를 도시한 개략도이다.
제 5a도 내지 5c도는 제 4도의 인코더에서의 라인 버퍼를 도시한 개략도이 다.
제 4도에서, 입력 영상 데이타는 제 1 수평 및 수직 필터단(110)에 의해 수평 및 수직 데시메이션되게 된다. 제 2도의 필터단(20)과 유사한 방법으로 제 1 필터단(110)은 제 1b도의 4개의 대역 1, 2, 3 및 4 를 발생시킨다. 이들 중 대역 2, 3 및 4(더 이상 필터링되지 않음)는 선입선출(FIFO: first-in-first-out) 메모리(200)로 루트 지정된다. 대역 1에 대응하는 데이타만이 제 2 필터단(120)에 루트 지정된다.
제 2 필터단(120)은 대역 1을 나타내는 데이타에 대해 수평 및 수직 데시메이션을 실행하여 제 1c도의 대역 1.1, 1.2, 1.3 및 1.4를 발생시킨다. 그러나, 대역 1.1을 나타내는 데이타만이 제 3 필터단(130)에 루트 지정되며; 나머지 대역(1.2, 1.3 및 1.4)은 FIFO(210)에 저장된다.
제 3 필터단(130)은 대역 1.1을 나타내는 데이타의 수평 및 수직 데시메이션을 실행하여 4개의 대역 1.1.1, 1.1.2, 1.1.3 및 1.1.4 를 발생시킨다.
마지막으로, FIF0(200)에 저장된 데이타, FIF0(210)에 저장된 데이타 및 제 3 필터단(130)의 출력 데이타는 출력 멀티플렉서(220)에 의해 결합되어 제 1d도의 출력(주파수 분리된) 데이타를 발생시킨다.
수직 FIR 필터링을 실행하기 위해, 제 1 필터단(110, 120 및 130)은 각각의 라인 버퍼(140,150,160)를 이용한다. 이러한 라인 버퍼의 데이타 구조는 제 5a도 내지 5c도에 대략적으로 도시된다.
다시 한번, 필터단(110, 120 및 130) 각각에 의해 n-탭 수직 FIR 필터링이 실행된다고 가정한다. 따라서, 라인 버퍼(140)는 한 라인 폭이며(다시 한번, 이 예에서, 720 샘플 폭) n 라인 깊이이다(제 5a도).
제 2 필터단(120)은 대역 1에 대해서만 동작하며 그것은 원래 영상(10)에 대하여 팩터 2로 수평 데시메이트된다. 따라서, 라인 버퍼(150)는 한 라인 폭의 1/2만이 필요하다(이 예시에서, 360 샘플 폭). 또한, 수직 필터링 처리에 사용될 관련된 샘플은 2 라인에 의해 분리되지 않으므로(상기 제 3b도에 도시된 바와 같이)라인 버퍼(150)는 n 라인 깊이만 필요하다(제 5b도).
유사하게도, 제 3 필터단(130)은 대역 1.1에 대해 동작하며 그것은 대역 1 로부터의 팩터 2로 수평 데시메이트된다. 따라서, 라인 버퍼(160)는 180 샘플(한 라인의 1/4) 폭과 n 라인 깊이만 필요하다(제 5c 도).
따라서, 버퍼 크기는 다음 공식에 따라 감소하는 기하급수를 형성한다.

$$\text{필요한 총 버퍼 크기} = \sum_{i=0}^{i=m} \frac{n\text{라인폭}}{p^i}$$

여기서 m 은 사용된 필터링단의 수이며, n 은 사용된 수직 FIR 필터에서의 탭 수이고, p 는 수평 데시메이션 팩터(이 경우, 2)이다. 이 공식의 한계는 매우 큰 수의 필터단이 사동된다 하더라도, 2n(라인 폭)이다.
제 4도에서, FIF0(200 및 210)은 분리 장치로서 도시된다. 그러나, 2개의 FIF0는 동일한 장치를 사용하여 실행될 수 있음을 알 수 있다. FIF0(200 및210)가 필터단 및 라인 버퍼와 동일한 ASIC의 일부로서 실행될 수 있다 하더라도, 본 실시예에서 필터단 및 라인 버퍼는 1개의 ASIC 디바이스(20)로서 형성되며, FIF0 는 외 부(오프 칩) 메모리 디바이스로서 실행된다. 이것은 ASIC 장치에서의 게이트 사용에 대한 부담을 매우 감소시킨다.
제 6도는 관련된 라인 버퍼(360, 350 및 340)와 함께 3개의 연속 필터단(330, 320 및 310)을 포함하는 웨이브릿 디코더의 개략도이다.
제 6도의 디코더의 동작은 제 4도의 인코더의 동작과 상보적이다(매우 유사). 입력 데이타는 디멀티플렉서(420)에 공급되며, 그것은 대역 2, 3 및 4에 대응하는 데이타를 FIF0(400)에 루트 지정하고, 대역 1.2, 1.3 및 1.4 에 대응하는 데이타를 FIF0(410)에 루트 지정하며, 나머지 데이타(대역 1.1.1 내지 1.1.4 에 대응하는 데이타)를 필터단(330)에 루트 지정한다.
필터단(330)은 대역 1.1.1 내지 1.1.4 의 수직 및 수평 내삽을 실행하여, 대역 1.1에 대응하는 데이타를 발생시킨다. 이렇게 함으로서, 필터단(330)은 멀티-탭 FIR 수직 및 수평 필터링 동작을 실행한다.
필터단(320)은 필터단(330)으로부터 대역 1.1을 수신하고, FIF0(410)로부터 나머지 대역 1.2 내지 1.4를 수신한다. 다음으로 필터단(320)은 주파수 결합(내 삽) 동작을 실행하여 대역 1을 발생시키며, 그 대역 1은 FIF0(400)로부터의 대역 2, 3 및 4와 함께 필터단(310)에 공급된다. 다음으로 필터단(310)은 대역 1, 2, 3및 4의 내삽에 의해 출력 영상 데이타를 발생시킨다.
따라서, 제 4도의 인코더와 대칭으로 하여, 필터단(330)에 의해 수직 필터링 하기 위해 필요한 라인 버퍼(360)는 라인 버퍼(160)와 동일한 크기(필터링 처리에 사용된 탭의 동일 수)이며; 라인 버퍼(350)는 라인 버퍼(150)와 동일하고; 라인 버 퍼(340)는 라인 버퍼(140)와 동일함을 알 수 있다. 또한, 필터단과 라인 버퍼는 오프-칩 외부 메모리 디바이스로서 실행된 FIF0(400 및 410)(또는 단일 대응 디바이스)를 이용하여, 단일 ASIC로서 실행될 수 있다.
제 7도는 제 4도의 인코더 및 제 6도의 디코더를 사용하는 디지탈 비디오 테이프 레코더(DVTR)의 개략도이다. 특히,

비디오 데이타는 웨이브릿 인코딩을 사용하는 데이타 압축 장치(500)에 공급된다. 그러한 디바이스는 예컨대 영국 공고 특허 출원 번호 제 2 270 811 호에 기재되어 있다. 웨이브릿 인코딩은 또한 동화상 전문가 그룹(MPEG; motion picture experts group) 데이타 압축 기술에 서 이산 코사인 변환(DCT; discrete cosine transform)에 사용하는 것이 제안되어 왔다.
다음으로 압축된 비디오 데이타는 ECC 및 채널 부호기(510)에서의 에러 정정 코딩 및 채널 코딩에 제공되고 있다. 이러한 타입의 코딩은 'Introduction to the 4:2:2 digital video tape recorder(Stephen Gregory, Pentech Press, 1988) 등의 많은 참조 문헌에 기재되어 있다. ECC 및 채널 코딩 후, 데이타는 회전 헤드 드럼(530)에 장착된 자기 헤드에 의해 자기 테이프(520)에 기록된다.
재생시, 데이타는 헤드 드럼(530)에 장착된 재생 헤드(기록 헤드와 동일할 수도 있다)에 의해 테이프(520)에서 판독되고, ECC 및 채널 디코더(540)에 공급된다. 이 단 후, 데이타는 웨이브릿 디코딩의 한 단을 병합하는 데이타 압축 해제 장치(550)로 압축 해제된다.
결국, 제 8도는 웨이브릿 인코더의 다른 실시예의 개략도이다. 동일한 기술을 이용하는 상보 디코더는 제 4도 및 제 6도의 회로가 관련되는 것과 동일한 방법 으로 제 8도의 회로에 대칭적으로 관련된다.
제 8도의 장치는 정상 처리 속도보다 빠른 속도로 동작하는 단일 필터링 단(600)을 사용한다. 단일 필드 또는 프레임 기간에서, 필터단(600)은 실제로 3번 동작하여 제 4도 및 제 6도에 도시된 3단 필터링 각각을 실행한다.
입력 데이타는 우선 멀티플렉서(610)에 공급된다. 이것은 입력 데이타를 필터단(600)에 루트 지정하고, 이 필터단(600)에서, 수평 및 수직 데시메이션(웨이브 릿 인코더를 위해) 또는 라인 버퍼(140 및 340)와 동일한 크기의 라인 버퍼(620)를 사용하여 내삽(웨이브릿 디코더를 위해)을 실행한다.
필터링된 데이타는 프레임 저장기(630)에 공급되며, 그 프레임 저장기에서 그 단의 필터링에 의하여 출력된 최저 공간 주파수 대역을 표시하는 데이타(제 1단상에 이것은 대역 1)가 출력되고, 디멀티플렉서(640)를 통해 멀티플렉서(610)와 필터단(600)의 루트로 복귀한다. 나머지 데이타는 이 단에서 저장기(630)로부터 판독되지 않는다.
다음으로 제 2 단의 필터링이 실행되어, 그 결과 필터링된 데이타는 FIF0(630)에 저장된다. 또한, 다음 필터링단에 대해 관계 있는 데이타만이 디멀티플렉서(640)와 멀티플렉서(610)를 통해 필터단(600)으로 복귀하고, 나머지 데이타는 저장기(630)에서 판독되지 않는다.
결국, 필터단(600)이 제 3의 필요한 펄터링 동작을 완료시켰을 때, 그 결과 제 3 단으로부터의 필터링된 데이타는 프레임 저장기(630)에 저장된다. 다음으로 프레임 저장기(630)의 내용(대역 1.1.1 내지 4의 전체를 나타냄)이 판독되고 디멀 티플렉서(640)에 의해 출력하기 위해 루트 지정된다.

(57) 청구의 범위

청구항 1.
입력 영상 데이타를 주파수 분리하는 장치에 있어서, 상기 장치는,
데이타 버퍼와,
입력 영상 데이타에 대하여 연속 공간 필터링 동작들을 실행하는 다단 필터로서, 상기 다단 필터는,
(i) 입력 영상 데이타를 적어도 2개의 공간 주파수 대역들을 나타내는 영상 데이타로 주파수 분리하는 제 1 필터링단과,
(ii) 선행 필터링단에 의해 출력된 영상 데이타의 서브세트를 수신하고 영상 데이타를 2개 또는 그 이상의 공간 주파수 대역들을 나타내는 영상 데이타로 주파수 분리하는 하나 또는 그 이상의 후속 필터링단을 가지며,
후속 필터링단에 의해 필터링될 영상 데이타의 서브세트의 일부가 아닌 각단에 의해 출력된 데이타가 상기 데이타 버퍼에 공급되는, 상기 다단 필터, 및
필터링단들 중 최종 필터링단에 의해 출력된 영상 데이타와 데이타 버퍼에서 버퍼된 영상 데이타를 결합하는 수단을 포함하는, 입력 영상 데이타를 주파수 분리하는 장치.

청구항 2.
제 1 항에 있어서, 상기 후속 필터링단들의 각각에 대해, 영상 데이타의 상기 서브세트는 상기 선행 필터링단에 의해 출력된 상기 공간 주파수 대역들 중 한 대역으로 구성되는, 입력 영상 데이타를 주파수 분리하는 장치.

청구항 3.
제 1 항 또는 제 2 항에 있어서, 각 필터링단이 데시메이션 팩터 2로 수평 데시메이션과, 데시메이션 팩터 2로 수직 데시메이션을 실행하고, 그것에 의하여 4개의 공간 주파수 대역들로 주파수 분리를 실행하는, 입력 영상 데이타를 주파수 분리하는 장치.

청구항 4.
제 1 항 또는 제 2 항에 있어서, 상기 다단 필터가 3단 필터인, 입력 영상 데이타를 주파수 분리하는 장치.

청구항 5.
제 1 항 또는 제 2 항에 있어서, 상기 다단 필터와 상기 데이타 버퍼가 별도로 각각 집적 회로 기판에 배치되는, 입력 영상 데이타를 주파수 분리 하는 장치.

청구항 6.
제 1 항 또는 제 2 항에 있어서, 상기 다단 필터의 각 단이 하나 또는 그 이상의 멀티-탭 유한 임펄스 응답 디지탈 필터들을 포함하는, 입력 영상 데이타를 주파수 분리하는 장치.

청구항 7.

제 1 항 또는 제 2 항에 있어서, 상기 다단 필터가 다단 필터링 처리의 각 필터링 동작을 실행하기 위해 단일 필터 디바이스를 포함하며, 다단 필터링 처리에서의 각 단의 상기 디바이스에 의해 출력된 데이타의 서브세트가 상기 디바이스의 입력으로 피드백되는, 입력 영상 데이타를 주파수 분리하는 장치.

청구항 8.

제 1 항 또는 제 2 항에 기재된 장치를 구비하는, 데이타 압축 장치.

청구항 9.

주파수 분리된 입력 영상 데이타를 주파수 결합하는 장치에 있어서, 상기 장치는,
데이타 버퍼와,
입력 영상 데이타에 연속 공간 필터링 동작들을 실행하는 다단 필터와,
상기 입력 영상 데이타를 상기 다단 필터의 제 1 단에 공급될 제 1 서브세트와 상기 데이타 버퍼에서 버퍼될 제 2 서브세트로 디멀티플레스하는 수단을 구비하며,
상기 다단 필터는,
(i) 상기 입력 영상 데이타의 상기 제 1 서브제트를 주파수 결합하는 제 1 필터링단과,
(ii) 선행 필터링단에 의해 출력된 상기 영상 데이타를, 데이타 버퍼에서 버퍼된 상기 제 2 서브세트로부터의 다른 영상 데이타와 주파수 결합하는 하나 또는 그 이상의 후속 필터링단을 갖는, 주파수 분리된 입력 영상 데이타를 주파수 결합 하는 장치.

청구항 10.

제 9 항에 기재된 장치를 구비하는, 데이타 압축 해제 장치.

청구항 11.

제 1항, 2항, 9항, 10항 중 어느 한 항에 기재된 장치를 구비하는, 디지탈 비디오 테이프 레코더 플레이어,

청구항 12.

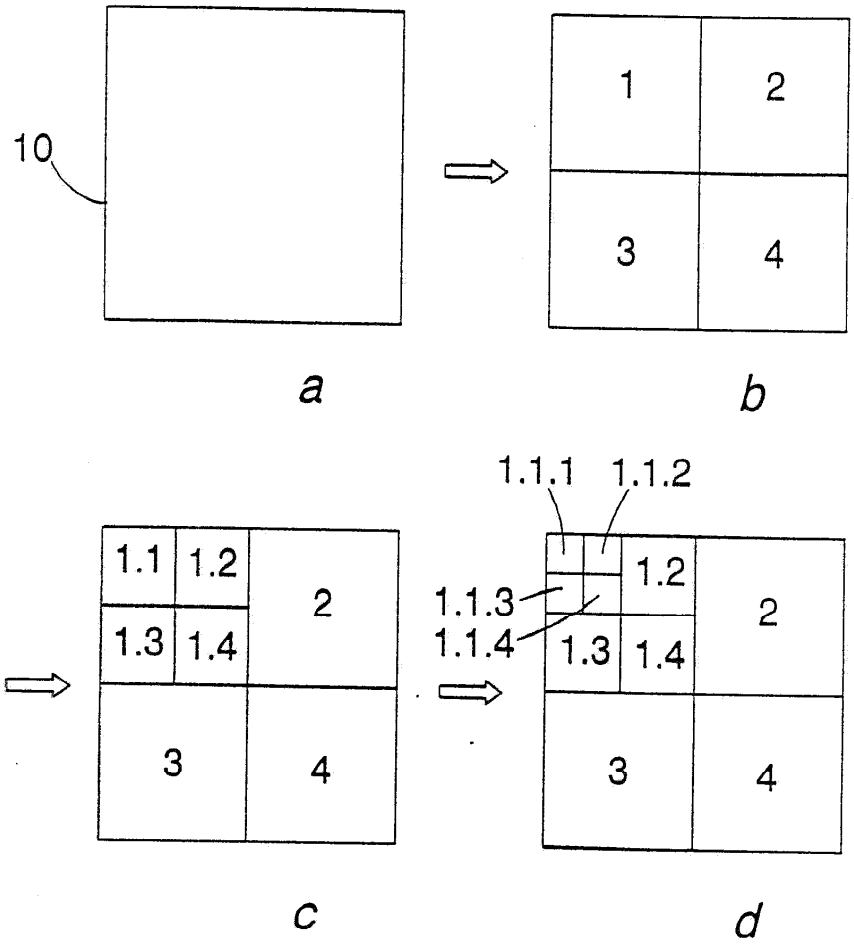
입력 영상 데이타의 주파수 분리 방법에 있어서, 상기 방법은,
상기 입력 영상 데이타를 적어도 2개의 공간 주파수 대역들을 나타내는 영상 데이타로 주파수 분리하도록 제 1 필터링 동작을 실행하는 단계와,
각 후속 동작이 선행 필터링 동작에 의해 출력된 상기 데이타의 서브세트를 필터링하는 단계를 포함하는, 하나 또는 그 이상의 후속 주파수 분리 필터링 동작들을 실행하는 단계와.
데이타 버퍼에서 후속 필터링 동작에 의해 필터링될 상기 영상 데이타의 상기 서브세트 일부가 아닌 각 필터링 동작에 의해 출력된 데이타를 버퍼링하는 단계, 및
최종 필터링 동작에 의해 출력된 영상 데이타와, 상기 데이타 버퍼에서 버퍼된 영상 데이타를 결합하는 단계를 포함하는, 입력 영상 데이타의 주파수 분리 방법.

청구항 13.

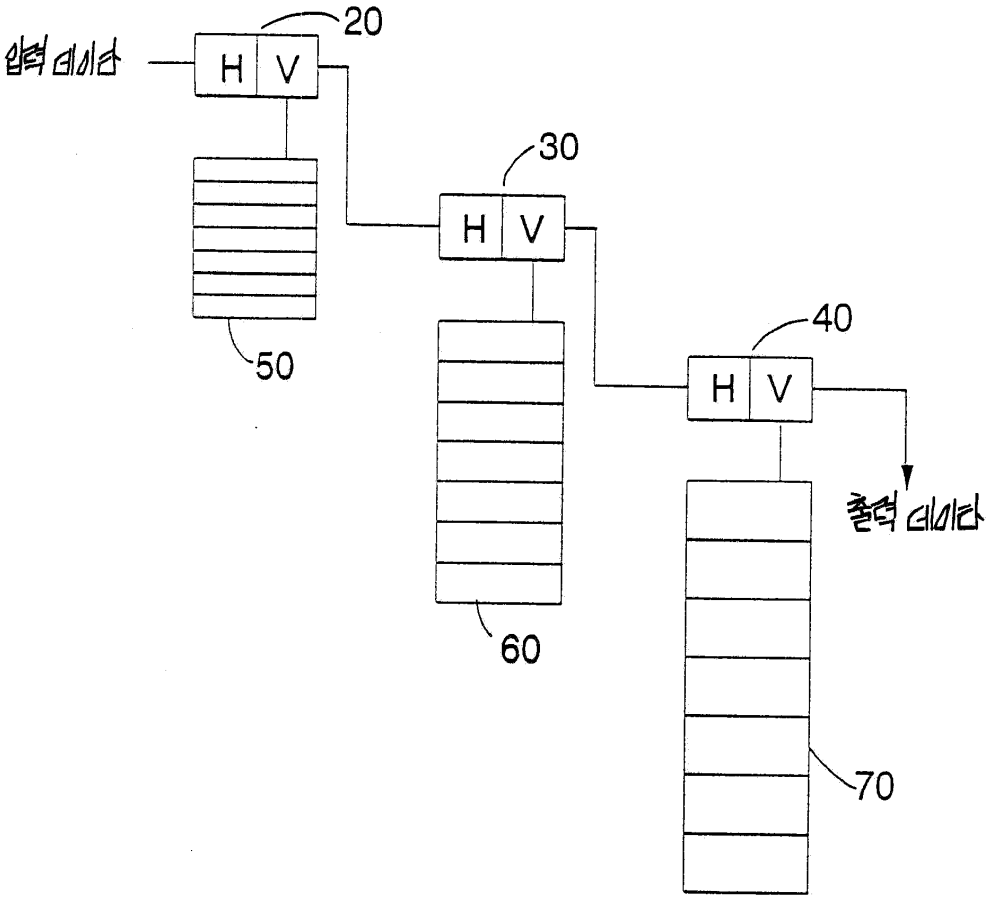
주파수 분리된 입력 영상 데이타를 주파수 결합하는 방법에 있어서, 상기 방법은,
상기 입력 영상 데이타를 제 1 서브세트 및 제 2 서브세트로 디멀티플렉스하는 단계와,
데이타 버퍼에서 영상 데이타의 제 2 서브세트를 버퍼링하는 단계 및,
상기 입력 영상 데이타의 상기 제 1 서브세트에 대하여 제 1 주파수 결합 필터링 동작을 실행하는 단계와,
선행 필터링단에 의해 출력된 상기 영상 데이터와 상기 데이타 버퍼에서 버퍼된 상기 제 2 서브세트로부터의 다른 영상 데이타에 대하여 각각 동작하는, 하나 또는 그 이상의 후속 주파수 결합 필터링단을 실행하는 단계를 포함하는, 주파수분리된 입력 영상 데이타를 주파수 결합하는 방법.

도면

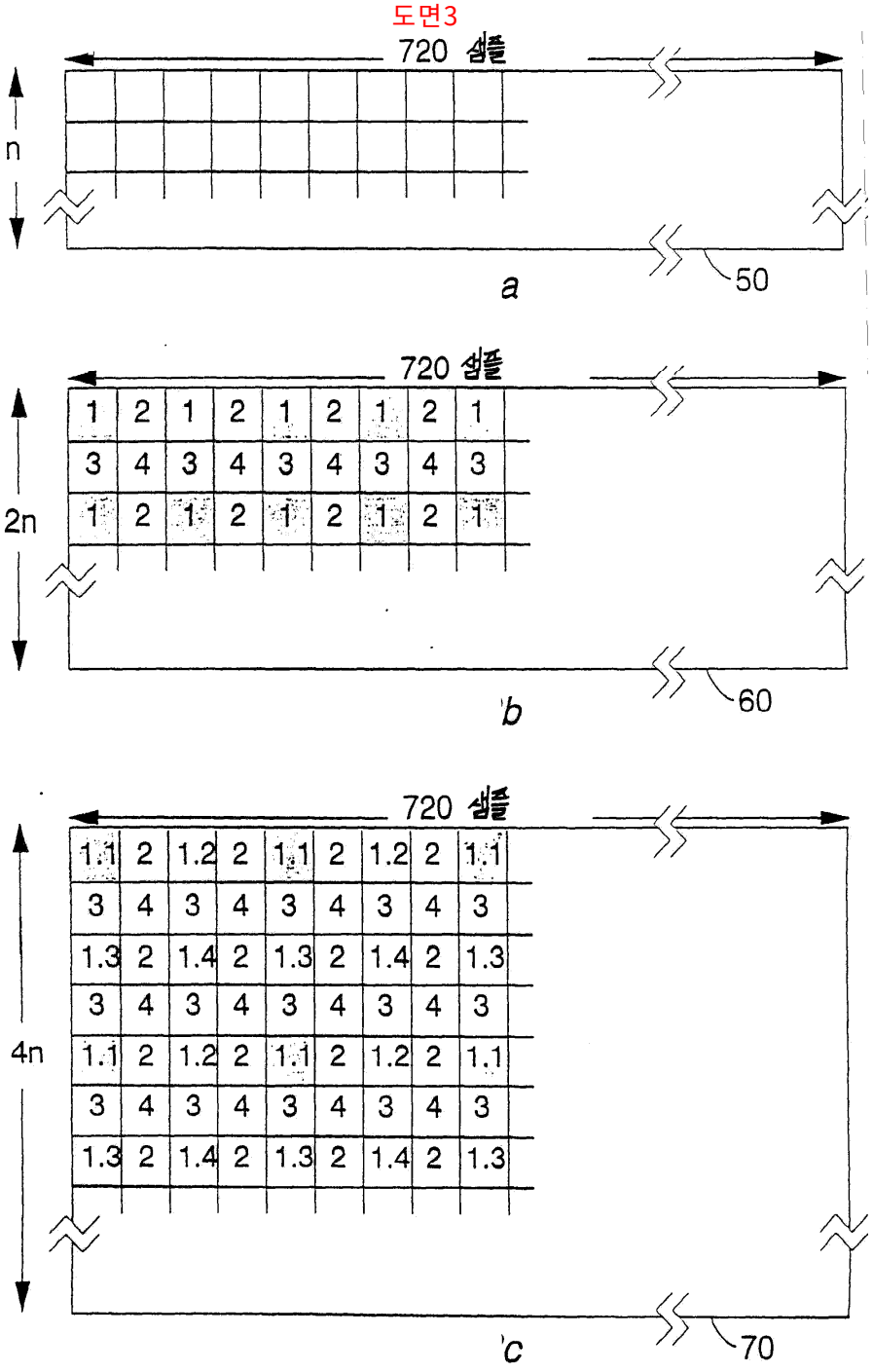
도면1



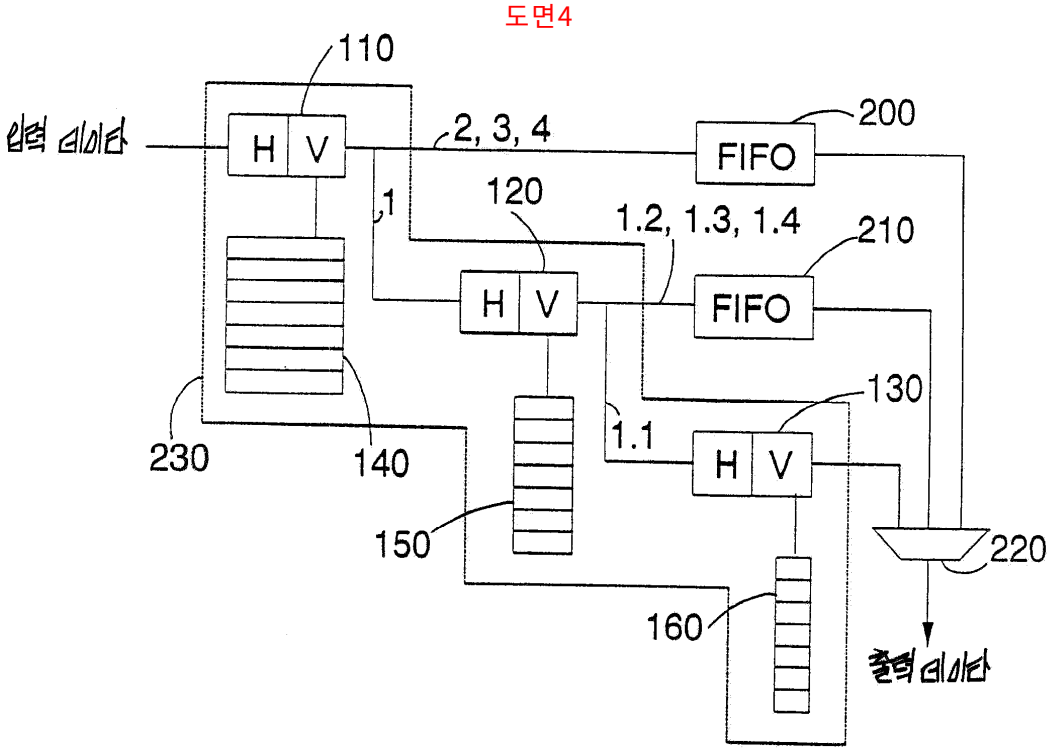
도면2



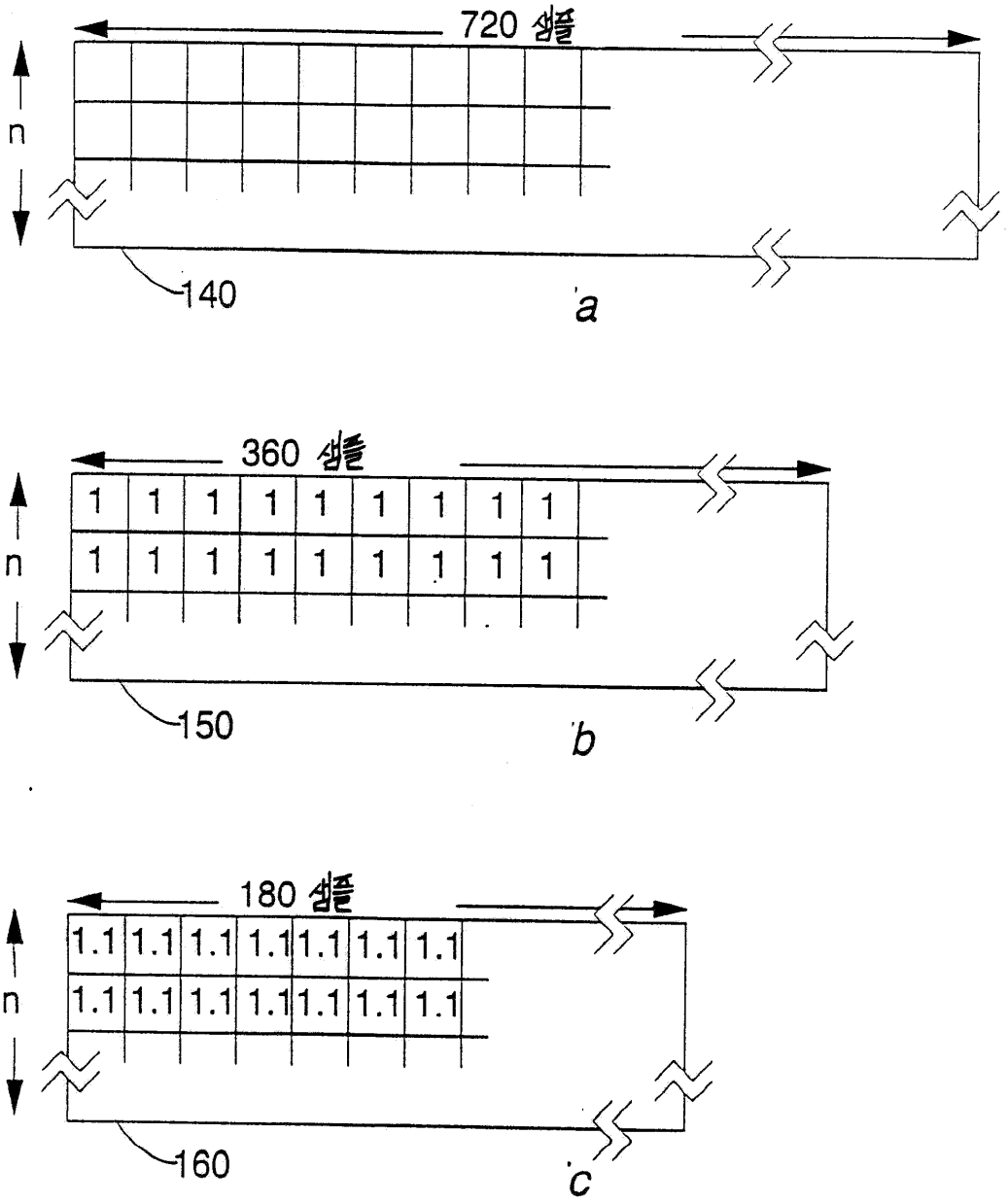
도면3


720 샘플
n
50
a
720 샘플
2n
1 2 1 2 1 2 1 2 1
3 4 3 4 3 4 3 4 3
1 2 1 2 1 2 1 2 1
60
b
720 샘플
4n
1.1 2 1.2 2 1.1 2 1.2 2 1.1
3 4 3 4 3 4 3 4 3
1.3 2 1.4 2 1.3 2 1.4 2 1.3
3 4 3 4 3 4 3 4 3
1.1 2 1.2 2 1.1 2 1.2 2 1.1
3 4 3 4 3 4 3 4 3
1.3 2 1.4 2 1.3 2 1.4 2 1.3
70
c

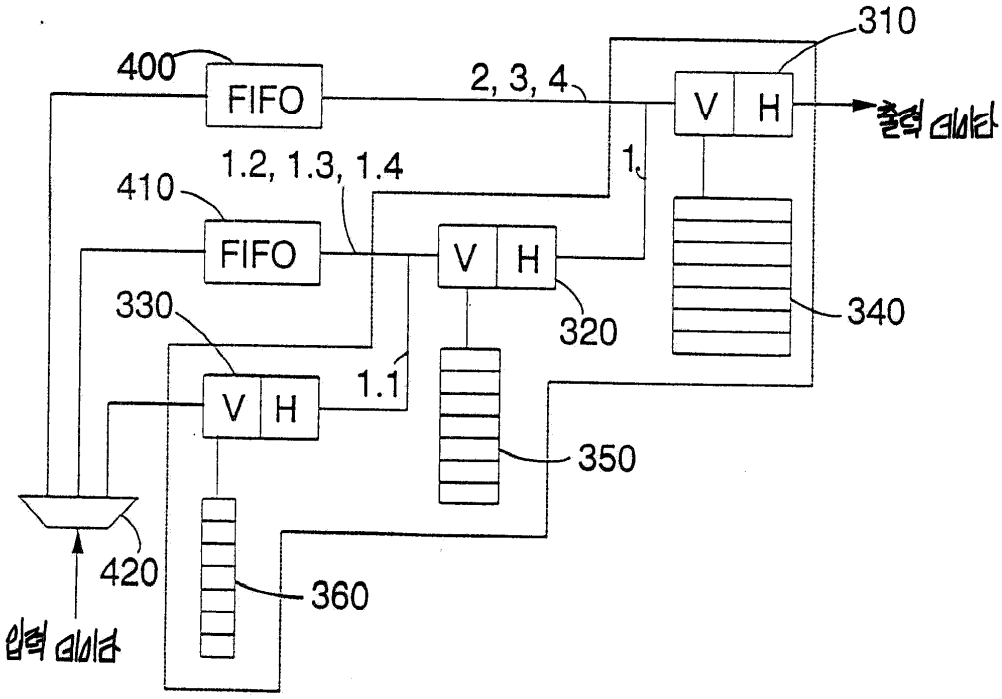
도면4


110
입력 데이타
H
V
2, 3, 4
FIFO
200
1
120
1.2, 1.3, 1.4
210
H
V
FIFO
130
1.1
H
V
230
140
150
160
220
출력 데이타

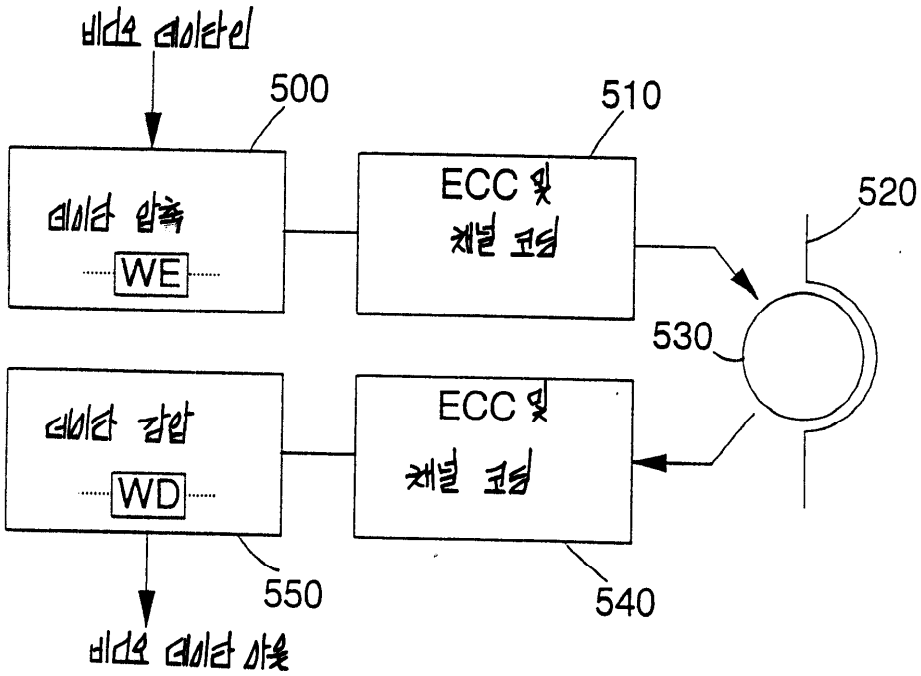
도면5


720 샘플
n
140
a
360 샘플
1 1 1 1 1 1 1 1 1
1 1 1 1 1 1 1 1 1
n
150
b
180 샘플
1.1 1.1 1.1 1.1 1.1 1.1 1.1
1.1 1.1 1.1 1.1 1.1 1.1 1.1
n
160
c

도면6


400
FIFO
2, 3, 4
310
V
H
출력 데이타
1.2, 1.3, 1.4
1
410
FIFO
V
H
320
340
330
1.1
V
H
350
420
360
입력 데이타

도면7


비디오 데이타인
500
데이타 압축
WE
510
ECC 및
채널 코딩
520
530
데이타 감압
WD
ECC 및
채널 코딩
550
540
비디오 데이타 아웃

도면8

