[19]中华人民共和国国家知识产权局

[51]Int.Cl[6]
H03M 1/66

[12]发明专利说明书

[21] ZL 专利号 94103853.X

[45]授权公告日 1999 年 1 月 13 日

[11]授权公告号 CN 1041682C

[22]申请日 94.4.18 [24]颁证日 98.8.29
[21]申请号 94103853.X
[30]优先权
[32]93.4.21 [33]JP [31]117964/93
[73]专利权人 皇家菲利浦电子有限公司
地址 荷兰艾恩德霍芬
[72]发明人 根岸伸次 M·J·M·佩尔格罗姆
R·施皮尔 J·H·T·希尔林斯
[56]参考文献
GB2079080A 1982. 1.13 H03K13/02
JP 昭 64－37123A 1989. 2. 7
审查员 钟 强

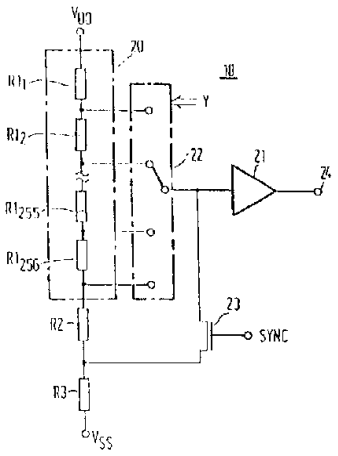
[74]专利代理机构 中国专利代理(香港)有限公司
代理人 马铁良 程天正

权利要求书 1 页 说明书 4 页 附图页数 2 页

[54]发明名称 数/模转换器

[57]摘要

一种数/模转换器(18),有一个梯形电阻器部分(20)和一个量化开关 部分(22),前者根据基准信号(V_{DD},V_{SS})产生多个预定值的量化 信号,后者根据数字输入值(Y)有选择地输出其中一个量化信号。梯形电阻 器部分连接有至少一个电阻器(R2,R3),以产生其值相应于待加入信号 (SYNC)的所要求电平的信号。还配备有开关装置(23),根据与待加 入的信号同步的定时信号将其值与所要求信号电平相应的信号加到开关部分(22)的一个输出端上。



权 利 要 求 书

1.一种数/模转换器，包括一个梯性电阻器部件，用于根据基准信号产生多个预定值的量化信号，以获得一个模拟输出信号；一个量化开关部分，用于根据一个数字输入值有选择地输出量化信号之一；所述的数/模转换器，其特征在于：至少一个电阻和梯形电阻部分相连以产生一个信号，其值对应于待加到所述模拟输出信号的信号的期望信号值，并且开关装置与所述提供的至少一个电阻相连，响应于与待加入的信号同步的定时信号，将所述信号值对应期望信号值的信号加到量化开关部分的输出端。

2.根据权利要求 1 所述的数/模转换器，其特征在于：梯形电阻部分这样构成以根据基准电压产生多个预定量化电压，所述至少一个电阻包括至少两个电阻和梯形电阻部分串联并且所述开关装置是一个模拟开关将两个电阻间连接点处产生的一个电压提供给量化开关部分的输出端。

3.根据权利要求 1 或 2 所述的数/模转换器，其特征在于：数字输入值表示亮度信号，且所述待加入信号是一同步信号。

说　　明　　书

数/模转换器

本发明涉及一种适宜用以将摄像机等中数字处理过的视频信号转换成模拟信号的数/模转换器。

具体地说，本发明涉及这样一种数/模转换器，该转换器有一个梯形电阻部分和一个量化开关部分，前者用以根据基准信号产生多个预定值的量化信号，后者用以根据数字输入值有选择地输出其中一个量化信号。

从美国专利5,079,552可以了解到这种数/模转换器的情况。

随着近来数字信号处理集成电路IC的应用领域的扩大，视频信号在诸如手提式摄像机(或摄录机)之类消费者使用的手提式设备中的数字处理取得了显著的进步。在这类摄录机中，数字处理过的视频信号通常是用数/模转换器转换成模拟视频信号以便得出标准模拟记录信号。

举例说，上述那种数字信号处理集成电路中视频信号的亮度信号通常是用八个位元表示的，而且借助于装在集成电路中的数/模转换器转换成模拟信号。如此得出的并从集成电路输出的模拟亮度信号借助于具它电路元件与同步信号混合之后，加到例如变频器上。

对摄象机等进行微型化时，仅仅为了如上述那样施加同步信号而需要在数字集成电路外另外增设分立的电路元件是极其不可取的。另一方面，往数字视频信号处理集成电路中加装同步信号加入电路时，为解决集成电路空间受限制的问题，必须采取特殊措施。

因此，本发明的目的是提供这样一种数/模转换器，在将诸如数字视频信号的亮度信号之类的数字信号转换成模拟信号时，能以最少的电路结构把另一信号加到模拟信号中。

为达到上述目的，本发明的数/模转换器具有这样的特点：至少一个电阻器连接到电路的梯形电阻器部分，供产生其值与待加入信

号的所要求信号电平相应的信号，此外还配备有一个开关装置，响应与待加入的所述信号同步的定时信号将信号值对应于所要求信号电平的所述信号加到开关部分的一个输出端。

在上述结构的情况下，就只需要配备上述那个待连接到梯形电阻器部分的电阻器和上述那个用以将该电阻器所产生的电压加到开关部分输出端子的开关装置。因此，本发明即使在空间极其有限的情况（例如在集成电路中）下也能付诸实施，将另一个信号加到模拟输出信号中。

在上述情况下，本发明的数/模转换器还可以具有这样的特点：梯形电阻器部分构制得使其根据基准电压产生多个预定量化信号，所述至少一个电阻器是与梯形电阻器部分串联连接的至少两个电阻器，且该开关装置是个模拟开关，用以将所述两电阻器之间连接点的电压加到量化开关部分的一个输出端子上。这种数/模转换器装入设在摄录机中的数字视频信号处理集成电路中时，数字输入值可相当于数字亮度信号，待加入的信号则相当于同步信号。

现在结合附图说明本发明的内容，附图中：

图 1 示出了数字视频处理部分有一个本发明的数/模转换器的摄录机的一部分；

图 2 示出了本发明的数/模转换器；

图 3 示出了本发明的数/模转换器中出现的信号波形。

图 1 示出了数字视频信号处理集成电路中采用了本发明的数/模转换器的摄录机的一部分。该摄录机包括：CCD（电荷耦合器件）图像传感器 11，它根据来自定时电路 10 的定时信号工作；相关双重取样（CDS）电路 12，供处理来自图像传感器 11 的输出从而减小输出中的噪声；和模/数转换器 13，用以在预定的时间间隔将来自 CDS 电路 12 的模拟视频信号转换成数字信号。模/数转换器 13 的输出（即数字视频信号）加到呈集成电路（IC）形式的数字视频信号处理电路（以下简称“DSP”）14 上。

DSP14 是用以根据存储在存储器 16 中的程序和参数设定电路（图中未示出）的输出来处理数字视频信号的电路，除其中所装设的

稍后即将说明的亮度信号数/模转换器外，其结构是众所周知的。DSP14 由两个电路部分组成，一个电路部分用以处理输进来的数字视频信号，将亮度信号 Y 和色度信号 C 彼此分开，另一个电路部分用以根据馈自定时电路的定时信号来形成同步信号 SYNC。但这些电路部分与本发明关系不大，因而这里不加介绍。DSP14 还有第一数/模转换器 18 和第二数/模转换器 19，转换器 18 用以将该 DSP 中数字处理过的亮度信号 Y 转换成模拟信号，转换器 19 用以将 DSP 中数字处理过的色度信号 C 转换成模拟信号。

上述第一数/模转换器 18 是根据本发明形成的，其结构如图 2 中所示。该数/模转换器是个电压和梯形电阻器式的数/模转换器，它包括：梯形电阻器部分 20、放大器 21 和开关部分 22，电阻器部分 20 含有256 个阻值相等的串联连接的电阻器 $R1_1$－$R1_{256}$（图 2 中只示了 $R1_1$，$R1_2$，$R1_{255}$和 $R1_{256}$），电阻器部分 20 的一端加有第一基准电压 V_{DD}；开关部分 22 根据数字亮度信号 Y 有选择地将梯形电阻器部分 20 各电阻器的连接点与放大器 21 的输入端相连接。数/模转换器 18 中梯形电阻器部分 20 的另一端先后通过电阻器 R2 和 R3 接第二基准电压 V_{SS}的端子。两电阻器 R2 和 R3 的连接点通过模拟开关23 接放大器 21 的输入端，模拟开关 23 由例如 NMOS（n 型金属氧化物半导体）晶体管制成，由同步信号 SYNC 控制。在此情况下，基准电压 V_{DD}和 V_{SS}的值和 $R1_1$－$R1_{256}$、R2 和 R3 的值都选择得使电阻器 R1 和 R2 连接点处的电压对应于亮度信号的上限电平，即白峰电平，电阻器 $R1_{256}$与 R_2连接点处的电压对应于亮度信号的下限电平，即黑电平，电阻器 R2 与 R3 连接点处的电压对应于同步信号 SYNC 峰值处的电平。这里应该指出的是，为简化说明内容，梯形电阻器部分 20 和开关部分 22 只以示意的方式示出，这些部分的真实电路可能比图示的略为不同。还应该指出的是，开关部分 22 可以构制得使其在产生同步信号 SYNC 期间不工作。

上述数/模转换器 18 的输出，即在放大器 21 的输出端子 24 处

获得的模拟亮度信号，通过图 1 中所示的频率调制电路 30 加到加法器 31 的一个输入端子上。DSP14 中第二数/模转换器 19 的同步色度信号通过变频器 32 加到加法器 31 的另一个输入端子上。在加法器 31 的输出端子处获得的混合信号通过输出端子 33 加到图中未示出的该摄录机的输出端子33 上。第二数/模转换器 19 是普通结构的数/模转换器，因而这里不予详述。

现在主要就与数/模转换器 18 有关的部分说明上述结构的摄录机的工作情况。在两毗邻同步信号 $SYNC_1$ 和 $SYNC_2$ (如图 3 中所示的同步信号) 之间的水平扫描期间，数/模转换器 18 中的模拟开关 23 处于截止状态，因而开关部分 22 根据数字亮度信号 Y 选择的梯形电阻器部分20 的输出电压加到放大器 21 的输入端子上。因此，数/模转换器 18 输出电平处于白电平 L_W 与黑电平 L_B 之间，且在此情况下对应于亮度信号 Y 值的模拟信号。DSP14 中产生同步信号 SYNC 时，数/模转换器 18中的模拟开关 23 转入导通状态，于是电阻器 R_2 和 R_3 的连接点处的电压(即其值对应于同步信号的预定峰值电平 L_S 的电压) 加到放大器 21 的输入端子上。这样，在此情况下，峰值电平为 L_S 的同步信号(图 3 中的 $SYNC_1$ 或 $SYNC_2$) 从数/模转换器 18 输出。

从以上所述可以知道，在上述结构的情况下，用这种只往数/模转换器 18 中的梯形电阻器部分 20 加上两个电阻器再加上由同步信号控制的模拟开关形成的最低限度电路可以将同步信号加到亮度信号中。

在上述实施例中，本发明系应用于电压和梯形电阻器式的数/模转换器。但本技术领域的行家们都知道，本发明也可用于其它梯形电阻器式的数/模转换器中，例如电流和梯形电阻器式的数/模转换器中。

说 明 书 附 图

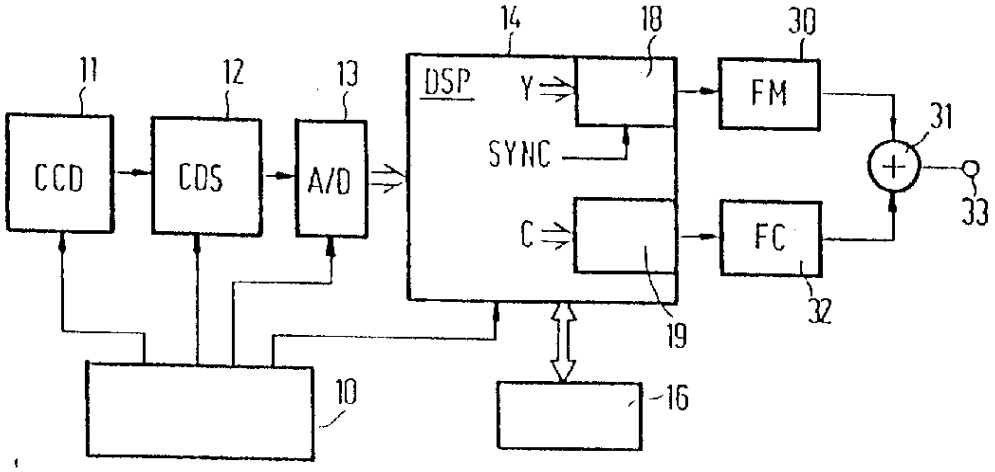

11
12
13
14
18
30
CCD
CDS
A/D
DSP
Y
SYNC
C
FM
FC
31
33
32
19
10
16

图 1

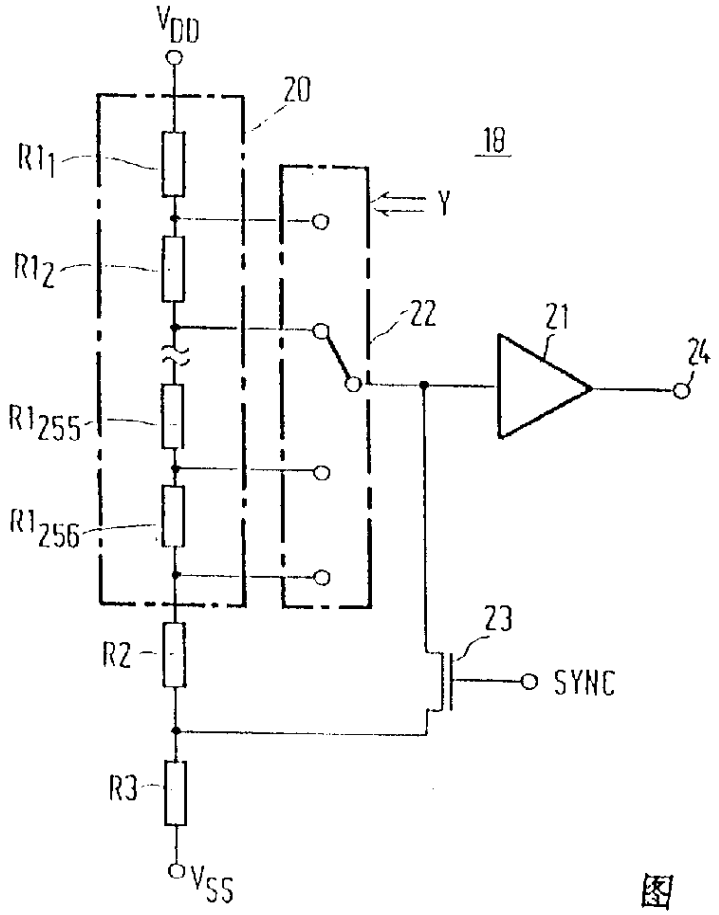

V_{DD}
20
18
$R1_1$
$R1_2$
$R1_{255}$
$R1_{256}$
Y
22
21
24
R2
23
SYNC
R3
V_{SS}

图 2

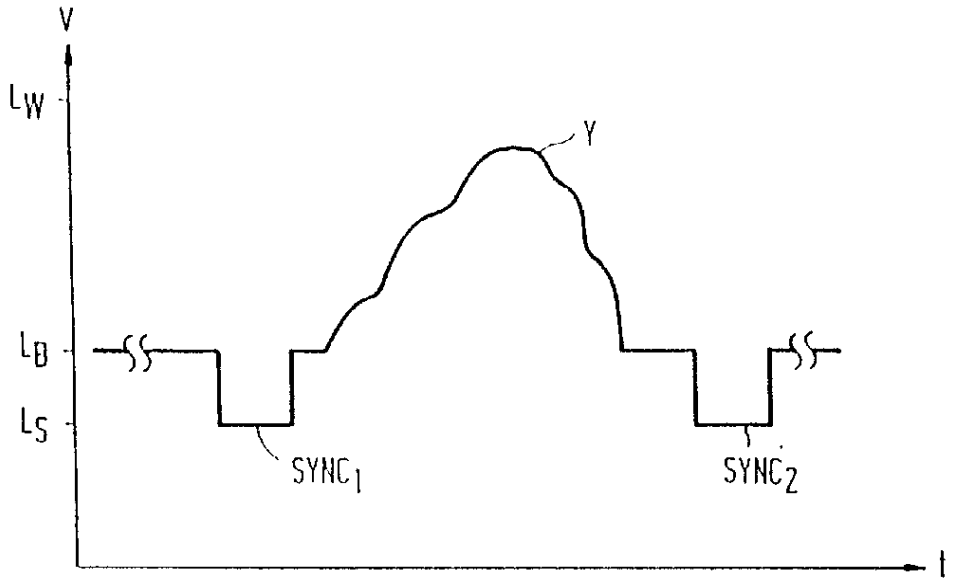


图 3