



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0112234
 (43) 공개일자 2007년11월22일

- | | |
|--|---|
| (51) Int. Cl.
H01L 21/28 (2006.01)
(21) 출원번호 10-2007-7022513
(22) 출원일자 2007년10월02일
심사청구일자 없음
번역문제출일자 2007년10월02일
(86) 국제출원번호 PCT/US2006/007401
국제출원일자 2006년02월27일
(87) 국제공개번호 WO 2006/098888
국제공개일자 2006년09월21일
(30) 우선권주장
11/076,725 2005년03월09일 미국(US) | (71) 출원인
램 리써치 코퍼레이션
미국 94538 캘리포니아주 프레몬트 쿠싱 파크웨이 4650
(72) 발명자
김 윤상
미국 95130 캘리포니아주 샌호세 글리슨 애비뉴 3648
베일리 앤드류 3세
미국 94566 캘리포니아주 플레전튼 노스웨이 로드 5167
(뒷면에 계속)
(74) 대리인
특허법인코리아나 |
|--|---|

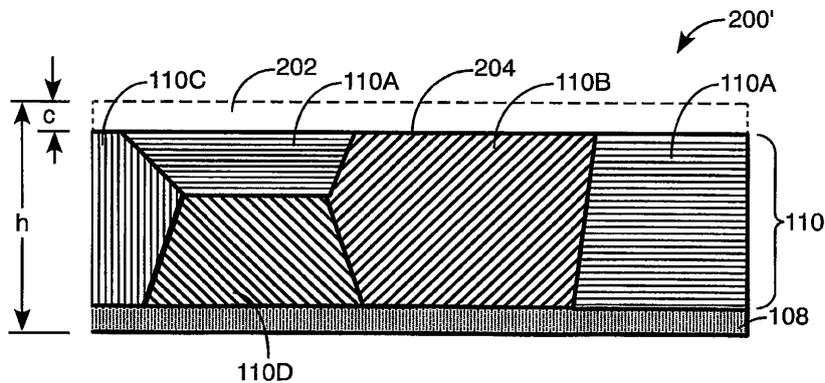
전체 청구항 수 : 총 22 항

(54) 플라즈마 산화 및 산화된 재료의 제거

(57) 요약

도전층의 적어도 일부를 변환시키는 단계, 및 도전층의 변환된 부분을 실질적으로 제거하여 잔존 표면을 노출시키도록 도전층을 식각하는 단계를 포함하는 도전층 식각 방법이 개시된다. 잔존 표면은 평균 표면 거칠기가 약 10nm 미만이다. 또한 도전층 식각 시스템이 개시된다.

대표도 - 도2b



(72) 발명자

윤 형석 알렉산더

미국 95120 캘리포니아주 샌호세 히라바야시 드라
이브 6505

하워드 아서 엠

미국 94566 캘리포니아주 플레전튼 카베르네 코트
4233

특허청구의 범위

청구항 1

도전층의 식각 방법으로서,

상기 도전층의 적어도 일부를 변환시키는 단계; 및

잔존 표면을 노출시키기 위해 상기 도전층의 변환된 부분을 실질적으로 제거하도록 상기 도전층을 식각하는 단계를 포함하고,

상기 잔존 표면은 평균 표면 거칠기가 약 10nm 미만인, 도전층의 식각 방법.

청구항 2

제 1 항에 있어서,

상기 도전층은 구리층 또는 구리 합금층을 포함하는, 도전층의 식각 방법.

청구항 3

제 1 항에 있어서,

상기 도전층의 적어도 일부를 변환시키는 단계는

상기 도전층의 적어도 일부를 산화시키는 단계를 포함하는, 도전층의 식각 방법.

청구항 4

제 1 항에 있어서,

상기 도전층의 적어도 일부를 변환시키는 단계는

상기 도전층의 적어도 일부를 질화시키는 단계를 포함하는, 도전층의 식각 방법.

청구항 5

제 1 항에 있어서,

상기 도전층은 하부층 상에 형성되며,

상기 하부층은 기판 상에 형성되는, 도전층의 식각 방법.

청구항 6

제 5 항에 있어서,

상기 하부층은 배리어층인, 도전층의 식각 방법.

청구항 7

제 5 항에 있어서,

상기 도전층의 적어도 일부를 변환시키는 단계는

상기 도전층 전체를 실질적으로 변환시키는 단계와,

상기 하부층의 적어도 일부를 변환시키는 단계를 포함하는, 도전층의 식각 방법.

청구항 8

제 1 항에 있어서,

상기 도전층의 적어도 일부를 변환시키는 단계와 상기 도전층의 변환된 부분을 실질적으로 제거하도록 상기 도전층을 식각하는 단계는

실질적으로 동시에 일어나는, 도전층의 식각 방법.

청구항 9

제 1 항에 있어서,

상기 도전층의 적어도 일부를 변환시키는 단계와 상기 도전층의 변환된 부분을 실질적으로 제거하도록 상기 도전층을 식각하는 단계는

인-시튜로 일어나는, 도전층의 식각 방법.

청구항 10

제 1 항에 있어서,

상기 도전층의 변환된 부분을 제거하도록 상기 도전층을 식각하는 단계는 BCl_3 로 식각하는 단계를 포함하는, 도전층의 식각 방법.

청구항 11

제 1 항에 있어서,

상기 도전층의 적어도 일부를 변환시키는 단계는

상기 도전층의 적어도 일부를 염소 및 산소를 포함하는 산화 혼합물로 산화시키는 단계를 포함하는, 도전층의 식각 방법.

청구항 12

제 1 항에 있어서,

상기 도전층의 적어도 일부를 변환시키는 단계는

상기 도전층의 적어도 일부를 아르곤 및 산소를 포함하는 산화 혼합물로 산화시키는 단계를 포함하는, 도전층의 식각 방법.

청구항 13

제 1 항에 있어서,

상기 도전층의 적어도 일부를 변환시키는 단계는

상기 도전층의 적어도 일부를 약 200 °C 초과 온도에서 변환시키는 단계를 포함하는, 도전층의 식각 방법.

청구항 14

제 1 항에 있어서,

상기 도전층의 적어도 일부를 변환시키는 단계는

상기 도전층의 적어도 일부를 플라즈마로 변환시키는 단계를 포함하는, 도전층의 식각 방법.

청구항 15

제 1 항에 있어서,

상기 도전층의 변환된 부분을 실질적으로 제거하도록 상기 도전층을 식각하는 단계는

상기 도전층을 약 150°C 미만의 온도에서 식각하는 단계를 포함하는, 도전층의 식각 방법.

청구항 16

제 1 항에 있어서,

상기 도전층의 변환된 부분을 실질적으로 제거하도록 상기 도전층을 식각하는 단계는

동적 액체 메니스커스로 식각하는 단계를 포함하는, 도전층의 식각 방법.

청구항 17

제 1 항에 있어서,

상기 도전층의 변환된 부분을 실질적으로 제거하도록 상기 도전층을 식각하는 단계는

상기 도전층을 플라즈마로 식각하는 단계를 포함하는, 도전층의 식각 방법.

청구항 18

제 1 항에 있어서,

상기 잔존 표면의 평균 표면 거칠기는 상기 도전층의 변환된 부분 두께의 약 0.04 배 미만인, 도전층의 식각 방법.

청구항 19

제 18 항에 있어서,

상기 도전층의 적어도 일부를 변환시키는 단계와 상기 도전층의 변환된 부분을 실질적으로 제거하도록 상기 도전층을 식각하는 단계는

실질적으로 동시에 일어나는, 도전층의 식각 방법.

청구항 20

구리층의 식각 방법으로서,

상기 구리층의 적어도 일부를 플라즈마 챔버 내에서 제1 플라즈마로 약 200℃ 초과 온도에서 산화시키는 단계; 및

잔존 표면을 노출시키기 위해 상기 구리층의 산화된 부분을 실질적으로 제거하도록 상기 구리층을 식각하는 단계를 포함하고,

상기 잔존 표면은 평균 표면 거칠기가 약 10nm 미만이고,

상기 구리층은 상기 플라즈마 챔버 내에서 제2 플라즈마로 약 100℃ 미만의 온도에서 식각되는, 구리층의 식각 방법.

청구항 21

도전성 재료의 노출층을 갖는 기판을 넣을 수 있고, 약 200℃ 초과 온도에서의 제 1 플라즈마와 약 100℃ 미만의 제 2 플라즈마를 유지할 수 있는 플라즈마 챔버;

상기 플라즈마 챔버에 연결된 변환종 소오스;

상기 플라즈마 챔버에 연결된 식각종 소오스; 및

상기 플라즈마 챔버에 연결되고, 상기 플라즈마 챔버 내부로의 상기 변환종과 상기 식각종의 흐름을 제어할 수 있으며, 레시피를 포함하는 제어를 포함하는, 도전층 식각 시스템.

청구항 22

제 21 항에 있어서,

동적 액체 메니스커스 식각 공정 챔버를 더 포함하는, 도전층 식각 시스템.

명세서

기술분야

<1> 본 발명은 일반적으로 듀얼 다마신 (dual damascene) 반도체 제조 공정에 관한 것으로, 보다 상세하게는 반도체

제조 공정에서 피처 (feature) 및 층을 평탄화하고 표면 거칠기를 제어하기 위한 시스템 및 방법에 관한 것이다.

배경 기술

- <2> 듀얼 다마신 제조 공정은 반도체 제조에서 점점 더 일반화되고 있다. 통상적인 듀얼 다마신 제조 공정에서는, 반도체 기판 또는 그 반도체 기판 상에 형성된 막 내에 형성된 미리 패터닝된 트렌치 및 비아 내에 하나 이상의 도전성 재료들이 증착되어 원하는 전기 회로 배선을 형성한다. 도전성 재료의 과도 또는 과잉 부분이 자주 형성된다. 이러한 도전성 재료의 과잉 부분은 불필요하고 바람직하지 않으므로 다마신 피처를 제작하기 위해서 그리고 후속 공정에 대하여 균일하고 평탄한 표면을 제공하기 위해서 제거되어야 한다.
- <3> 상기 도전성 재료의 과잉 부분은 화학 기계 연마(CMP)와 전자화학 연마(ECP) (예를 들면, 식각) 공정 및 상기 CMP와 ECP 공정들의 조합을 통하여 반도체 기판에서 통상적으로 제거된다. 이러한 공정들의 각각은 현저한 단점들을 갖는다. 예로서, ECP는 통상적으로 쓰루풋이 상대적으로 낮고, 균일도가 열악하며 비도전성 재료를 효과적으로 제거할 수 없다.
- <4> CMP는 통상적으로 도전성 잔류물을 남기거나 다양한 재료들의 부식을 야기하거나 또는 불균일한 제거를 초래하는 물리적 접촉 공정이며, 배선 및 층간 절연 (interlevel dielectric; ILD) 상부 표면을 적절하게 평탄화할 수 없다. 또한, CMP는 잔존하는 배선 및 ILD 구조에 스트레스 관련 손상 (예를 들어, 층간 층분리 (delamination), 박리) 을 야기할 수 있다. CMP에 의해 야기되는 스트레스 손상은 보다 최근에 사용된 재료들의 매우 열악한 층간 접착 특성에 의해 더욱 악화된다. 물리적 스트레스를 감소시키기 위해 CMP 공정의 물리력을 감소시키면, 쓰루풋 레이트가 용납할 수 없을 정도로 자주 낮아지고 그밖에 공정 성능 파라미터들이 열악해지게 된다.
- <5> 상술한 점을 고려하여, 잔존 피처에 대한 물리적 스트레스를 최소화하면서 층의 적어도 일부를 제거하여 실질적으로 평활한 표면을 제공하는 개선된 시스템 및 방법이 필요하다. 이러한 개선된 시스템 및 방법은 듀얼 다마신 공정 또는 다른 반도체 제조 공정과 같은 공정들에 적용될 수 있어야 하고 반도체 제조에 사용되기에 적절할 수 있어야 한다.

발명의 상세한 설명

- <6> 대체로, 본 발명은 도전층 식각 시스템 및 방법을 제공함으로써 이러한 필요성을 충족시킨다. 본 발명은 공정, 장치, 시스템, 컴퓨터 판독가능 매체, 또는 디바이스로서 포함하는 다수의 방식으로 구현될 수 있다. 이하 본 발명의 몇몇 실시예들을 설명한다.
- <7> 일 실시예는 도전층의 적어도 일부를 변환시키는 단계 및 상기 도전층의 변환된 부분을 실질적으로 제거하여 잔존 표면을 노출시키도록 상기 도전층을 식각하는 단계를 포함하는 도전층 식각 방법을 제공한다. 상기 잔존 표면은 평균 표면 거칠기가 약 10nm 미만이다.
- <8> 상기 도전층은 구리층 또는 구리 합금층을 포함할 수 있다. 상기 도전층의 적어도 일부를 변환시키는 단계는 상기 도전층의 적어도 일부를 산화시키는 단계를 포함할 수 있다. 상기 도전층의 적어도 일부를 변환시키는 단계는 상기 도전층의 적어도 일부를 질화시키는 단계를 포함할 수 있다.
- <9> 상기 도전층은 하부층 상에 형성될 수 있다. 상기 하부층은 기판 상에 형성될 수 있다. 상기 하부층은 배리어층일 수 있다. 상기 도전층의 적어도 일부를 변환시키는 단계는 상기 도전층 전체를 실질적으로 변환시키는 단계와, 상기 하부층의 적어도 일부를 변환시키는 단계를 포함할 수 있다.
- <10> 상기 도전층의 적어도 일부를 변환시키는 단계와 상기 도전층의 변환된 부분을 실질적으로 제거하도록 상기 도전층을 식각하는 단계는 실질적으로 동시에 일어날 수 있다.
- <11> 상기 도전층의 적어도 일부를 변환시키는 단계와 상기 도전층의 변환된 부분을 실질적으로 제거하도록 상기 도전층을 식각하는 단계는 인-시투로 일어날 수 있다.
- <12> 상기 도전층의 변환된 부분을 실질적으로 제거하도록 상기 도전층을 식각하는 단계는 BCl_3 로 식각하는 단계를 포함할 수 있다. 상기 도전층의 적어도 일부를 변환시키는 단계는 상기 도전층의 적어도 일부를 염소 및 산소를 포함하는 산화 혼합물로 산화시키는 단계를 포함할 수 있다.
- <13> 상기 도전층의 적어도 일부를 변환시키는 단계는 상기 도전층의 적어도 일부를 아르곤 및 산소를 포함하는 산화

혼합물로 산화시키는 단계를 포함할 수 있다. 상기 도전층의 적어도 일부를 변환시키는 단계는 상기 도전층의 적어도 일부를 약 200 °C 초과 온도에서 변환시키는 단계를 포함할 수 있다. 상기 도전층의 적어도 일부를 변환시키는 단계는 상기 도전층의 적어도 일부를 플라즈마로 변환시키는 단계를 포함할 수 있다.

- <14> 상기 도전층의 변환된 부분을 실질적으로 제거하도록 상기 도전층을 식각하는 단계는 상기 도전층을 약 150°C 미만의 온도에서 식각하는 단계를 포함할 수 있다. 상기 도전층의 변환된 부분을 실질적으로 제거하도록 상기 도전층을 식각하는 단계는 동적 액체 메니스커스로 식각하는 단계를 포함할 수 있다. 상기 도전층의 변환된 부분을 실질적으로 제거하도록 상기 도전층을 식각하는 단계는 상기 도전층을 플라즈마로 식각하는 단계를 포함할 수 있다.
- <15> 상기 잔존 표면의 평균 표면 거칠기는 상기 도전층의 변환된 부분 두께의 약 0.04 배 미만이다. 상기 도전층의 적어도 일부를 변환시키는 단계와 상기 도전층의 변환된 부분을 실질적으로 제거하도록 상기 도전층을 식각하는 단계는 실질적으로 동시에 일어날 수 있다.
- <16> 본 발명의 다른 실시예는 구리층의 적어도 일부를 플라즈마 챔버 내에서 제 1 플라즈마로 약 200°C 초과 온도에서 산화시키는 단계를 포함하는 구리층의 식각 방법을 제공한다. 상기 구리층은 상기 구리층의 산화된 부분을 실질적으로 제거하여 잔존 표면을 노출시키도록 식각된다. 상기 잔존 표면은 평균 표면 거칠기가 약 10nm 미만이다. 상기 구리층은 상기 플라즈마 챔버 내에서 제 2 플라즈마로 약 100°C 미만의 온도에서 식각된다.
- <17> 또 다른 실시예는 도전층 식각 시스템을 제공한다. 상기 시스템은 플라즈마 챔버를 포함한다. 이 플라즈마 챔버는 도전성 재료의 노출된 층을 갖는 기판을 넣을 수 있다. 상기 플라즈마 챔버는 약 200°C 초과 온도에서의 제 1 플라즈마와 약 100°C 미만의 제 2 플라즈마를 유지할 수 있다. 또한, 상기 시스템은 상기 플라즈마 챔버에 연결된 변환용 소오스, 및 상기 플라즈마 챔버에 연결된 식각용 소오스를 포함한다. 또한, 상기 시스템은 상기 플라즈마 챔버에 연결된 제어기를 포함한다. 상기 제어기는 상기 플라즈마 챔버 내부의 상기 변환용과 상기 식각용의 흐름을 제어할 수 있다. 또한, 상기 제어기는 레시피도 포함한다. 선택적으로, 상기 시스템은 동적 액체 메니스커스 식각 공정 챔버를 더 포함할 수도 있다.
- <18> 본 발명의 다른 양태 및 이점은 본 발명의 원리를 실시예로서 설명하는, 첨부된 도면들과 함께 이루어지는 다음의 상세한 설명에 의해 명백해질 것이다.

실시예

- <29> 이하, 구리층을 식각하는 개선된 시스템 및 방법에 대한 몇몇 예시적인 실시예들을 설명한다. 여기에서 설명된 특정 세부 사항들의 일부 또는 모두 없이도 본 발명이 실시될 수 있음은 당업자에게 자명하다.
- <30> 구리 및 구리 합금층은 반도체 제조 공정에서 도전성 재료로서 널리 사용되고 있다. 예로서, 많은 도전성 트레이스 (trace) 및 비아 (via) 가 반도체에 형성된 디바이스들 사이의 배선을 형성하는데 사용된다. 상기 구리 및 구리 합금 배선은 종종 다마신 및 듀얼 다마신 구조로 형성된다.
- <31> 통상적으로 제 1 층은 그 내부에 형성된 트렌치와 비아홀을 갖는다. 그 다음, 트렌치 및 비아홀 내부 및 상부에 도전성 재료가 충전된다. 이로써, 도전성 재료의 중요 부분이 트렌치 및 비아홀 상부에 불균일하게 분포되는 과잉 부분을 형성한다. 이 과잉 부분은 원치 않은 단락 (short circuit) 을 없애고 후속 반도체 공정에 대하여 실질적으로 평탄한 표면을 제공하기 위해 제거되어야 한다.
- <32> 통상적으로, 과잉 부분은 CMP 공정 또는 유사한 기계적 수단에 의해 제거된다. 공교롭게도, 상술한 바와 같은 CMP 는 반도체 구조에 과도한 스트레스를 부여하여 배선 구조 및 하부층을 손상시킨다.
- <33> 스트레스가 없는 평탄화 및 식각의 다양한 방법들은, 패턴의 복수의 피쳐들을 충전하며 불균일한 과잉 부분을 가지는 도전성 배선 재료를 구비하는 패턴화된 반도체 기판을 수용하는 단계; 상기 과잉 부분 위에 부가층을 형성하는 단계; 및 상기 복수의 피쳐들에 기계적 스트레스를 부여하지 않으면서 상기 부가층과 상기 과잉 부분을 평탄화하는 단계를 포함하고, 상기 부가층은 상기 평탄화 공정에서 실질적으로 완전히 제거된다. 상기 과잉 부분 상에 부가층을 형성하는 단계는 상기 과잉 부분 상부의 일부 및 상부 표면을 화학적으로 변환시키는 단계를 포함한다. 상기 과잉 부분 상부의 일부 및 상부 표면을 화학적으로 변환시키는 단계는 상기 과잉 부분의 상부 표면을 반응 가스에 노출시키는 단계를 포함할 수 있다. 상기 반응 가스는 할로젠일 수 있다. 상기 부가층은 상기 과잉부분의 할로젠화합물의 반응 생성물일 수 있다. 상기 부가층 및 상기 과잉 부분을 평탄화하는 단계는 상기 부가층과 이 부가층의 적어도 일 부분을 식각하는 단계를 포함할 수 있다. 상기 부가

층 및 과잉 부분을 평탄화하는 단계는, 상기 부가층을 식각하는 단계, 제 2 부가층을 형성하는 단계 및 이 제 2 부가층을 식각하는 단계를 포함하는 반복 공정을 포함할 수 있다. 상기 반복 공정은 인 시튜로 일어날 수 있다. 상기 도전성 배선 재료는 구리를 포함할 수 있다.

- <34> 구리 과잉층을 식각하는 단계는 과잉 구리층을 제거하고 평탄화하는데 사용될 수 있다. 공교롭게도 대부분의 종래 기술의 구리 식각 공정은 구리 식각면 (예를 들어, 잔존하는 구리 표면) 의 과도한 표면 거칠기를 야기시킨다. 과도한 표면 거칠기는 다중 통로를 통해 디바이스 패일 가능성을 증가시킬 수 있다. 예로서, 과도한 표면 거칠기는 몇몇 통로의 예만 들면, 보이드의 형성, 배리어 또는 절연 캡 계면에서의 전자 이동 (electro-migration), 변경된 저항율, 비아 저부에서의 과도한 배선 및 콘택 저항을 촉진시킨다. 또한, 전자-연마 및 CMP를 포함하는 다른 에치백 어프로치들에서도 유사한 문제들이 발생할 수 있다.
- <35> 도 1a는 본 발명의 실시예에 따른, 듀얼 다마신 공정으로 패터화된 반도체 기판 (100) 을 나타낸다. 기판 (100)은 듀얼 다마신 제조 공정과 같은 반도체 제조 공정의 일부로서 패터화되었다. 기판 (100) 을 패터화하는데 마스크가 사용될 수 있다. 기판 (100) 은 크고 어느 정도 분리된 피처 (102, 예를 들어, 트렌치, 비아 등), 더 작고 어느 정도 분리된 피처 (104) 및 함께 조밀하게 채워진 수개의 피처들 (106) 을 포함한다. 또한, 배리어층 (108) 도 포함된다. 통상적으로, 배리어층 (108) 은 기판 (100) 또는 도전성 배선 재료 (120) 와는 상이한 재료이다. 도전성 배선 재료 (120) 는 구리 또는 구리 합금 또는 다른 적절한 도전성 재료일 수 있다.
- <36> 도전성 배선 재료의 과잉 부분 (110) 은 피처들 (102, 104, 106) 위로 연장하며, 과잉 부분 (110) 의 두께에서 국부적인 변동들 (124, 116, 118) 을 포함한다. 나타낸 바와 같이, 과잉 부분 (110) 의 두께 변동이 다소 작은, 작은 피처 (104) 에 비해, 큰 피처 (102) 는 과잉 부분 (110) 의 두께에서 상응하는 큰 감소를 갖는다. 조밀하게 채워진 피처들 (106) 은 어느 정도 증가된 과잉 부분 (110) 의 두께를 갖는다.
- <37> 통상적인 식각 공정들은 전체 웨이퍼 영역 상부에서 상당히 균일한 속도로 도전성 배선 재료 (120) 의 과잉 부분 (112) 을 식각하며, 이에 따라 상기 통상적인 식각 공정들은 조밀하게 채워진 피처들 (106) 근처의 배리어층 (110) 이 노출되기 전에 큰 피처 (102) 근처의 배리어층 (108) 을 노출시키게 된다. 과잉 부분 (112) 은 상술한 바와 같은 스트레스가 없는 평탄화 공정으로 대부분 제거되고 평탄화될 수 있다.
- <38> 도 1b는 본 발명의 일 실시예에 따른, 반도체 기판 (100) 상의 층들 (108, 110) 의 단면도이다. 기판 (100)은 하부층 (108, 예를 들어 배리어층 또는 기판) 과 그 위에 형성된 구리 또는 구리 합금층 (110, 구리층 (110)) 을 구비한다. 구리층 (110) 은 다중 결정 구조 (110A~110D) 로 형성된다. 결정 구조 (110A~110D) 의 각각은 크로스 해칭이 상이한 방향으로 표시된 바와 같이 상이한 그레인 구조를 갖는다. 또한, 결정 구조 (110A~110D) 는 각각의 결정 구조들 사이에 형성되는 경계선도 가질 수 있다. 하부층 (108) 및 구리층 (110) 은 결합된 두께 h 를 갖는다.
- <39> 도 1c 및 도 1d는 본 발명의 일 실시예에 따른, 통상적인 식각 공정이 적용된 후 반도체 기판 (100) 상의 층들 (108, 110) 의 단면도를 나타낸다. 도 1c를 참조하면, 구리층 (110) 은 식각되었고 식각 공정에 의해 각각의 다른 결정 구조들 (110A~110D) 사이에 형성된 경계선에 실질적인 밸리 (valley, 112) 가 형성되었다. 예로서, 구리층 (110) 의 표면은 d 의 깊이로 식각되는 반면 밸리 (112) 는 약 d'의 부가 깊이로 식각되었다. 상기 식각 공정에 의해 경계선이 공격적으로 식각되어 밸리 (112) 가 형성되었다. 이로써, 구리층 (110) 의 잔존 표면이 과도하게 거칠어질 수 있게 된다.
- <40> 도 1d를 참조하면, 구리층 (110) 이 식각되었다. 식각 공정은 화학 에천트와 결정 구조 (110A~110D) 방향 사이의 적어도 어느 정도 상이한 반응 속도로 인해 상이한 결정 구조 (110A~110D) 를 평탄하지 않게 식각하였다. 이로써, 구리층 (110) 의 표면은 d 의 깊이로 식각되는 반면 밸리 (114) 는 약 d"의 부가 깊이로 식각되었다. 밸리 (114) 는 화학 에천트와 결정 구조 (110B, 110C) 사이의 느린 제 2 식각 속도에 비해, 화학 에천트와 결정 구조 (110A) 사이의 빠른 제 1 식각 속도에 의해 형성된다. 이로써, 구리층 (110) 의 잔존 표면이 심하게 거칠어질 수 있게 된다.
- <41> 또한, 경계선 (예를 들어, 도 1c에 도시된 바와 같음) 을 식각하는 화학 에천트와, 상이한 결정 구조 (110A~110D) 를 평탄하지 않게 식각하는 것을 조합하여, 구리층 (110) 의 잔존 표면을 심하게 거칠어지게 할 수 있다. 통상적으로 심한 거칠기는 통상의 플라즈마 에치백 공정 후의 약 10 내지 약 100nm 범위이다. 바람직한 거칠기는 약 10nm 미만이다.
- <42> 상기 심한 표면 거칠기를 실질적으로 제거하기 위해 상기 결과의 구리 화합물을 플라즈마 변환 및 제거하는 것

이 사용될 수 있다. 플라즈마 변환 및 제거 공정은 스트레스가 없는 공정이므로, 종래의 CMP 에서 통상적으로 직면하는 배리어/절연층 계면에서의 비아 인출 또는 층분리와 같은 스트레스 관련 문제들을 제거한다.

- <43> 도 2a 및 도 2b는 본 발명의 일 실시예에 따른, 반도체 기판 (200) 상에 형성될 수 있는 층들 (108, 110) 의 단면도이다. 도 3은 본 발명의 일 실시예에 따른 구리층 (110) 의 일부를 변환하고 식각하는 방법 동작 (300) 의 플로우 차트이다. 도 2a 및 동작 (305) 에 나타낸 바와 같이, 구리층 (110) 표면의 일부(202) 가 더 균일한 재료로 변환될 수 있다. 구리층 (110) 표면의 일부 (202) 는 상술한 바와 같은 할로젠 화합물의 생성물로 변환될 수 있다.
- <44> 예로서, 구리층 (110) 표면의 일부 (202) 는 구리 산화물 또는 구리 질화물과 이들의 조합물로 변환될 수 있다. 일부 (202) 전체가 실질적으로 단일의 균일한 재료로 구성됨에 따라, 상이한 방향 (예를 들어, 상기 도 1a 내지 도 1c의 상이한 결정 구조 (110A ~ 110D)) 을 가지는 상이한 방향의 결정 그레인 구조가 없다. 이로써, 후속 식각 공정은 보다 균일한 식각 속도와 보다 균일한 식각 결과를 제공할 수 있다.
- <45> 상기 도 1a를 다시 참조하면, 배리어층 (108) 이 도전성 재료이면, 배리어층 (108) 은 피쳐들 (102, 104) 사이에 전기적 경로를 제공할 수 있으므로, 배리어층 (108) 을 제거하는 것이 때론 바람직하다. 또한, 변환 공정 (305) 은 하부층 (108) 의 적어도 일부를 변환시키는 단계를 포함할 수도 있다. 예로서, 하부층 (108) 이 배리어층일 수 있다. 또한, 변환된 구리층 (110) 전체와 변환된 배리어층 (108) 양자 모두가 후속 단일 식각 공정으로 제거될 수 있도록, 배리어층 (108) 이 산화물 또는 질화물로 변환될 수도 있다. 또한, 배리어층 (108) 은 구리층 (110) 이 제거된 후에 변환되고 제거될 수 있다.
- <46> 또한, 동작 (305) 의 변환 공정은 배리어층 (108) 에 대해 선택적일 수 있다. 예로서, 도전층 (110) 은 구리일 수 있고 배리어층 (108) 은 탄탈륨 (Ta), 탄탈륨질화물 (TaN), 티타늄 (Ti) 또는 티타늄질화물 (TiN) 또는 다른 적절한 재료, 또는 이들의 화합물일 수 있다. 동작 (305) 의 변환 공정은 구리층 (110) 을 배리어층 (108) 까지 변환시킨 후, 구리층에 비해 실질적으로 느린 반응 속도 (예를 들어, 약 10 : 1) 를 갖는 구리층을 변환하는데 사용된 변환 화학 작용에 의해 정지할 것이다.
- <47> 변환 공정 (305) 은 염소 및 산소의 혼합물에 구리층 (110) 을 노출시키는 단계를 포함한다. 예로서, 염소 및 산소의 혼합물은 약 50% 염소와 약 50% 산소를 포함할 수 있다. 또한, 변환 공정 (305) 은 약 50% 아르곤과 약 50% 산소의 혼합물에 구리층 (110) 을 노출시키는 단계를 포함할 수 있다. 또한, 변환 공정 (305) 은 약 50% 아르곤과 약 50% 질소의 혼합물에 구리층 (110) 을 노출시키는 단계를 포함할 수 있다. 또한, 크세논, 수소 (H₂), 염소(Cl₂), 브롬 (Br₂) 및 염산 (HCl) 중 하나 이상이 변환 공정 (305) 에서 산소와 혼합될 수도 있다. 또한, 변환 공정 (305) 는 일산화탄소 (CO), 이산화탄소 (CO₂) 또는 산화질소 (N₂O) 중 하나 이상에 구리층 (110) 을 노출시켜 구리층 (110) 을 변화시키는 단계를 포함할 수 있다.
- <48> 변환 공정 (305) 은 플라즈마로 수행될 수 있다. 또한, 변환 공정 (305) 은 플라즈마 없이 수행될 수도 있다. 변환 공정 (305) 은 -20℃ 보다 작지만 -20 ℃ 근방인 값과 300℃ 보다 크지만 300℃ 근방인 값 사이의 온도에서 수행될 수 있다. 변환 공정 (305) 은 임의의 적절한 공정 챔버에서 수행될 수 있다. 예로서, 변환 공정 (305) 은 2MHz 보다 작지만 2MHz 근방인 값과 27MHz 보다 크지만 27MHz 근방인 값 사이의 주파수에서 작동되는 용량성 또는 유도성 결합 플라즈마 챔버 내에서 수행될 수 있다. 변환 공정 (305) 은 Bailey III 등에 의해 2003년 12월 22일에 출원되고 명칭이 "Small Volume Process Chamber with Hot Inner Surfaces" 이며, 참조로서 여기에서 전부 통합된, 미국 특허출원 제 10/744,355 호에 개시된 바와 같은 플라즈마 챔버 내에서 수행될 수 있다.
- <49> 변환 공정 (305) 은 약 1mTorr 내지 약 1Torr 사이의 압력에서 수행될 수 있다. 변환 공정 (305) 은 20초 보다 작지만 20초 근방인 값 내지 1분 보다 크지만 1분 근방인 값 사이를 요구할 수 있다. 변환 공정 (305) 은 구리층 (110) 상부 표면의 100nm 보다 작지만 100nm 근방인 값과 1500nm 보다 크지만 1500nm 근방인 값 사이를 변환할 수 있다.
- <50> 도 2b 및 동작 (310) 에 나타낸 바와 같이, 구리층 (110) 표면의 변환된 부분 (202) 은 식각 공정으로 제거될 수 있다. 식각 공정 (310) 은 실질적으로 구리층 (110) 의 평활한 표면 (204, 예를 들어 표면 (204) 은 약 10nm 미만의 평균 표면 거칠기를 갖음) 을 남긴다. 평균 표면 거칠기는 표면 (204) 의 35 마이크론 × 35 마이크론 면적에서의 밸리와 피크 (peak) 사이의 평균 차로서 정의된다. 식각 공정 (310) 은 -20℃ 보다 작지만 -20℃ 근방인 값과 300℃ 보다 크지만 300℃ 근방인 값 사이의 온도에서 수행될 수 있다.

- <51> 식각 공정 (310) 은 습식 식각 또는 플라즈마 식각일 수 있다. 예로서, 식각 공정 (310) 은 변환 공정 (305) 이 수행되었던 플라즈마 챔버와 동일한 챔버내에서 인-시튜로 수행될 수 있다. 또한, 식각 공정 (310) 은 당업계에 널리 공지된 바와 같은 식각 탱크 내에서 습식 식각으로 수행되는 습식 식각일 수 있다. 습식 식각은 이하 도 4에서 설명되는 바와 같은 동적 액체 메니스커스에 의해 수행될 수 있다.
- <52> 식각 공정 (310) 은 하부층, 도전층 (110) 의 변환되지 않은 부분에 대해 선택적일 수 있다. 예로서, 변환된 부분 (202) 이 구리 산화물로 변환되고 잔존 구리층이 잔류하면, 선택된 화학 에천트는 구리 산화물을 제거할 수 있지만 잔존 구리층을 실질적으로 식각할 수 없다. BCl_3 를 포함하는 화학 식각은 구리 산화물 대기 분 구리가 10 : 1 로 선택적이다. BCl_3 를 포함하는 화학 식각은 아르곤과 BCl_3 의 혼합물을 포함할 수 있다. 예로서 BCl_3 를 포함하는 화학 식각은 분당 약 400 및 약 700nm 사이의 식각 속도와 단지 분당 약 60nm 의 기본 구리 식각 속도만으로 구리 산화물을 식각할 수 있다. 또한, 화학 식각은 배리어층 (108) 에 대하여 선택적일 수 있다.
- <53> 상술한 실시예들 중 하나 이상에서, 잔존하는 표면의 평균 표면 거칠기는 도전층의 변환된 부분의 두께의 함수일 수 있다. 예로서, 제거될 도전층의 원하는 두께가 약 250nm 이면, 상술한 Ar/O_2 공정은 약 10nm 의 표면 거칠기를 갖는 잔존 표면을 야기시킬 수 있다. 다시 말하면, 평균 표면 거칠기는 Ar/O_2 공정에서 도전층의 변환된 부분의 두께에 약 0.04 배 미만이다.
- <54> 변환 공정 (305) 및 식각 공정 (310) 은 구리층 (110) 의 연속적인 부분을 점차적으로 변환하고 식각하는데 반복적으로 사용될 수 있다.
- <55> 식각 공정 (310) 은 하나 이상의 BCl_3 농도로 변환된 구리를 식각하는 단계를 포함할 수 있다. 예로서, BCl_3 가 식각 공정 (310) 동안 BCl_3 /아르곤 중 약 10% 내지 약 100% 사이일 수 있다. 또한, 기관 (100) 은 식각 공정 (310) 동안 250°C 초과와 온도까지 가열될 수 있다. 예로서, 적은 식각 공정 (310) 동안 기관 (100) 을 지지하고 가열할 수 있다. 식각 공정 (310) 은 분당 약 100 내지 약 700nm 의 식각 속도를 가질 수 있다.
- <56> 또한, 변환 공정 (305) 및 식각 공정 (310) 은 실질적으로 동시에 이루어질 수 있다. 예로서, 구리층 (110) 을 약 20°C 에서 약 50% 아르곤 및 약 50% 산소 혼합물에 노출시키면 표면이 실질적으로 동시에 변환되고 식각될 수 있다. 또한, 아르곤 및 산소 혼합물은 약 2 내지 약 100% 사이의 산소와 약 98 내지 약 0% 사이의 아르곤을 포함하는 농도의 범위를 포함할 수 있다. 변환 공정 (305) 은 약 -20°C 미만 내지 약 300°C 초과와 범위 내에서 발생할 수 있다. 실질적으로 동시인 변환 및 식각 공정은 분당 약 10nm 내지 약 200nm를 변환시키고 제거할 수 있다.
- <57> 변환 공정 (305) 및 식각 공정 (310) 은 상이한 온도 및 압력에서 인-시튜로 수행될 수 있다. 예로서, 변환 공정 (305) 은 약 200°C 초과와 온도로 적용될 수 있고 식각 공정 (310) 은 약 100°C 미만의 온도로 적용될 수 있다. 이러한 온도 변화는 과잉 부분 (110) 의 벌크가 제거된 후에 잔존될 수 있는 매우 얇은 구리층들 중 임의의 구리가 응집하는 것을 실질적으로 감소시킨다.
- <58> 또한, 식각 공정 (310) 은 약 5mT 내지 약 100mT 사이의 압력으로 100°C 미만의 온도에서 약 10% 내지 약 100% BCl_3 아르곤 혼합물을 포함할 수 있다. 플라즈마는 약 500W 내지 약 2000W 사이의 상부 전력과 100W 및 약 1000W 사이의 척 바이어스에 의해 발생될 수 있다.
- <59> 도 4는 본 발명의 일 실시예에 따른, 동적 액체 메니스커스 (416) 를 지지할 수 있는 근접 헤드 (420) 를 도시한다. 일 실시예에서, 근접 헤드 (430)는 웨이퍼 (400) 의 상부 표면 (430a) 에 아주 근접하여 세정, 건조, 식각 또는 다른 공정 동작을 수행하면서 이동한다. 또한, 근접 헤드 (420) 는 웨이퍼 (400) 의 저부 표면 (430b) 을 처리 (예를 들어, 세정, 건조, 식각 등) 하는데 사용될 수도 있음을 알 수 있다. 일 실시예에서, 웨이퍼 (400) 가 회전하여 근접 헤드 (420) 가 웨이퍼 (400) 의 표면 (430a) 을 가로질러 선형 방식으로 이동될 수 있다. 근접 헤드가 웨이퍼 (400) 의 표면 (430a) 을 가로질러 이동됨에 따라, 동적 액체 메니스커스 (416) 도 또한 표면 (430a) 을 가로질러 유인된다. 이러한 방식으로 동적 액체 메니스커스 (416) 가 웨이퍼 (400) 의 표면 (430a) 을 가로질러 이동될 수 있다. 동적 액체 메니스커스 (416) 가 기관 (400) 의 표면 (430a) 을 가로질러 이동될 수 있게 됨에 따라, 입자들 및 다른 유리된 재료들이 기관 (430a) 으로부터 빠져나오게 된다. 이런 식으로, 동적 액체 메니스커스 (416) 는 실질적으로 표면 (430a) 을 건조시킨다.

- <60> 동적 액체 메니스커스 (416) 는 웨이퍼 (400) 의 표면 (430a) 과 근접 헤드 (420) 사이의 상대적으로 좁은 공간 내에 형성된다. 동적 액체 메니스커스 (416) 는 소오스 입구 (406) 으로부터 소오스 출구 (404) 및 유체 (414, 예를 들어, 탈이온수, 화학 에천트 등) 를 통하여 진공 (412) 으로 형성된다. IPA (isopropyl alcohol, 410) 가 동적 액체 메니스커스 (416) 형성을 돕도록 입구 포트 (402) 를 통하여 첨가될 수 있다. IPA (410) 는 동적 액체 메니스커스 (416) 의 가장자리를 보장한다.
- <61> 동적 액체 메니스커스 (416) 는 몇몇 공정들 중 하나 이상의 어떤 공정을 지지할 수 있다. 예로서, 화학 식각 (416) 이 동적 액체 메니스커스 (416) 을 형성하는데 사용되면, 이 동적 액체 메니스커스는 특정 위치에서 집중될 수 있는 및/또는 표면 전체 (430a) 를 가로질러 수행될 수 있는 식각 공정을 지지할 수 있다. 유사하게, 린스액 (예를 들어, 탈이온수) 이 동적 액체 메니스커스 (416) 를 형성하고 단일 통로로 그 표면 (430a) 을 린스 및 건조하는데 사용될 수 있다.
- <62> 도 5는 본 발명의 일 실시예에 따른, 도전층을 식각하기 위한 시스템 (500) 의 개략적인 구조도이다. 시스템 (500) 은 제 1 공정 챔버 (502) 를 포함한다. 제 1 공정 챔버 (502) 는 상술한 바와 같은 플라즈마 챔버일 수 있다. 또한 시스템 (500) 은 공정 챔버 (502) 에 연결되고 이를 제어할 수 있는 제어기 (510) 를 포함한다. 제어기 (510) 는 레시피 (512) 를 포함한다. 레시피 (512) 는 공정 챔버를 동작하는데 요구될 수 있는 제 1 공정 챔버 (502) 의 모든 동작 파라미터들 (예를 들어, 온도, 압력, 유량, 공정 가스, 타이밍, 시퀀싱 등) 을 포함한다. 예로서, 레시피 (512) 는 제 1 공정 챔버 (502) 에 연결되는 하나 이상의 변환 중 소오스 (504) 로부터 변환 중 (또는 중들의 조합) 의 유량 및 압력을 정의할 수 있다. 또한, 레시피 (512) 는 제 1 공정 챔버 (502) 에 연결된 하나 이상의 식각중 소오스 (506) 로부터 하나의 식각중 (또는 중들의 조합) 의 유량 및 압력을 정의할 수 있다.
- <63> 또한, 시스템 (500) 은 제 2 공정 챔버 (520) 를 포함할 수 있다. 제 2 공정 챔버 (520) 는 동적 액체 메니스커스용 공정 챔버 또는 습식 식각 공정 챔버일 수 있다. 또한, 제 2 공정 챔버 (520) 는 상술한 바와 같은 플라즈마 식각을 수행하기 위한 별도의 플라즈마 챔버일 수도 있다.
- <64> 하나 이상의 도전층 (예를 들어, 구리층 및/또는 배리어 하부층) 을 변환 및 식각하는 상기 실시예들은 구리 에치백 공정의 예시적인 상황으로 설명되었다. 또한, 실질적으로 유사한 공정이 패턴 도금 공정 및 패터닝 공정에도 적용될 수 있다는 것을 알아야 한다.
- <65> 도 6a 내지 도 6e 는 본 발명의 일 실시예에 따른, 패턴 도금 공정에 적용되는 변환 및 식각 공정을 나타낸다. 먼저, 도 6a를 참조하면, 기관 (602) 은 그 위에 형성된 제 1 층 (604) 을 갖는다. 제 1 층 (604) 상에 시드층 (606) 이 형성된다. 시드층은 도 6b에 나타낸 바와 같이 패턴으로 형성될 재료 (예를 들어, 구리) 의 상대적으로 얇은 층일 수 있다. 패터닝 기술에 의해 패턴 (608) 이 형성된다. 패턴 (608) 은 포토레지스트 재료로 형성될 수 있다.
- <66> 도 6b를 참조하면, 구리층 (610) 이 패턴 (608) 내에 증착되었다. 시드층은 구리층 (610) 의 접착을 돕는다. 도 6c에 나타낸 바와 같이, 패턴 (608) 이 제거되었다. 패턴 (608) 은 임의의 적절한 방법에 의해 제거될 수 있다. 예로서, 패턴 (608) 을 형성하는 포토레지스트 재료는 포토레지스트를 적당한 광과장에 노광시킨 후 린스/세정 공정으로 제거하여 제거될 수 있다. 패턴 (608) 을 제거하면 구리층 (610) 세그먼트들 사이의 공간 패턴 (608A) 이 남는다. 포토레지스트 (608) 가 제거되었기 때문에, 하부 시드층 (606) 의 일부분이 다시 노출된다.
- <67> 도 6d를 참조하면, 상기 도 2a 내지 도 3에서 설명된 변환 공정이 구리층 (610) 의 상대적으로 얇은 상부층 (610A) 을 변환 (예컨대, 산화 또는 질화) 하는데 적용될 수 있다. 또한, 시드층 (606) 의 노출된 부분 (606A) 도 상기 도 2A 내지 도 3에서 설명된 변환 공정에 의해 변환 (예를 들어, 산화 또는 질화) 될 수 있다. 상기 시드층 (606) 의 노출된 부분 (606A) 은 구리층 (610) 의 상대적으로 얇은 상부층 (610A) 이 변환될 때 실질적으로 동시에 변환될 수 있다.
- <68> 도 6e로 옮겨가서, 변환된 상대적으로 얇은 상부층 (610A) 과 시드층 (606) 의 변환된 부분 (606A) 이 식각 공정에 의해 제거되었다. 이로써, 구리층 (610) 세그먼트들 사이의 공간 패턴 (608B) 이 제 1 층 (604) 까지 연장한다. 시드층 (606) 의 변환된 부분 (606A) 을 제거함으로써 구리층 (610) 세그먼트들 사이의 원치않은 도전성 배선들을 제거한다.
- <69> 도 7a 내지 도 7e는 본 발명의 일 실시예에 따른, 패터닝 공정에 적용된 변환 및 식각 공정을 나타낸다. 도 7a를 참조하면, 기관 (702) 은 그 위에 형성된 제 1 층 (704) 을 구비한다. 제 1 층 (704) 상에 시드층

(706) 이 형성된다. 시드층 (706) 상에 도전층 (708) 이 형성된다. 시드층 (706) 은 도전층 (708) 의 재료 (예를 들어, 구리) 의 상대적으로 얇은 층일 수 있다. 시드층 (706) 은 임의의 다른 적절한 재료일 수 있다. 시드층 (706) 은 구리층 (708) 의 접착을 도울 수 있다. 패터닝 기술에 의해 패턴 (710) 이 형성된다. 패턴 (710) 은 하드 마스크일 수 있다.

<70> 도 7b를 참조하면, 상기 도 2a 내지 도 3에서 설명된 바와 같이 패턴 (710) 에 의해 변환되지 않은 도전층 (708) 의 일부 (708A) 가 변환 (예를 들어, 산화 또는 질화) 된다. 도 7c에 나타난 바와 같이, 패턴 (710) 이 제거되었다. 패턴 (710) 은 임의의 적절한 방법에 의해 제거될 수 있다. 예로서, 패턴 (710) 을 형성하는 하드 마스크 재료가 화학 기계 연마 (CMP) 에 의해 제거될 수 있다.

<71> 도 7d를 참조하면, 상기 도 2a 내지 도 3에서 설명된 식각 공정이 도전층 (708) 의 변환 (예를 들어, 산화 또는 질화) 된 부분 (708A) 을 제거하는데 사용될 수 있다. 도전층 (708) 의 변환된 부분 (708A) 을 제거하면 시드층 (706) 의 일부를 노출시킬 수 있다.

<72> 도 7e를 참조하면, 시드층 (706) 의 노출된 부분 (706A) 도 상기 도 2a 내지 도 3에서 설명된 변환 공정에 의해 또한 변환 (예를 들어, 산화 또는 질화) 될 수 있다. 시드층 (706) 의 노출된 부분 (706A) 은 도전층 (708) 의 변환된 부분 (708A) 이 변환될 때 실질적으로 동시에 변환될 수 있다. 시드층 (706) 의 변환 부분 (706A) 은 상기 도 6e에 설명된 바와 같이 제거될 수 있다. 시드층 (706) 의 변환된 부분 (706A) 을 제거하면 구리층 (708A) 세그먼트들 사이의 원치 않은 도전성 배선들을 제거할 수 있다.

<73> 여기에서 설명된 본 발명의 일부를 형성하는 임의의 동작들은 기계 동작에 유용하다. 또한, 본 발명은 이러한 동작들을 수행하는 장치 또는 디바이스에 관련된다. 그 장치는 요구된 목적을 위해 특별히 구성되거나, 컴퓨터에 저장되는 컴퓨터 프로그램으로 구성되거나 또는 선택적으로 활성화되는 범용 컴퓨터일 수 있다. 특히, 다양한 범용 기계들은 여기에서의 교시에 따라 기록된 컴퓨터 프로그램과 함께 사용되거나, 또는 요구되는 동작을 수행하기 위해 보다 구체화된 장치를 구성하는 것을 보다 용이하게 할 수 있다.

<74> 또한, 본 발명은 컴퓨터 판독가능 매체 상의 컴퓨터 판독가능 코드로서 실시될 수 있다. 컴퓨터 판독 가능 매체는 이후 컴퓨터 시스템에 의해 판독될 수 있는 데이터를 저장할 수 있는 임의의 데이터 저장 디바이스이다. 컴퓨터 판독가능 매체의 예들은 하드 드라이브, NAS (new attached storage), ROM (read-only memory), RAM (random access memory), CD-ROM들, CD-R들, CD-RW들, 자기 테이프 및 다른 광학 및 비광학 데이터 저장 디바이스들을 포함한다. 또한, 컴퓨터 판독가능 매체는 컴퓨터 판독가능 코드가 분산된 방식으로 저장되고 실행되도록 네트워크 연결 컴퓨터 시스템을 통해 분산될 수 있다.

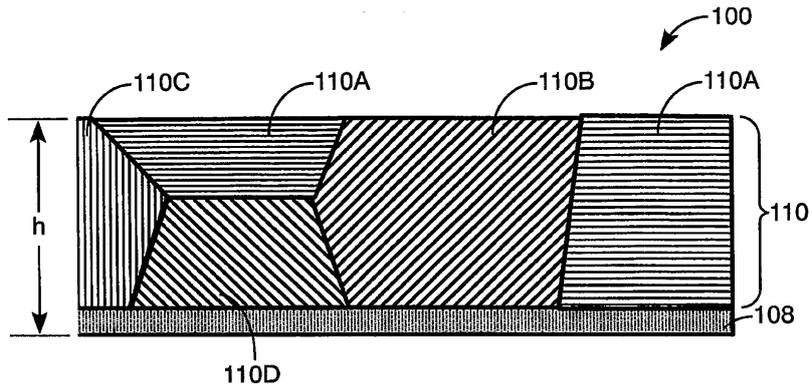
<75> 상기 도면들의 동작에 의해 표시되는 명령들은 도시된 순서대로 수행될 필요가 없고 동작들에 의해 표시되는 모든 공정이 본 발명을 실시하는데 반드시 필요한 것은 아니라는 것을 더 알게 될 것이다. 또한, 상기 도면들 중 소정의 도면에 설명된 공정들이 RAN, ROM 중 어느 하나 또는 이들의 조합, 또는 하드 디스크에 저장된 소프트웨어에서 실행될 수 있다.

<76> 상기 본 발명은 명확한 이해를 위해 다소 상세하게 설명했지만, 첨부된 청구범위의 범위 내에서 소정의 변경 및 변형이 실시될 수 있는 것은 자명하다. 따라서, 본 실시예들은 예시적이고 제한되지 않은 것으로 고려될 수 있고, 본 발명은 여기에서 주어진 설명들에 제한되는 것이 아니라 첨부된 청구범위의 등가물 및 범위내에서 변형될 수 있다.

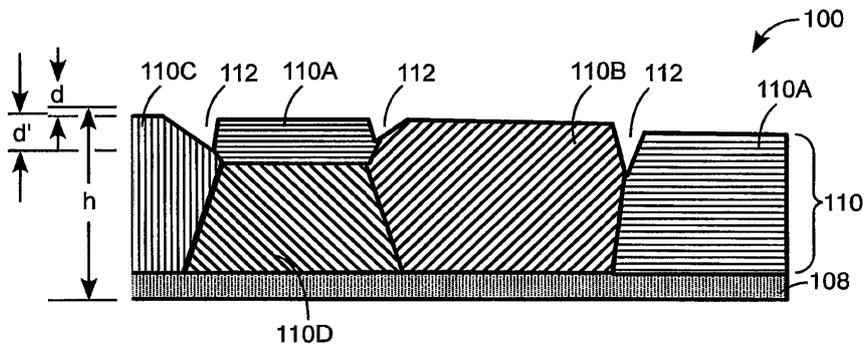
도면의 간단한 설명

- <19> 본 발명은 첨부된 도면과 함께 다음의 상세한 설명에 의해 쉽게 이해될 것이다.
- <20> 도 1a는 본 발명의 일 실시예에 따른, 듀얼 다마신 공정으로 패턴화된 반도체 기판을 나타낸다.
- <21> 도 1b는 본 발명의 일 실시예에 따른, 반도체 기판 상의 층들에 대한 단면도이다.
- <22> 도 1c 및 도 1d는 본 발명의 일 실시예에 따른, 통상적인 식각 공정이 적용된 후 반도체 기판 상의 층들에 대한 단면도를 나타낸다.
- <23> 도 2a 및 도 2b는 본 발명의 일 실시예에 따른, 반도체 기판 상에 형성될 수 있는 층들에 대한 단면도들이다.
- <24> 도 3은 본 발명의 일 실시예에 따른, 구리층의 일부를 변환하고 식각하는 방법 동작에 대한 플로우차트이다.
- <25> 도 4는 본 발명의 일 실시예에 따른, 동적 액체 메니스커스를 지지할 수 있는 근접 헤드 (420) 를 도시한다.

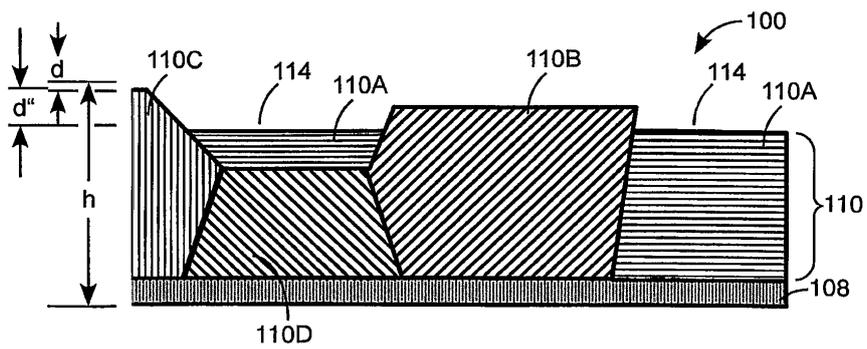
도면1b



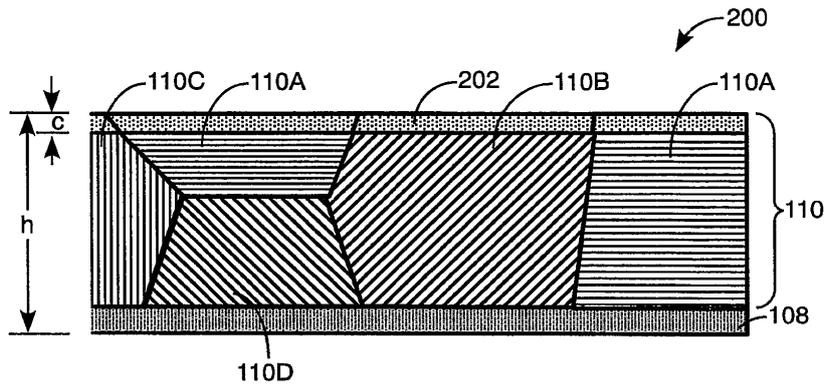
도면1c



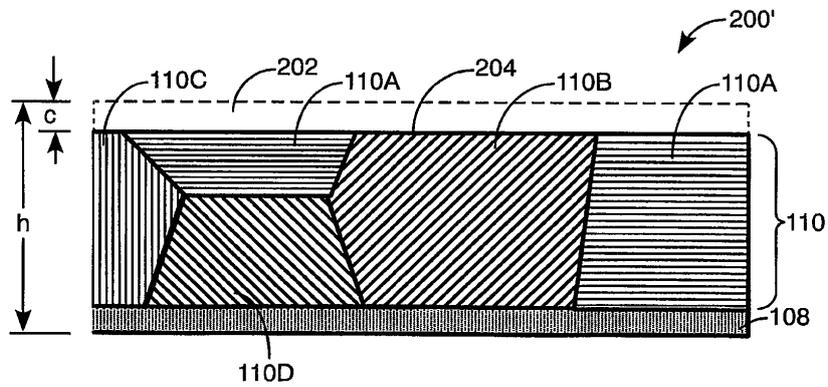
도면1d



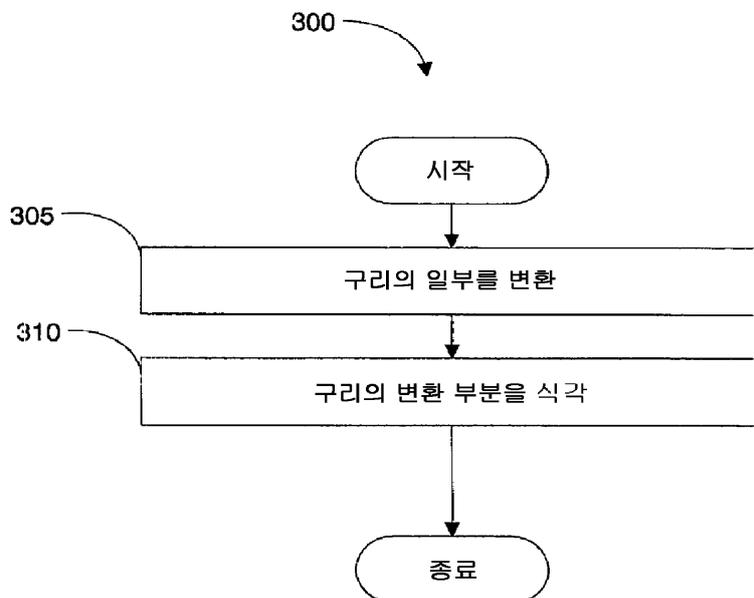
도면2a



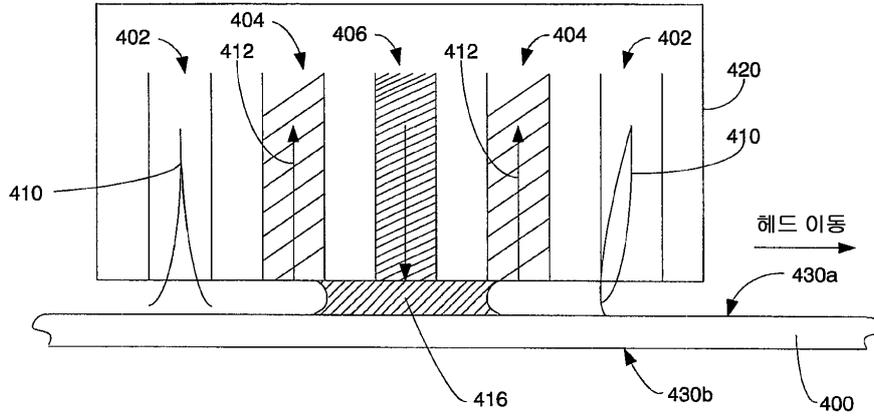
도면2b



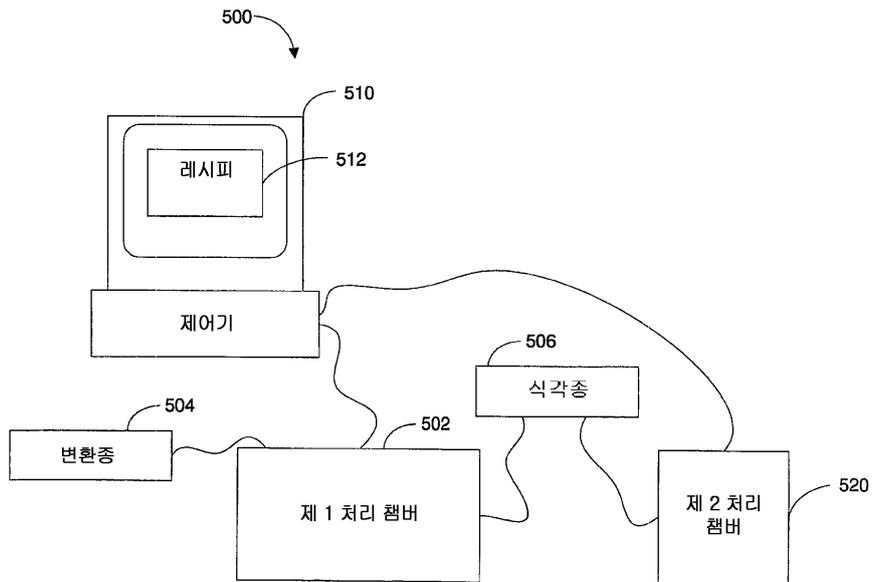
도면3



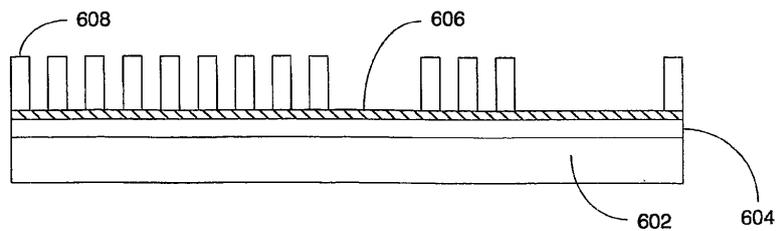
도면4



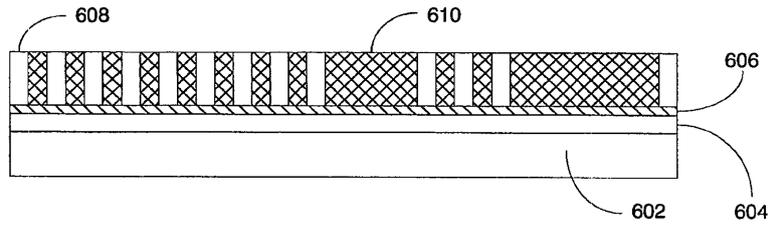
도면5



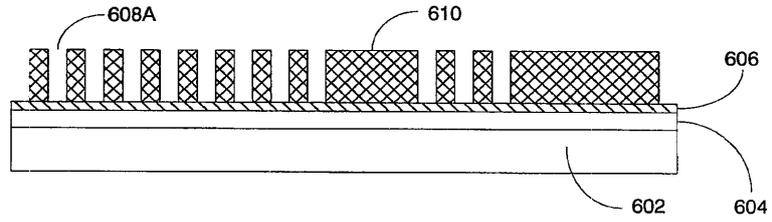
도면6a



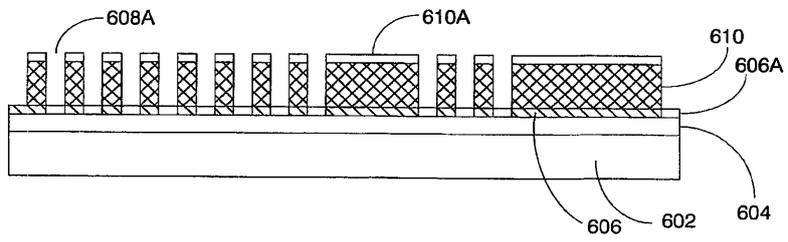
도면6b



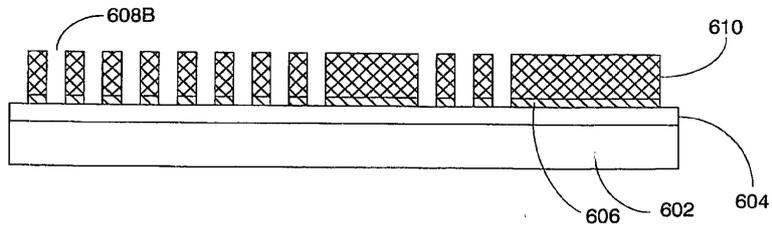
도면6c



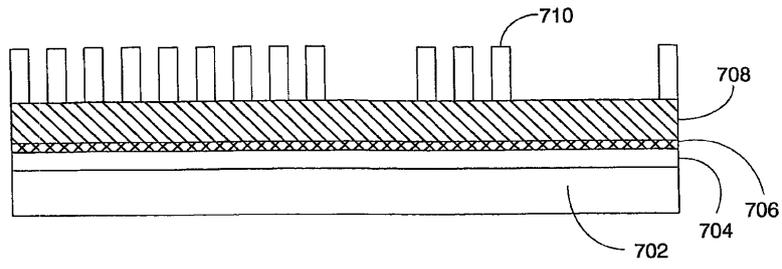
도면6d



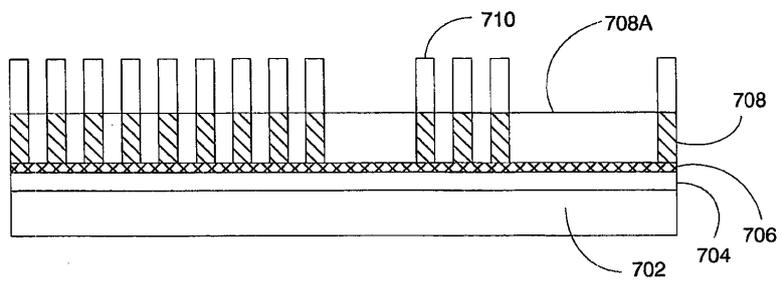
도면6e



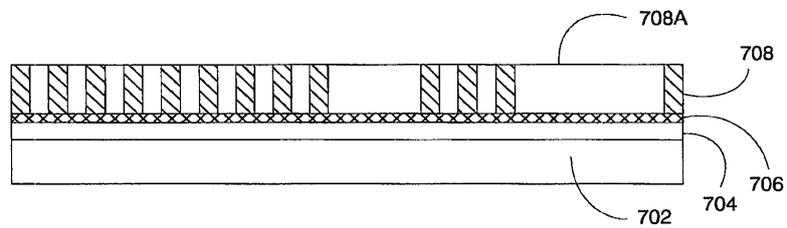
도면7a



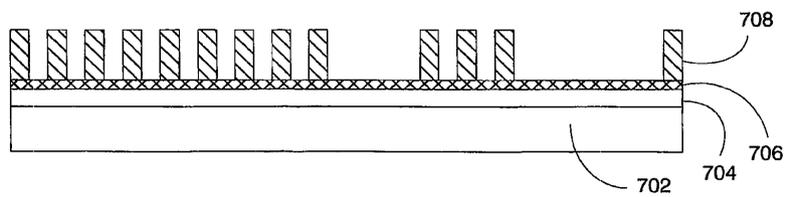
도면7b



도면7c



도면7d



도면7e

