202412165

(19)中華民國智慧財產局

(12)發明說明書公開本 (11)公開編號：TW 202412165 A

(43)公開日： 中華民國 113 (2024) 年 03 月 16 日

(21)申請案號：112118559 (22)申請日： 中華民國 112 (2023) 年 05 月 18 日

(51)Int. Cl.： *H01L21/683 (2006.01)* *H02N13/00 (2006.01)*

(30)優先權：2022/05/26 美國 63/346,205

(71)申請人：日商東京威力科創股份有限公司 (日本) TOKYO ELECTRON LIMITED (JP)
日本

(72)發明人：山本能吏 YAMAMOTO, TAKARI (JP) ；山田和人 YAMADA, KAZUHITO (JP) ；
高橋雅典 TAKAHASHI, MASANORI (JP) ；石川真矢 ISHIKAWA, SHINYA (JP) ；
江崎匠大 EZAKI, SHOTA (JP)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：19 項 圖式數：12 共 46 頁

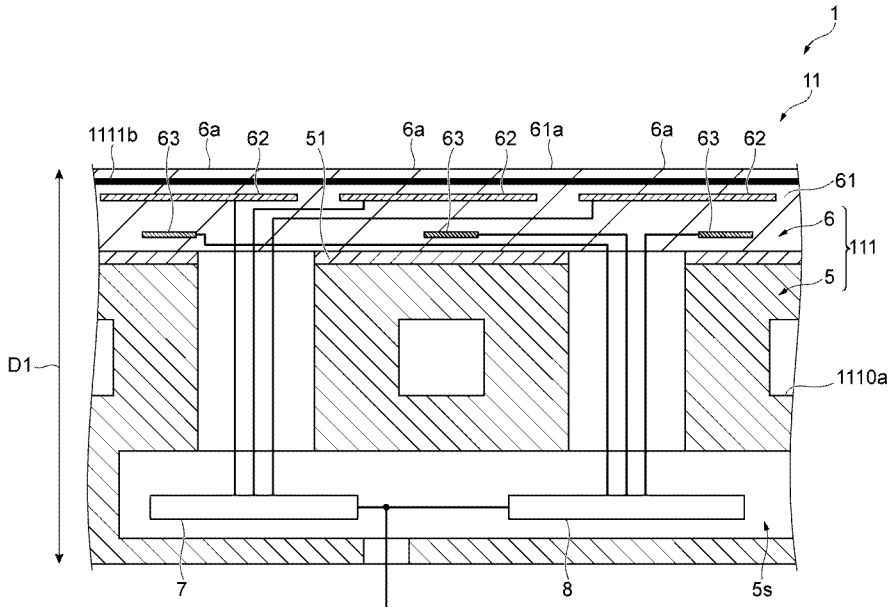
(54)名稱

基板處理裝置

(57)摘要

本發明提供一種基板處理裝置。基板處理裝置具備腔室、基台、靜電吸盤、控制電路、及檢測電路。靜電吸盤配置於基台上。靜電吸盤包括介電體構件、至少 1 個加熱器電極層、及至少 1 個電阻層。介電體構件具有基板支持面。至少 1 個加熱器電極層由第 1 材料形成。至少 1 個電阻層由第 2 材料形成。至少 1 個電阻層係具有 300 μm 以下之厚度者。第 2 材料之電阻溫度係數為第 1 材料之電阻溫度係數以上。

指定代表圖：



【圖3】

符號簡單說明：

1:電漿處理裝置

5:基台

5s:內部空間

6:靜電吸盤

6a:複數個區

7:控制電路

8:檢測電路

11:基板支持部

51:隔熱構件

61:介電體構件

61a:支持面

62:複數個加熱器電極層

63:複數個電阻層

111:本體部

1110a:流路

1111b:靜電電極

D1:厚度方向

202412165

【發明摘要】

【中文發明名稱】

基板處理裝置

【中文】

本發明提供一種基板處理裝置。基板處理裝置具備腔室、基台、靜電吸盤、控制電路、及檢測電路。靜電吸盤配置於基台上。靜電吸盤包括介電體構件、至少1個加熱器電極層、及至少1個電阻層。介電體構件具有基板支持面。至少1個加熱器電極層由第1材料形成。至少1個電阻層由第2材料形成。至少1個電阻層係具有300 μm以下之厚度者。第2材料之電阻溫度係數為第1材料之電阻溫度係數以上。

【指定代表圖】

圖3

【代表圖之符號簡單說明】

1:電漿處理裝置

5:基台

5s:內部空間

6:靜電吸盤

6a:複數個區

7:控制電路

8:檢測電路

11:基板支持部

51:隔熱構件

61:介電體構件

61a:支持面

62:複數個加熱器電極層

63:複數個電阻層

111:本體部

1110a:流路

1111b:靜電電極

D1:厚度方向

【發明說明書】

【中文發明名稱】

基板處理裝置

【技術領域】

【0001】 本發明之示例性實施方式係關於一種基板處理裝置。

【先前技術】

【0002】 基板處理裝置用於針對基板之基板處理。基板處理裝置具備腔室、配置於腔室內之基台、及配置於基台上之靜電吸盤。於下述專利文獻1中，靜電吸盤內配置有加熱器。

先前技術文獻

專利文獻

【0003】 專利文獻1:日本專利特開2021-163902號公報

【發明內容】

[發明所欲解決之問題]

【0004】 本發明提供一種特定出靜電吸盤之溫度之技術。

[解決問題之技術手段]

【0005】 於一示例性實施方式中，提供一種基板處理裝置。基板處理裝置具備腔室、基台、靜電吸盤、控制電路、及檢測電路。腔室於其內部提供處理空間。基台配置於處理空間內。基台於其內部提供內部空間。靜電吸盤配置於基台上。靜電吸盤包括介電體構件、至少1個加熱器電極層、及至少1個電阻層。介電體構件具有支持面。支持面包含基板支持面。至少1個加熱器電極層配置於介電體構件之中。至少1個加熱器電極層由第1材料形成。至少1個電阻層配置於介電體構件之中。至少1個電阻層

由第2材料形成。至少1個電阻層係具有300 μm以下之厚度者。第2材料之電阻溫度係數為第1材料之電阻溫度係數以上。控制電路配置於內部空間內。控制電路構成為控制施加至至少1個加熱器電極層之電力。檢測電路配置於內部空間內。檢測電路構成為檢測施加至至少1個電阻層之電壓。

[發明之效果]

【0006】 根據一示例性實施方式，可提供一種特定出靜電吸盤之溫度之技術。

【圖式簡單說明】

【0007】

圖1係用於說明電漿處理系統之構成例之圖。

圖2係用於說明電容耦合型電漿處理裝置之構成例之圖。

圖3係一示例性實施方式之基板支持部之部分放大剖視圖。

圖4係表示一示例性實施方式之靜電吸盤之構成之分解側視圖。

圖5係表示一示例性實施方式之檢測電路之構成之圖。

圖6係表示一示例性實施方式之靜電吸盤之複數個區(zone)之構成的俯視圖。

圖7係另一示例性實施方式之靜電吸盤之部分放大剖視圖。

圖8係又一示例性實施方式之靜電吸盤之部分放大剖視圖。

圖9係又一示例性實施方式之靜電吸盤之部分放大剖視圖。

圖10係又一示例性實施方式之靜電吸盤之部分放大剖視圖。

圖11係又一示例性實施方式之靜電吸盤之部分放大剖視圖。

圖12係表示另一示例性實施方式之檢測電路之構成之圖。

【實施方式】

【0008】 以下，參照圖式對各示例性實施方式詳細地進行說明。再者，於各圖式中，對於相同或相當之部分標註相同之符號。

【0009】 參照圖1及圖2，對作為一示例性實施方式之基板處理裝置之電漿處理裝置進行說明。

【0010】 圖1係用於說明電漿處理系統之構成例之圖。於一實施方式中，電漿處理系統包括電漿處理裝置1及控制部2。電漿處理系統係基板處理系統之一例，電漿處理裝置1係基板處理裝置之一例。電漿處理裝置1包括電漿處理腔室10、基板支持部11及電漿產生部12。電漿處理腔室10具有電漿處理空間。又，電漿處理腔室10具有：至少1個氣體供給口，其用於將至少1種處理氣體供給至電漿處理空間；及至少1個氣體排出口，其用於自電漿處理空間排出氣體。氣體供給口與後述氣體供給部20連接，氣體排出口與後述排氣系統40連接。基板支持部11配置於電漿處理空間內，具有用於支持基板之基板支持面。

【0011】 電漿產生部12構成為由供給至電漿處理空間內之至少1種處理氣體產生電漿。於電漿處理空間中形成之電漿可為電容耦合電漿(CCP：Capacitively Coupled Plasma)、感應耦合電漿(ICP：Inductively Coupled Plasma)、ECR電漿(Electron-Cyclotron-Resonance Plasma，電子迴旋諧振電漿)、螺旋波激發電漿(HWP：Helicon Wave Plasma)、或表面波電漿(SWP：Surface Wave Plasma)等。又，可使用包括AC(Alternating Current，交流)電漿產生部及DC(Direct Current，直流)電漿產生部之各種類型之電漿產生部。於一實施方式中，AC電漿產生部中所使用之AC信號(AC電力)具有100 kHz～10 GHz之範圍內之頻率。因此，AC信號包括RF(Radio Frequency，射頻)信號及微波信號。於一實施

方式中，RF信號具有100 kHz～150 MHz之範圍內之頻率。

【0012】 控制部2對使電漿處理裝置1執行本發明中所述之各步驟之電腦可執行指令進行處理。控制部2可構成為控制電漿處理裝置1之各元件以執行此處所述之各種步驟。於一實施方式中，控制部2之一部分或全部可包含於電漿處理裝置1中。控制部2亦可包含處理部2a1、記憶部2a2及通訊介面2a3。控制部2例如電腦2a實現。處理部2a1可構成為藉由自記憶部2a2讀出程式，並執行所讀出之程式而進行各種控制動作。該程式可預先存儲於記憶部2a2，必要時，可經由介質而取得。所取得之程式存儲於記憶部2a2，由處理部2a1自記憶部2a2讀出並執行。介質可為電腦2a讀取之各種記憶介質，亦可為與通訊介面2a3連接之通訊線路。處理部2a1可為CPU(Central Processing Unit，中央處理單元)。記憶部2a2可包括RAM(Random Access Memory，隨機存取記憶體)、ROM(Read Only Memory，唯讀記憶體)、HDD(Hard Disk Drive，硬式磁碟機)、SSD(Solid State Drive，固態硬碟)、或該等之組合。通訊介面2a3可經由LAN(Local Area Network，區域網路)等通訊線路與電漿處理裝置1之間進行通訊。

【0013】 以上，對各示例性實施方式進行了說明，但並不限定於上述示例性實施方式，可進行各種添加、省略、置換、及變更。又，能夠組合不同實施方式中之元件從而形成其他實施方式。

【0014】 以下，對作為電漿處理裝置1之一例之電容耦合型電漿處理裝置之構成例進行說明。圖2係用於說明電容耦合型電漿處理裝置之構成例之圖。

【0015】 電容耦合型電漿處理裝置1包括電漿處理腔室10、氣體供

給部20、電源30及排氣系統40。又，電漿處理裝置1包括基板支持部11及氣體導入部。氣體導入部構成為將至少1種處理氣體導入電漿處理腔室10內。氣體導入部包括簇射頭13。基板支持部11配置於電漿處理腔室10內。簇射頭13配置於基板支持部11之上方。於一實施方式中，簇射頭13構成電漿處理腔室10之頂部(ceiling)之至少一部分。電漿處理腔室10具有由簇射頭13、電漿處理腔室10之側壁10a及基板支持部11界定之電漿處理空間10s。電漿處理腔室10接地。簇射頭13及基板支持部11與電漿處理腔室10之殼體電性絕緣。

【0016】 基板支持部11包括本體部111及環總成112。本體部111具有用於支持基板W之中央區域111a、及用於支持環總成112之環狀區域111b。晶圓為基板W之一例。俯視時，本體部111之環狀區域111b包圍本體部111之中央區域111a。基板W配置於本體部111之中央區域111a上，環總成112以包圍本體部111之中央區域111a上之基板W之方式配置於本體部111之環狀區域111b上。因此，中央區域111a亦稱為用於支持基板W之基板支持面，環狀區域111b亦稱為用於支持環總成112之環支持面。

【0017】 於一實施方式中，本體部111包括基台5及靜電吸盤6。基台5包括導電性構件。基台5之導電性構件可作為下部電極發揮功能。靜電吸盤6配置於基台5之上。靜電吸盤6包括陶瓷構件1111a及配置於陶瓷構件1111a內之靜電電極1111b。陶瓷構件1111a具有中央區域111a。於一實施方式中，陶瓷構件1111a亦具有環狀區域111b。再者，如環狀靜電吸盤或環狀絕緣構件之類之包圍靜電吸盤6之其他構件亦可具有環狀區域111b。於此情形時，環總成112可配置於環狀靜電吸盤或環狀絕緣構件之上，亦可配置於靜電吸盤6與環狀絕緣構件兩者之上。又，耦合至後述RF

電源31及/或DC電源32之至少1個RF/DC電極可配置於陶瓷構件1111a內。於此情形時，至少1個RF/DC電極作為下部電極發揮功能。於後述偏壓RF信號及/或DC信號供給至至少1個RF/DC電極之情形時，RF/DC電極亦稱為偏壓電極。再者，基台5之導電性構件及至少1個RF/DC電極可作為複數個下部電極發揮功能。又，靜電電極1111b可作為下部電極發揮功能。因此，基板支持部11包括至少1個下部電極。

【0018】 環總成112包括1個或複數個環狀構件。於一實施方式中，1個或複數個環狀構件包括1個或複數個邊緣環及至少1個蓋環。邊緣環由導電性材料或絕緣材料形成，蓋環由絕緣材料形成。

【0019】 又，基板支持部11可包括構成為將靜電吸盤6、環總成112及基板中之至少1者調節為目標溫度之調溫模組。調溫模組可包括加熱器、傳熱介質、流路1110a、或該等之組合。流路1110a中流動有如鹽水或氣體之類之傳熱流體。於一實施方式中，流路1110a形成於基台5內，1個或複數個加熱器配置於靜電吸盤6之陶瓷構件1111a內。又，基板支持部11可包括構成為向基板W之背面與中央區域111a之間之間隙供給傳熱氣體之傳熱氣體供給部。

【0020】 簇射頭13構成為將來自氣體供給部20之至少1種處理氣體導入電漿處理空間10s內。簇射頭13具有至少1個氣體供給口13a、至少1個氣體擴散室13b、及複數個氣體導入口13c。供給至氣體供給口13a之處理氣體通過氣體擴散室13b自複數個氣體導入口13c導入電漿處理空間10s內。又，簇射頭13包括至少1個上部電極。再者，除簇射頭13以外，氣體導入部亦可包括安裝於1個或複數個開口部之1個或複數個側氣體注入部(SGI，Side Gas Injector)，該1個或複數個開口部形成於側壁10a。

【0021】 氣體供給部20可包括至少1個氣體源21及至少1個流量控制器22。於一實施方式中，氣體供給部20構成為將至少1種處理氣體自與各者對應之氣體源21經由與各者對應之流量控制器22供給至簇射頭13。各流量控制器22例如可包括質量流量控制器或壓力控制式流量控制器。進而，氣體供給部20可包括對至少1種處理氣體之流量進行調變或脈衝化之至少1個流量調變裝置。

【0022】 電源30包括經由至少1個阻抗匹配電路耦合至電漿處理腔室10之RF電源31。RF電源31構成為將至少1個RF信號(RF電力)供給至至少1個下部電極及/或至少1個上部電極。藉此，由供給至電漿處理空間10s之至少1種處理氣體形成電漿。因此，RF電源31可作為電漿產生部12之至少一部分發揮功能。又，藉由將偏壓RF信號供給至至少1個下部電極，可於基板W上產生偏壓電位，並將所形成之電漿中之離子成分饋入基板W。

【0023】 於一實施方式中，RF電源31包括第1RF產生部31a及第2RF產生部31b。第1RF產生部31a構成為經由至少1個阻抗匹配電路耦合至至少1個下部電極及/或至少1個上部電極，並產生電漿產生用之源RF信號(源RF電力)。於一實施方式中，源RF信號具有10 MHz～150 MHz之範圍內之頻率。於一實施方式中，第1RF產生部31a亦可構成為產生具有不同頻率之複數個源RF信號。所產生之1個或複數個源RF信號供給至至少1個下部電極及/或至少1個上部電極。

【0024】 第2RF產生部31b構成為經由至少1個阻抗匹配電路耦合至至少1個下部電極，並產生偏壓RF信號(偏壓RF電力)。偏壓RF信號之頻率可與源RF信號之頻率相同，亦可不同。於一實施方式中，偏壓RF信號具有較源RF信號之頻率低之頻率。於一實施方式中，偏壓RF信號具有100

kHz～60 MHz之範圍內之頻率。於一實施方式中，第2RF產生部31b亦可構成為產生具有不同頻率之複數個偏壓RF信號。所產生之1個或複數個偏壓RF信號供給至至少1個下部電極。又，於各實施方式中，源RF信號及偏壓RF信號中之至少1者可進行脈衝化。

【0025】 又，電源30可包括耦合至電漿處理腔室10之DC電源32。DC電源32包括第1DC產生部32a及第2DC產生部32b。於一實施方式中，第1DC產生部32a構成為與至少1個下部電極連接，以產生第1DC信號。所產生之第1DC信號施加至至少1個下部電極。於一實施方式中，第2DC產生部32b構成為與至少1個上部電極連接，以產生第2DC信號。所產生之第2DC信號施加至至少1個上部電極。

【0026】 於各實施方式中，第1及第2DC信號可進行脈衝化。於此情形時，電壓脈衝之序列施加至至少1個下部電極及/或至少1個上部電極。電壓脈衝可具有矩形、梯形、三角形或該等之組合之脈衝波形。於一實施方式中，用於根據DC信號產生電壓脈衝之序列之波形產生部連接於第1DC產生部32a與至少1個下部電極之間。因此，第1DC產生部32a及波形產生部構成電壓脈衝產生部。於第2DC產生部32b及波形產生部構成電壓脈衝產生部之情形時，電壓脈衝產生部與至少1個上部電極連接。電壓脈衝可具有正極性，亦可具有負極性。又，電壓脈衝之序列可於1個週期內包括1個或複數個正極性電壓脈衝及1個或複數個負極性電壓脈衝。再者，除RF電源31以外，亦可設置第1及第2DC產生部32a、32b，可設置第1DC產生部32a來代替第2RF產生部31b。

【0027】 排氣系統40例如可與設於電漿處理腔室10之底部之氣體排出口10e連接。排氣系統40可包括壓力調節閥及真空泵。藉由壓力調節閥

調節電漿處理空間10s內之壓力。真空泵可包括渦輪分子泵、乾式真空泵或該等之組合。

【0028】 以下，參照圖3～圖6，對一實施方式之電漿處理裝置進行說明。圖3係一示例性實施方式之基板支持部之部分放大剖視圖。如上所述，電漿處理裝置1具備腔室10、基台5、及靜電吸盤6。腔室10於其內部提供處理空間10s。基台5配置於處理空間10s內。基台5於其內部提供內部空間5s。

【0029】 靜電吸盤6配置於基台5上。於一例中，靜電吸盤6可介隔隔熱構件(接著層)51配置於基台5上。隔熱構件51例如由聚矽氧形成。靜電吸盤6包括介電體構件61、至少1個加熱器電極層、及至少1個電阻層。至少1個電阻層具有300 μm以下之厚度。於一實施方式中，至少1個電阻層可具有100 μm以下之厚度。

【0030】 以下，對具備複數個加熱器電極層62及複數個電阻層63之電漿處理裝置1進行說明，但電漿處理裝置1亦可具備單一加熱器電極層及單一電阻層。複數個電阻層63之各者具有300 μm以下之厚度。複數個電阻層63之各者亦可具有100 μm以下之厚度。

【0031】 陶瓷構件1111a係介電體構件61之一例。陶瓷構件1111a可藉由熔射形成。介電體構件61可由聚醯亞胺形成。介電體構件61具有支持面61a。支持面61a係介電體構件61及靜電吸盤6各者之上表面。支持面61a包括基板支持面、即中央區域111a。支持面61a亦可包括環支持面、即環狀區域111b。

【0032】 如圖3所示，複數個加熱器電極層62配置於介電體構件61內。複數個電阻層63配置於介電體構件61內。於一實施方式中，靜電吸

盤6內之厚度方向D1上之複數個加熱器電極層62之位置與厚度方向D1上之複數個電阻層63之位置不同。於一例中，靜電吸盤6內之厚度方向D1上之複數個加熱器電極層62之位置為自支持面61a至靜電吸盤6之厚度之6/7處之位置、或較自支持面61a至靜電吸盤6之厚度之6/7處更接近支持面61a之位置。於一實施方式中，複數個加熱器電極層62可於複數個電阻層63與支持面61a之間延伸。於一例中，靜電電極1111b可於複數個加熱器電極層62與支持面61a之間延伸。

【0033】 圖4係表示一示例性實施方式之靜電吸盤之構成之分解側視圖。於一例中，介電體構件61包括所積層之複數個介電體層61b。厚度方向D1可與複數個介電體層61b之積層方向相同。介電體層61b之厚度例如為0.35 mm。於一例中，複數個加熱器電極層62及複數個電阻層63分別配置於複數個介電體層61b中之2個介電體層上。2個介電體層可於積層方向上鄰接。於此情形時，厚度方向D1上之複數個加熱器電極層62與複數個電阻層63之間之距離為0.35 mm以上。

【0034】 如圖4所示，複數個加熱器電極層62之各者可包括第1端62a及第2端62b。於一例中，複數個加熱器電極層62之各者於複數個介電體層61b中之相對應之介電體層上以自第1端62a蜿蜒至第2端62b之方式延伸。複數個電阻層63之各者可包括第1端63a及第2端63b。於一例中，複數個電阻層63之各者於複數個介電體層61b中之相對應之介電體層上以自第1端63a蜿蜒至第2端63b之方式延伸。

【0035】 複數個加熱器電極層62由第1材料形成。於一例中，第1材料包含選自由鎢、銅、銀、及鋁所組成之第1組材料中之至少1種材料。複數個電阻層63由第2材料形成。於一例中，第2材料包含選自由鎢、鎳、

鉬、及鉑所組成之第2組材料中之至少1種材料。

【0036】 第2材料之電阻溫度係數為第1材料之電阻溫度係數以上。具體而言，以使第2材料之電阻溫度係數為第1材料之電阻溫度係數以上之方式，自第1組材料及第2組材料中分別選擇第1材料及第2材料。於一實施方式中，第2材料可為鎢。第1材料及第2材料可為鎢。第1材料可為銅，第2材料可為鎢。第1材料可為鎢，第2材料可為鎳。第1材料可為銀，第2材料可為鉬。第1材料可為鋁，第2材料可為鉬。於一實施方式中，第2材料之電阻溫度係數可大於第1材料之電阻溫度係數。

【0037】 如圖3所示，電漿處理裝置1進而具備控制電路7及檢測電路8。於一例中，控制電路7及檢測電路8彼此可通訊地進行連接。控制電路7及檢測電路8可與控制部2可通訊地進行連接。控制電路7及檢測電路8可為控制部2之一部分。控制電路7配置於內部空間5s之中。控制電路7構成為控制施加至複數個加熱器電極層62各者之電力。控制電路7可與第1端62a及第2端62b各者電性連接。

【0038】 檢測電路8配置於內部空間5s之中。檢測電路8構成為檢測施加至複數個電阻層63各者之電壓。檢測電路8可與第1端63a及第2端63b各者電性連接。

【0039】 圖5係表示一示例性實施方式之檢測電路之構成之圖。於一實施方式中，檢測電路8可包括複數個電阻分壓電路81及複數個A/D(Analog/Digital，類比數位)轉換器82。如圖5所示，複數個電阻分壓電路81之各者包括複數個電阻層63中之相對應之電阻層630及基準電阻R。基準電阻R與電阻層630串聯連接。基準電阻R之一端與連接電源，基準電阻R之另一端與電阻層630之一端(例如第1端63a)連接。電阻層630之

另一端(例如第2端63b)與接地極G連接。複數個A/D轉換器82之各者將施加至對應之電阻層630之電壓轉換為數位值。

【0040】 於一實施方式中，複數個A/D轉換器82之各者與電阻層630之第1端63a連接。第1端63a與基準電阻R連接。第2端63b可與接地極G連接。向基準電阻R及電阻層630施加電源電壓。向電阻層630施加R2/(R1＋R2)×Vin之電壓。其中，R1係基準電阻R之電阻值，R2係電阻層630之電阻值，Vin係電源電壓。A/D轉換器82將施加至電阻層630之電壓轉換為數位值。於一例中，檢測電路8進而包括FPGA83(Field Programmable Gate Array，場可程式化閘陣列)。FPGA83自A/D轉換器82取得數位，以可通訊之形式輸出該數位值。

【0041】 於電漿處理裝置1中，根據由控制電路7控制之施加電力控制複數個加熱器電極層62之發熱量。靜電吸盤6之溫度根據複數個加熱器電極層62之發熱量而發生變化。若靜電吸盤6之溫度發生變化，則配置於介電體構件61內之複數個電阻層63中之相對應之電阻層630之溫度發生變化。若電阻層630之溫度發生變化，則電阻層630之電阻值與形成電阻層630之第2材料之電阻溫度係數成比例地發生變化。

【0042】 於複數個電阻分壓電路81中，若電阻層630之電阻值根據靜電吸盤6之溫度發生變化，則施加至電阻層630之電壓發生變化。藉此，可根據施加至電阻層630之電壓特定出電阻層630之溫度。因此，於電漿處理裝置1中，可特定出靜電吸盤之溫度。

【0043】 於一例中，檢測電路8構成為根據施加至電阻層630之電壓特定出電阻層630之溫度。複數個電阻層63之溫度與施加至複數個電阻層63之電壓各者之關係可預先賦予。於一例中，檢測電路8記憶基準電阻R

之電阻值及基準電壓。於其他例中，控制電路7可構成為根據施加至電阻層630之電壓特定出電阻層630之溫度。控制電路7可自檢測電路8取得施加至電阻層630之電壓。進而，於其他例中，控制部2可構成為根據施加至電阻層630之電壓特定出電阻層630之溫度。

【0044】 圖6係表示一示例性實施方式之靜電吸盤之複數個區之構成的俯視圖。圖6示出了自厚度方向D1觀察時之支持面61a。於圖6之例中，自厚度方向D1觀察時，支持面61a具有以中心軸線AX為中心之圓形。於一實施方式中，支持面61a包含複數個區域61c。於一例中，相對於中心軸線AX同心之區域包含複數個區域61c中之一個以上對應之區域。複數個區域61c可包括包含中心軸線AX之複數個扇形區域、及以中心軸線AX為中心之複數個扇梯形區域。靜電吸盤6包括分別包含複數個區域61c之複數個區6a。如圖6所示，複數個區6a可分別包括自厚度方向D1觀察時與該複數個區6a重疊之複數個區域61c。於圖6中所示之例中，靜電吸盤6包括32個區，但並不限定於此。靜電吸盤6可包括32個以上之區，亦可包括較32個更少之區。

【0045】 以下，參照圖3及圖6。於一實施方式中，複數個加熱器電極層62分別配置於複數個區6a內。複數個電阻層63分別配置於複數個區6a內。控制電路7構成為控制分別向複數個加熱器電極層62施加之複數個施加電力。檢測電路8構成為檢測分別向複數個電阻層63施加之複數個電壓值。

【0046】 於電漿處理裝置1中，根據由控制電路7控制之複數個施加電力，分別控制複數個加熱器電極層62之發熱量。複數個區6a之溫度根據複數個加熱器電極層62之發熱量而分別發生變化。若複數個區6a之溫度分

別發生變化，則配置於複數個區6a中之相對應之區之介電體構件61內之電阻層630的溫度發生變化。若電阻層630之溫度發生變化，則電阻層630之電阻值與形成電阻層630之第2材料之電阻溫度係數成比例地發生變化。

【0047】 若電阻層630之電阻值發生變化，則施加至電阻層630之電壓發生變化。藉此，根據施加至電阻層630之電壓，特定出電阻層630之溫度。因此，於電漿處理裝置1中，分別特定出複數個區6a之溫度。

【0048】 以下，參照圖7，對其他實施方式之電漿處理裝置之靜電吸盤之構成進行說明。圖7係另一示例性實施方式之靜電吸盤之部分放大剖視圖。以下，對於圖7中所示之電漿處理裝置1A之靜電吸盤6A，就與電漿處理裝置1之靜電吸盤6之不同點之觀點進行說明。

【0049】 於電漿處理裝置1A中，複數個電阻層63於複數個加熱器電極層62與支持面61a之間延伸。根據電漿處理裝置1A，複數個電阻層63設置於較複數個加熱器電極層62更靠近支持面61a處，故而複數個電阻層63之溫度與支持面61a之溫度之差較小。再者，靜電電極1111b可於複數個電阻層63與支持面61a之間延伸。

【0050】 以下，參照圖8，對又一其他實施方式之電漿處理裝置之靜電吸盤之構成進行說明。圖8係又一示例性實施方式之靜電吸盤之部分放大剖視圖。以下，對於圖8中所示之電漿處理裝置1B之靜電吸盤6B，就與電漿處理裝置1A之靜電吸盤6A之不同點之觀點進行說明。

【0051】 靜電吸盤6B包括至少1個高頻電極層。於圖8中所示之例中，靜電吸盤6B包括複數個高頻電極層64。複數個高頻電極層64可分別配置於複數個區6a內。複數個高頻電極層64之各者與基台5電性連接。複數個高頻電極層64可由與形成基台5之材料相同之材料形成。於一例中，

複數個高頻電極層64由鋁形成。於一實施方式中，電漿處理裝置1B進而具備高頻電源。該高頻電源與基台5電性連接。RF電源31係該高頻電源之一例。

【0052】 複數個高頻電極層64於靜電吸盤6B內分別包圍複數個加熱器電極層62及複數個電阻層63。自厚度方向D1觀察時，複數個加熱器電極層62及複數個電阻層63可分別被複數個高頻電極層64覆蓋。於一實施方式中，靜電電極1111b可於支持面61a與複數個高頻電極層64之間延伸。

【0053】 於電漿處理裝置1B中，由於複數個高頻電極層64與基台5同電位，故而複數個高頻電極層64可作為下部電極發揮功能。複數個加熱器電極層62及複數個電阻層63被具有與基台5相同之電位之複數個高頻電極層64包圍。因此，可抑制由RF信號(RF電力)引起之RF雜訊被添加到複數個電阻層63。

【0054】 靜電吸盤6B可包括單一高頻電極層。單一高頻電極層可橫跨複數個區6a而配置。單一高頻電極層於靜電吸盤6B內包圍複數個加熱器電極層62及複數個電阻層63。自厚度方向D1觀察時，複數個加熱器電極層62及複數個電阻層63可被單一高頻電極層覆蓋。

【0055】 以下，參照圖9，對又一實施方式之電漿處理裝置之靜電吸盤之構成進行說明。圖9係又一示例性實施方式之靜電吸盤之部分放大剖視圖。以下，對於圖9中所示之電漿處理裝置1C之靜電吸盤6C，就與電漿處理裝置1A之靜電吸盤6A之不同點之觀點進行說明。

【0056】 靜電吸盤6C包括複數個電阻層63C。複數個電阻層63C之各者包括第1電阻層631及第2電阻層632。第2電阻層632於第1電阻層631

與支持面61a之間延伸。靜電電極1111b可於第2電阻層632與支持面61a之間延伸。控制部2構成為分別檢測施加至第1電阻層631之第1電壓及施加至第2電阻層632之第2電壓。檢測電路8可構成為分別檢測施加至第1電阻層631之第1電壓及施加至第2電阻層632之第2電壓。

【0057】 於一例中，於電漿處理裝置1C中，檢測電路8包括分別與第1電阻層631及第2電阻層632對應之複數個電阻分壓電路81及複數個A/D轉換器82。

【0058】 複數個電阻分壓電路81中之與第1電阻層631對應之第1電阻分壓電路包括第1電阻層631及第1基準電阻，來代替電阻層630及基準電阻R。複數個電阻分壓電路81中之與第2電阻層632對應之第2電阻分壓電路包括第2電阻層632及第2基準電阻，來代替電阻層630及基準電阻R。複數個A/D轉換器82中之與第1電阻層631對應之第1A/D轉換器將施加至第1電阻層631之電壓轉換為數位值。複數個A/D轉換器82中之與第2電阻層632對應之第2A/D轉換器將施加至第2電阻層632之電壓轉換為數位值。

【0059】 向第1電阻層631施加第1電壓。向第2電阻層632施加第2電壓。控制部2構成為根據第1電壓及第2電壓，分別特定出第1電阻層631之第1溫度及第2電阻層632之第2溫度。於其他例中，檢測電路8或控制電路7可構成為根據第1電壓及第2電壓，分別特定出第1電阻層631之第1溫度及第2電阻層632之第2溫度。

【0060】 控制部2構成為基於第1溫度T1(K)、第2溫度T2(K)、介電體構件61之熱導率S(W/(m·K))、以及厚度方向D1上之第1電阻層631與第2電阻層632之間之距離L(m)，特定出來自支持面61a之熱通量q(W/m^2)。

【0061】 於一例中，控制部2基於下述關係特定出熱通量q。

$$q = (T2 - T1)/(L/S)$$

【0062】 熱導率S(W/(m·K))及距離L(m)可預先賦予。於一例中，控制部2記憶熱導率S(W/(m·K))及距離L(m)。

【0063】 以下，參照圖10，對又一實施方式之電漿處理裝置之靜電吸盤之構成進行說明。圖10係又一示例性實施方式之靜電吸盤之部分放大剖視圖。以下，對於圖10中所示之電漿處理裝置1D之靜電吸盤6D，就與電漿處理裝置1之靜電吸盤6之不同點之觀點進行說明。

【0064】 靜電吸盤6D內之厚度方向D1上之複數個加熱器電極層62之位置與厚度方向D1上之複數個電阻層63之位置相同。於一例中，厚度方向D1上之支持面61a與複數個加熱器電極層62之間之距離與厚度方向D1上之支持面61a與複數個電阻層63之間之距離彼此相等。於電漿處理裝置1D中，於靜電吸盤6D內之厚度方向D1上，複數個加熱器電極層62與複數個電阻層63配置於相同之位置。

【0065】 以下，參照圖11，對又一實施方式之電漿處理裝置之靜電吸盤之構成進行說明。圖11係又一示例性實施方式之靜電吸盤之部分放大剖視圖。以下，對於圖11中所示之電漿處理裝置1E之靜電吸盤6E，就與電漿處理裝置1之靜電吸盤6之不同點之觀點進行說明。

【0066】 靜電吸盤6E包括複數個電阻層63E。複數個電阻層63E分別包括複數個層63c。於一例中，電阻層630可包括複數個層63c。複數個層63c之各者為電阻層。於靜電吸盤6E內，複數個層63c積層於支持面61a與基台5之間。於一例中，複數個層63c積層於基台5與複數個加熱器電極層62之間。複數個層63c可積層於支持面61a與複數個加熱器電極層62之間。複數個層63c串聯連接。複數個層63c之中彼此鄰接之層可藉由導孔串

聯連接。

【0067】 以上，對各示例性實施方式進行了說明，但並不限定於上述示例性實施方式，可進行各種添加、省略、置換、及變更。又，可組合不同實施方式中之元件來形成其他實施方式。

【0068】 於其他實施方式中，控制電路7及檢測電路8可配置於內部空間5s外。

【0069】 圖12係表示另一示例性實施方式之檢測電路之構成之圖。如圖12所示，檢測電路8可包括定電流源I來代替基準電阻R。定電流源I與電阻層630連接。A/D轉換器82將施加至電阻層630之電壓轉換為數位值。於一例中，定電流源I與電阻層630之一端(例如，第1端63a)連接。於一實施方式中，A/D轉換器82與連接至定電流源I之一端(第1端63a)連接。於此情形時，根據電阻層630之電阻值之變化，以施加至電阻層630之電流為固定之方式使施加至電阻層630之電壓值發生變化。

【0070】 於圖6之實施方式中，於複數個區6a中之至少1個區內，可配置複數個電阻層63中之2個以上電阻層。於至少1個區內，特定出分別配置有2個以上電阻層之2個以上部分之溫度。2個以上電阻層可分別包括複數個層63c。

【0071】 於圖6之實施方式中，複數個電阻層63中之至少1者可橫跨複數個區6a中之至少2個以上之區而配置。2個以上之區可彼此鄰接。複數個區6a中之至少2個以上之區之溫度可藉由複數個電阻層63中之至少1個電阻層而特定出。

【0072】 對圖8之實施方式之變化例進行說明。複數個高頻電極層64可應用於圖3中所示之複數個加熱器電極層62於複數個電阻層63與支持

面61a之間延伸之靜電吸盤6。複數個高頻電極層64可應用於包括圖9中所示之第1電阻層631及第2電阻層632之靜電吸盤6C。複數個高頻電極層64可應用於圖10中所示之、靜電吸盤6D內之厚度方向D1上之複數個加熱器電極層62之位置與厚度方向D1上之複數個電阻層63之位置相同之靜電吸盤6D。

【0073】 於圖9之實施方式之變化例中，複數個加熱器電極層62可於複數個電阻層63C與支持面61a之間延伸。

【0074】 此處，於以下[E1]～[E19]中對本發明中所包含之各示例性實施方式進行記載。

【0075】 [E1]

一種基板處理裝置，其具備：

腔室，其於內部提供處理空間；

基台，其配置於上述處理空間內，且於其內部提供內部空間；

靜電吸盤，其係配置於上述基台上者，包括：介電體構件，其具有包含基板支持面之支持面；至少1個加熱器電極層，其配置於上述介電體構件內，且由第1材料形成；及至少1個電阻層，其係配置於上述介電體構件內，由第2材料形成，且具有300 μm以下之厚度者，且該第2材料之電阻溫度係數為上述第1材料之電阻溫度係數以上；

控制電路，其配置於上述內部空間內，且構成為控制施加至上述至少1個加熱器電極層之電力；及

檢測電路，其配置於上述內部空間內，且構成為檢測施加至上述至少1個電阻層之電壓。

[E2]

如[E1]所記載之基板處理裝置，其中上述第2材料之電阻溫度係數大於上述第1材料之電阻溫度係數。

[E3]

如[E1]或[E2]所記載之基板處理裝置，其中上述第2材料係鎢。

[E4]

如[E1]至[E3]中之任一項所記載之基板處理裝置，其中上述至少1個電阻層之上述厚度為100 μm以下。

[E5]

如[E1]至[E4]中之任一項所記載之基板處理裝置，其中上述靜電吸盤內之厚度方向上之上述至少1個加熱器電極層之位置與該厚度方向上之上述至少1個電阻層之位置不同。

[E6]

如[E5]所記載之基板處理裝置，其中上述至少1個加熱器電極層於上述至少1個電阻層與上述支持面之間延伸。

[E7]

如[E5]所記載之基板處理裝置，其中上述至少1個電阻層於上述至少1個加熱器電極層與上述支持面之間延伸。

[E8]

如[E1]至[E7]中之任一項所記載之基板處理裝置，其中

上述至少1個電阻層包括第1電阻層及第2電阻層，

上述第2電阻層於上述第1電阻層與上述支持面之間延伸，

上述檢測電路構成為分別檢測施加至上述第1電阻層之第1電壓及施加至上述第2電阻層之第2電壓，

該基板處理裝置進而具備控制部，該控制部係構成為根據上述第1電壓及上述第2電壓分別特定出上述第1電阻層之第1溫度及上述第2電阻層之第2溫度者，基於該第1溫度、該第2溫度、上述介電體構件之熱導率、及上述厚度方向上之該第1電阻層與該第2電阻層之間之距離，特定出來自上述支持面之熱通量。

[E9]

如[E1]至[E4]、[E8]中之任一項所記載之基板處理裝置，其中上述靜電吸盤內之厚度方向上之上述至少1個加熱器電極層之位置與該厚度方向上之上述至少1個電阻層之位置相同。

[E10]

如[E1]至[E9]中之任一項所記載之基板處理裝置，其中

上述支持面包含複數個區域，

上述靜電吸盤包括分別包含上述複數個區域之複數個區，

上述至少1個加熱器電極層包括複數個加熱器電極層，

上述複數個加熱器電極層分別配置於上述複數個區內，

上述至少1個電阻層包括複數個電阻層，

上述複數個電阻層包括分別配置於上述複數個區內之其他之至少1個電阻層，

上述控制電路構成為控制施加至上述複數個加熱器電極層之複數個電力中之各者，

上述檢測電路構成為檢測施加至上述複數個電阻層之複數個電壓值中之各者。

[E11]

如[E1]至[E9]中之任一項所記載之基板處理裝置，其中

上述支持面包含複數個區域，

上述靜電吸盤包括分別包含上述複數個區域之複數個區，

上述至少1個加熱器電極層包括複數個加熱器電極層，

上述複數個加熱器電極層分別配置於上述複數個區內，

上述至少1個電阻層包括複數個電阻層，

上述複數個電阻層包括橫跨上述複數個區中之2個以上相對應之區內而配置之電阻層，

上述控制電路構成為控制施加至上述複數個加熱器電極層之複數個電力中之各者，

上述檢測電路構成為檢測施加至上述複數個電阻層之複數個電壓值中之各者。

[E12]

如[E1]至[E11]中之任一項所記載之基板處理裝置，其中

上述至少1個電阻層包括複數個層，

於上述靜電吸盤內，上述複數個層積層於上述支持面與上述基台之間，且串聯連接。

[E13]

如[E1]至[E12]中之任一項所記載之基板處理裝置，其中

上述靜電吸盤進而包括至少1個高頻電極層，

上述至少1個高頻電極層與上述基台電性連接，且於上述靜電吸盤內包圍上述至少1個加熱器電極層及上述至少1個電阻層。

[E14]

如[E13]所記載之基板處理裝置，其中該基板處理裝置進而具備與上述基台電性連接之高頻電源。

[E15]

如[E13]所記載之基板處理裝置，其中

上述靜電吸盤進而包括靜電電極，

上述靜電電極於上述支持面與上述至少1個高頻電極層之間延伸。

[E16]

如[E1]至[E15]中之任一項所記載之基板處理裝置，其中

上述檢測電路包括：

電阻分壓電路，其包括上述至少1個電阻層、及與該至少1個電阻層串聯連接之基準電阻；及

A/D轉換器，其將施加至上述至少1個電阻層之電壓轉換為數位值。

[E17]

如[E16]所記載之基板處理裝置，其中

上述A/D轉換器與上述至少1個電阻層之一端連接，

上述至少1個電阻層之上述一端與上述基準電阻連接。

[E18]

如[E1]至[E15]中之任一項所記載之基板處理裝置，其中

上述檢測電路包括：

定電流源，其與上述至少1個電阻層連接；及

A/D轉換器，其將施加至上述至少1個電阻層之電壓轉換為數位值。

[E19]

如[E18]所記載之基板處理裝置，其中上述A/D轉換器與連接至上述

定電流源之上述至少1個電阻層之一端連接。

【0076】 綜上所述，可理解本發明之各實施方式係出於說明之目的而於本說明書中進行說明，可於不偏離本發明之範圍及主旨之情況下實現各種變更。因此，本說明書中揭示之各實施方式並不旨在進行限定，真正之範圍及主旨由隨附之申請專利範圍示出。

【符號說明】

【0077】

1, 1A, 1B, 1C, 1D, 1E:電漿處理裝置

2:控制部

2a:電腦

2a1:處理部

2a2:記憶部

2a3:通訊介面

5:基台

5s:內部空間

6, 6A, 6B, 6C, 6D, 6E:靜電吸盤

6a:複數個區

7:控制電路

8:檢測電路

10:腔室

10a:側壁

10e:氣體排出口

10s:處理空間

11:基板支持部

12:電漿產生部

13:簇射頭

13a:氣體供給口

13b:氣體擴散室

13c:氣體導入口

20:氣體供給部

21:氣體源

22:流量控制器

31:RF電源

31a:第1RF產生部

31b:第2RF產生部

32:DC電源

32a:第1DC產生部

32b:第2DC產生部

40:排氣系統

51:隔熱構件

61:介電體構件

61a:支持面

61b:介電體層

61c:複數個區域

62:複數個加熱器電極層

62a:第1端

62b:第2端

63, 63C, 63E:複數個電阻層

63a:第1端

63b:第2端

63c:複數個層

64:高頻電極層

81:電阻分壓電路

82:A/D轉換器

83:FPGA

111:本體部

111a:中央區域

111b:環狀區域

112:環總成

630:電阻層

631:第1電阻層

632:第2電阻層

1110a:流路

1111a:陶瓷構件

1111b:靜電電極

AX:中心軸線

D1:厚度方向

G:接地極

L:距離

I:定電流源

R:基準電阻

W:基板

【發明申請專利範圍】

【請求項1】

一種基板處理裝置，其具備：

腔室，其於內部提供處理空間；

基台，其配置於上述處理空間內，且於其內部提供內部空間；

靜電吸盤，其係配置於上述基台上者，且包含：介電體構件，其具有包含基板支持面之支持面；至少1個加熱器電極層，其配置於上述介電體構件內且由第1材料形成；及至少1個電阻層，其係配置於上述介電體構件內，由第2材料形成，且具有300 μm以下之厚度者，且該第2材料之電阻溫度係數為上述第1材料之電阻溫度係數以上；

控制電路，其配置於上述內部空間內，且構成為控制施加至上述至少1個加熱器電極層之電力；及

檢測電路，其配置於上述內部空間內，且構成為檢測施加至上述至少1個電阻層之電壓。

【請求項2】

如請求項1之基板處理裝置，其中上述第2材料之電阻溫度係數大於上述第1材料之電阻溫度係數。

【請求項3】

如請求項1之基板處理裝置，其中上述第2材料係鎢。

【請求項4】

如請求項1之基板處理裝置，其中上述至少1個電阻層之上述厚度為100 μm以下。

【請求項5】

如請求項1至4中任一項之基板處理裝置，其中上述靜電吸盤內之厚度方向上之上述至少1個加熱器電極層之位置與該厚度方向上之上述至少1個電阻層之位置不同。

【請求項6】

如請求項5之基板處理裝置，其中上述至少1個加熱器電極層於上述至少1個電阻層與上述支持面之間延伸。

【請求項7】

如請求項5之基板處理裝置，其中上述至少1個電阻層於上述至少1個加熱器電極層與上述支持面之間延伸。

【請求項8】

如請求項7之基板處理裝置，其中

上述至少1個電阻層包括第1電阻層及第2電阻層，

上述第2電阻層於上述第1電阻層與上述支持面之間延伸，

上述檢測電路構成為分別檢測施加至上述第1電阻層之第1電壓及施加至上述第2電阻層之第2電壓，

該基板處理裝置進而具備控制部，該控制部係構成為根據上述第1電壓及上述第2電壓分別特定出上述第1電阻層之第1溫度及上述第2電阻層之第2溫度者，且構成為基於該第1溫度、該第2溫度、上述介電體構件之熱導率、及上述厚度方向上之該第1電阻層與該第2電阻層之間之距離，特定出來自上述支持面之熱通量。

【請求項9】

如請求項1至4中任一項之基板處理裝置，其中上述靜電吸盤內之厚度方向上之上述至少1個加熱器電極層之位置與該厚度方向上之上述至少1

個電阻層之位置相同。

【請求項10】

如請求項1至4中任一項之基板處理裝置，其中

上述支持面包含複數個區域，

上述靜電吸盤包括分別包含上述複數個區域之複數個區，

上述至少1個加熱器電極層包括複數個加熱器電極層，

上述複數個加熱器電極層分別配置於上述複數個區內，

上述至少1個電阻層包括複數個電阻層，

上述複數個電阻層包括分別配置於上述複數個區內之其他之至少1個電阻層，

上述控制電路構成為控制施加至上述複數個加熱器電極層之複數個電力中之各者，

上述檢測電路構成為檢測施加至上述複數個電阻層之複數個電壓值中之各者。

【請求項11】

如請求項1至4中任一項之基板處理裝置，其中

上述支持面包含複數個區域，

上述靜電吸盤包括分別包含上述複數個區域之複數個區，

上述至少1個加熱器電極層包括複數個加熱器電極層，

上述複數個加熱器電極層分別配置於上述複數個區內，

上述至少1個電阻層包括複數個電阻層，

上述複數個電阻層包括橫跨上述複數個區中之2個以上相對應之區內而配置之電阻層，

上述控制電路構成為控制施加至上述複數個加熱器電極層之複數個電力中之各者，

上述檢測電路構成為檢測施加至上述複數個電阻層之複數個電壓值中之各者。

【請求項12】

如請求項1至4中任一項之基板處理裝置，其中

上述至少1個電阻層包括複數個層，

於上述靜電吸盤內，上述複數個層積層於上述支持面與上述基台之間並串聯連接。

【請求項13】

如請求項1至4中任一項之基板處理裝置，其中

上述靜電吸盤進而包括至少1個高頻電極層，

上述至少1個高頻電極層與上述基台電性連接，且於上述靜電吸盤內包圍上述至少1個加熱器電極層及上述至少1個電阻層。

【請求項14】

如請求項13之基板處理裝置，其中

該基板處理裝置進而具備與上述基台電性連接之高頻電源。

【請求項15】

如請求項13之基板處理裝置，其中

上述靜電吸盤進而包括靜電電極，

上述靜電電極於上述支持面與上述至少1個高頻電極層之間延伸。

【請求項16】

如請求項1至4中任一項之基板處理裝置，其中

上述檢測電路包括：

電阻分壓電路，其包括上述至少1個電阻層、及與該至少1個電阻層串聯連接之基準電阻；及

A/D轉換器，其將施加至上述至少1個電阻層之電壓轉換為數位值。

【請求項17】

如請求項16之基板處理裝置，其中

上述A/D轉換器與上述至少1個電阻層之一端連接，

上述至少1個電阻層之上述一端與上述基準電阻連接。

【請求項18】

如請求項1至4中任一項之基板處理裝置，其中

上述檢測電路包括：

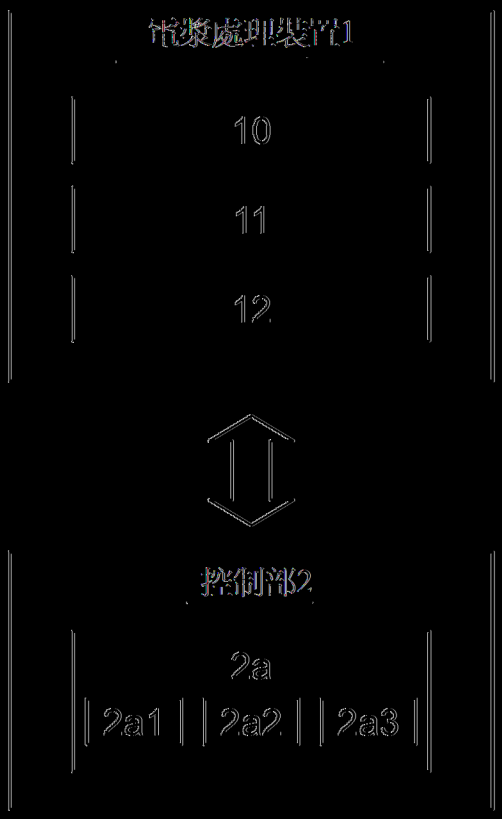
定電流源，其與上述至少1個電阻層連接；及

A/D轉換器，其將施加至上述至少1個電阻層之電壓轉換為數位值。

【請求項19】

如請求項18之基板處理裝置，其中上述A/D轉換器與連接至上述定電流源之上述至少1個電阻層之一端連接。

【發明圖式】



【圖1】

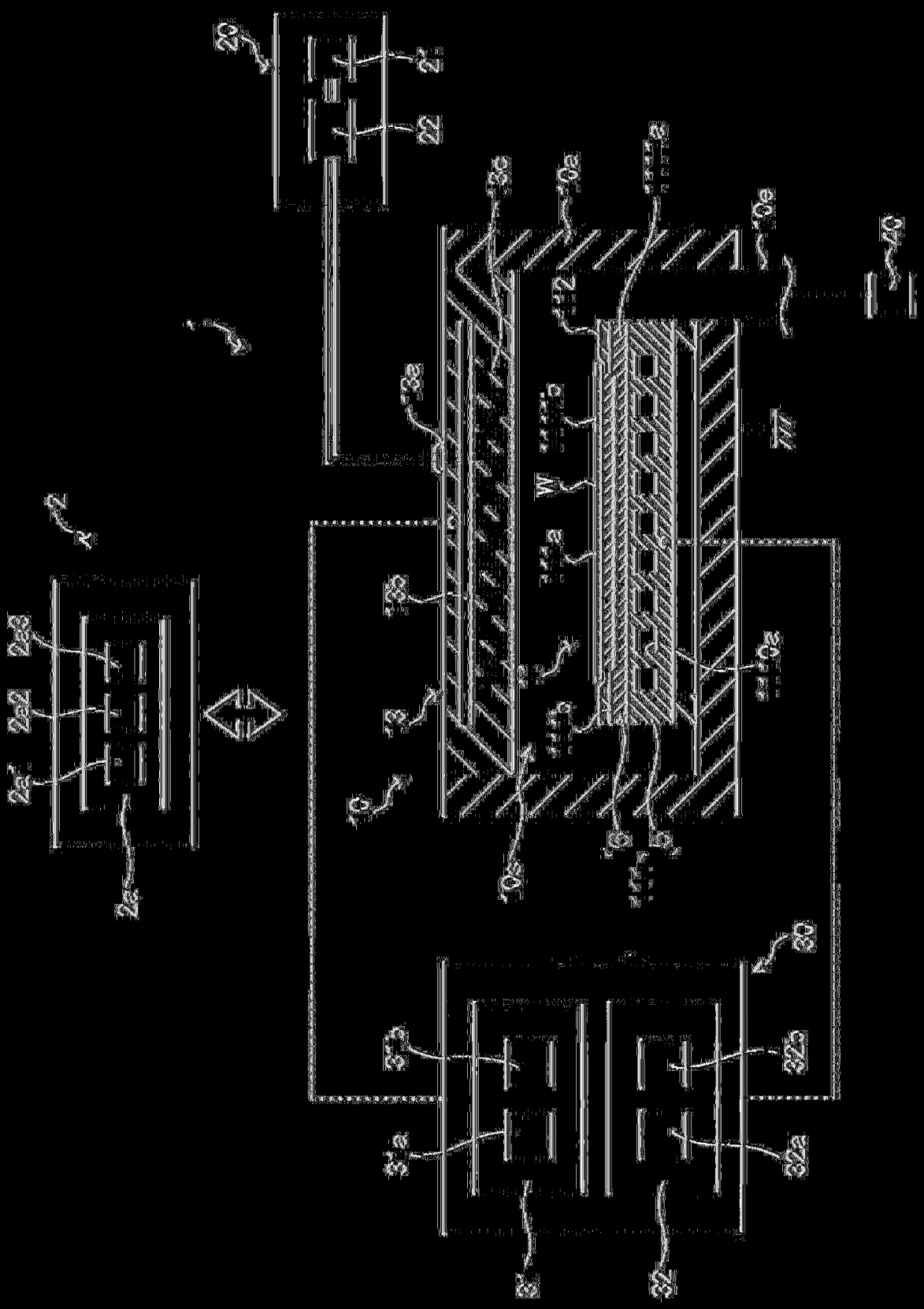
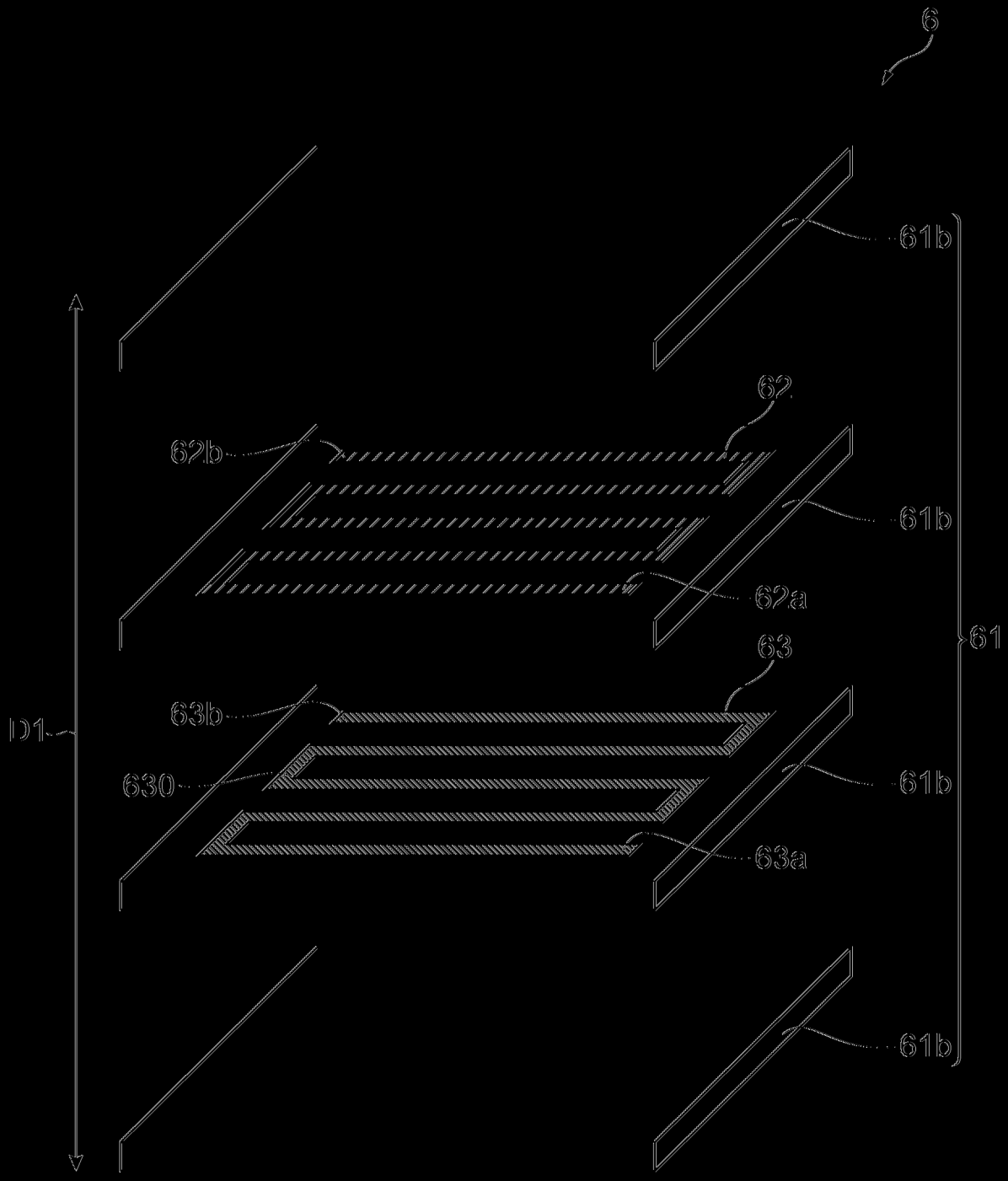

20
21
22
1
2
2a1
2a2
2a3
2a
13c
10a
10e
40
12
13a
W
13b
13
10
10c
10b
30
31b
32b
31a
32a
31
32

圖1

圖 3



【圖4】

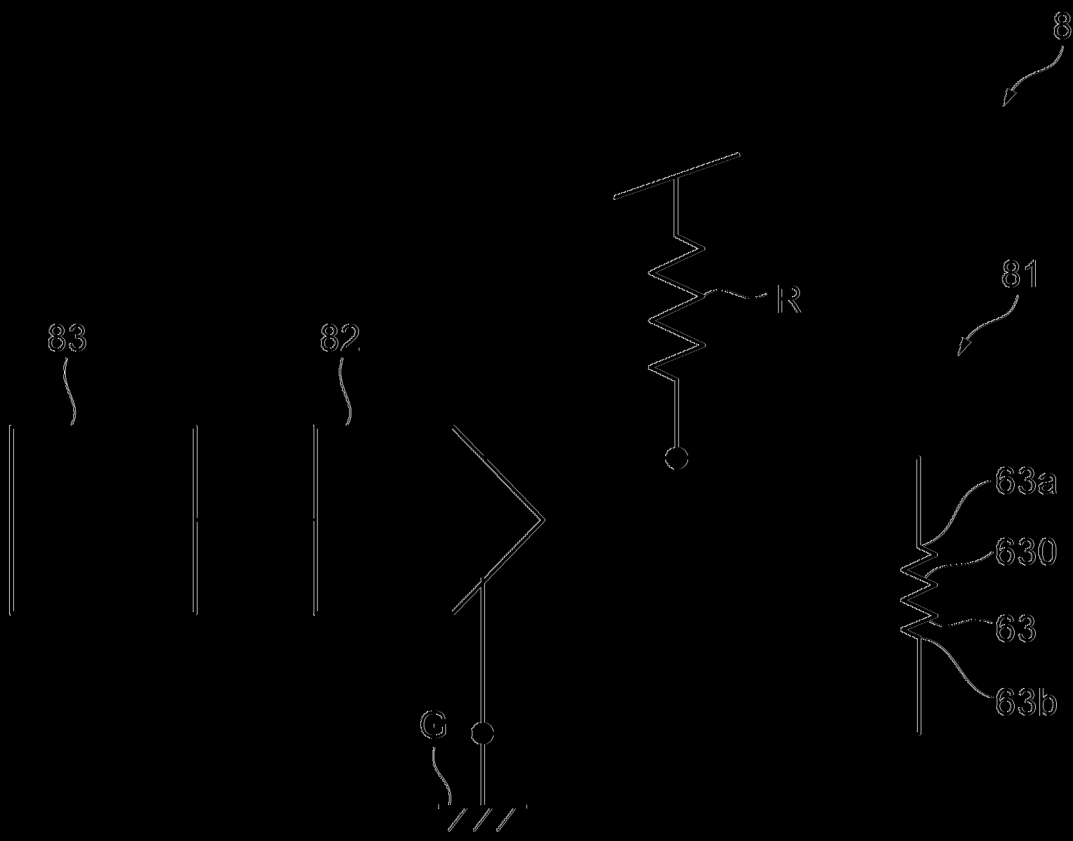
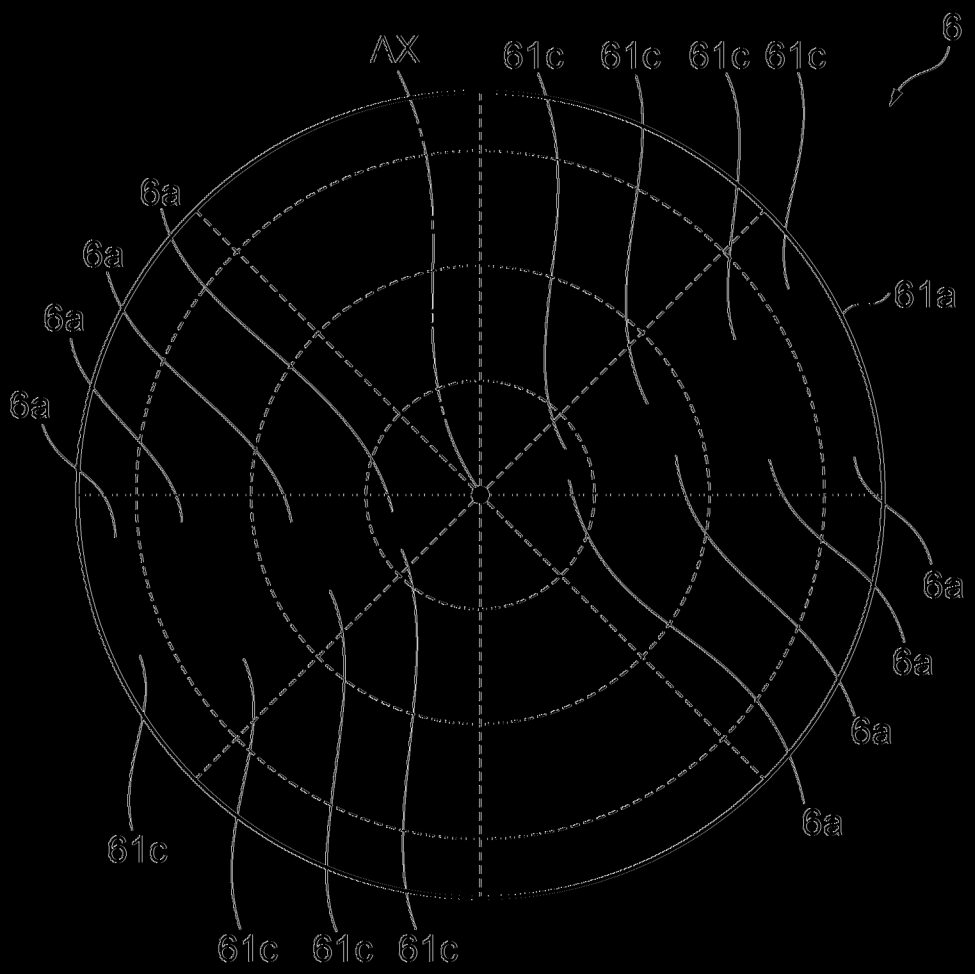


圖5



|(圖6)|

2024.12.165

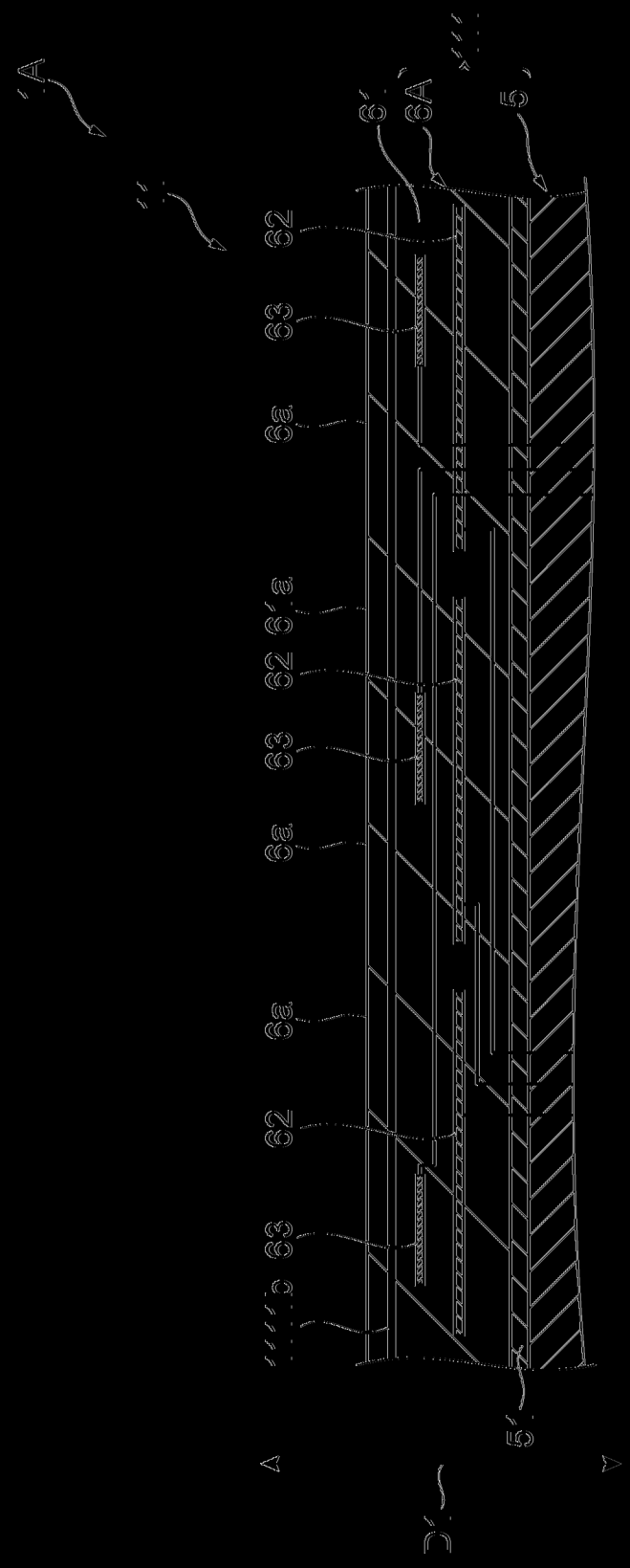
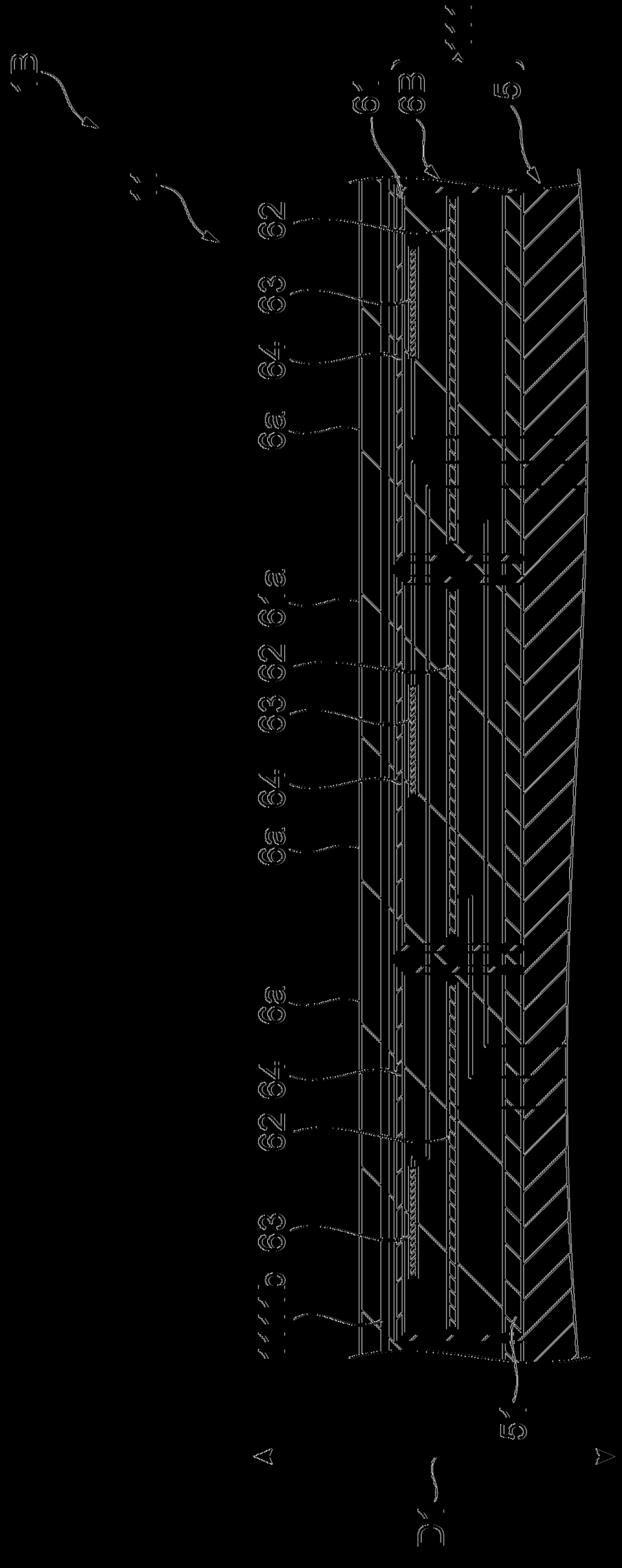


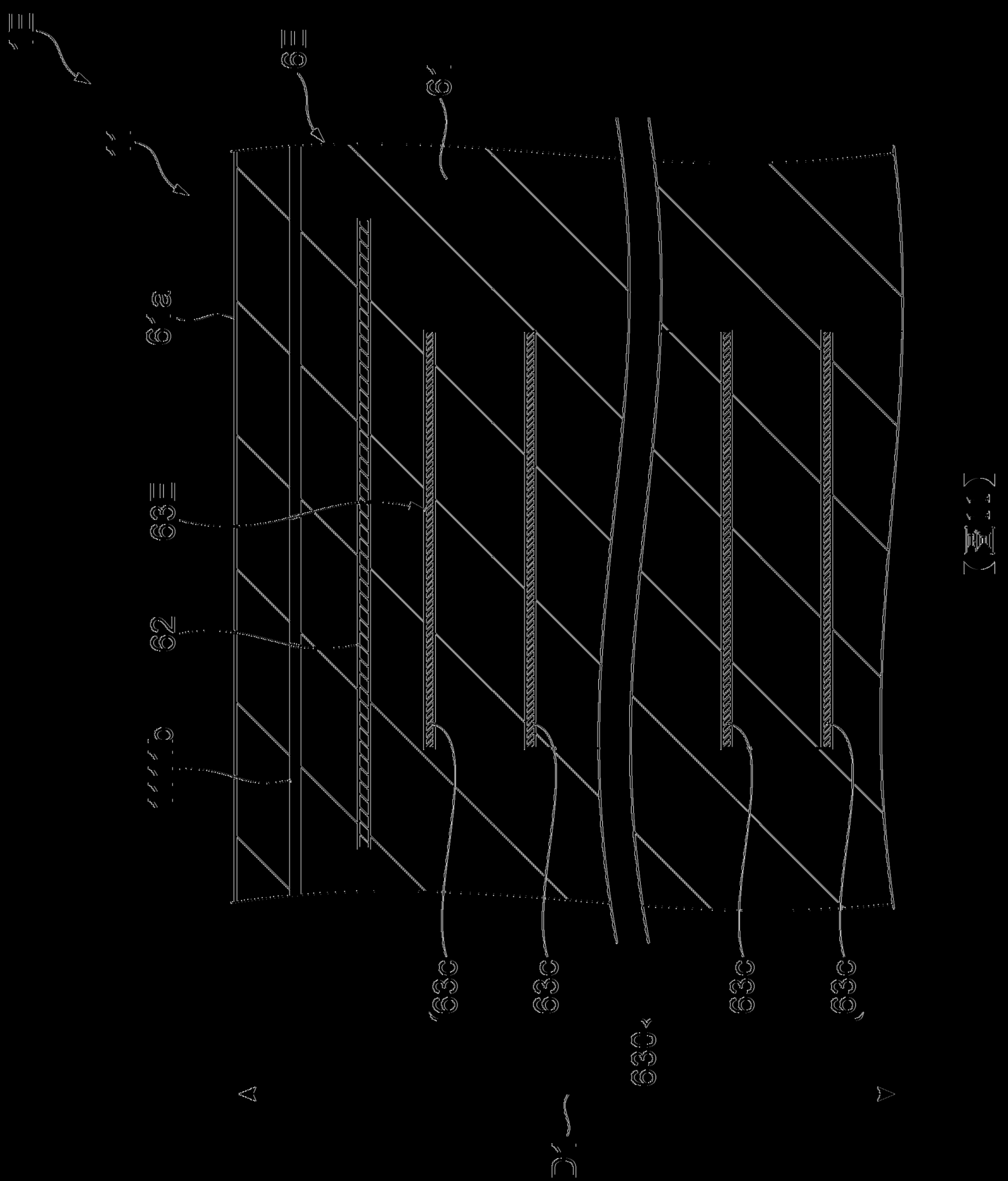
圖 7



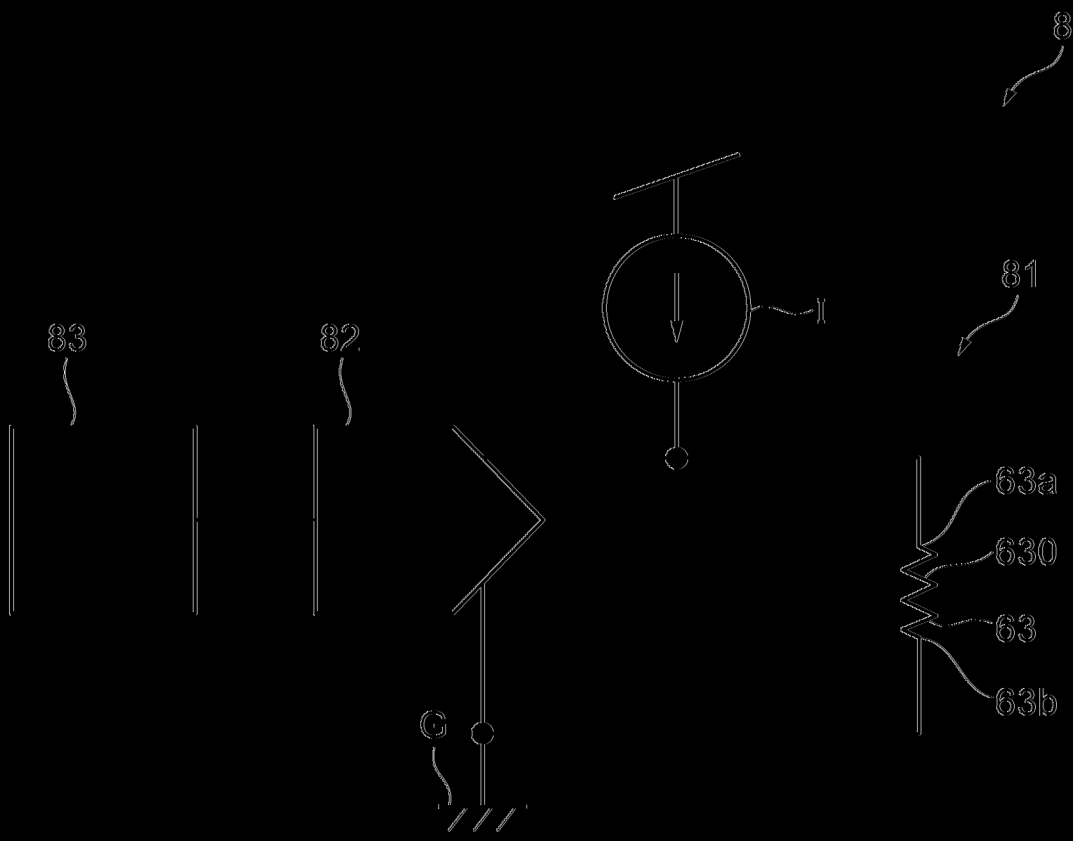
【圖8】

圖 7

圖 1



62
63c
63c
63c
63c
630



（圖12）