

(19)日本国特許庁(JP)

(12)公表特許公報(A)

(11)公表番号
特表2025-500315
(P2025-500315A)

(43)公表日 令和7年1月9日(2025.1.9)

(51)国際特許分類

F I

テーマコード (参考)

H 0 1 L 23/36 (2006.01) H 0 1 L 23/36 D 5 E 3 2 2

H 0 5 K 7/20 (2006.01) H 0 5 K 7/20 F 5 F 1 3 6

H 0 5 K 7/20 E

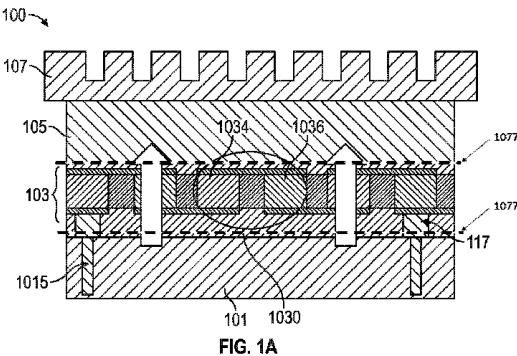
審査請求 未請求 予備審査請求 未請求 (全34頁)

(21)出願番号	特願2024-537071(P2024-537071)	(71)出願人	518065991
(86)(22)出願日	令和4年12月16日(2022.12.16)		アディア セミコンダクター ボンディング
(85)翻訳文提出日	令和6年8月19日(2024.8.19)		グ テクノロジーズ インコーポレイテッド
(86)国際出願番号	PCT/US2022/081849		アメリカ合衆国 カリフォルニア州 9 5
(87)国際公開番号	WO2023/122509		1 3 4 サンノゼ オーチャード パーク
(87)国際公開日	令和5年6月29日(2023.6.29)		ウェイ 3 0 2 5
(31)優先権主張番号	63/265,765	(74)代理人	100103610
(32)優先日	令和3年12月20日(2021.12.20)		弁理士 ▲吉▼田 和彦
(33)優先権主張国・地域又は機関	米国(US)	(74)代理人	100109070
			弁理士 須田 洋之
(81)指定国・地域	AP(BW,CV,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV	(74)代理人	100119013
	最終頁に続く		弁理士 山崎 一夫
		(74)代理人	100130937
			弁理士 山本 泰史
		(74)代理人	100144451
			最終頁に続く

(54)【発明の名称】 ダイパッケージの熱電冷却

(57)【要約】

幾つかの観点では、開示する技術は、熱を効率的に放散させることができる熱電デバイス及び開示する熱電デバイスを作製する方法を提供する。幾つかの実施形態では、開示するデバイスは、第1の集積化デバイスダイを有するのがよい。開示するデバイスは、第1の集積化デバイスダイにボンディングされた熱電素子をさらに有するのがよい。開示するデバイスは、少なくとも熱電素子に被着されたヒートシンクをさらに含むのがよい。熱電素子は、熱を第1の集積化デバイスダイからヒートシンクに伝達するよう構成されているのがよい。熱電素子は、接着剤なしで第1の集積化デバイスダイにダイレクトボンディングされるのがよい。



【特許請求の範囲】

【請求項 1】

マイクロ電子デバイスであって、
第 1 の集積化デバイスダイと、
前記第 1 の集積化デバイスダイにボンディングされた熱電素子と、
少なくとも前記熱電素子に被着されたヒートシンクと、を有し、
前記熱電素子は、熱を前記第 1 の集積化デバイスダイから前記ヒートシンクに伝達する
よう構成され、前記熱電素子は、接着剤なしで前記第 1 の集積化デバイスダイにダイレク
トボンディングされている、マイクロ電子デバイス。

【請求項 2】

前記第 1 の集積化デバイスダイは、アクティブ回路部を有する、請求項 1 記載のマイク
ロ電子デバイス。

【請求項 3】

前記熱電素子は、前記第 1 の集積化デバイスダイのうら面にダイレクトボンディングさ
れている、請求項 2 記載のマイクロ電子デバイス。

【請求項 4】

前記第 1 の集積化デバイスダイと前記熱電素子との間のインターフェースは、導体 - 導
体ダイレクトボンドを含む、請求項 1 記載のマイクロ電子デバイス。

【請求項 5】

前記第 1 の集積化デバイスダイと前記熱電素子との間のインターフェースは、不導体 -
不導体ダイレクトボンドをさらに含む、請求項 4 記載のマイクロ電子デバイス。

【請求項 6】

前記熱電素子と前記ヒートシンクとの間に設けられたキャリア素子をさらに有する、請
求項 1 記載のマイクロ電子デバイス。

【請求項 7】

前記キャリア素子にはアクティブ回路部がない、請求項 6 記載のマイクロ電子デバイス
。

【請求項 8】

前記キャリア素子は、シリコン、セラミック、アルミニウム、窒化アルミニウム、又は
炭化シリコンからなる、請求項 6 記載のマイクロ電子デバイス。

【請求項 9】

前記キャリア素子は、 $1\text{ W} / \text{cm} / ^\circ\text{C}$ を超える熱伝導率を有する材料からなる、請求項
6 記載のマイクロ電子デバイス。

【請求項 10】

前記熱電素子は、ステンシル塗り又は印刷プロセスによって前記キャリア素子上に成長
してある、請求項 6 記載のマイクロ電子デバイス。

【請求項 11】

前記熱電素子は、焼結プロセスによって前記キャリア素子内のキャビティ中に成長して
ある、請求項 6 記載のマイクロ電子デバイス。

【請求項 12】

前記熱電素子は、接着剤なしで前記キャリア素子にダイレクトボンディングされている
、請求項 6 記載のマイクロ電子デバイス。

【請求項 13】

前記熱電素子と前記キャリア素子との間のインターフェースは、誘電体 - 誘電体ダイレ
クトボンドを含む、請求項 12 記載のマイクロ電子デバイス。

【請求項 14】

熱は、前記熱電素子の動作中に前記第 1 の集積化デバイスダイから前記ヒートシンクに
伝達される、請求項 1 記載のマイクロ電子デバイス。

【請求項 15】

前記熱電素子上に設けられるとともに、前記ヒートシンクに接触している第 2 の集積化

10

20

30

40

50

デバイスダイをさらに有する、請求項 1 記載のマイクロ電子デバイス。

【請求項 1 6】

前記第 1 の集積化デバイスダイ上に設けられるとともに、前記熱電素子に隣接して位置した第 2 の集積化デバイスダイをさらに有する、請求項 1 記載のマイクロ電子デバイス。

【請求項 1 7】

前記熱電素子は、前記第 1 の集積化デバイスダイを介して前記第 2 の集積化デバイスダイに電氣的に接続されている、請求項 1 6 記載のマイクロ電子デバイス。

【請求項 1 8】

前記熱電素子は、外部電力源に接続可能なボンドワイヤに取り付けられている、請求項 1 記載のマイクロ電子デバイス。

【請求項 1 9】

前記熱電素子は、金属接点により前記第 1 の集積化デバイスダイに電氣的に接続されている、請求項 1 記載のマイクロ電子デバイス。

【請求項 2 0】

前記熱電素子は、前記第 1 の集積化デバイスダイ内の基板貫通ビアに電氣的に接続されている、請求項 1 記載のマイクロ電子デバイス。

【請求項 2 1】

前記熱電素子は、前記第 1 の集積化デバイスダイを冷却するゾーン化制御が可能であるように構成されている、請求項 1 記載のマイクロ電子デバイス。

【請求項 2 2】

前記第 1 の集積化デバイスダイ又は前記熱電素子内に設けられた複数の温度センサをさらに有する、請求項 2 1 記載のマイクロ電子デバイス。

【請求項 2 3】

複数の電気接点对をさらに有し、各電気接点对は、前記熱電素子の一部分を独立して制御する、請求項 2 1 記載のマイクロ電子デバイス。

【請求項 2 4】

前記熱電素子は、前記第 1 の集積化デバイスダイ、前記熱電素子、又は外部チップによって作動される、請求項 2 1 記載のマイクロ電子デバイス。

【請求項 2 5】

マイクロ電子デバイスであって、
第 1 の集積化デバイスダイと、
前記第 1 の集積化デバイスダイ上に形成された熱電素子と、
少なくとも前記熱電素子に被着されたヒートシンクと、を有し、
前記熱電素子は、熱を前記第 1 の集積化デバイスダイから前記ヒートシンクに伝達するよう構成されている、マイクロ電子デバイス。

【請求項 2 6】

前記熱電素子は、前記第 1 の集積化デバイスダイ上に成長してある、請求項 2 5 記載のマイクロ電子デバイス。

【請求項 2 7】

前記熱電素子は、前記第 1 の集積化デバイスダイ上に堆積してある、請求項 2 5 記載のマイクロ電子デバイス。

【請求項 2 8】

前記第 1 の集積化デバイスダイは、アクティブ回路部を有する、請求項 2 5 記載のマイクロ電子デバイス。

【請求項 2 9】

前記熱電素子は、前記第 1 の集積化デバイスダイ上に成長してある、請求項 2 5 記載のマイクロ電子デバイス。

【請求項 3 0】

前記熱電素子は、ステンシル塗り又は印刷プロセスによって前記第 1 の集積化デバイスダイ上に成長してある、請求項 2 5 記載のマイクロ電子デバイス。

10

20

30

40

50

【請求項 3 1】

熱は、前記熱電素子の動作中に前記第 1 の集積化デバイスダイから前記ヒートシンクに伝達される、請求項 2 5 記載のマイクロ電子デバイス。

【請求項 3 2】

前記熱電素子上に設けられるとともに、前記ヒートシンクに接触している第 2 の集積化デバイスダイをさらに有する、請求項 2 5 記載のマイクロ電子デバイス。

【請求項 3 3】

前記第 1 の集積化デバイスダイ上に設けられるとともに、前記熱電素子に隣接して位置した第 2 の集積化デバイスダイをさらに有する、請求項 2 5 記載のマイクロ電子デバイス。

10

【請求項 3 4】

前記熱電素子は、前記第 1 の集積化デバイスダイを介して前記第 2 の集積化デバイスダイに電氣的に接続されている、請求項 3 3 記載のマイクロ電子デバイス。

【請求項 3 5】

前記熱電素子は、外部電力源に接続可能なボンドワイヤに取り付けられている、請求項 1 記載のマイクロ電子デバイス。

【請求項 3 6】

前記熱電素子は、金属接点により前記第 1 の集積化デバイスダイに電氣的に接続されている、請求項 2 5 記載のマイクロ電子デバイス。

【請求項 3 7】

前記熱電素子は、前記第 1 の集積化デバイスダイ内の基板貫通ビアに電氣的に接続されている、請求項 2 5 記載のマイクロ電子デバイス。

20

【請求項 3 8】

前記熱電素子は、前記第 1 の集積化デバイスダイを冷却するゾーン化制御が可能であるように構成されている、請求項 2 5 記載のマイクロ電子デバイス。

【請求項 3 9】

前記第 1 の集積化デバイスダイ又は前記熱電素子内に設けられた複数の温度センサをさらに有し、各温度センサは、前記熱電素子の一部分を作動させるために 2 つの電気接点と連携している、請求項 3 8 記載のマイクロ電子デバイス。

【請求項 4 0】

複数の電気接点对をさらに有し、各電気接点对は、前記熱電素子の一部分を独立して制御する、請求項 3 8 記載のマイクロ電子デバイス。

30

【請求項 4 1】

前記熱電素子は、前記第 1 の集積化デバイスダイ、前記熱電素子、又は外部チップによって作動される、請求項 3 8 記載のマイクロ電子デバイス。

【請求項 4 2】

マイクロ電子デバイスであって、

第 1 の集積化デバイスダイと、

前記第 1 の集積化デバイスダイ上に設けられた熱電素子と、

前記熱電素子上に設けられたキャリア素子と、を有し、

40

前記熱電素子は、前記第 1 の集積化デバイスダイを冷却するゾーン化制御が可能であるように構成されている、マイクロ電子デバイス。

【請求項 4 3】

前記第 1 の集積化デバイスダイは、複数のゾーンを有し、前記ゾーンのうちの少なくとも 1 つは、温度トリガによって作動され、前記温度トリガは、熱センサから受け取られる、請求項 4 2 記載のマイクロ電子デバイス。

【請求項 4 4】

前記熱センサは、前記第 1 の集積化デバイスダイ又は前記熱電素子内に設けられている、請求項 4 3 記載のマイクロ電子デバイス。

【請求項 4 5】

50

前記キャリア素子にはアクティブ回路部がない、請求項 4 2 記載のマイクロ電子デバイス。

【請求項 4 6】

前記熱電素子は、ステンシル塗り又は印刷プロセスによって前記第 1 の集積化デバイスダイのうら面上に成長してある、請求項 4 2 記載のマイクロ電子デバイス。

【請求項 4 7】

前記熱電素子は、前記第 1 の集積化デバイスダイのうら面にダイレクトボンディングされている、請求項 4 2 記載のマイクロ電子デバイス。

【請求項 4 8】

マイクロ電子デバイスであって、
第 1 の集積化デバイスダイと、
前記第 1 の集積化デバイスダイ上に設けられた熱電素子と、
前記熱電素子上に設けられたキャリア素子と、
少なくとも前記キャリア素子に被着されたヒートシンクと、を有し、
前記熱電素子は、熱を前記第 1 の集積化デバイスダイから前記ヒートシンクに伝達するよう構成されている、マイクロ電子デバイス。

【請求項 4 9】

前記キャリア素子にはアクティブ回路部がない、請求項 4 8 記載のマイクロ電子デバイス。

【請求項 5 0】

前記第 1 の集積化デバイスダイと前記熱電素子との間に設けられた追加のキャリア素子を有する、請求項 4 8 記載のマイクロ電子デバイス。

【請求項 5 1】

前記第 1 の集積化デバイスダイは、アクティブ回路部を有し、前記熱電素子は、ステンシル塗り又は印刷プロセスによって前記第 1 の集積化デバイスダイのうら面上に成長してある、請求項 4 8 記載のマイクロ電子デバイス。

【請求項 5 2】

前記熱電素子は、アクティブ回路部を有し、前記熱電素子は、前記第 1 の集積化デバイスダイのうら面にダイレクトボンディングされている、請求項 4 8 記載のマイクロ電子デバイス。

【請求項 5 3】

前記キャリア素子は、シリコン又はセラミックからなる、請求項 4 8 記載のマイクロ電子デバイス。

【請求項 5 4】

前記熱電素子は、ステンシル塗り又は印刷プロセスによって前記キャリア素子上に成長してある、請求項 4 8 記載のマイクロ電子デバイス。

【請求項 5 5】

前記熱電素子は、焼結プロセスによって前記キャリア素子にダイレクトボンディングされている、請求項 4 8 記載のマイクロ電子デバイス。

【請求項 5 6】

前記熱電素子は、接着剤なしで前記キャリア素子にダイレクトボンディングされている、請求項 4 8 記載のマイクロ電子デバイス。

【請求項 5 7】

熱は、前記熱電素子の動作中に前記第 1 の集積化デバイスダイから前記キャリア素子を通して前記ヒートシンクに伝達される、請求項 4 8 記載のマイクロ電子デバイス。

【請求項 5 8】

前記熱電素子上に設けられるとともに、前記ヒートシンクに接触している第 2 の集積化デバイスダイをさらに有する、請求項 4 8 記載のマイクロ電子デバイス。

【請求項 5 9】

前記第 1 の集積化デバイスダイ上に設けられるとともに、前記熱電素子に隣接して位置

10

20

30

40

50

した第 2 の集積化デバイスダイをさらに有する、請求項 48 記載のマイクロ電子デバイス。

【請求項 60】

前記熱電素子は、前記第 1 の集積化デバイスダイを介して前記第 2 の集積化デバイスダイに電氣的に接続されている、請求項 59 記載のマイクロ電子デバイス。

【請求項 61】

前記熱電素子は、外部電力源に接続可能なボンドワイヤに取り付けられている、請求項 48 記載のマイクロ電子デバイス。

【請求項 62】

前記熱電素子は、金属接点により前記第 1 の集積化デバイスダイに電氣的に接続されている、請求項 48 記載のマイクロ電子デバイス。

10

【請求項 63】

前記熱電素子は、前記第 1 の集積化デバイスダイ内の基板貫通ビアに電氣的に接続されている、請求項 48 記載のマイクロ電子デバイス。

【請求項 64】

前記熱電素子内に設けられた複数の温度センサをさらに有し、各温度センサは、前記熱電素子の一部分を作動させるために 2 つの電気接点と連携している、請求項 38 記載のマイクロ電子デバイス。

【請求項 65】

複数の電気接点对をさらに有し、各電気接点对は、前記熱電素子の一部分を独立して制御する、請求項 48 記載のマイクロ電子デバイス。

20

【請求項 66】

ダイレクトボンディング可能に構成されたマイクロ電子デバイスであって、
キャリア素子を有し、前記キャリア素子にはアクティブ回路部がなく、
ステンシル塗り又は印刷プロセスによって前記キャリア素子上に成長してある熱電素子を有し、前記熱電素子は、ダイレクトハイブリッドボンディング可能に構成された表面を有する、マイクロ電子デバイス。

【請求項 67】

ダイレクトボンディング可能に構成されたマイクロ電子デバイスであって、
キャリア素子を有し、前記キャリア素子にはアクティブ回路部がなく、
焼結プロセスによって前記キャリア素子内のキャビティ中に成長してある熱電素子を有し、前記熱電素子は、ダイレクトハイブリッドボンディング可能に構成された表面を有する、マイクロ電子デバイス。

30

【請求項 68】

ダイレクトボンディング可能に構成されたマイクロ電子デバイスであって、
キャリア素子を有し、前記キャリア素子にはアクティブ回路部がなく、
接着剤なしで前記キャリア素子にダイレクトボンディングされている表面及びダイレクトハイブリッドボンディング可能に構成されている反対側の表面を備えた熱電素子を有する、マイクロ電子デバイス。

【請求項 69】

マイクロ電子デバイスを作製する方法であって、前記方法は、
アクティブ回路部を備えた第 1 の集積化デバイスダイを用意するステップと、
熱電素子を前記第 1 の集積化デバイスダイのうら面上に成長させるステップと、を含む、方法。

40

【請求項 70】

前記熱電素子は、ステンシル塗り又は印刷プロセスによって前記キャリア素子上に成長してある、請求項 69 記載の方法。

【請求項 71】

前記熱電素子は、金属接点により前記第 1 の集積化デバイスダイに電氣的に接続されている、請求項 69 記載の方法。

50

【請求項 7 2】

マイクロ電子デバイスを作製する方法であって、前記方法は、
アクティブ回路部のないキャリア素子を用意するステップと、
熱電素子を前記キャリア素子上に成長させるステップと、
前記熱電素子の表面をダイレクトハイブリッドボンディング可能に前処理するステップと、を含む、方法。

【請求項 7 3】

前記熱電素子は、ステンシル塗り又は印刷プロセスによって前記キャリア素子上に成長してある、請求項 7 2 記載の方法。

【請求項 7 4】

前記キャリア素子は、シリコン又はセラミックからなる、請求項 7 2 記載の方法。

【請求項 7 5】

マイクロ電子デバイスを作製する方法であって、前記方法は、
アクティブ回路部のないキャリア素子を用意するステップと、
前記キャリア素子内にキャビティを形成するステップと、
熱電素子を前記キャリア素子上にかつ前記キャビティ中に成長させるステップと、
前記熱電素子の表面をダイレクトハイブリッドボンディング可能に前処理するステップと、を含む、方法。

【請求項 7 6】

前記熱電素子を焼結プロセスによって成長させる、請求項 7 5 記載の方法。

【請求項 7 7】

前記キャリア素子は、シリコン又はセラミックからなる、請求項 7 5 記載の方法。

【請求項 7 8】

マイクロ電子デバイスを作製する方法であって、前記方法は、
熱電素子を有するウエハを用意するステップと、
前記ウエハの片面をキャリア素子にダイレクトボンディングするステップと、
前記ウエハを反対側の片面から薄化して前記熱電素子を露出させるステップと、
前記熱電素子の表面をダイレクトハイブリッドボンディング可能に前処理するステップと、を含む、方法。

【請求項 7 9】

前記キャリア素子にはアクティブ回路部がない、請求項 7 8 記載の方法。

【請求項 8 0】

前記キャリア素子は、シリコン又はセラミックからなる、請求項 7 8 記載の方法。

【請求項 8 1】

マイクロ電子デバイスであって、
第 1 の集積化デバイスダイと、
前記第 1 の集積化デバイスダイにボンディングされた熱電素子と、
少なくとも前記熱電素子に被着されたヒートシンクと、を有し、
前記熱電素子は、熱を前記第 1 の集積化デバイスダイから前記ヒートシンクに伝達するよう構成され、前記熱電素子は、前記第 1 の集積化デバイスダイによって作動される、マイクロ電子デバイス。

【請求項 8 2】

前記熱電素子は、接着剤なしで前記第 1 の集積化デバイスダイにダイレクトボンディングされている、請求項 8 1 記載のマイクロ電子デバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本技術分野は、マイクロエレクトロクス、特にダイレクトボンデッド素子を含むマイクロ電子デバイスにおける熱の放散に関する。

【0002】

〔関連出願の引照〕

本願は、2021年12月20日に出願された米国特許仮出願第63／265,765号（発明の名称：THERMOELECTRIC COOLING FOR DIE PACKAGES）の優先権主張出願であり、この米国特許仮出願を参照により引用し、その記載内容全体を本明細書の一部とする。

〔背景技術〕

【0003】

電子部品の超小型化及び高密度集積化により、マイクロエレクトロニクス内の熱流束密度が増大している。マイクロ電子部品は、典型的には、最適動作を保証するようある特定の定格運動未満で動作する。ヒートスプレッダ（熱拡散器）又はヒートシンクが熱伝導材料（TIM）を用いて高温マイクロ電子部品又は半導体ダイの頂部上に取り付けられ、それにより熱を半導体ダイの頂部から引き出す場合がある。マイクロエレクトロニクスの動作中に生じる熱が十分に放散されず又は引き出されない場合、マイクロエレクトロニクスは、信頼性を持って動作することができず、その性能が悪影響を受ける場合があり、それどころか、マイクロエレクトロニクスは、動作停止となり、又は焼き切れる場合がある。特に、熱放散及び引き出しは、高電力（ハイパワー）デバイスにおいて深刻な課題であり、この課題は、チップ積層化と共に難しくなる。

〔発明の概要〕

【0004】

本発明の一観点によれば、マイクロ電子デバイスであって、第1の集積化デバイスダイと、第1の集積化デバイスダイにボンディングされた熱電素子と、少なくとも熱電素子に被着されたヒートシンクとを有し、熱電素子は、熱を第1の集積化デバイスダイからヒートシンクに伝達するよう構成され、熱電素子は、接着剤なしで第1の集積化デバイスダイにダイレクトボンディングされていることを特徴とするマイクロ電子デバイスが提供される。

【0005】

次に、以下の図面を参照して特定の実施形態について説明するが、以下の図面は、本発明を限定するものではなく、例示として提供されている。

〔図面の簡単な説明〕

【0006】

【図1A】例示のマイクロ電子システムの概略断面図である。

【図1B】図1Aに示す例示のマイクロ電子システムの概略平面図である。

【図2A】開示する技術の一実施形態に従って熱電素子をダイスタック内に作製する方法を示す略図である。

【図2B】開示する技術の一実施形態に従って熱電素子をダイスタック内に作製する方法を示す略図である。

【図2C】開示する技術の一実施形態に従って熱電素子をダイスタック内に作製する方法を示す略図である。

【図2D】開示する技術の一実施形態に従って熱電素子をダイスタック内に作製する方法を示す略図である。

【図2E】開示する技術の一実施形態に従って熱電素子をダイスタック内に作製する方法を示す略図である。

【図2F】開示する技術の一実施形態に従って熱電素子をダイスタック内に作製する方法を示す略図である。

【図3A】開示する技術の一実施形態に従って熱電素子をダイスタック内に作製するもう1つの方法の一部分の略図である。

【図3B】開示する技術の一実施形態に従って熱電素子をダイスタック内に作製するもう1つの方法の一部分の略図である。

【図3C】開示する技術の一実施形態に従って熱電素子をダイスタック内に作製するもう1つの方法の一部分の略図である。

【図 4 A】開示する一実施形態に従って熱電素子をダイスタック内に作製するさらにもう 1 つの方法の略図である。

【図 4 B】開示する一実施形態に従って熱電素子をダイスタック内に作製するさらにもう 1 つの方法の略図である。

【図 4 C】開示する一実施形態に従って熱電素子をダイスタック内に作製するさらにもう 1 つの方法の略図である。

【図 4 D】開示する一実施形態に従って熱電素子をダイスタック内に作製するさらにもう 1 つの方法の略図である。

【図 5 A】開示する技術の一実施形態に従って熱電素子をダイスタック内に作製するさらにもう 1 つの方法の略図である。

【図 5 B】開示する技術の一実施形態に従って熱電素子をダイスタック内に作製するさらにもう 1 つの方法の略図である。

【図 5 C】開示する技術の一実施形態に従って熱電素子をダイスタック内に作製するさらにもう 1 つの方法の略図である。

【図 6 A】もう 1 つの例示のマイクロ電子システムの概略断面図である。

【図 6 A - 2】図 6 A に示す例示のマイクロ電子システムの概略平面図である。

【図 6 B】さらにもう 1 つの例示のマイクロ電子システムの概略断面図である。

【図 7 A】さらにもう 1 つの例示のマイクロ電子システムの概略断面図である。

【図 7 B】さらにもう 1 つの例示のマイクロ電子システムの概略断面図である。

【図 8 A】さらにもう 1 つの例示のマイクロ電子システムの概略断面図である。

【図 8 B】図 8 A に示す例示のマイクロ電子システムの概略平面図である。

【図 9】さらにもう 1 つの例示のマイクロ電子システムの概略断面図である。

【図 10】さらにもう 1 つの例示のマイクロ電子システムの概略断面図である。

【発明を実施するための形態】

【0007】

マイクロ電子素子（例えば、ダイ／チップ）を積層して互いにボンディングすると、デバイスを作製することができる。チップ積層化、特にチップの薄化につれてデバイスダイの熱を放散させることは困難になっている。チップ接合技術、例えば接着剤ボンディング、フリップチップインターコネクションなどの使用により、熱放散又はヒートスプレッダに向かう熱伝達及びデバイス内における最終的な熱の引き出しの効率を遅くする場合があります、というのは、接着剤が 1 つのダイからもう 1 つのダイへの、あるいは底部ダイから頂部ダイに向かう（ヒートスプレッダの方向に向かう）熱伝達を減少させ又は断熱する場合があるからである。さらに、デバイスの所望の部分内における温度を特別に下げることが困難である。例えば、ダイのスタックをパッケージ化する際、熱放散は、典型的には、スタックの頂部のところに設けられたヒートシンクによって助けられるが、ダイスタック中の下側ダイ（特に、スタックの最も下に位置するダイ）から熱を効率的に引き出すことは、難題である。したがって、マイクロ電子デバイス内における熱を放散させる改良技術が要望され続けている。

【0008】

ダイスタック中の熱流の向きを例えばスタック中の下側ダイから上側の熱放散構造体（例えば、ヒートシンク／ヒートパイプ）に変えるための方法及び構造が提供される。また、かかる構造体を作製するプロセスが提供される。一観点では、図 1 A に示すように、マイクロ電子デバイス電子 100 は、熱電素子 103 を有するのがよく、熱電素子 103 は、デバイス 100 から熱を奪うのを助け、そしてデバイス 100 内の熱流の向きをアクティブに変え、例えばデバイス 100 内のある 1 つのチップ、チップのある 1 つの場所、又はチップ中のある 1 つのホットスポットの温度を積極的に下げることができる。熱電素子 103 は、接合部のところで互いに接合された互いに異なるペルチェ係数を持つ 2 つの物質を含むペルチェ素子からなるのがよい。ペルチェ素子は、ペルチェ効果を利用し、接合部に流入したりこれから流出したりするペルチェ熱のアンバランスに起因して、電気エネルギー（例えば、DC 電流）が送られた 2 つの互いに異なる物質の接合部のところで正味

10

20

30

40

50

の熱流速を生じさせることができる。幾つかの実施形態では、ペルチェ素子は、例えば図 1 A に示す形態では、電氣的に直列に、かつ熱的に並列に連結された複数の対 1 0 3 0 をなす p 型及び n 型の半導体ペレット又はチップなどを含むのがよい。この形態では、電荷キャリア及び熱は全て、ペレット 1 0 3 4, 1 0 3 6 を通って同一の方向に（印加された電圧バイアスに応じて、底部から頂部へ、又は頂部から底部へ）流れることができる。例えば、図 1 A では、ペレット 1 0 3 4, 1 0 3 6 は、熱流速が矢印で指示されているように下側アクティブチップ 1 0 1 からペルチェ素子及びキャリア素子 1 0 5 を通ってヒートシンク 1 0 7 に上方に流れるよう付勢されるのがよい。

【0009】

幾つかの実施形態では、熱電素子 1 0 3 は、熱伝達を妨害する場合のある接着剤又は熱伝導材料（TIM）によってデバイス 1 0 0 の他の素子にはボンディングされてはいない。これとは異なり、熱電素子 1 0 3 は、デバイス 1 0 0 中の別の素子にダイレクトボンディングされるのがよく、かくして、熱伝達効率が向上する。例えば、複数の p 型及び n 型半導体ペレット対 1 0 3 0 又は複数の p 型及び n 型半導体ペレット対 1 0 3 0 を含む構造体（例えば、ウエハ、ダイなど）は、アクティブチップ 1 0 1 にダイレクトボンディングされるのがよい。他の実施形態では、熱電素子 1 0 3 をアクティブチップ 1 0 1 又はダイ上に成長させることができる。アクティブチップ 1 0 1 は、アクティブ回路部を有するダイであるのがよく、例えば、アクティブ回路部は、1 つ以上のトランジスタを含むのがよい。

【0010】

幾つかの実施形態では、複数の p 型及び n 型半導体熱電ペレット対 1 0 3 0 を多くのグループに分割することができ、各グループを独立して制御することができる。例えば、センサ（例えば、ダイオード）を用いると、デバイス 1 0 0 中の 1 つの場所の温度を測定することができる。当該場所の温度がデバイス 1 0 0 のしきい値又は最適動作温度よりも高い場合、当該場所と関連した熱電ペレット 1 0 3 0 のグループは、電流を 1 つ以上の対をなす電気接点ピン／パッド 1 1 7 に流すことによってアクティブ状態にされるのがよい。かくして、デバイス 1 0 0 中の温度を局所的にモニタして制御することができる。また、熱電ペレット 1 0 3 0 の各グループ又は選択されたグループを独立して作動させることができるようにすることにより、熱電素子の消費電力を少なくすることができる。

【0011】

図 1 A は、積層半導体素子（例えば、ダイ／チップ／キャリア）及び熱電素子 1 0 3 を含む例示のマイクロ電子システム 1 0 0 の概略断面図であり、熱電素子 1 0 3 は、熱をスタックの頂部のところに位置するヒートシンク 1 0 7（例えば、金属ヒートシンク又は流体冷却剤を収容したヒートパイプ）に差し向けることができる。動作中に下側半導体素子 1 0 1（例えば、アクティブチップ）により生じた熱を熱電素子 1 0 3 によってアクティブにヒートシンク 1 0 7 に伝達し、そして矢印で指示するようにシステム 1 0 0 から放散させることができる。幾つかの実施形態では、熱電素子 1 0 3 を介在する接着剤なしでダイレクトボンディングにより、例えば、以下において説明するとともにカリフォルニア州サンノゼ所在のアデア（Adeia）社から商業的に入手できるハイブリッドダイレクトボンディングプロセスによって、ボンディングインターフェース 1 0 7 7 のところで素子（例えば、下側アクティブチップ 1 0 1 又は上側キャリア 1 0 5）にボンディングすることができる。幾つかの実施形態では、熱電素子 1 0 3 を F 2 F（表と表のつき合わせ）又は F 2 B（表と裏のつき合わせ）形態で下側アクティブチップ 1 0 1 にボンディングすることができる。幾つかの実施形態では、熱電素子 1 0 3 の電気接点 1 1 7 を直接又は導電トレースを介して、熱電素子の電力供給のために素子 1 0 1 中に延びる TSV（基板貫通ビア）1 0 1 5 に接続するのがよい。例えば、熱電素子 1 0 3 の電気接点 1 1 7 を素子 1 0 1 中の TSV 1 0 1 5 にダイレクトボンディングするのがよい。他の実施形態では、熱電素子 1 0 3 を下側アクティブチップ 1 0 1 上に成長させることができる。

【0012】

図 1 B は、図 1 A に示す例示のマイクロ電子システム 1 0 0 の概略平面図である。熱電

素子 103 は、下側アクティブチップ 101 を冷却するゾーン化制御を行うことができるよう構成されているのがよい。図 1B に示すように、一例として、複数の電気接点 117 が冷却動作中、熱電素子 103 中の熱電ペレット対 1030 の互いに異なるグループのマルチゾーン制御／位置制御のために使用され、測定されたホットスポット分布に応答して局所的熱放散が行われる。種々の実施形態では、温度センサにより測定された信号を用いると、熱電素子 103 を制御することができ、温度センサは、下側アクティブチップ 101 内又は熱電素子 103 中に配置されるのがよい。種々の実施形態では、熱電素子 103 の制御は、熱電素子 103 内の下側アクティブチップ 101 によって、又はシステムボード上の外部チップによって行われるのがよい。

【0013】

図 2A ～図 2F は、熱電素子 103 をダイスタック中に作製する方法を概略的に示している。図 2A は、N ドープ又は P ドープ領域（それぞれ、2034，3036）を適当な熱電基板 2010（例えば、 Bi_2Te_3 ウエハ）内に作製する第 1 のステップを示し、この場合、N ドープ又は P ドープ領域は、物理的ギャップ 2015 又は幅の広い（例えば、 $>1\mu\text{m}$ ）固有の領域 2017 によって互いに隔てられている。物理的ギャップ 2015 は、1 種類以上の適当な有機又は無機誘電体で満たされるのがよい。P 又は N 領域（2036 又は 2034）の幅は、一方又は両方の平面方向において数十 μm から数 mm まで様々であってよい。図 2B は、誘電体デポジション（堆積）を行い、次に互いに連結された N/P 対 2030 を形成するためのメタライゼーションを含む第 2 のステップを示している。メタライゼーションは、各 P 領域と N 領域（それぞれ、2036 と 2034）との間の 1 つ以上の導電トレース 2031 であるのがよい。幾つかの実施形態では、もう 1 つのメタライゼーションはまた、ホットプレート又はコールドプレートとして作用するよう形成されるのがよい。P 領域及び N 領域の幅が大きい場合、数個の導電トレース 2031 がホットプレートとコールドプレートとの間に一様に熱勾配を効果的に作る一様なキャリア流／分布を可能にするよう実現されるのがよい。他の実施形態では、P 領域と N 領域（それぞれ、2036 と 2034）を連結するメタライゼーション層の形成に続き、誘電体 2032 の被着を実施する。誘電体層 2032 は、ダイレクトボンディング可能に（例えば、ダイレクトインシュレータ間ボンド又はダイレクトハイブリッドボンドに）前処理される（例えば、クリーニング、化学機械研磨又は CMP プラズマ活性化など）。図 2C は、作製した熱電素子 103 をキャリア 105 に取り付ける（例えば、誘電体 - 誘電体（以下、「誘電体間」という場合がある）ダイレクトボンディング、例えばアディア社から商業的に入手できる ZIBOND（登録商標））を含む第 3 のステップを示している。キャリア 105 は、その後除去されない永続的なキャリアであるのがよく、このキャリアは、適当な良熱伝導性材料（例えば、Si、セラミック、アルミニウム、窒化アルミニウム、窒化ケイ素など、又は $1\text{W}/\text{cm}/^\circ\text{C}$ を超える熱伝導率を有する材料）で形成されるのがよい。他の実施形態では、レーザ加工中、キャリア 105 を除去することができる。図 2D は、熱電基板 2010（例えば、 Bi_2Te_3 ウエハ）を除去して N/P 対 2030 を露出させるための研削、研磨又は任意他の適当なプロセスを含む第 4 のステップを示している。図 2E は、誘電体 2042 デポジション、電気接点 117 を作るためのメタライゼーション、及びボンディング層 2051（ハイブリッドボンディング、例えば、アディア社から商業的に入手できる DBI（登録商標）ボンディングを行うことができるよう構成された層）の作製を含む第 5 のステップを示している。図 2F は、TSV を含むのがよいアクティブチップ 101 又はウエハ（表と表のつぎ合わせ（F2F）、又は表と裏のつぎ合わせ（F2B））に熱電素子 103 を取り付ける（例えば、ダイレクトハイブリッドボンディングによって）第 6 のステップを示している。他の実施形態では、熱電素子 103 は、アクティブチップウエハにこれらの間に電氣的に接続なしにダイレクトボンディングされる。図 2A ～図 2F と関連して説明した方法は、2021 年 12 月 20 日に出願された米国特許仮出願第 63/265,770 号（発明の名称：THERMOELECTRIC COOLING IN MICROELECTRONICS）において説明しているデバイス及びシステムを製造するとともに／あるいはこれらデバイス及びシステムと関連して作用するよう利用されるの

10

20

30

40

50

がよく、この米国特許仮出願を参照により引用し、その記載内容全体を本明細書の一部とする。

【0014】

図3A～図3Cは、熱電素子103をダイスタック中に作製するもう1つの方法の一部を概略的に示している。図3Aは、キャリアウエハ105（これは、高い熱伝導率、例えば $1\text{ W/cm}^\circ\text{C}$ を超える熱伝導率を有するのがよい）から始まるステップを示している。幾つかの実施例では、材料は、永続的なキャリアとして用いられる場合にはSi又はセラミックであるのがよい。アルミニウム、窒化アルミニウム、炭化シリコンのような他のキャリア材料を幾つかの実施例において使用することができる。図3Bは、次に小さなキャビティ3033をウエハ105中に作製するステップを示している（さらに誘電体／絶縁体の層をキャビティ3033中に被着させるステップを用いて又はこのステップを実施しないで）。図3Cは、キャビティをBiとTeの混合物3039で満たし、次に高温焼結を行うステップを示している。変形例として、 Bi_2Te_3 （ドーブ済み）ウエハを圧潰させ、パウダをキャビティ／ポケット中に押し込んで焼結させる。変形例として、キャビティ3033をこの中のドーブ材料3039の被着、ステンシル塗り又は3D印刷で満たしてもよい。次に、本方法は、図2B～図2Fと関連するステップで進められるのがよい。図3A～図3Cと関連して説明した方法は、2021年12月20日に出願された米国特許仮出願第63／265,770号（発明の名称：TERMOELECTRIC COOLING IN MICROELECTRONICS）において説明しているデバイス及びシステムを製造するとともに／あるいはこれらデバイス及びシステムと関連して作用するよう利用されるのがよく、この米国特許仮出願を参照により引用し、その記載内容全体を本明細書の一部とする。

10

20

【0015】

図4A～図4Dは、熱電素子103をダイスタック中に作製するさらにもう1つの方法を概略的に示している。図4Aは、キャリア105（又は、インタポーザ）で始まる第1のステップを示している。図4Bは、電気接続部4031を作るためのメタライゼーションを行い、次にドーブ Bi_2Te_3 キャリア105上に被着させ、ステンシル塗りし、又は3D印刷して熱電N/P対4030となる特徴部／ペレット4034, 4036を形成する第2のステップを示している。図4Cは、 Bi_2Te_3 特徴部相互間のギャップ4015を誘電体4017で満たし、電氣的接続部4033及び接点117を作るためのメタライゼーションを行い、そしてボンディング層4051（例えば、ダイレクトハイブリッドボンディング、例えば、アディア社から商業的に入手できるDBI（登録商標）ボンディングを行うことができるよう構成された層）を形成する第3のステップを示している。図4Dは、作製された熱電素子103を、TSVを含むのがよいアクティブチップ101又はウエハをF2F又はF2B）に取り付ける（例えば、ダイレクトハイブリッドボンディング）第4のステップを示している。他の実施形態では、熱電素子103をアクティブチップ101又はウエハにこれらの間に電氣的接続なしでダイレクトボンディングする。幾つかの実施形態では、熱電素子103は、サイズが約1mmから3mmまでの範囲に及ぶのがよい。N-P4030のピッチは、約0.5mm～数mmであってもよく、あるいは約数十ミクロンであってもよい。幾つかの実施形態では、N-P対4030のピッチは、約0.1mm、0.5mm、1mm、2mm、3mm、4mm、5mm、又はこれらの間の数値であってもよく、あるいは、約10ミクロン、30ミクロン、50ミクロン、70ミクロン、90ミクロン、又はこれらの間の数値であってもよい。図4A～図4Dと関連して説明した方法は、2021年12月20日に出願された米国特許仮出願第63／265,770号（発明の名称：TERMOELECTRIC COOLING IN MICROELECTRONICS）において説明しているデバイス及びシステムを製造するとともに／あるいはこれらデバイス及びシステムと関連して作用するよう利用されるのがよく、この米国特許仮出願を参照により引用し、その記載内容全体を本明細書の一部とする。

30

40

【0016】

図5A～図5Cは、熱電素子103をアクティブウエハ／チップ101上に直接成長さ

50

せることによって熱電素子103をダイスタック中に作製するさらにもう1つの方法を概略的に示している。図5Aは、アクティブウエハ／チップ101で始まる第1のステップを示している。図5Bは、電気接続部5031を作るためのメタライゼーションを行い、次にドーパ Bi_2Te_3 をアクティブウエハ／チップ101の裏（うら）面5010上に被着／ステンシル塗り／3D印刷して熱電N／P対5030になるペレット5034、5036を形成する第2のステップを示している。図5Cは、 Bi_2Te_3 特徴部相互間のギャップ5015を誘電体5017で満たし、次に電気接続部5033を作るためのメタライゼーションを作る第3のステップを示している。幾つかの実施形態では、熱電素子103は、サイズが約0.5mmから3mmまでの範囲に及ぶのがよい。N-P5030のピッチは、約0.5mm～1mmであってもよく、あるいは約数十ミクロンであってもよい。幾つかの実施形態では、N-P対5030のピッチは、約0.1mm、0.5mm、1mm、2mm、3mm、4mm、5mm、又はこれらの間の数値であってもよく、あるいは、約10ミクロン、30ミクロン、50ミクロン、70ミクロン、90ミクロン、又はこれらの間の数値であってもよい。図5A～図5Cと関連して説明した方法は、2021年12月20日に出願された米国特許仮出願第63／265,770号（発明の名称：THERMOELECTRIC COOLING IN MICROELECTRONICS）において説明しているデバイス及びシステムを製造するとともに／あるいはこれらデバイス及びシステムと関連して作用するように利用されるのがよく、この米国特許仮出願を参照により引用し、その記載内容全体を本明細書の一部とする。

10

20

【0017】

図6Aは、例示のマイクロ電子システム600Aの概略断面図であり、マイクロ電子システム600Aは、積層半導体素子（例えば、キャリア素子600及びアクティブダイ601A、6001A、6002A）及び熱を底部チップ（601A）からスタックの頂部のところのヒートシンク607Aに差し向ける熱電素子603Aを含む。熱電素子603A及び複数のチップ（例えば、6001A及び6002A）は、底部チップ（601A）に取り付けられる（実装される）のがよい。熱電素子603Aは、底部チップ601Aにダイレクトボンディングされるのがよい（例えば、絶縁体-絶縁体（以下、「絶縁体相互間」という場合がある）ダイレクトボンディング又はハブリッドダイレクトボンディングによって）。熱電素子603Aは、少なくとも1つのチップ（例えば、少なくとも6001A及び／又は6002A）に隣接して位置するのがよく、かくして少なくとも1つのチップ6001及び6002Aを通る熱流量が減少する。熱電素子603Aは、底部チップ601Aに結合している電気接点617Aによって電力供給されるのがよい。図6A-2は、図6に示す例示のマイクロ電子システム600Aの概略平面図である。図6Bは、もう1つの例示のマイクロ電子システム600Bの概略断面図であり、このマイクロ電子システム600Bは、積層半導体素子（例えば、キャリア素子605及びアクティブダイ601B、6001B、6002B）及び熱を底部チップ（601B）からスタックの頂部のところのヒートシンク607Bに、方向づける熱電素子603Bを含む。熱電素子は、底部チップ（601B）に取り付けられるのがよく、複数のチップ（例えば、6001B及び6002B）は、熱電素子603Bに取り付けられるのがよい。マイクロ電子素子603Bは、隣のチップ（例えば、601B、6001B又は6002B）のうちの任意のものの中に設けられたセンサによる温度検出に応答して、底部チップ（601B）に結合している電気接点617Bにより電力供給されるとともに制御されるのがよい。

30

40

【0018】

図7Aは、図6Aに示すマイクロ電子システムに類似した例示のマイクロ電子システム700Aの概略断面図であり、同一の特徴は、同一の参照符号によって示されているが、ボンドワイヤ799Aを用いて熱電素子603Aにうら面から電力供給している。熱電素子603Aは、底部チップ601Aにダイレクトボンディングされるのがよい（例えば、ダイレクトハイブリッドボンディングにより又は絶縁体間ダイレクトボンディングにより）。図7Bは、図6Bに示すマイクロ電子システムに類似した例示のマイクロ電子システム700Bの概略断面図であり、同一の特徴は、同一の参照符号によって示されているが

50

、外部接続部、例えばボンドワイヤ 799B を用いて熱電素子 603B に裏（うら）面から電力供給している。図 7A 及び図 7B の実施形態では、外部デバイスは、熱電素子 603A 又は 603B の動作を制御することができる。例えば、システムボード（図示せず）上のチップ又はダイは、熱電素子 603A 又は 603B の動作を制御することができる。
【0019】

図 8A は、図 6B に示すマイクロ電子システムに類似した例示のマイクロ電子システム 800 の概略断面図であり、同一の特徴は、同一の参照符号で示されているが、追加的に又は代替的に、このマイクロ電子システム 800 は、温度分布及びチップアクティビティを制御するよう熱電素子 603B に埋め込まれた温度センサ 826 を含む。例えば、センサ 826 が温度を検出しているとき、センサ 826 は、信号をダイ 601B, 6001B 及び／又は 6002B 中の回路部に送り、ダイ 601B, 6001B 及び／又は 6002B は、制御信号を熱電素子 603B に送るのがよい。図 8B は、図 8A に示す例示のマイクロ電子システム 800 の概略平面図であり、熱電 N/P ペレットは、温度センサ 826 によってモニタされるとともに、1 対の電気接点 817 によって連続供給される。
【0020】

図 9 は、図 6A に示すマイクロ電子システムに類似した例示のマイクロ電子システム 900 の概略断面図であり、同一の特徴は、同一の参照符号で示されている。底部チップ 601A 又は外部デバイスにより制御されるのではなく、熱電素子 603A は、底部チップ 601A を通る電気経路 909（例えば、トレース）経由で隣接のチップ（例えば、6001A 又は 6002A）によって制御される。
【0021】

図 10 は、例示のマイクロ電子システム 1000 の概略断面図であり、このマイクロ電子システム 1000 は、積層半導体素子（例えば、アクティブダイ 10020, 1020 及び 10051）及び熱の向きをシステム 1000 内に又はこれから積極的に変える（例えば、スタックの頂部のところのヒートシンク 10077 を通って）ために使用できる多数の熱電素子 10003 を含む。
【0022】

幾つかの実施形態では、熱電素子 603A, 603B 又は 10003 をキャリア（例えば、605 又は 10051）又はアクティブチップ（例えば、601A, 601B, 10020 又は 1020）上に成長させるのがよい。幾つかの実施形態では、熱電素子 603A, 603B 又は 10003 をアクティブチップ（例えば、601A, 601B, 10020 又は 1020）の裏（うら）面上に成長させることができ、又はダイレクトボンディングすることができる。幾つかの実施形態では、積層半導体素子を介在する接着剤なしで互いにダイレクトボンディングすることができる。例えば、6001A, 6001B, 6002A, 6002B 及び／又は 10020 を底部チップ（例えば、601A, 601B 又は 1020）に又は熱電素子 603B にダイレクトボンディングすることができる。幾つかの実施形態では、頂部ヒートシンク 607A, 607B, 又は 10077 を半導体素子（例えば、6001A, 6001B, 6002A, 6002B 又は 10020）及び／又は熱電素子 603A, 603B 又は 10003 と関連したキャリア 605 又は 10051 にダイレクトボンディングすることができる。例えば、ダイレクトボンディングプロセスとしては、室温向きに構成された ZIBOND（登録商標）及び DBI（登録商標）プロセス、低温ハイブリッドボンディング向きに構成された大気圧ダイレクトボンディング又はカリフォルニア州サンノゼ所在のアデア（Adeia）社から商業的に入手できる DBI（登録商標）ウルトラプロセスが挙げられる。ダイレクトボンドは、ボンデッド素子の誘電体相互間に位置するのがよく、また、ダイレクトハイブリッドボンディング可能にボンドインターフェースのところ又はその近くに導電材料を含むのがよい。ボンディングインターフェースのところの導電材料は、ダイ上の再配線層（RDL）内に又はこの上に形成されたボンディングパッド、及び／又はパッシブ電子部品であるのがよい。
【0023】

電子素子

ダイは、任意適当な形式の集積化デバイスダイを指すと言える。例えば、集積化デバイスダイは、電子部品、例えば集積回路（例えば、プロセッサダイ、コントローラダイ、又はメモリダイ）、微小電子機械システム（MEMS）ダイ、光学デバイス、又は任意他の適当な形式のデバイスダイを含むことができる。幾つかの実施形態では、電子部品としては、パッシブデバイス、例えばキャパシタ、インダクタ、又は他の表面実装デバイスが挙げられる。回路（例えば、トランジスタのようなアクティブ部品）が種々の実施形態では、アクティブ面のところ又はその近くのところにパターン化されるのがよい。アクティブ面は、ダイのうら面と反対側のダイの面（おもて面）上に位置するのがよい。うら面は、任意のアクティブ回路又はパッシブ回路を有してもよく、有さなくてもよい。

【0024】

集積化デバイスダイは、ボンディング表面及びボンディング表面（この場合、「おもて面」と反対側のうら面を有するのがよい。ボンディング表面は、一導電ボンドパッドを含む複数の導電ボンドパッド、及び導電ボンドパッドの近くに位置する非導電材料を有するのがよい。幾つかの実施形態では、集積化デバイスダイの導電ボンドパッドは、介在する接着剤なしで基板又はウエハの対応の導電パッドにダイレクトボンディングされるのがよく、集積化デバイスダイの非導電材料は、介在する接着剤なしで基板又はウエハの対応の非導電材料の一部分にダイレクトボンディングされるのがよい。接着剤なしのダイレクトボンディングは、米国特許第7,126,212号明細書、同第8,153,505号明細書、同第7,622,324号明細書、同第7,602,070号明細書、同第8,163,373号明細書、同第8,389,378号明細書、同第7,485,968号明細書、同第8,735,219号明細書、同第9,385,024号明細書、同第9,391,143号明細書、同第9,431,368号明細書、同第9,953,941号明細書、同第9,716,033号明細書、同第9,852,988号明細書、同第10,032,068号明細書、同第10,204,893号明細書、同第10,434,749号明細書、及び同第10,446,532号明細書全体に記載されており、これら米国特許の各々を参照により引用し、その記載内容全体を全ての目的に関して本明細書の一部とする。

【0025】

ダイレクトボンディング方法及びダイレクトボンデッド構造体の実施例

本明細書において開示する種々の実施形態は、2つの素子を介在する接着剤なしでダイレクトボンディングすることができるダイレクトボンデッド構造体に関する。2つ以上の電子素子は、半導体素子（例えば、集積化デバイスダイ、ウエハなど）であるのがよく、かかる2つ以上の電子素子を互いに積層し又はボンディングすると、ボンデッド構造体を形成することができる。1つの素子の導電接触パッドをもう1つの素子の対応の導電接触パッドに電氣的に接続することができる。任意適当な数の素子を積層してボンデッド構造体とすることができる。接触パッドは、非導電ボンディング領域に形成された金属パッドからなるのがよく、これら接触パッドを下に位置するメタライゼーション、例えば再配線層（RDL）に接続するのがよい。

【0026】

幾つかの実施形態では、素子は、接着剤なしで互いにダイレクトボンディングされる。種々の実施形態では、第1の素子の非導電材料又は誘電体は、接着剤なしで第2の素子の対応の非導電又は誘電フィールド領域ダイレクトボンディングされるのがよい。非導電材料を第1の素子の非導電ボンディング領域又はボンディング層という場合がある。幾つかの実施形態では、第1の素子の非導電材料は、誘電体間ボンディング技術を用いて第2の素子の対応の非導電材料にダイレクトボンディングされるのがよい。例えば、誘電体間ボンドは、少なくとも米国特許第9,564,414号明細書、同第9,391,143号明細書、及び同第10,434,749号明細書に開示されているダイレクトボンディング技術を用いて接着剤なしで形成でき、これら米国特許を参照により引用し、全ての目的に関しこれらの各々の記載内容全体を本明細書の一部とする。ダイレクトボンディングに適した誘電体としては、無機誘電体、例えば酸化シリコン、窒化シリコン、オキシ窒化シリ

10

20

30

40

50

コンが挙げられるが、これには限定されず、あるいは、炭素、例えば炭化シリコン、オキシ炭窒化シリコン、炭窒化シリコンもしくはダイヤモンド状炭素が挙げられる。幾つかの実施形態では、誘電体は、ポリマー材料、例えばエポキシ、樹脂又は成形材料を含まない。

【0027】

幾つかの実施形態では、ダイレクトハイブリッドボンドは、介在する接着剤なしで形成できる。例えば、誘電ボンディング表面を高い平滑度に研磨することができる。ボンディング表面を清浄化してプラズマ及び／又はエッチング剤に当てると、これら表面を活性化することができる。幾つかの実施形態では、これら表面は、活性化後又は活性化中（例えば、プラズマ及び／又はエッチングプロセス中）、化学種で末端基化することができる。理論に束縛されるものではないが、幾つかの実施形態では、活性化プロセスは、ボンディング表面のところの化学結合を壊すために実施されるのがよく、末端基化プロセスは、ダイレクトボンディング中におけるボンディングエネルギーを向上させる追加の化学種をボンディング表面のところに提供することができる。幾つかの実施形態では、活性化及び末端基化は、同一のステップで提供され、例えば、プラズマ又はウェットエッチング剤を用いて表面を活性化して末端基化することができる。他の実施形態では、ボンディング表面を別個の処理で末端基化して追加の化学種を提供することができ、それによりダイレクトボンディングを行うことができる。種々の実施形態では、末端基化化学種は、窒素を含むのがよい。例えば、幾つかの実施形態では、ボンディング表面をフッ素にさらすのがよい。例えば、層及び／又はボンディングインターフェースの近くに1つ又は多数のフッ素ピークが現れる場合がある。かくして、ダイレクトボンデッド構造体では、2つの誘電体相互間のボンディングインターフェースは、ボンディングインターフェースのところに高い窒素含有量及び／又はフッ素ピークを有する極めて滑らかなインターフェースを構成することができる。活性化及び／又は末端基化処理の追加の例が米国特許第9,564,414号明細書、同第9,391,143号明細書、及び同第10,434,749号明細書全体にわたって見受けられ、これら米国特許の各々を参照により引用し、全ての目的に関してその記載内容全体を本明細書の一部とする。

【0028】

種々の実施形態では、第1の素子の接触パッドもまた、第2の素子の対応の導電接触パッドにダイレクトボンディングされるのがよい。例えば、ハイブリッドダイレクトボンディング技術を用いると、上述したように前処理された共有直接結合状態の誘電体間表面を含むボンディングインターフェースに沿って導体-導体ダイレクトボンドを提供することができる。種々の実施形態では、導体-導体（例えば、接触パッド-接触パッド）ダイレクトボンド及び誘電体-誘電体ハイブリッドボンドは、少なくとも米国特許第9,716,033号明細書及び同第9,852,988号明細書に開示されたダイレクトボンディング技術を用いて形成でき、これら米国特許の各々を参照により引用し、全ての目的についてその記載内容全体を本明細書の一部とする。

【0029】

例えば、誘電ボンディング表面を前処理して、上述したように介在接着剤なしで互いにダイレクトボンディングすることができる。導電接触パッド（これらは、非導電性の誘電フィールド領域によって包囲されるのがよい）もまた、介在接着剤なしで互いにダイレクトボンディングすることができる。幾つかの実施形態では、接触パッドをそれぞれ、誘電フィールド領域又は非導電ボンディング層の外表面（例えば、上面）の下に凹ませるのがよく、例えば30nm未満、20nm未満、15nm未満、又は10nm未満だけ凹ませるのがよく、例えば、2nmから20nmまでの範囲又は4nm～10nmの範囲で凹ませるのがよい。非導電ボンディング層を幾つかの実施形態では本明細書において説明したボンディングツールで室温において接着剤なしで互いにダイレクトボンディングするのがよく、その後、ボンデッド構造体をアニールするのがよい。アニールは、別個の装置で実施されるのがよい。アニール時、接触パッドは、膨張して互いに接触し、それにより金属-金属（金属間）ダイレクトボンドを形成することができる。有益には、ハイブリッドボン

ディング技術、例えばカリフォルニア州サンノゼ所在のアディア社から商業的に入手できるダイレクトボンディングインターコネクト（Direct Bond Interconnect）、すなわち、DBI（登録商標）技術の使用により、ダイレクトボンディングインターフェースを横切って接続された高密度のパッドを実現できる（例えば、規則的なアレイについては僅かな又は細かいピッチで）。幾つかの実施形態では、ボンディングパッド、又はボンデッド素子のうちの1つのボンディング表面内に埋め込まれた導電トレースのピッチは、40ミクロン未満又は10ミクロン未満であるのがよく、それどころか2ミクロン未満であってもよい。幾つかの用途に関し、ボンディングパッドのピッチとボンディングパッドの諸元のうちの1つの比は、5未満又は3未満であり、場合によっては望ましくは2未満である。他の用途では、ボンデッド素子のうちの1つのボンディング表面内に埋め込まれた導電トレースの幅は、0.3ミクロンから5ミクロンまでの範囲にあるのがよい。種々の実施形態では、接触パッド及び／又はトレースは、銅からなるのがよいが、他の金属が適している場合がある。

10

【0030】

かくして、ダイレクトボンディングプロセスでは、第1の素子を介在接着剤なしで第2の素子にダイレクトボンディングすることができる。幾つかの構成例では、第1の素子は、単体化された素子、例えば単体化集積化デバイスダイからなるのがよい。他の構成例では、第1の素子は、単体化されたときに複数の集積化デバイスダイを形成する複数（例えば、数十個、数百個、又はそれ以上）のデバイス領域を含むキャリア又は基板（例えば、ウエハ）からなるのがよい。本明細書において説明した実施形態では、ダイであれ基板であれ、いずれにせよ、第1の素子は、ホスト基板と見なされる場合があり、これは、第2の素子をピックアンドプレイス（pick-and-place）又はロボットエンドエフェクタを受け取るためにボンディングツールのサポートに取り付けられる。図示の実施形態の第2の素子は、ダイからなる。他の構成例では、第2の素子は、キャリア又はフラットパネル、もしくは基板（例えば、ウエハ）からなるのがよい。

20

【0031】

本明細書において説明するように、第1の素子と第2の素子を接着剤なしで互いにダイレクトボンディングすることができ、これは、蒸着プロセスとは異なっている。1つの用途では、ボンデッド構造体中の第1の素子の幅は、第2の素子の幅とほぼ同じであるのがよい。幾つかの他の実施形態では、ボンデッド構造体中の第1の素子の幅は、第2の素子の幅とは異なるのがよい。ボンデッド構造体中の大きい方の素子の幅又は面積は、小さい方の素子の幅又は面積よりも少なくとも10%大きいのがよい。したがって、第1及び第2の素子は、非蒸着素子からなるのがよい。さらに、ダイレクトボンデッド構造体は、蒸着層とは異なり、ボンディングインターフェースに沿って、ナノキャビティが存在する欠陥領域を含む場合がある。ナノキャビティは、ボンディング表面の活性化（例えば、プラズマへの曝露）に起因して形成される場合がある。上述したように、ボンディングインターフェースは、活性化及び／又は最終化学処理プロセスから生じる物質の濃縮を呈する場合がある。例えば、活性化のために窒素プラズマを利用する実施形態では、窒素ピークがボンディングインターフェースのところに形成される場合がある。活性化のために酸素プラズマを利用する実施形態では、酸素ピークがボンディングインターフェースのところに形成される場合がある。幾つかの実施形態では、ボンディングインターフェースは、オキシ窒化シリコン、オキシ炭窒化シリコン、又は炭窒化シリコンからなるのがよい。本明細書において説明したように、ダイレクトボンドは、共有結合を含むのがよく、この共有結合は、ファンデルワールス結合よりも強固である。ボンディング層は、高い平滑度まで平坦化された研磨表面をさらに有するのがよい。例えば、ボンディング層は、1ミクロン当り2nm二乗平均（RMS）又は1ミクロン当り1nmRMSの表面粗さを有するのがよい。

30

40

【0032】

種々の実施形態では、ダイレクトハイブリッドボンデッド構造体中の接触パッド相互間の金属-金属ボンドは、導電特徴部上の導電特徴部粒、例えば銅結晶粒がボンディングインターフェースを横切って互いの中に成長するよう接合されるのがよい。幾つかの実施形態では

50

、銅は、ボンドインターフェースを横切る銅の拡散を向上させるために、111結晶面に沿って配向した結晶粒を有するのがよい。ボンドインターフェースは、ボンデッド接触パッドの少なくとも一部分まで実質的に完全に延びるのがよく、その結果、ボンデッド接触パッドのところ又はその近くには非導電ボンディング領域相互間には隙間が実質的に生じないようにになっている。幾つかの実施形態では、バリヤ層を接触パッド（例えば、これは、銅を含むのがよい）の下に設けるのがよい。しかしながら、他の実施形態では、例えば、米国特許出願公開第2019/0096741号明細書に記載されているように、接触パッドの下にバリヤ層が存在しなくてもよく、この米国特許を参照により引用し、その記載内容全体を全ての目的に関して本明細書の一部とする。

【0033】

10

一観点では、開示した技術は、マイクロ電子デバイスであって、第1の集積化デバイスダイと、第1の集積化デバイスダイにボンディングされた熱電素子と、少なくとも熱電素子に被着されたヒートシンクとを有し、熱電素子は、熱を第1の集積化デバイスダイからヒートシンクに伝達するよう構成され、熱電素子は、接着剤なしで第1の集積化デバイスダイにダイレクトボンディングされていることを特徴とするマイクロ電子デバイスに関する。

【0034】

1つの実施形態では、第1の集積化デバイスダイは、アクティブ回路部を有する。

【0035】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイのうら面にダイレクトボンディングされている。

20

【0036】

1つの実施形態では、第1の集積化デバイスダイと熱電素子との間のインターフェースは、導体-導体ダイレクトボンドを含む。

【0037】

1つの実施形態では、第1の集積化デバイスダイと熱電素子との間のインターフェースは、不導体-不導体ダイレクトボンドをさらに含む。

【0038】

1つの実施形態では、キャリア素子が熱電素子とヒートシンクとの間に設けられている。

30

【0039】

1つの実施形態では、キャリア素子にはアクティブ回路部がない。

【0040】

1つの実施形態では、キャリア素子は、シリコン、セラミック、アルミニウム、窒化アルミニウム、又は炭化シリコンからなる。

【0041】

1つの実施形態では、キャリア素子は、 $1\text{ W/cm}^\circ\text{C}$ を超える熱伝導率を有する材料からなる。

【0042】

1つの実施形態では、熱電素子は、ステンシル塗り又は印刷プロセスによってキャリア素子上に成長してある。

40

【0043】

1つの実施形態では、熱電素子は、焼結プロセスによってキャリア素子内のキャビティ中に成長してある。

【0044】

1つの実施形態では、熱電素子は、接着剤なしでキャリア素子にダイレクトボンディングされている。

【0045】

1つの実施形態では、熱電素子とキャリア素子との間のインターフェースは、誘電体-誘電体ダイレクトボンドを含む。

50

【0046】

1つの実施形態では、熱は、熱電素子の動作中に第1の集積化デバイスダイからヒートシンクに伝達される。

【0047】

1つの実施形態では、
第2の集積化デバイスダイが熱電素子上に設けられるとともに、ヒートシンクに接触している。

【0048】

1つの実施形態では、第2の集積化デバイスダイが第1の集積化デバイスダイ上に設けられるとともに、熱電素子に隣接して位置している。

10

【0049】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイを介して第2の集積化デバイスダイに電氣的に接続されている。

【0050】

1つの実施形態では、熱電素子は、外部電力源に接続可能なボンドワイヤに取り付けられている。

【0051】

1つの実施形態では、熱電素子は、金属接点により第1の集積化デバイスダイに電氣的に接続されている。

20

【0052】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイ内の基板貫通ビアに電氣的に接続されている。

【0053】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイを冷却するゾーン化制御が可能であるように構成されている。

【0054】

1つの実施形態では、複数の温度センサが第1の集積化デバイスダイ又は熱電素子内に設けられている。

【0055】

1つの実施形態では、マイクロ電子デバイスは、複数の電気接点对をさらに有し、各電気接点对は、熱電素子の一部分を独立して制御する。

30

【0056】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイ、熱電素子、又は外部チップによって作動される。

【0057】

もう1つの観点では、開示した技術は、マイクロ電子デバイスであって、第1の集積化デバイスダイと、第1の集積化デバイスダイ上に形成された熱電素子と、少なくとも熱電素子に被着されたヒートシンクとを有し、熱電素子は、熱を第1の集積化デバイスダイからヒートシンクに伝達するよう構成されていることを特徴とするマイクロ電子デバイスに関する。

40

【0058】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイ上に成長してある。

【0059】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイ上に堆積してある。

【0060】

1つの実施形態では、第1の集積化デバイスダイは、アクティブ回路部を有する。

【0061】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイ上に成長してある。

【0062】

1つの実施形態では、熱電素子は、ステンシル塗り又は印刷プロセスによって第1の集

50

積化デバイスダイ上に成長してある。

【0063】

1つの実施形態では、熱は、熱電素子の動作中に第1の集積化デバイスダイからヒートシンクに伝達される。

【0064】

1つの実施形態では、第2の集積化デバイスダイが熱電素子上に設けられるとともに、ヒートシンクに接触している。

【0065】

1つの実施形態では、第2の集積化デバイスダイが第1の集積化デバイスダイ上に設けられるとともに、熱電素子に隣接して位置している。

【0066】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイを介して第2の集積化デバイスダイに電氣的に接続されている。

【0067】

1つの実施形態では、熱電素子は、外部電力源に接続可能なボンドワイヤに取り付けられている。

【0068】

1つの実施形態では、熱電素子は、金属接点により第1の集積化デバイスダイに電氣的に接続されている。

【0069】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイ内の基板貫通ビアに電氣的に接続されている。

【0070】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイを冷却するゾーン化制御が可能であるように構成されている。

【0071】

1つの実施形態では、複数の温度センサが第1の集積化デバイスダイ又は熱電素子内に設けられ、各温度センサは、熱電素子の一部分を作動させるために2つの電気接点と連携している。

【0072】

1つの実施形態では、マイクロ電子デバイスは、複数の電気接点对をさらに有し、各電気接点对は、熱電素子の一部分を独立して制御する。

【0073】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイ、熱電素子、又は外部チップによって作動される。

【0074】

もう1つの観点では、開示した技術は、マイクロ電子デバイスであって、第1の集積化デバイスダイと、第1の集積化デバイスダイ上に設けられた熱電素子と、熱電素子上に設けられたキャリア素子とを有し、熱電素子は、第1の集積化デバイスダイを冷却するゾーン化制御が可能であるように構成されていることを特徴とするマイクロ電子デバイスに関する。

【0075】

1つの実施形態では、第1の集積化デバイスダイは、複数のゾーンを有し、ゾーンのうちの少なくとも1つは、温度トリガによって作動され、温度トリガは、熱センサから受け取られる。

【0076】

1つの実施形態では、熱センサは、第1の集積化デバイスダイ又は熱電素子内に設けられている、請求項43記載のマイクロ電子デバイス。

【0077】

1つの実施形態では、キャリア素子にはアクティブ回路部がない。

10

20

30

40

50

【0078】

1つの実施形態では、熱電素子は、ステンシル塗り又は印刷プロセスによって第1の集積化デバイスダイのうら面上に成長してある。

【0079】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイのうら面にダイレクトボンディングされている。

【0080】

もう1つの観点では、開示した技術は、マイクロ電子デバイスであって、第1の集積化デバイスダイと、第1の集積化デバイスダイ上に設けられた熱電素子と、熱電素子上に設けられたキャリア素子と、少なくともキャリア素子に被着されたヒートシンクとを有し、熱電素子は、熱を第1の集積化デバイスダイからヒートシンクに伝達するよう構成されていることを特徴とするマイクロ電子デバイスに関する。

10

【0081】

1つの実施形態では、キャリア素子にはアクティブ回路部がない。

【0082】

1つの実施形態では、マイクロ電子デバイスは、第1の集積化デバイスダイと熱電素子との間に設けられた追加のキャリア素子を有する。

【0083】

1つの実施形態では、第1の集積化デバイスダイは、アクティブ回路部を有し、熱電素子は、ステンシル塗り又は印刷プロセスによって第1の集積化デバイスダイのうら面上に成長してある。

20

【0084】

1つの実施形態では、熱電素子は、アクティブ回路部を有し、熱電素子は、第1の集積化デバイスダイのうら面にダイレクトボンディングされている。

【0085】

1つの実施形態では、キャリア素子は、シリコン又はセラミックからなる。

【0086】

1つの実施形態では、熱電素子は、ステンシル塗り又は印刷プロセスによってキャリア素子上に成長してある。

【0087】

1つの実施形態では、熱電素子は、焼結プロセスによってキャリア素子にダイレクトボンディングされている。

30

【0088】

1つの実施形態では、熱電素子は、接着剤なしでキャリア素子にダイレクトボンディングされている。

【0089】

1つの実施形態では、熱は、熱電素子の動作中に第1の集積化デバイスダイからキャリア素子を通してヒートシンクに伝達される。

【0090】

1つの実施形態では、第2の集積化デバイスダイが熱電素子上に設けられるとともに、ヒートシンクに接触している。

40

【0091】

1つの実施形態では、第2の集積化デバイスダイが第1の集積化デバイスダイ上に設けられるとともに、熱電素子に隣接して位置している。

【0092】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイを介して第2の集積化デバイスダイに電氣的に接続されている。

【0093】

1つの実施形態では、熱電素子は、外部電力源に接続可能なボンドワイヤに取り付けられている。

50

【0094】

1つの実施形態では、熱電素子は、金属接点により第1の集積化デバイスダイに電氣的に接続されている。

【0095】

1つの実施形態では、熱電素子は、第1の集積化デバイスダイ内の基板貫通ビアに電氣的に接続されている。

【0096】

1つの実施形態では、複数の温度センサが熱電素子内に設けられ、各温度センサは、熱電素子の一部分を作動させるために2つの電気接点と連携している。

【0097】

1つの実施形態では、マイクロ電子デバイスは、複数の電気接点对をさらに有し、各電気接点对は、熱電素子の一部分を独立して制御する。

【0098】

もう1つの観点では、開示した技術は、ダイレクトボンディング可能に構成されたマイクロ電子デバイスであって、マイクロ電子デバイスがキャリア素子を有し、キャリア素子にはアクティブ回路部がなく、マイクロ電子デバイスがステンシル塗り又は印刷プロセスによってキャリア素子上に成長してある熱電素子をさらに有し、熱電素子は、ダイレクトハイブリッドボンディング可能に構成された表面を有することを特徴とするマイクロ電子デバイスに関する。

【0099】

もう1つの観点では、開示した技術は、ダイレクトボンディング可能に構成されたマイクロ電子デバイスであって、マイクロ電子デバイスがキャリア素子を有し、キャリア素子にはアクティブ回路部がなく、マイクロ電子デバイスが焼結プロセスによってキャリア素子内のキャビティ中に成長してある熱電素子を有し、熱電素子は、ダイレクトハイブリッドボンディング可能に構成された表面を有することを特徴とするマイクロ電子デバイスに関する。

【0100】

もう1つの観点では、開示した技術は、ダイレクトボンディング可能に構成されたマイクロ電子デバイスであって、マイクロ電子デバイスがキャリア素子を有し、キャリア素子にはアクティブ回路部がなく、マイクロ電子デバイスが接着剤なしでキャリア素子にダイレクトボンディングされている表面及びダイレクトハイブリッドボンディング可能に構成されている反対側の表面を備えた熱電素子を有することを特徴とするマイクロ電子デバイスに関する。

【0101】

もう1つの観点では、開示した技術は、マイクロ電子デバイスを作製する方法であって、本方法は、アクティブ回路部を備えた第1の集積化デバイスダイを用意するステップと、熱電素子を第1の集積化デバイスダイのうら面上に成長させるステップとを含むことを特徴とする方法に関する。

【0102】

1つの実施形態では、熱電素子は、ステンシル塗り又は印刷プロセスによってキャリア素子上に成長してある。

【0103】

1つの実施形態では、熱電素子は、金属接点により第1の集積化デバイスダイに電氣的に接続されている。

【0104】

もう1つの観点では、開示した技術は、マイクロ電子デバイスを作製する方法であって、本方法は、アクティブ回路部のないキャリア素子を用意するステップと、熱電素子をキャリア素子上に成長させるステップと、熱電素子の表面をダイレクトハイブリッドボンディング可能に前処理するステップとを含むことを特徴とする方法に関する。

【0105】

10

20

30

40

50

1つの実施形態では、熱電素子は、ステンシル塗り又は印刷プロセスによってキャリア素子上に成長してある。

【0106】

1つの実施形態では、キャリア素子は、シリコン又はセラミックからなる。

【0107】

もう1つの観点では、開示した技術は、マイクロ電子デバイスを作製する方法であって、本方法は、アクティブ回路部のないキャリア素子を用意するステップと、キャリア素子内にキャビティを形成するステップと、熱電素子をキャリア素子上にかつキャビティ中に成長させるステップと、熱電素子の表面をダイレクトハイブリッドボンディング可能に前処理するステップとを含むことを特徴とする方法に関する。

【0108】

1つの実施形態では、熱電素子を焼結プロセスによって成長させる。

【0109】

1つの実施形態では、キャリア素子は、シリコン又はセラミックからなる。

【0110】

もう1つの観点では、開示した技術は、マイクロ電子デバイスを作製する方法であって、本方法は、熱電素子を有するウエハを用意するステップと、ウエハの片面をキャリア素子にダイレクトボンディングするステップと、ウエハを反対側の片面から薄化して熱電素子を露出させるステップと、熱電素子の表面をダイレクトハイブリッドボンディング可能に前処理するステップとを含むことを特徴とする方法に関する。

【0111】

1つの実施形態では、キャリア素子にはアクティブ回路部がない。

【0112】

1つの実施形態では、キャリア素子は、シリコン又はセラミックからなる。

【0113】

もう1つの観点では、開示した技術は、マイクロ電子デバイスであって、第1の集積化デバイスダイと、第1の集積化デバイスダイにボンディングされた熱電素子と、少なくとも熱電素子に被着されたヒートシンクとを有し、熱電素子は、熱を第1の集積化デバイスダイからヒートシンクに伝達するように構成され、熱電素子は、第1の集積化デバイスダイによって作動されることを特徴とするマイクロ電子デバイスに関する。

【0114】

1つの実施形態では、熱電素子は、接着剤なしで第1の集積化デバイスダイにダイレクトボンディングされている。

【0115】

文脈上別段の明示の必要がなければ、原文明細書及び原文特許請求の範囲全体を通じて、“comprise”（訳文では「～を有する」としている場合が多い）、“comprising”、“include”（「～を含む」）、“including”などの用語は、排他的又は網羅的な意味とは異なり、包括的な意味に、すなわち“including, but not limited to”（「～を含むが、これには限定されない」）の意味に解されるべきである。本明細書に一般的に用いられている「結合され」という用語は、互いに直接的に（ダイレクトに）連結されるか、1つ以上の中間要素により互いに連結される2つ以上の要素を意味している。同様に、本明細書において一般的に用いられている「連結され」という用語は、互いに直接的に連結されるか、1つ以上の中間要素により互いに連結される2つ以上の要素を意味している。加うるに、原語出願において用いられている“herein”（訳文では「本明細書において」としている場合が多い）、“above”（「上述の」又は「上方の」の意）、“below”（「後述の」又は「下方の」の意）、及び同様な趣旨の用語は、本願を全体として意味しており、本願の何らかの特定の部分を意味しているわけではない。さらに、本明細書で用いられているように、第1の素子が第2の素子の「上（on）」又は「覆って（over）」位置すると説明されている場合、第1の素子は、第1の素子と第2の素子は、互いに直接的に接触するよう、第2の素子上に又はこれを覆って直接位置する場合があり、あるいは第1の素

10

20

30

40

50

子は、1つ以上の素子が第1の素子と第2の素子の間に介在するよう、第2の素子上又はこれを覆って間接的に位置する場合がある。文脈上許容される場合には、単数形又は複数形を用いた上記の詳細な説明中の用語は、それぞれ複数又は単数を含む場合がある。2つ以上のアイテムのリストに関して「又は」という用語は、この用語についての以下の解釈、すなわち、リスト中のアイテムのうちの任意のもの、リスト中のアイテムの全て、及びリスト中のアイテムの任意の組み合わせの全てを含む。

【0116】

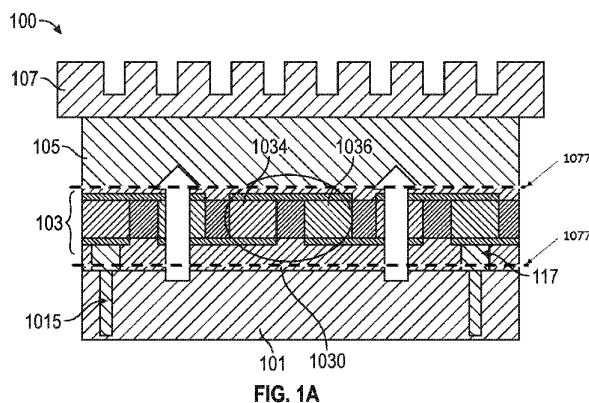
さらに、原文明細書で用いられている条件語、とりわけ“can”（「～のがよい」、「～でもよい」又は「～することができる」），“could”、“might”、“may”、“e.g.”、“for example”、“such as”などは、別段の明示の指定がなければ、又は用いられている文脈内で違ったやり方で理解されない場合、一般に、ある特定の実施形態がある特定の特徴、要素、及び／又は状態を含み、他の実施形態がある特定の特徴、要素、及び／又は状態を含まないということを意味するようになっている。かくして、かかる条件語は、一般的には、特徴、要素、及び／又は状態が、1つ以上の実施形態について必要な何らかの仕方

【0117】

ある特定の実施形態を説明したが、これら実施形態は、例示としてのみ提供されており、本発明の範囲を限定するものではない。確かに、本明細書において説明した新規な装置、方法、及びシステムは、種々の他の形態で具体化でき、さらに、本明細書において説明した方法及びシステムの形態における種々の省略、置換、及び変更は、本発明の範囲から逸脱することなく実施できる。例えば、ブロックが所与の配置で示されているが、変形実施形態は、異なるコンポーネント及び／又は回路トポロジでほぼ同じ機能を実行することができ、幾つかのブロックを削除し、動かし、追加し、分割し、組み合わせ、かつ／あるいは改造することができる。これらブロックの各々は、多種多様な仕方で具体化できる。上述の種々の実施形態の要素及び作用の任意適当な組み合わせは、別の実施形態を提供するよう組み合わせ可能である。添付の特許請求の範囲に記載された本発明の範囲及びその均等範囲は、本発明の範囲及び精神に含まれるかかる形態又は改造を含むものである。

【図面】

【図1A】



【図1B】

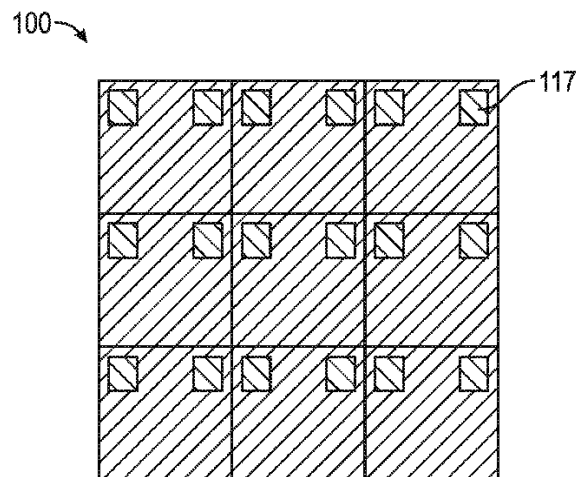


FIG. 1B

【図 2 A】

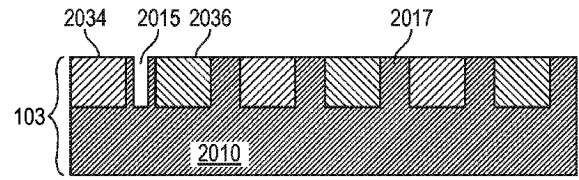


FIG. 2A

【図 2 B】

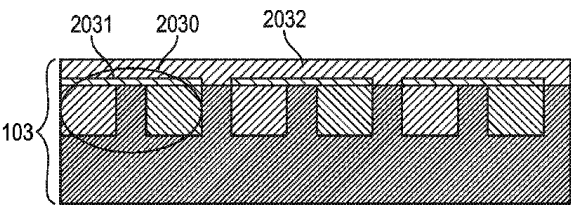


FIG. 2B

10

【図 2 C】

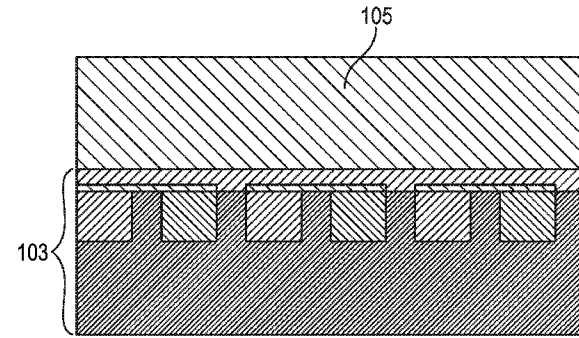


FIG. 2C

【図 2 D】

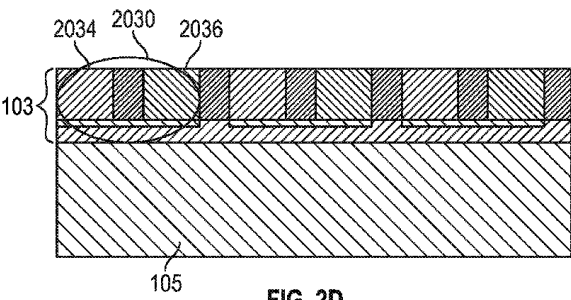


FIG. 2D

20

【図 2 E】

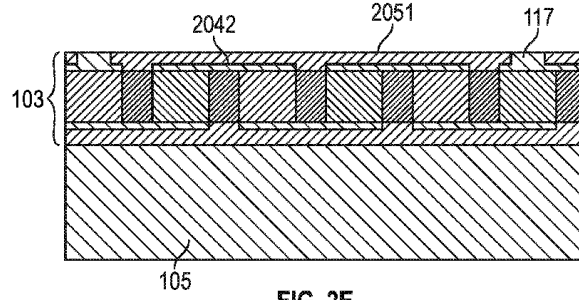


FIG. 2E

【図 2 F】

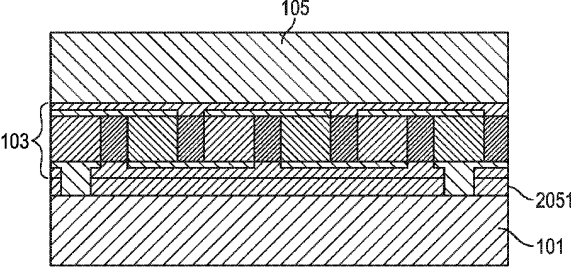


FIG. 2F

30

40

50

【図 3 A】

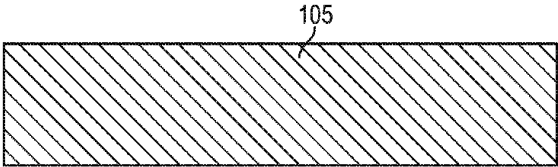


FIG. 3A

【図 3 B】

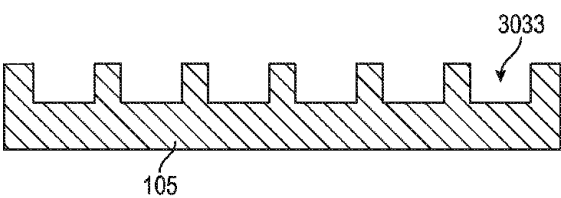


FIG. 3B

【図 3 C】

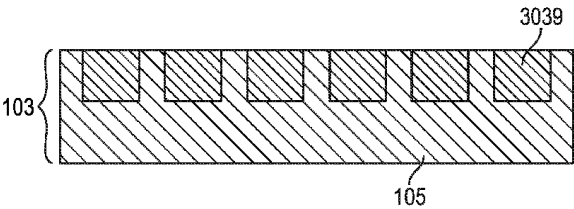


FIG. 3C

【図 4 A】

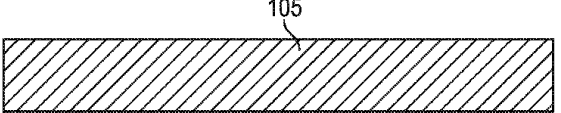


FIG. 4A

【図 4 B】

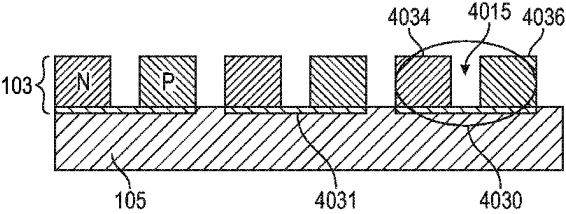


FIG. 4B

【図 4 C】

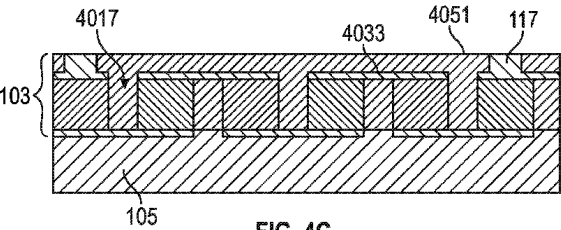


FIG. 4C

10

20

30

40

50

【図 4 D】

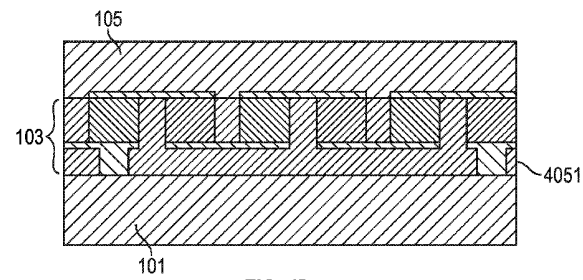


FIG. 4D

【図 5 A】

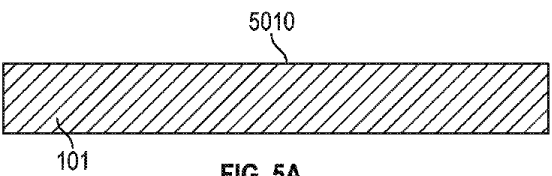


FIG. 5A

【図 5 B】

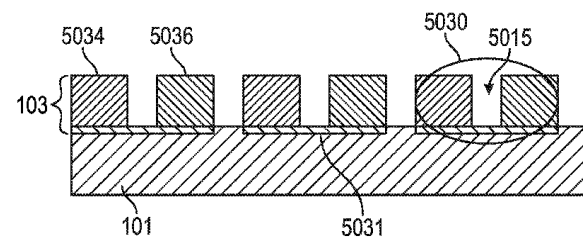


FIG. 5B

【図 5 C】

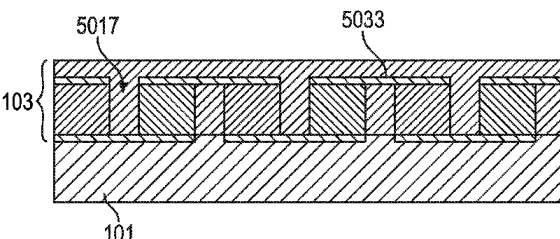


FIG. 5C

【図 6 A】

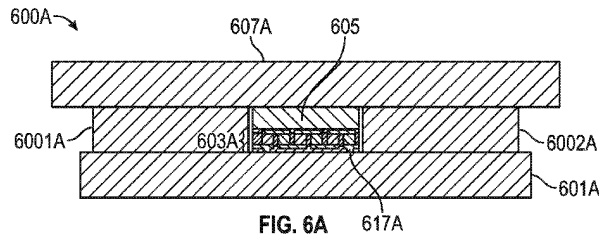


FIG. 6A

【図 6 A - 2】

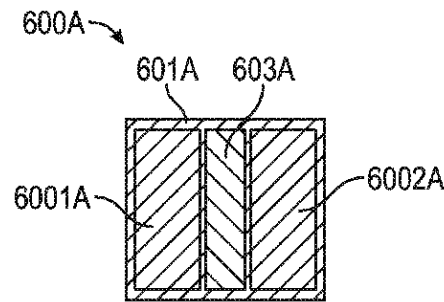


FIG. 6A-2

10

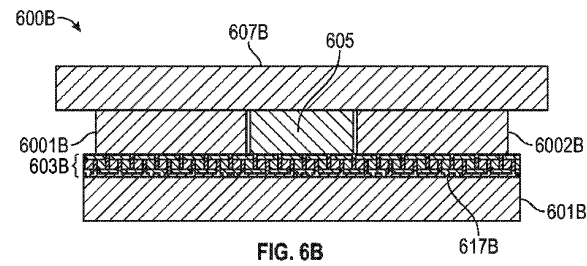
20

30

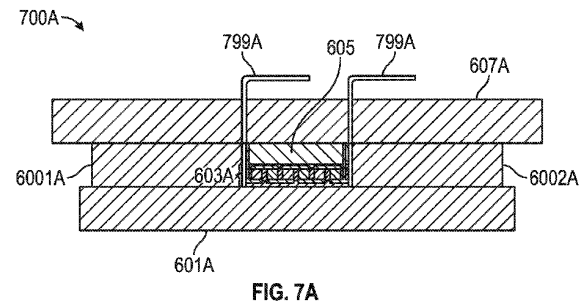
40

50

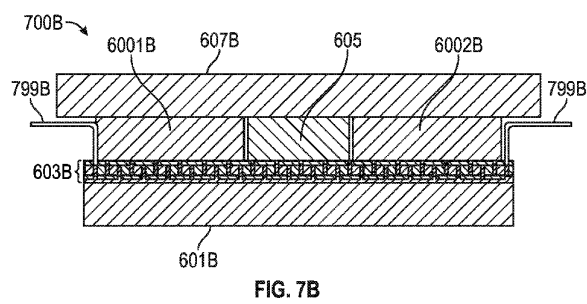
【図 6 B】



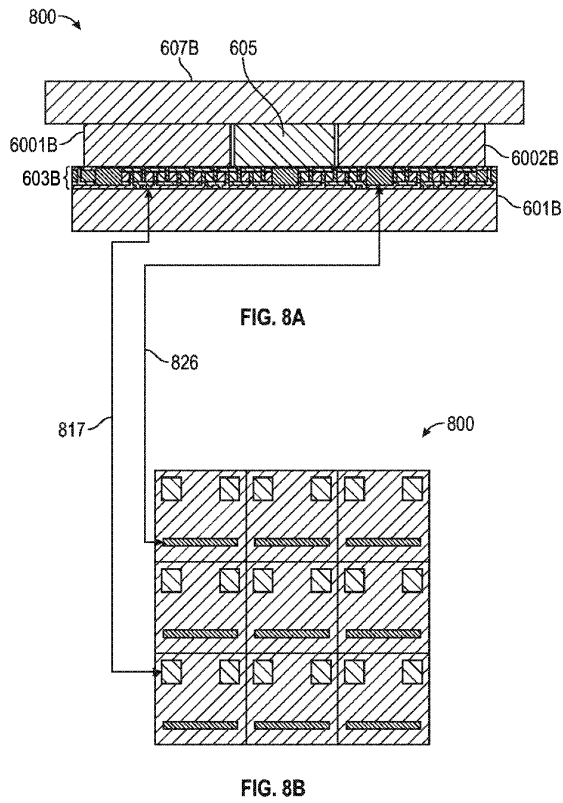
【図 7 A】



【図 7 B】



【図 8 A - 8 B】



10

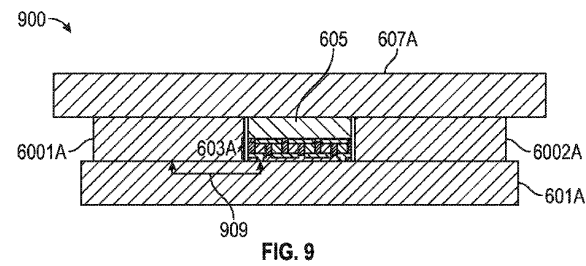
20

30

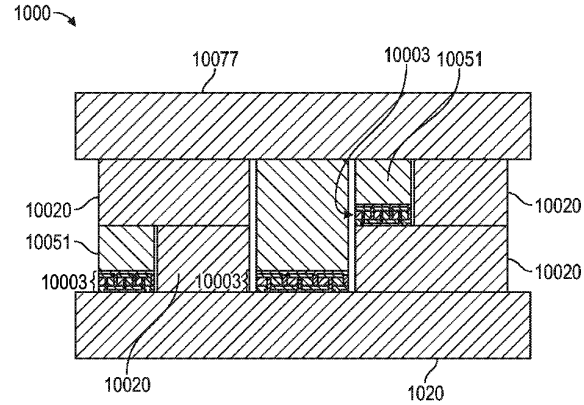
40

50

【図 9】



【図 10】



10

20

30

40

50

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/US2022/081849

A. CLASSIFICATION OF SUBJECT MATTER H01L 23/38(2006.01)i; F25B 21/02(2006.01)i; H01L 23/367(2006.01)i; H01L 25/065(2006.01)i; H01L 23/48(2006.01)i; H01L 21/48(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L 23/38(2006.01); H01L 23/34(2006.01); H01L 23/48(2006.01); H01L 25/18(2006.01); H01L 31/12(2006.01); H01L 35/16(2006.01); H01L 35/32(2006.01); H01L 35/34(2006.01); H05K 7/00(2006.01); H05K 7/20(2006.01) Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS(KIPO internal) & Keywords: thermoelectric element, die, heatsink, direct bonding, stencil		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2020-0312742 A1 (INTEL CORPORATION) 01 October 2020 (2020-10-01) See paragraphs [0018]-[0085] and figures 1A-3A.	25-29,31-34,36-44,48,50,57-60,62-65,69,71,81
Y		1-24,30,35,45-47,49,51-56,61,66-68,70,72-80,82
Y	US 10600948 B1 (INTEL CORPORATION) 24 March 2020 (2020-03-24) See column 5, lines 50-63 and figures 3, 5.	1-24,35,47,52,56,61,66-68,72-80,82
Y	US 2012-0162947 A1 (ALAN O'DONNELL et al.) 28 June 2012 (2012-06-28) See paragraphs [0075], [0144] and figure 30(a).	7-8,45,49,53,66-68,79-80
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 26 April 2023		Date of mailing of the international search report 26 April 2023
Name and mailing address of the ISA/KR Korean Intellectual Property Office 189 Cheongsa-ro, Seo-gu, Daejeon 35208, Republic of Korea Facsimile No. +82-42-481-8578		Authorized officer HONG, Kee Wan Telephone No. +82-42-481-5003

Form PCT/ISA/210 (second sheet) (July 2022)

INTERNATIONAL SEARCH REPORT		International application No. PCT/US2022/081849
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 112823430 A (LINTEC CORPORATION) 18 May 2021 (2021-05-18) See paragraph [0105] and figure 1.	10-11,30,46,51,54-55,66-67,70,73,76
A	US 2010-0079959 A1 (TOBIAS LETZ) 01 April 2010 (2010-04-01) See paragraphs [0037]-[0040] and figures 2c-2d.	1-82

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/US2022/081849

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
US	2020-0312742	A1	01 October 2020	None			
US	10600948	B1	24 March 2020	None			
US	2012-0162947	A1	28 June 2012	CN	102569291	A	11 July 2012
				CN	102569291	B	15 October 2014
				CN	104269388	A	07 January 2015
				CN	104269388	B	12 April 2017
				CN	104282684	A	14 January 2015
				CN	104282684	B	06 April 2021
				CN	104362142	A	18 February 2015
				CN	104362142	B	16 February 2018
				CN	104362143	A	18 February 2015
				CN	104362143	B	12 April 2017
				EP	2469595	A1	27 June 2012
				EP	2469595	B1	31 July 2019
				EP	2924733	A1	30 September 2015
				EP	3046148	A1	20 July 2016
				EP	3046148	B1	28 July 2021
				EP	3046148	B8	08 September 2021
				EP	3901973	A1	27 October 2021
				JP	2012-164970	A	30 August 2012
				JP	2015-146453	A	13 August 2015
				JP	2016-105514	A	09 June 2016
				JP	2017-157862	A	07 September 2017
				JP	2019-080074	A	23 May 2019
				JP	6023253	B2	09 November 2016
				JP	6282682	B2	21 February 2018
				JP	6800252	B2	16 December 2020
				KR	10-1372000	B1	07 March 2014
				KR	10-2012-0071360	A	02 July 2012
				TW	201246467	A	16 November 2012
				TW	201448124	A	16 December 2014
				TW	201448125	A	16 December 2014
				TW	201530722	A	01 August 2015
				TW	1487072	B	01 June 2015
				TW	1506750	B	01 November 2015
				TW	1545700	B	11 August 2016
				TW	1556360	B	01 November 2016
				US	2014-0026649	A1	30 January 2014
				US	2014-0034104	A1	06 February 2014
				US	2014-0035630	A1	06 February 2014
				US	2014-0175524	A1	26 June 2014
				US	2014-0175600	A1	26 June 2014
				US	2015-0121995	A1	07 May 2015
				US	2016-0109399	A1	21 April 2016
				US	8569861	B2	29 October 2013
				US	8853799	B2	07 October 2014
				US	8890285	B2	18 November 2014
				US	8890286	B2	18 November 2014
				US	8957497	B2	17 February 2015
				US	9041150	B2	26 May 2015

Form PCT/ISA/210 (patent family annex) (July 2022)

10

20

30

40

50

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/US2022/081849

Patent document cited in search report				Publication date (day/month/year)		Patent family member(s)		Publication date (day/month/year)	
				US		9267915	B2	23 February 2016	
				US		9513246	B2	06 December 2016	
CN	112823430	A	18 May 2021	KR		10-2021-0062022	A	28 May 2021	
				TW		202023074	A	16 June 2020	
				US		2022-0045258	A1	10 February 2022	
				WO		2020-071396	A1	09 April 2020	
US	2010-0079959	A1	01 April 2010	CN		102203938	A	28 September 2011	
				CN		102203938	B	06 November 2013	
				DE		102008049726	A1	08 April 2010	
				DE		102008049726	B4	09 February 2012	
				JP		2012-504322	A	16 February 2012	
				JP		5197849	B2	15 May 2013	
				KR		10-1554686	B1	21 September 2015	
				KR		10-2011-0063853	A	14 June 2011	
				US		7924569	B2	12 April 2011	
				WO		2010-037474	A2	08 April 2010	
				WO		2010-037474	A3	10 June 2010	

フロントページの続き

,MC,ME,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,
ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,C
O,CR,CU,CV,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IQ,I
R,IS,IT,JM,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,MG,MK,MN,MW,MX
,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,ST,SV,
SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,WS,ZA,ZM,ZW

弁理士 鈴木 博子

(72)発明者 ハーバ ベルガセム

アメリカ合衆国 カリフォルニア州 9 5 1 3 4 サンノゼ オーチャード パークウェイ 3 0 2 5

(72)発明者 カトカー ラジェシュ

アメリカ合衆国 カリフォルニア州 9 5 1 3 4 サンノゼ オーチャード パークウェイ 3 0 2 5

(72)発明者 ヴァリオ パトリック

アメリカ合衆国 カリフォルニア州 9 5 1 3 4 サンノゼ オーチャード パークウェイ 3 0 2 5

(72)発明者 シェン ホン

アメリカ合衆国 カリフォルニア州 9 5 1 3 4 サンノゼ オーチャード パークウェイ 3 0 2 5

F ターム (参考) 5E322 AA01 AB11 DB10 DC01 FA04

5F136 BA04 BB18 BC03 CC11 FA02 FA16 FA17 FA18 JA03