



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

234 161

(11) (B1)

(61)
(23) Výstavní priorita
(22) Přihlášeno 16 05 83
(21) (PV 3411-83)

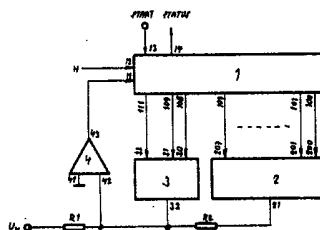
(51) Int. Cl.³ H 03 K 13/02

(40) Zveřejněno 31 08 84
(45) Vydáno 01 04 87

(75)
Autor vynálezu
DOLEJŠ ZDENĚK ing.,
KUDRNOVSKÝ MIROSLAV ing. CSc., PRAHA

(54) Kombinovaný analogově-číslicový převodník

Vynález se týká oboru elektronických měřicích přístrojů. Vynález řeší problém zvýšení rychlosti převodu a přesnosti analogově-číslicových převodníků používajících monolitických číslicově-analogových převodníků. Podstata vynálezu spočívá v tom, že analogově-číslicový převodník pracující metodou postupných aproximací, používá kombinace monolitického a diskrétního číslicově-analogového převodníku, přičemž počet bitů tohoto analogově-číslicového převodníku je roven součtu bitů obou číslicově-analogových převodníků. Touto kombinací se dosáhne kratší doby převodu než u analogově-číslicového převodníku, který používá jediného monolitického číslicově-analogového převodníku se stejným počtem bitů. Vynálezu lze také použít v oboru přístrojů pro automatickou regulaci a řízení.



kombinovaného

234 181

Vynález se týká/analogově-číslicového převodníku pracujícího metodou postupných aproximací, který používá monolitického číslicově-analogového převodníku v kombinaci s diskretním číslicově-analogovým převodníkem.

Známa zapojení analogově-číslicových převodníků pracujících metodou postupných aproximací používají buď diskretního nebo monolitického ČA převodníku. Nevýhodou diskretních ČA převodníků je jejich značná složitost zapojení. Pro použití vhodných prvků lze jimi však dosáhnout vysokých rychlostí i velké přesnosti převodu. Výhodou monolitických ČA převodníků je jejich provedení v jediném integrovaném obvodu a tedy i jednoduchost jejich zapojení do obvodů analogově-číslicového převodníku. U monolitických ČA převodníků s vyšším počtem bitů, tedy s vyšší přesností, dochází v důsledku dosažení této vyšší přesnosti k podstatnému snížení rychlosti, což se projeví i na delší celkové době převodu analogově-číslicového převodníku, používajícím tyto monolitické ČA převodníky s vyšším počtem bitů.

Tuto nevýhodu odstraňuje zapojení kombinovaného analogově-číslicového převodníku podle vynálezu sestávajícího z registru postupných aproximací se stavovým výstupem, startovacím vstupem, hodinovým vstupem a seriovým vstupem, který je spojen s výstupem komparačního zesilovače, jehož první vstup je uzemněn a druhý vstup je spojen s prvním odporem, na jehož druhý konec je přivedeno vstupní napětí, jehož podstata spočívá v tom, že druhý vstup komparačního zesilovače je dále spojen s výstupem diskretního ČA převodníku a s druhým odporem, jehož druhý konec je spojen s výstupem monolitického ČA převodníku, kde první, druhý až osmý vstup s postupně se zvyšující vahou je spojen s odpovídajícím prvním, druhým až osmým výstupem registru po-

stupných aproximací, jehož devátý, desátý až dvanáctý výstup je spojen s prvním, druhým až čtvrtým vstupem s postupně se zvyšující vahou diskrétního ČA převodníku.

Kombinací monolitického a diskrétního ČA převodníku v zapojení AČ převodníku pracujícího metodou postupných aproximací, s počtem bitů rovným součtu bitů obou použitých ČA převodníků, lze dosáhnout podstatně kratší doby převodu vůči analogově-číslicovému převodníku, který používá pouze monolitického ČA převodníku s počtem bitů stejným jako má analogově-číslicový převodník. Tímto způsobem lze také zvýšit přesnost ČA a tím i analogově-číslicového převodníku, není-li k dispozici monolitický ČA převodník s požadovaným počtem bitů.

Předností kombinovaného analogově-číslicového převodníku podle vynálezu proti analogově-číslicovým převodníkům s ČA převodníkem v diskrétním provedení a se stejnými vlastnostmi je jeho podstatné zjednodušení obvodového zapojení a tím i zvýšení jeho spolehlivosti.

Na připojeném výkrese je znázorněno funkční zapojení kombinovaného analogově-číslicového převodníku podle vynálezu. Podle obrázku sestává z registru postupných aproximací 1 se stavovým výstupem 14 (STATUS), startovacím vstupem 13 (START), hodinovým vstupem 12 a seriovým vstupem 11, který je spojen s výstupem 43 komparačního zesilovače 4, jehož první vstup 41 je uzemněn a jeho druhý vstup 42 je spojen s prvním odporem R1, na jehož druhý konec je přivedeno vstupní napětí U_v , přičemž druhý vstup 42 komparačního zesilovače 4 je dále spojen s výstupem 33 diskrétního ČA převodníku 3 a s druhým odporem R2, jehož druhý konec je spojen s výstupem 21 monolitického ČA převodníku 2, kde první 200, druhý 201 až osmý 207 vstup s postupně se zvyšující vahou je spojen s odpovídajícím prvním 100, druhým 101 až osmým 107 výstupem registru postupných aproximací 1, jehož devátý 108, desátý 109 až dvanáctý 111 výstup je spojen s prvním 30, druhým 31 až čtvrtým 33 vstupem s postupně se zvyšující vahou diskrétního ČA převodníku 3.

Činnost kombinovaného analogově-číslicového převodníku dle vynálezu je stejná jako u analogově-číslicových převodníků pra-

cujících na principu postupné aproximace používajících pouze diskrétní nebo pouze monolitický ČA převodník a spočívá v tom, že po přivedení startovacího impulsu na startovací vstup 13 registru postupných aproximací 1 začnou přicházet na jeho hodinový vstup 12 hodinové impulsy H a současně vznikne na startovacím výstupu 14 signál STATUS.

V každém hodinovém taktu se vytváří postupně od jeho výstupu 111 až do výstupu 100 logické signály, které způsobí, že diskrétní ČA převodník 3 a monolitický ČA převodník 2 připojují v binárním kódu postupně se zmenšující váhové proudy na druhý vstup 42 komparačního zesilovače 4, který svým signálem na výstupu 43 minimalizuje odchylku váhových proudů z obou ČA převodníků od proudu přiváděného na druhý vstup 42 komparačního zesilovače 4 ze vstupního napětí U_v přes první odpor R1. Číslicová hodnota vstupního napětí U_v v binárním kódu je po 12 taktech hodinových impulsů k dispozici v podobě logických signálů na výstupech 111 (nejvyšší bit) až 100 (nejnižší bit) registru postupných aproximací 1.

Jako monolitický ČA převodník^{2/} se pro kombinovaný analogově-číslicový převodník jeví nejvhodnější ČA převodník s 8 bity. Lze však použít monolitických ČA převodníků s jiným počtem bitů. Diskrétní ČA převodník^{3/} může mít podle požadované přesnosti výsledného kombinovaného analogově-číslicového převodníku libovolný počet bitů. Musí však být navržen tak, aby zaručoval výslednou požadovanou přesnost, případně i velkou rychlost.

PŘEDMĚT VYNÁLEZU

234 161

Kombinovaný analogově-číslicový převodník sestávající z registru postupných aproximací se stavovým výstupem, startovacím vstupem, hodinovým vstupem a seriovým vstupem, který je spojen s výstupem komparačního zesilovače, jehož první vstup je uzemněn a druhý vstup je spojen s prvním odporem, na jehož druhý konec je přivedeno vstupní napětí vyznačený tím, že druhý vstup (42) komparačního zesilovače (4) je dále spojen s výstupem (33) diskretního ČA převodníku (3) a s druhým odporem (R2), jehož druhý konec je spojen s výstupem (21) monolitického ČA převodníku (2), kde první (200), druhý (201) až osmý (207) vstup s postupně se zvyšující vahou je spojen s odpovídajícím prvním (100), druhým (101) až osmým (107) výstupem registru postupných aproximací (1), jehož devátý (108), desátý (109) až dvanáctý (111) výstup je spojen s prvním (30), druhým (31) až čtvrtým (33) vstupem s postupně se zvyšující vahou diskretního ČA převodníku (3).

1 výkres

