

申請日期	90.10.29
案 號	90126755
類 別	G06H 1/00

A4
C4

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中 文	供66 MHz PCI匯流排上升卡系統用之拓撲
	英 文	TOPOLOGY FOR 66 MHZ PCI BUS RISER CARD SYSTEM
二、發明人	姓 名	棟 T. 藍 DON T. LAM
	國 籍	美國
	住、居所	美國加州噴泉山丘市瑟古洛維拉路10426號
三、申請人	姓 名 (名稱)	美商英特爾公司 INTEL CORPORATION
	國 籍	美國
	住、居所 (事務所)	美國加州聖塔卡拉瓦市米遜大學路2200號
	代 表 人 姓 名	湯姆士 C. 雷納德 THOMAS C. REYNOLDS

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權美國 2000年11月29日 09/727,048 ☒有 ☐無 主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(1)

發明領域

本發明係關於一用於電腦板之上升卡拓撲，且更明確地說係關於一能夠耦接一或更多週邊板至一PCI匯流排之66 MHz PCI匯流排上升卡系統。

一般背景

隨著電腦系統之演化，愈來愈需要在每平方英吋之板空間以內提供更多組件，例如半導體元件，連接器，記憶體等。在一些應用中，例如網路伺服器，此項需求之一部份已可藉由運用配置於一機架內之多個基座來解決。一基座是一設計成為置放或容納一電腦板或電路板之裝置。多個基座接著可緊密配置或堆疊於一機架，而機架通常是一箱型結構。機架提供一諸電腦板可連接以進行操作之共用匯流排。

為提供一些設計標準，基座包裝是指定成為1U，2U等。"1U"定義一可容納不高於1.75英吋之電路板之基座。"1U"系統通常是用於資料中心與主機服務提供者網站，以達成最大之性能密度。"2U"是定義成為"2×1U"或3.5英吋，等等。因此，該等分離單位定義電腦板之最大高度，其中包含可佈置於此種基座之所有元件與週邊卡。

達成此種性能密度之一方式藉由使得安裝於一板之連接器或插座之數目最小化。但是，這也限制可連接至該板之卡之數目。

因為每一電腦板間之有限間隔，所以也存在一嚴重問題。例如，在1U系統中，只有1.75英吋之高度可供裝入記

五、發明說明(2)

憶體模組與週邊卡。因為一電腦板之許多連接器與插座是垂直於該板之表面受到安裝，所以這會使得無法安裝許多週邊卡，否則他們之突出高度會超過1.75英吋。

此問題之一解決方案是使用一上升卡，以允許週邊卡可安裝於一水平於電腦板之位置。通常，"上升卡"是一耦接至電腦板之現有連接器或插座之模組，且包含該模組之一或更多連接器，其中週邊裝置可耦接至該等連接器。藉由使得一上升卡緊密及安裝其之連接器於一水平於電腦板之位置，則週邊卡可耦接至該上升卡，以致符合1U系統之1.75英吋之限制。

週邊卡之一共用連接器是一週邊元件互連(PCI)插座。PCI匯流排是英代爾公司所建議之一種提供高速擴充匯流排標準之解決方案。原始之PCI匯流排標準已受到許多次更新，現在之標準是2.2版，且可自一稱為PCI特別群組之貿易關聯群組取得，其中該群組位於奧瑞岡97221，波特蘭，Suite217，5440 Westgate Drive；也出現於www.pcisig.com。在此提及PCI規格，Rev2.2，以供參考。PCI匯流排提供33百萬赫茲(MHz)或66MHz之32位元或64位元之傳送。其可佈滿週邊卡，其中包含轉接器，以要求對於彼此及/或系統記憶體之快速存取，且可以接近處理器之原始匯流排速度之速度來供主處理器存取。一64位元之66 MHz PCI匯流排具有每秒528百萬位元組之理論最大傳送速度。

隨著對於更快速電腦之需求之增加，66 MHz PCI匯流排

五、發明說明(3)

已變為常見於電腦系統。一設計運用66 MHz PCI匯流排標準之電腦板之考慮是信號反射。信號反射發生於一傳輸信號自第一傳輸媒體進入具有不同特徵阻抗之第二傳輸媒體之處。例如，這會發生於一連接器電氣耦接一PCI匯流排至一週邊卡之處。另一反射來源是單一傳輸路徑分裂成為二或更多傳輸路徑之處。

因此，加入連接器與上升卡於週邊卡之板上裝置與PCI裝置之間會導致66 MHz PCI匯流排之一重大信號品質問題。隨著傳輸頻率之增加，此種反射所導致之信號波形之破壞變得愈來愈有問題。因此，當設計一包含一66MHz匯流排之電腦板時，傳輸路徑，其中包含插座，上升卡，與週邊卡，必須仔細受到考慮以使信號反射最小化。

因此，需要一種緊密之上升卡系統，以提供二或更多64位元PCI插座來耦接一或更多週邊卡至一電腦板之66 MHz PCI匯流排，且同時滿足1U系統之高度要求。

附圖之簡短說明

圖1是一主上升卡之示範實例之前視圖。

圖2是一主上升卡之示範實例之後視圖。

圖3A是圖1之主上升卡之一示範實例的側視圖。

圖3B是圖2之主上升卡之一示範實例的側視圖。

圖4是一副上升卡之示範實例之前視圖。

圖5是一副上升卡之示範實例之後視圖。

圖6是一副上升卡之示範實例之側視圖。

圖7A是一主上升卡與一副上升卡之互連之一示範實例的

五、發明說明(4)

側視圖。

圖7B是圖7A所示之主上升卡與副上升卡互連之一示範實例的第一放大解析圖。

圖7C是圖7A所示之主上升卡與副上升卡互連之一示範實例的第二放大解析圖。

圖8A展示圖1之主上升卡之一組態。

圖8B展現圖8A所示之組態之一組軌跡長度。

圖9A展示圖4之副上升卡之一組態。

圖9B展現圖9A所示之組態之一組軌跡長度。

圖10A展示一包含一主上升卡與一副上升卡之組態。

圖10B展現圖10A所示之組態之一組軌跡長度。

圖11A展示一電路板之組態，其中圖8A，8B，9A，9B，10A，與10B之上升卡可受到連接。

圖11B展現圖11A所示之組態之一組軌跡長度。

圖12展示一電路板之示範實例，其中一主上升卡與一副上升卡可受到耦接。

發明之詳細說明

圖1展示一主上升卡100之示範實例之前視圖。一"主上升卡"是定義成為一上升卡基板102，其中具有一連接邊緣106以耦接至一插座或基板連接器。在一實例中，主上升卡100之連接邊緣106可設計成為耦接至一PCI插座。連接邊緣106可符合PCI標準規格，且可包含一或更多電氣接點110，以電氣耦接主上升卡100至一PCI匯流排。在本發明之一實例中，主上升卡之連接邊緣106與相對邊緣112間之

五、發明說明(5)

距離是介於0.25英吋與1.75英吋之間。這是為了使主上升卡可符合1U系統之實體限制。根據第二實例，主上升卡100是大約一(1)英吋高。

根據本發明之一實例，主上升卡100可包含一或更多插座104，其中該等插座可電氣耦接至該等電氣接點110之一或更多。"插座"這個術語在本文件中是定義成為相同於"連接器"這個術語，且可與連接器互換使用。在一實例中，該一或更多插座104可為64位元或32位元PCI插座。該一或更多插座104可安裝於主上升卡基板102之前表面或後表面，以致其實質上水平於主上升卡100可耦接之電腦板。

圖2展示主上升卡200之一示範實例之後視圖。根據此實例，一或更多板際連接器216與218可安裝於主上升卡基板202之一表面。該等一或更多板際連接器216與218也可安裝於圖1之主上升卡100之插座104的相同表面或相反表面。

根據另一實例，該一或更多板際連接器216與218可耦接至一主上升卡200之一或更多電氣接點210。在另一實例中，該等連接器可電氣耦接至圖1之該一或更多插座104。該等一或更多連接器216與218，無論是單獨或組合，皆能夠提供一PCI匯流排之所有信號，其中包含位址線，資料線，時脈，與組態線。在一此種實例中，該一或更多板際連接器216與218可提供一66 MHz PCI匯流排之信號。在一組態中，該一或更多板際連接器216與218可包含第二PCI插座。

五、發明說明(6)

圖3A展示圖1之主上升卡100之側視圖。該一或更多插座104安裝於主上升卡基板102之第一表面，以致當主上升卡100耦接至一電腦板之基板連接器時，該組合結構之高度未超過1.75英吋。這使得第一週邊卡可耦接至主上升卡之一或更多插座104。

圖3B展示一示範主上升卡200之側視圖，其中包含圖2之該一或更多板際連接器216與218(未受到展示)。該等板際連接器216與218可用以耦接第二週邊卡至相同於第一週邊卡之PCI匯流排，且第一週邊卡可耦接至主上升卡200之該一或更多插座204。根據另一實例，連接器216與218可用以耦接至一副上升卡。在第一實例中，該一或更多板際連接器216與218可為單一64位元PCI插座。在其他實例中，該一或更多連接器216與218可為二個90接腳連接器或三個60接腳連接器之集合。

圖4展示副上升卡400之一示範實例之前視圖。通常，一"副上升卡"400是定義成為一上升卡基板402，其中具有一插座404，以耦接至一週邊卡，並可移除式耦接至一主上升卡。副上升卡有助於使得二或更多週邊卡可電氣耦接至一電腦板之單一插座。在一實例中，副上升卡400之插座是一64位元PCI插座。

圖5展示副上升卡500之一實例之後視圖。副上升卡500，除了圖4之插座404以外，可包含一或更多連接器506與510以電氣耦接至一主上升卡。在副上升卡500之各種實例中，該一或更多板際連接器506與510可安裝於相同或相

五、發明說明(7)

反於插座404之表面(圖4)。

圖6展示一副上升卡600組態之側視圖。在此組態中，副上升卡基板602具有一安裝於第一表面之PCI插座604與安裝於第二表面之至少一板際連接器606。根據一實例，副上升卡600之寬度是介於0.25英吋與1.75英吋之間，以致副上升卡600可符合1U系統之實體限制。在另一實例中，副上升卡可具有一PCI插座與安裝於基板之相同表面之該一或更多連接器。

圖7A展示一主上升卡702與一副上升卡700之互連之側視圖。此組態包含一主上升卡702，其中包含一基板710，一插座706；與耦接至副上升卡700之一或更多板際連接器732，其中包含一基板708，一插座704，與一或更多板際連接器730。該等上升卡是經由板際連接器730與732受到電氣耦接。此側視圖也展示，在一實例中，主上升卡702與副上升卡700可具有大約相同之高度。根據一組態，該等上升卡之高度低於1.75英吋。

一位於主上升卡基板710之連接邊緣712受到提供，以電氣耦接組件700與702至一電路板或電腦板。根據一實例，副上升卡700之插座704可電氣耦接至主上升卡702之連接邊緣712。

在一實例中，插座704與706可為32位元與64位元PCI插座之任何組合。此種組態可允許至少二週邊卡耦接至一電腦板之單一PCI插座，且同時符合1U系統之實體限制。在一組態中，安裝於該等主上升卡與副上升卡之插座704與

五、發明說明(8)

706是64位元PCI插座。

圖7B展示圖7A之主上升卡與副上升卡之一實例的第一放大解析圖。如圖所示，主上升卡702可耦接至副上升卡700，其中主上升卡702包含一基板710，一插座706，與一連接邊緣712，且副上升卡700包含一基板708，一插座704，與一或更多板際連接器730。

圖7C展示圖7A所示之實例之第二放大解析圖。如圖所示，主上升卡702包含一或更多板際連接器732，以耦接至副上升卡700之板際連接器730(圖7B)。除此之外，主上升卡702與副上升卡700也可包含一或更多穿孔720與722，且經由該等穿孔一鎖定機制或固定器可裝入以固定該二卡700與702。

設計如前所述之上升卡以與一66 MHz PCI匯流排運作之一挑戰是如何選擇沿該匯流排之傳輸路徑與界接之元件，以使信號反射最小化並滿足PCI2.2版之時序規定。藉由模擬與實際測試，吾人發現一特定集合之軌跡或信號路徑長度可達成該等目標。

圖8A展示一PCI匯流排之信號傳輸路徑或軌跡，自一電腦板之一基板連接器802或PCI插座通過一主上升卡與一耦接至該主上升卡之週邊卡806。根據本發明之一實例，自基板連接器802至主上升卡之PCI連接器804之信號路徑應不長於大約1.4英吋。在另一實例中，軌跡或信號路徑之長度可介於大約0.3與1.1英吋之間。週邊卡或PCI卡之軌跡長度是由針對66MHz匯流排之PCI規格，2.2版來定義。在本發

五、發明說明(9)

明之第一實例中，週邊卡之軌跡之長度應不長於大約2英吋。該等值展示於圖8B。

圖9A展示一PCI匯流排之信號傳輸路徑或軌跡，自一電腦板之一基板連接器902或PCI插座通過一主上升卡至一副上升卡，其中沒有週邊卡耦接至該主上升卡，且一週邊卡908耦接至該副上升卡。根據本發明之一實例，自基板連接器902至主上升卡之板際連接器904之信號路徑長度可不長於大約2英吋，且最好是介於大約1與1.7英吋之間。自副上升卡之板際連接器910至副上升卡之PCI連接器906之信號路徑可不長於大約1.9英吋，且最好是介於大約0.2英吋與1.6英吋之間。週邊卡908或PCI卡之軌跡長度是由針對66MHz匯流排之PCI規格，2.2版來定義，且可不長於大約2英吋。該等值展示於圖9B。

圖10A展示一PCI匯流排之信號傳輸路徑或軌跡，自一電腦板之一基板連接器1002或PCI插座通過一主上升卡與一副上升卡，其中每一上升卡皆有一週邊裝置1012與1014耦接至該上升卡。在一實例中，PCI匯流排運作於66MHz。在另一實例中，主上升卡與副上升卡之PCI插座是64位元PCI插座。根據本發明之一實例，自基板連接器1002至主上升卡之PCI插座1004之信號路徑長度可不長於大約1.4英吋，且最好是介於大約0.3與1.1英吋之間。根據另一實例，自PCI插座1004至主上升卡之板際連接器1006之信號路徑長度可不長於大約1.5英吋，且最好是介於大約0.8與1.2英吋之間。在第三實例中，自副上升卡之板際連接器

五、發明說明(10)

1010至副上升卡之PCI連接器1008之軌跡可不長於大約1.9英吋，且最好是介於大約0.2英吋與1.6英吋之間。該等值展示於圖10B。

圖11A展示一電路板1100或電腦板，該電腦板具有一PCI匯流排，且包含一基板連接器1110或PCI插座，其中圖8A，8B，9A，9B，10A與10B所示之任何主上升卡組態與副上升卡組態皆可耦接至該連接器或插座。此電路板與其之元件只是主上升卡與副上升卡可耦接之許多系統其中之一。

如圖所示，電腦板1100之PCI匯流排，以區段"C"與"D"來表示，是由PCI規格，2.2版來定義，且可包含一主橋1102與符合PCI規格，2.2版之其他PCI裝置1104。雖然一主橋1102與一通屬PCI裝置1104展示於圖11A，但是這只是做為示範且也可使用其他裝置。例如，一小型電腦系統介面(SCSI)控制器可耦接至PCI匯流排。

根據本發明之第一實例，主橋1102與PCI裝置1104間之軌跡或信號路徑應最長是大約2英吋。一藉由區段"A"，"B"與"C"之相交來定義之"T"點1106在此區段受到選擇，以致自此點至主橋1102與PCI裝置1104之任一之軌跡長度是不長於大約1.2英吋，且最好是不長於大約1英吋，其中至基板連接器之總長度是不長於大約8.5英吋，且最好是不長於7英吋。

必須注意的是，主橋1102與PCI裝置1104耦接至PCI匯流排之點可為沿區段"C"或"D"之任何一點。換句話說，任

五、發明說明(11)

何該等裝置，無論單獨或組合，皆可耦接至PCI匯流排之沿匯流排之任何一點，且不會改變本發明之特徵。除此之外，PCI裝置1102與1104無需耦接於如圖所示之"T"點1106。在一實例中，主橋1102可耦接至區段"C"，而PCI裝置1104可耦接至區段"D"。

在本發明之一實例中，一衰減電阻器1108置放於"T"點1106與基板連接器1110之間。衰減電阻器1108之功能是，當主橋1102在驅動時，衰減來自週邊卡或PCI裝置之接收器之信號。根據一實例，自衰減電阻器1108至基板連接器1110之軌跡是不長於大約2.5英吋，且最好是不長於大約2英吋。自電阻器1108至"T"點1106之軌跡長度應不長於大約6英吋，且最好是不長於大約5英吋。根據本發明之一實例，衰減電阻器1108可為小於或等於大約200歐姆。

在另一實例中，一位於基板連接器1110之拉起電阻器1112可存在以耦接至一電壓源1114。自拉起電阻器1108至基板連接器1110之區段長度應最大為大約1.2英吋，且最好是不長於1英吋。根據本發明之一實例，拉起電阻器1112是低於或等於大約2千歐姆。

圖12展示一主上升卡1302與一副上升卡1304如何耦接至電路板1306之一示範組態。在此實例中，副上升卡1304耦接至主上升卡1302。主上升卡1302可耦接至電路板1306之一插座1308。根據此組態，每一上升卡1302與1304皆可包含一插座1310與1312，其中在該等插座上，一週邊卡可在一實質上水平於電路板1306之位置受到耦接。

五、發明說明 (12)

雖然本發明已受到詳細說明與展示，應可清楚瞭解這只是做為展示與範例，而不應視為限制，因為本發明之精神與範疇只受限於下列申請專利範圍之內容。

裝

訂

線

四、中文發明摘要（發明之名稱：供66 MHz PCI匯流排上升卡系統用之拓撲）

本發明提供一緊密之上升卡系統，該上升卡系統提供二或更多PCI連接器以耦接一或更多週邊板至一電腦板之一PCI匯流排，且同時滿足1U系統之高度要求。在一實例中，本發明提供二64位元連接器於二上升卡，且該二上升卡耦接至一66 MHz PCI匯流排之單一連接器。

英文發明摘要（發明之名稱：TOPOLOGY FOR 66 MHZ PCI BUS RISER CARD SYSTEM）

The present invention provides a compact riser card system which provides two or more PCI connectors to couple one or more peripheral boards to a PCI bus on a computer board while satisfying the height requirements for 1U systems. In one embodiment, this invention provides two 64-bit connectors on two riser cards coupled to a single connector on a 66 MHz PCI bus.

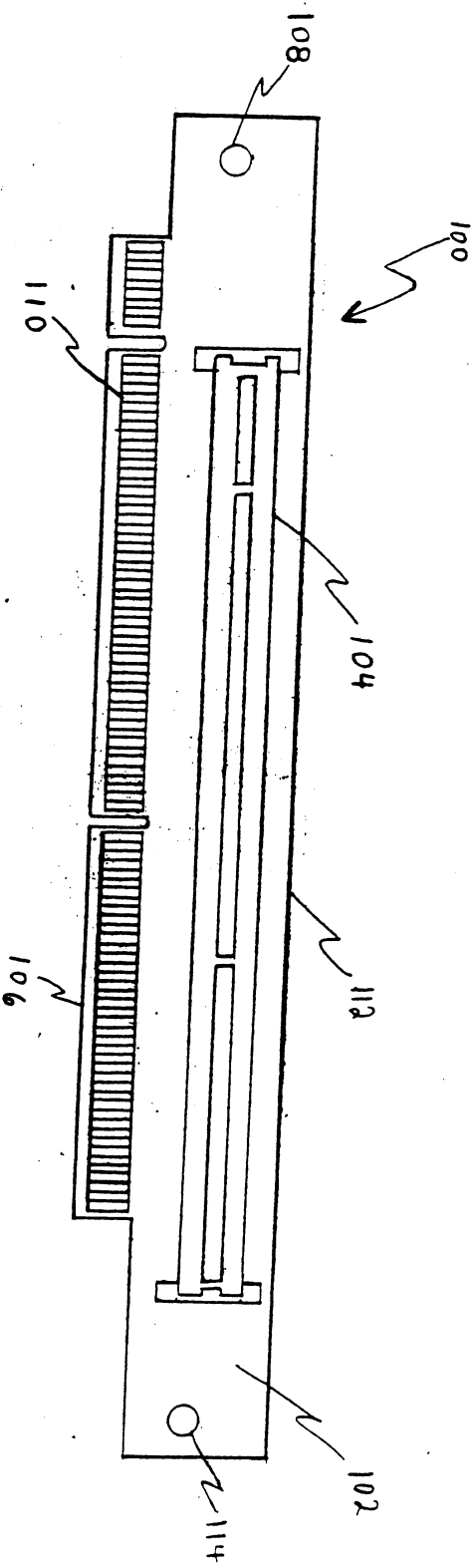


圖 1

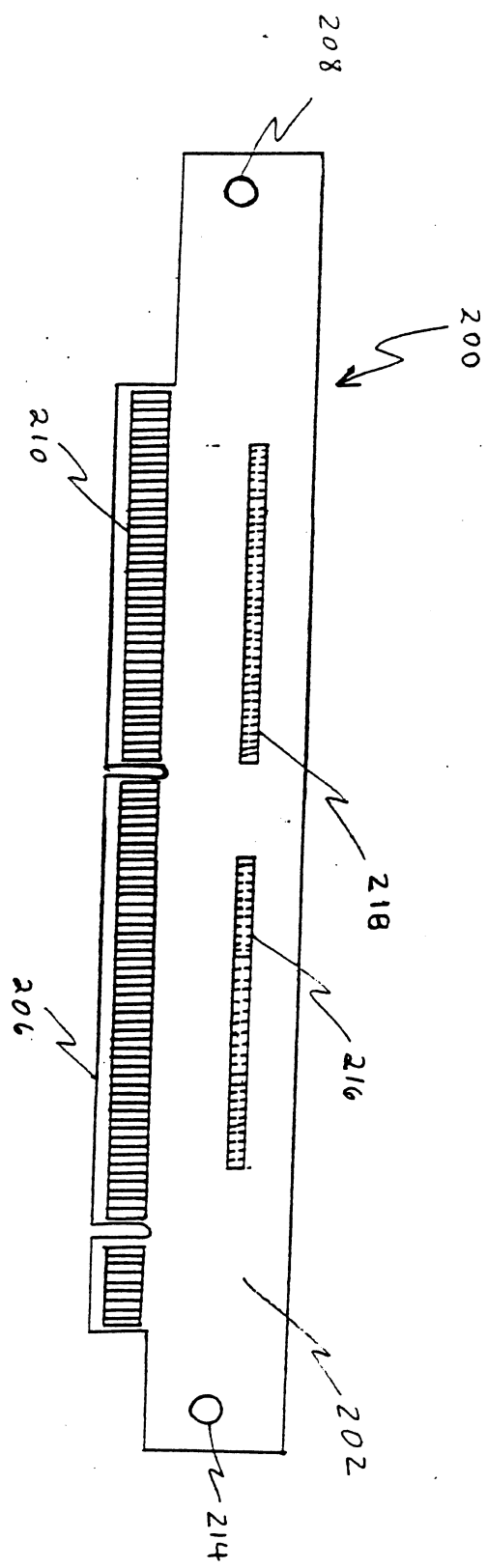


圖 2

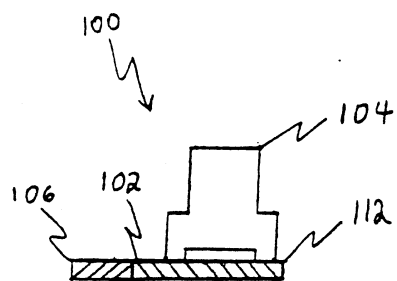


圖 3A

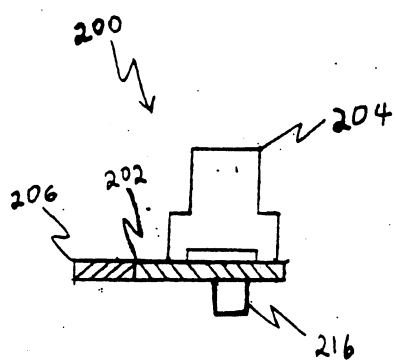


圖 3B

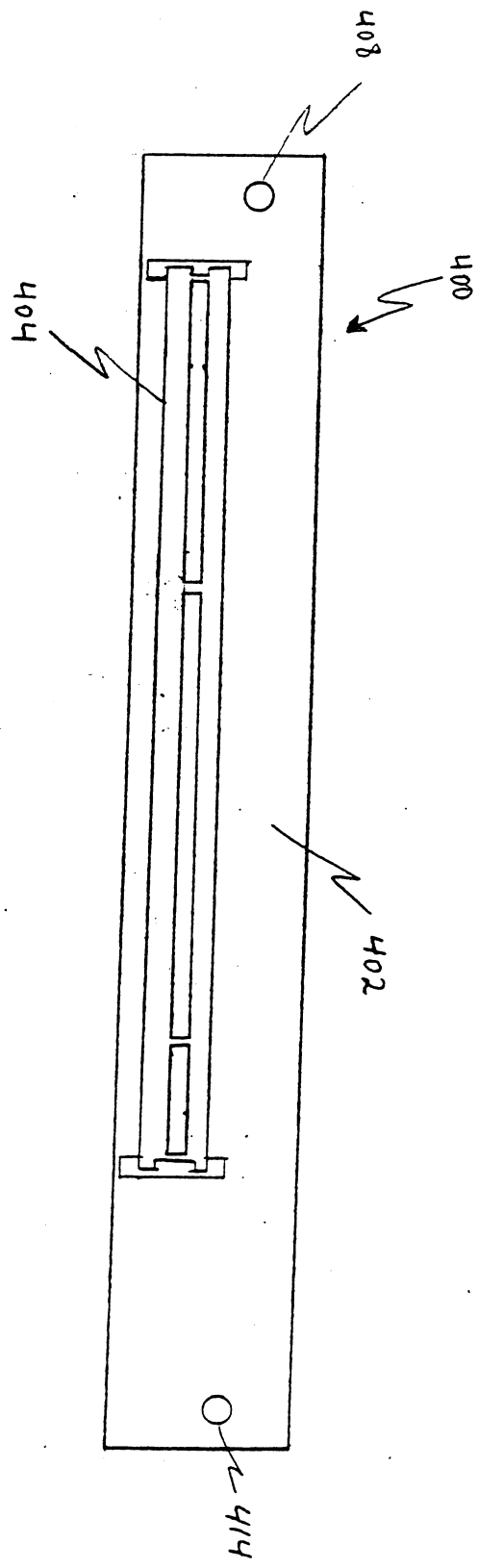


圖 4

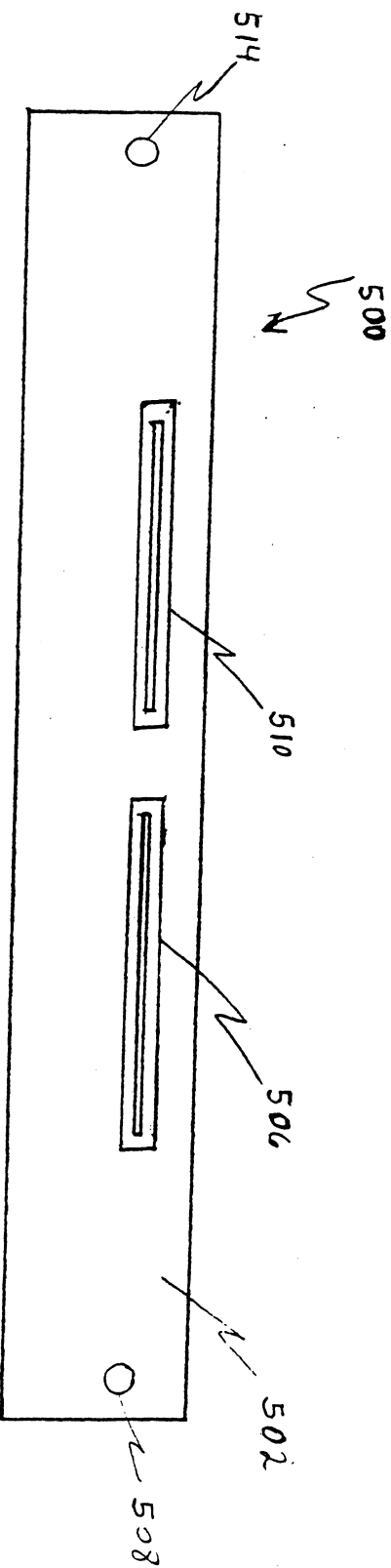


圖 5

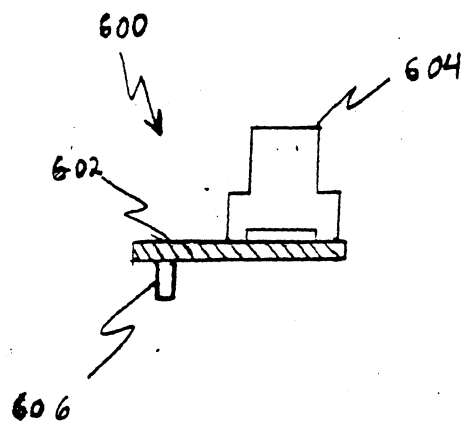


圖 6

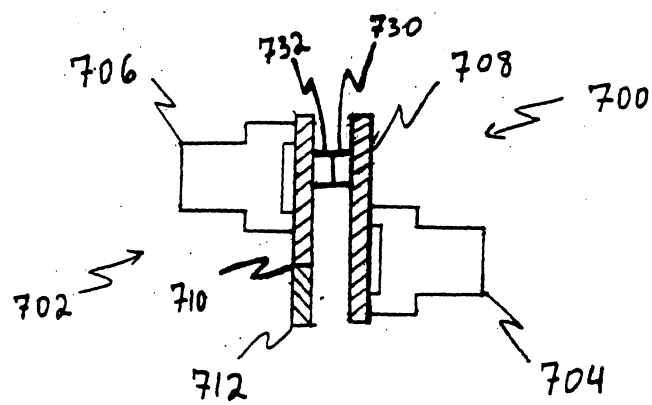


圖 7A

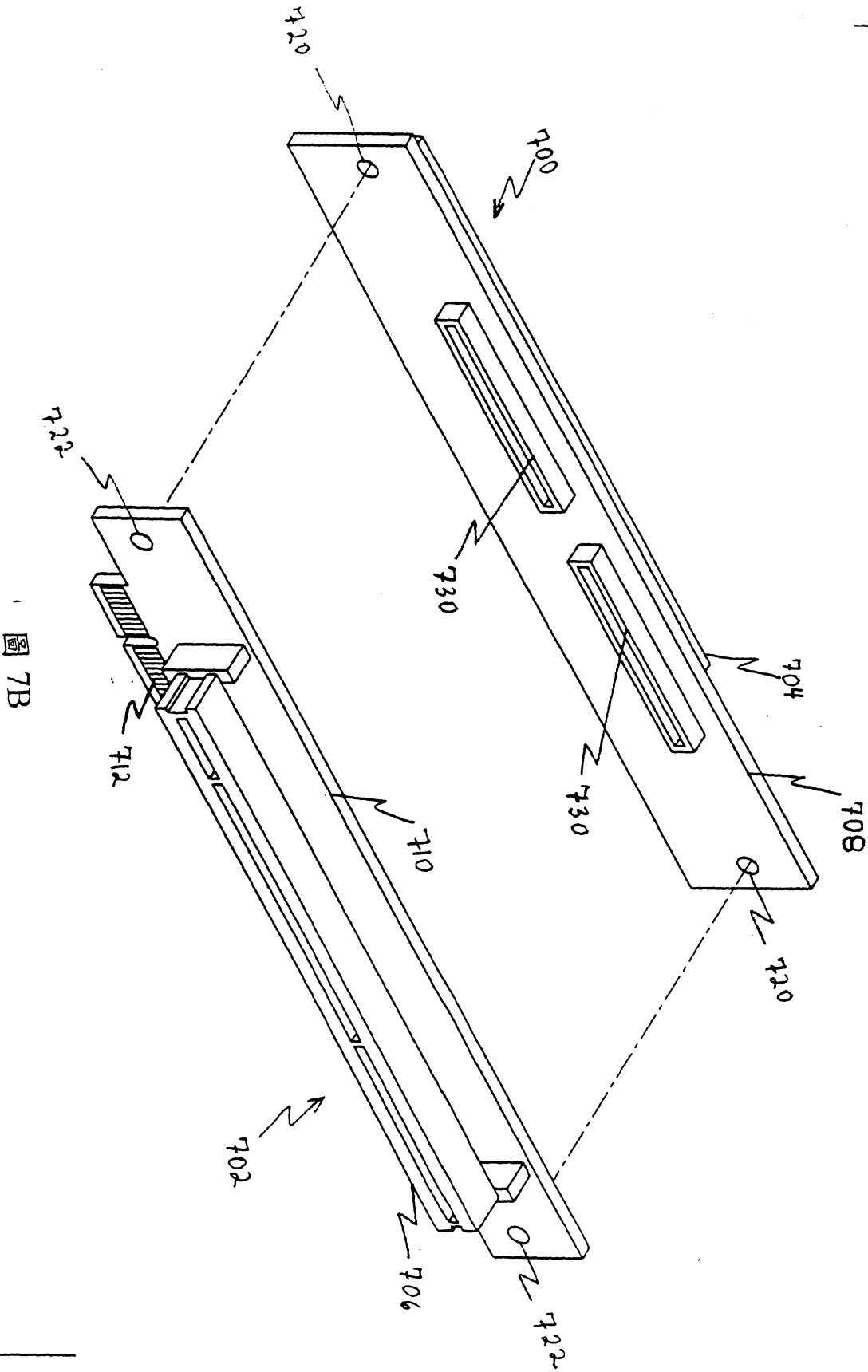


圖 7B

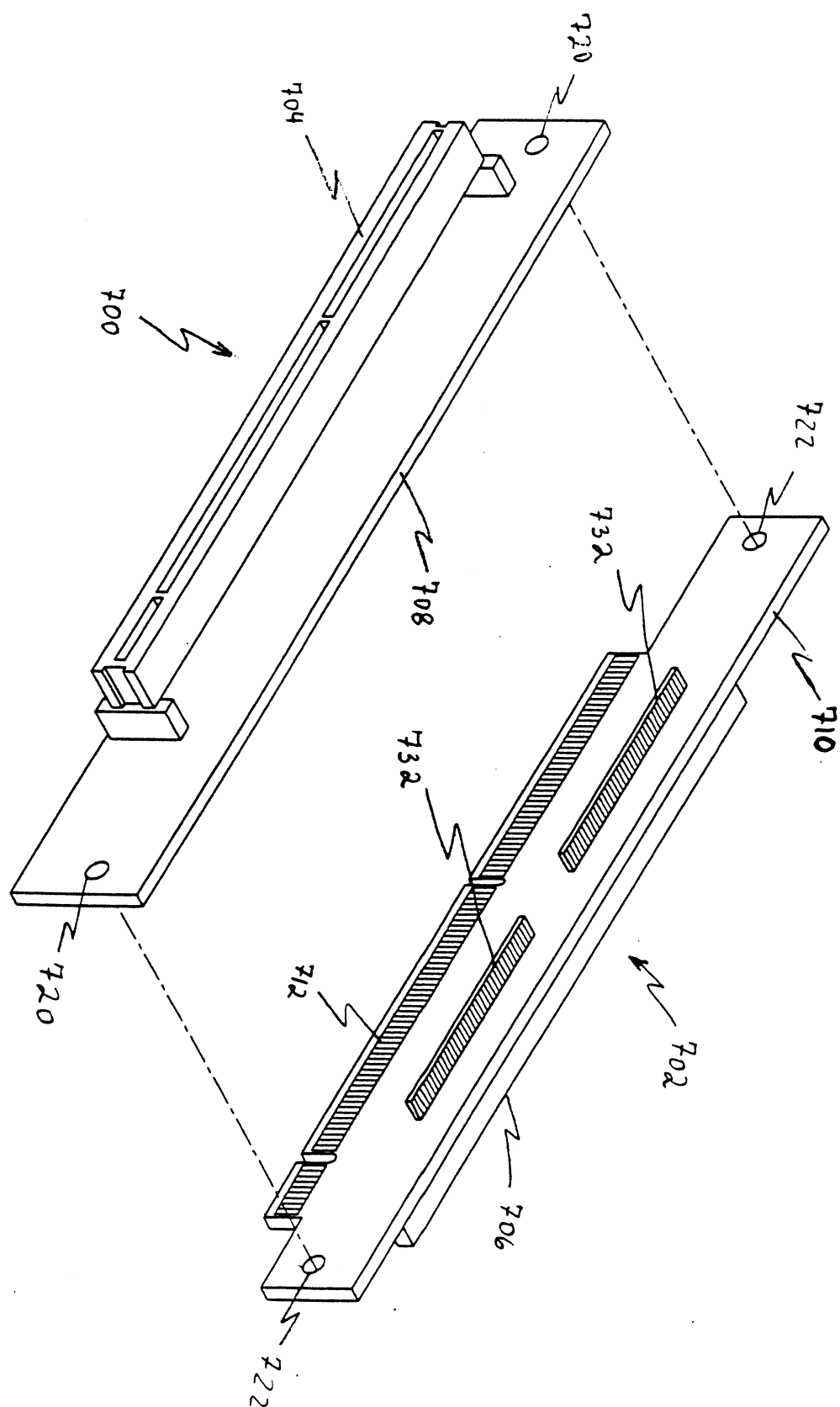


圖 7C

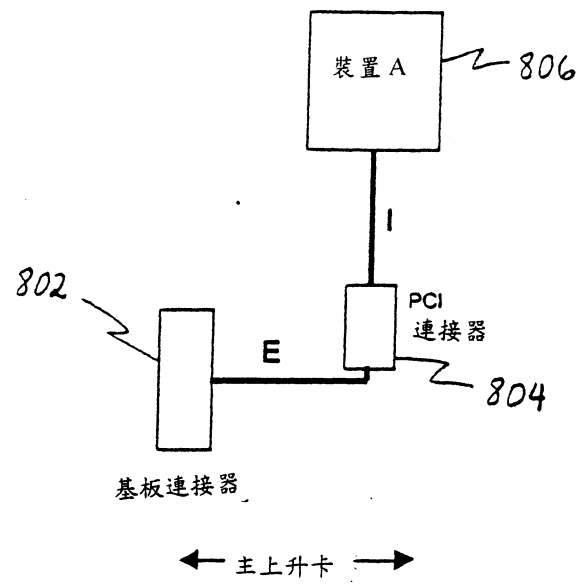


圖 8A

軌跡	來源 → 目的地	最大長度	最小/最大長度
E	基板連接器 → PCI 連接器	≤ 1.4 英吋	0.3 - 1.1 英吋
I	裝置 A 之軌跡長度	≤ 2.0 英吋	1.0 - 2.0 英吋

圖 8B

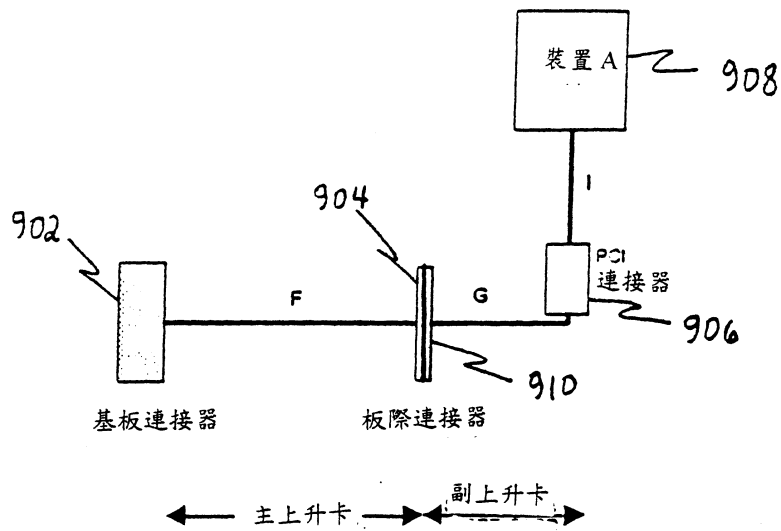


圖 9A

軌跡	來源 → 目的地	最大長度	最小/最大長度
F	基板連接器 → 板際連接器	≤ 2.0 英吋	1.0 - 1.7 英吋
G	板際連接器 → PCI 連接器	≤ 1.9 英吋	0.2 - 1.6 英吋
I	裝置 A 之軌跡長度	≤ 2.0 英吋	1.0 - 2.0 英吋

圖 9B

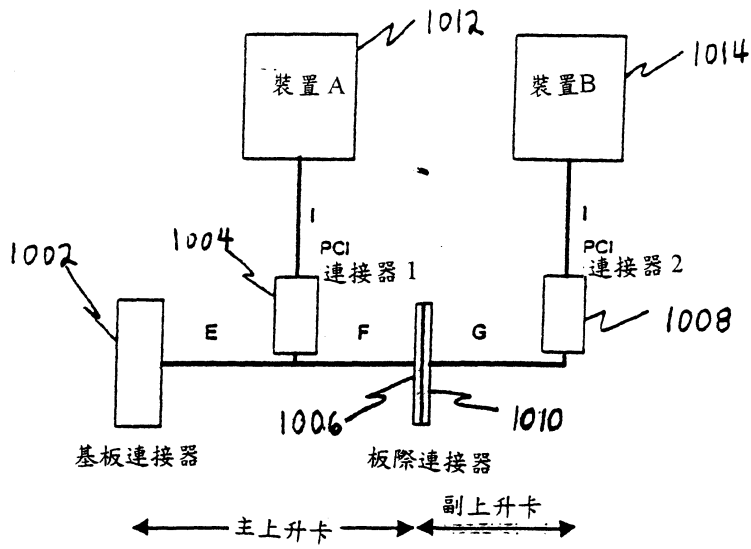


圖 10A

軌跡	來源 → 目的地	最大長度	最小/最大長度
E	基板连接器 → PCI 连接器 1	≤ 1.4 英吋	0.3 - 1.1 英吋
F	PCI 连接器 1 → 板际连接器	≤ 1.5 英吋	0.8 - 1.2 英吋
G	板际连接器 → PCI 连接器 2	≤ 1.9 英吋	0.2 - 1.6 英吋
I	裝置 A 與裝置 B 之軌跡長度	≤ 2.0 英吋	1.0 - 2.0 英吋

圖 10B

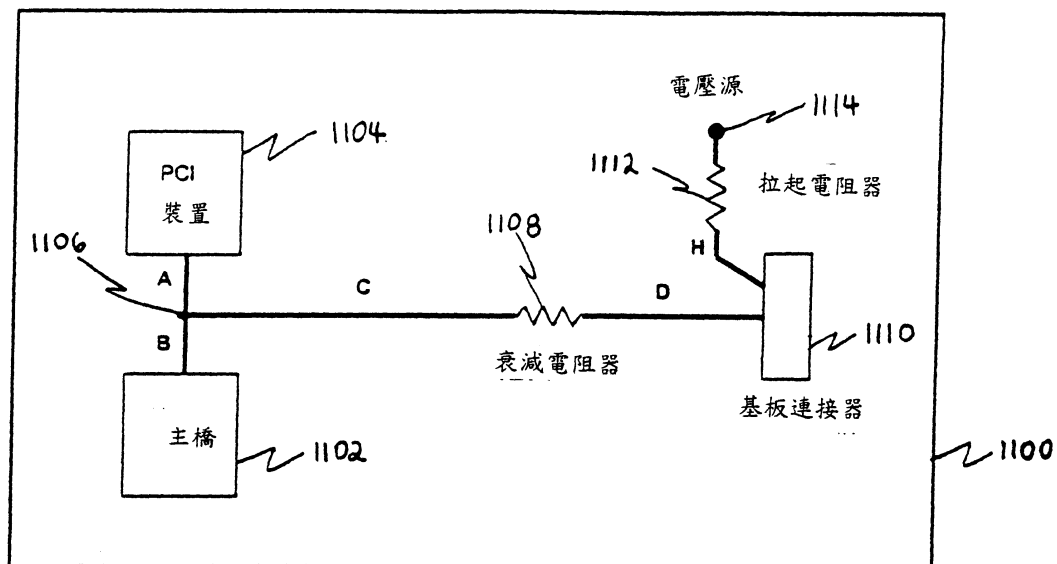
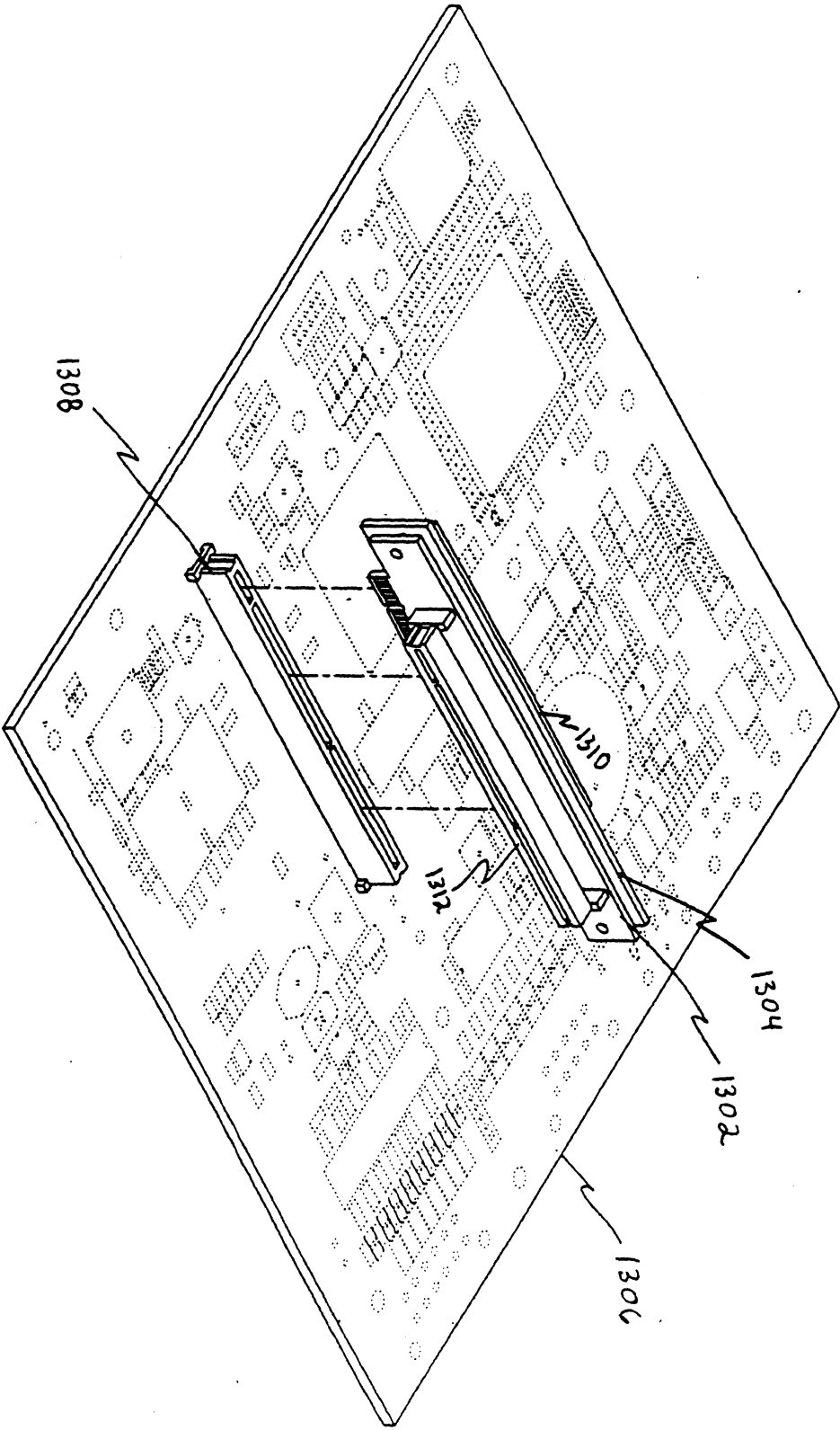


圖 11A

軌跡	來源 → 目的地	最大長度	最小/最大長度
A	PCI 裝置 → T 點	≤ 1.2 英吋	0.01 - 1.0 英吋
B	主橋 → T 點	≤ 1.2 英吋	0.01 - 1.0 英吋
C	T 點 → 衰減電阻器	≤ 6 英吋	2.0 - 5.0 英吋
D	衰減電阻器 → 基板連接器	≤ 2.5 英吋	1.0 - 2.0 英吋
H	拉起電阻器區段長度	≤ 1.2 英吋	0.01 - 1.0 英吋

圖 11B

圖 12



五、發明說明 (13)

元件符號說明

100	主上升卡	502	副上升卡基板
102	上升卡基板	506	板際連接器
104	一或更多插座	508	穿孔
106	連接邊緣	510	板際連接器
108	穿孔	514	穿孔
110	電氣接點	600	副上升卡
112	相對邊緣	602	副上升卡基板
114	穿孔	604	PCI 插座
200	主上升卡	606	板際連接器
202	主上升卡基板	700	副上升卡
204	一或更多插座	702	主上升卡
206	連接邊緣	704	插座
208	穿孔	706	插座
210	電氣接點	708	基板
214	穿孔	710	主上升卡基板
216	板際連接器	712	連接邊緣
218	板際連接器	720	穿孔
400	副上升卡	722	穿孔
402	上升卡基板	730	板際連接器
404	插座	732	板際連接器
408	穿孔	802	基板連接器
414	穿孔	804	PCI 插座
500	副上升卡	806	週邊卡

五、發明說明 (14)

902	基板連接器	1102	主橋
904	板際連接器	1104	通屬 PCI 裝置
906	PCI 插座	1106	T 點
908	週邊卡	1108	衰減電阻器
910	板際連接器	1110	基板連接器
1002	基板連接器	1112	拉起電阻器
1004	PCI 插座	1114	電壓源
1006	板際連接器	1302	主上升卡
1008	PCI 插座	1304	副上升卡
1010	板際連接器	1306	電路板
1012	週邊裝置	1308	插座
1014	週邊裝置	1310	插座
1100	電路板	1312	插座
A, B, C, D, E, F, G, H, I		區段	

六、申請專利範圍

1. 一種上升卡裝置，包含：
一主上升卡基板，其中包含一電氣連接邊緣以耦接至一PCI匯流排；與
一PCI插座，其中該PCI插座安裝於該主上升卡基板之第一表面，並電氣耦接至該連接邊緣。
2. 如申請專利範圍第1項之裝置，其中主上升卡基板自連接邊緣至一相反邊緣之長度小於1.75英吋。
3. 如申請專利範圍第1項之裝置，其中連接邊緣耦接至一66 MHz PCI匯流排。
4. 如申請專利範圍第1項之裝置，其中PCI插座是一用於一66 MHz PCI匯流排之64位元插座。
5. 如申請專利範圍第1項之裝置，其中連接邊緣包含至少一導電指。
6. 如申請專利範圍第5項之裝置，其中該至少一導電指與安裝於第一表面之PCI插座間之電氣路徑長度是不長於1.4英吋。
7. 如申請專利範圍第5項之裝置，其中該至少一導電指與安裝於第一表面之PCI插座間之電氣路徑長度是介於0.3英吋與1.1英吋之間。
8. 如申請專利範圍第5項之裝置，進一步包含：
耦接至主上升卡基板之至少一連接器。
9. 如申請專利範圍第8項之裝置，其中該至少一連接器耦接至基板之第二表面。
10. 如申請專利範圍第8項之裝置，其中該至少一連接器能夠

六、申請專利範圍

傳送一66 MHz PCI匯流排之信號。

11. 如申請專利範圍第8項之裝置，其中該至少一導電指與該至少一連接器間之電氣路徑長度是不長於1.5英吋。
12. 如申請專利範圍第8項之裝置，其中該至少一導電指與該至少一連接器間之電氣路徑長度是介於0.8英吋與1.2英吋之間。
13. 如申請專利範圍第1項之裝置，進一步包含：
一副上升卡基板；與
一PCI插座，其中該PCI插座安裝於該副上升卡基板之第一表面，並電氣耦接至該主上升卡之連接邊緣。
14. 如申請專利範圍第13項之裝置，其中副上升卡基板在第一表面之最短維度是小於1.75英吋。
15. 如申請專利範圍第13項之裝置，其中副上升卡之PCI插座是一用於一66 MHz PCI匯流排之64位元PCI插座。
16. 如申請專利範圍第13項之裝置，進一步包含：
耦接至主上升卡基板之第一連接器；與
第二連接器，其中第二連接器耦接至副上升卡基板，並耦接至主上升卡之第一連接器，以電氣連接副上升卡基板之PCI插座至主上升卡之連接邊緣。
17. 如申請專利範圍第16項之裝置，其中主上升卡之該至少一導電指與主上升卡之第一連接器間之電氣路徑長度是介於1英吋與1.7英吋之間。
18. 如申請專利範圍第16項之裝置，其中副上升卡之第二連接器與副上升卡之PCI插座間之電氣路徑長度是介於0.2

六、申請專利範圍

英吋與1.6英吋之間。

- 19.如申請專利範圍第13項之裝置，其中主上升卡之該至少一導電指與副上升卡之PCI插座間之電氣路徑長度是不長於3.9英吋。
- 20.如申請專利範圍第13項之裝置，其中主上升卡之該至少一導電指與副上升卡之PCI插座間之電氣路徑長度是介於1英吋與3.3英吋之間。
- 21.一種副上升卡，包含：
 - 一基板；
 - 一耦接至該基板之板際連接器；與
 - 一PCI連接器，其中該PCI連接器耦接至該基板之第一表面，並電氣耦接至該板際連接器。
- 22.如申請專利範圍第21項之副上升卡，其中副上升卡基板在第一表面之最短維度是小於1.75英吋。
- 23.如申請專利範圍第21項之副上升卡，其中PCI連接器是一用於一66 MHz PCI匯流排之64位元連接器。
- 24.如申請專利範圍第21項之副上升卡，其中PCI連接器是一用於一66 MHz PCI匯流排之32位元連接器。
- 25.如申請專利範圍第21項之副上升卡，其中板際連接器與PCI連接器間之電氣路徑長度是介於0.2英吋與1.6英吋之間。
- 26.一種電腦系統，包含：
 - 一電路板；
 - 一位於該電路板之PCI匯流排；

六、申請專利範圍

- 第一PCI插座，其中第一PCI插座安裝於該電路板，並電氣耦接至該PCI匯流排；與
- 一主上升卡，其中該主上升卡耦接至第一PCI插座，並包含耦接至一週邊卡之第二PCI插座。
27. 如申請專利範圍第26項之電腦系統，其中PCI匯流排是一66 MHz PCI匯流排。
28. 如申請專利範圍第26項之電腦系統，其中第一與第二PCI插座是64位元PCI插座。
29. 如申請專利範圍第26項之電腦系統，進一步包含一主橋，其中該主橋位於電路板，並電氣耦接至PCI匯流排。
30. 如申請專利範圍第29項之電腦系統，其中主橋與PCI匯流排間之電氣路徑長度是不長於1英吋。
31. 如申請專利範圍第29項之電腦系統，其中主橋與第一PCI插座間之電氣路徑長度是不長於8英吋。
32. 如申請專利範圍第29項之電腦系統，其中第一PCI插座與第二PCI插座間之電氣路徑長度是不長於1.4英吋。
33. 如申請專利範圍第26項之電腦系統，進一步包含：
一板際連接器，其中該板際連接器安裝於主上升卡，並電氣耦接至PCI匯流排。
34. 如申請專利範圍第33項之電腦系統，進一步包含：
一副上升卡，其中該副上升卡電氣耦接至主上升卡之板際連接器，並包含第三PCI插座以耦接至一週邊卡。
35. 一種上升卡裝置，包含：

六、申請專利範圍

裝置，以耦接第一上升卡至一電路板，並提供第一連接器以耦接第一週邊卡；與

裝置，以耦接第二上升卡至第一上升卡，並提供第二連接器以耦接第二週邊卡。

36.如申請專利範圍第35項之裝置，其中主上升卡與副上升卡之高度是小於1.75英吋。

37.如申請專利範圍第35項之裝置，其中主上升卡與副上升卡之高度是小於1英吋。

38.如申請專利範圍第35項之裝置，其中主上升卡之第一連接器是一64位元PCI匯流排連接器。

39.如申請專利範圍第38項之裝置，其中副上升卡之第二連接器是一64位元PCI匯流排連接器。

40.如申請專利範圍第38項之裝置，其中副上升卡之第二連接器是一32位元PCI匯流排連接器。