

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5807231号
(P5807231)

(45) 発行日 平成27年11月10日(2015.11.10)

(24) 登録日 平成27年9月18日(2015.9.18)

(51) Int.Cl.
H 0 1 L 31/10 (2006.01)

F I
H 0 1 L 31/10 A

請求項の数 5 (全 11 頁)

(21) 出願番号	特願2013-517182 (P2013-517182)	(73) 特許権者	390009531
(86) (22) 出願日	平成23年6月21日 (2011.6.21)		インターナショナル・ビジネス・マシーンズ・コーポレーション
(65) 公表番号	特表2013-529854 (P2013-529854A)		INTERNATIONAL BUSINESS MACHINES CORPORATION
(43) 公表日	平成25年7月22日 (2013.7.22)		アメリカ合衆国10504 ニューヨーク州 アーモンク ニュー オーチャードロード
(86) 国際出願番号	PCT/EP2011/060377		New Orchard Road, Armonk, New York 10504, United States of America
(87) 国際公開番号	W02012/000849		
(87) 国際公開日	平成24年1月5日 (2012.1.5)	(74) 代理人	100108501
審査請求日	平成26年2月13日 (2014.2.13)		弁理士 上野 剛史
(31) 優先権主張番号	13/024,724		
(32) 優先日	平成23年2月10日 (2011.2.10)		
(33) 優先権主張国	米国 (US)		
(31) 優先権主張番号	61/361,034		
(32) 優先日	平成22年7月2日 (2010.7.2)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 光検出デバイス及びその形成方法

(57) 【特許請求の範囲】

【請求項 1】

光検出デバイスを形成するための方法であって、
基板上に第1の絶縁体層を形成することと、
前記第1の絶縁体層及び前記基板の部分上にゲルマニウム（Ge）層を形成することと、
前記Ge層上に第2の絶縁層を形成することと、
前記Ge層内にn型イオンを注入してn型Ge層を形成することと、
前記n型Ge層をパターン形成することと、
前記第2の絶縁層及び前記第1の絶縁層の部分上にキャッピング絶縁体層を形成することと、
前記デバイスを加熱して前記n型Ge層を結晶化し、単結晶n型Ge層を形成することと、
前記単結晶n型Ge層に電氣的に接続された電極を形成することと、を含む方法。

【請求項 2】

前記電極と前記単結晶n型Ge層との間にゲルマニウム化合物を形成することをさらに含む、請求項1に記載の方法。

【請求項 3】

前記ゲルマニウム化合物は、前記単結晶n型Ge層の露出部分上に金属の層を堆積させ、前記デバイスを加熱して前記金属を前記単結晶n型Ge層内に拡散させることによって形

成される、請求項 2 に記載の方法。

【請求項 4】

前記金属の層はチタンを含み、前記デバイスは 300 より高い温度で加熱される、請求項 3 に記載の方法。

【請求項 5】

前記単結晶 n 型 Ge 層に電氣的に接続された電極を形成することは、

前記単結晶 n 型 Ge 層の前記第 2 の絶縁層をパターン化して単結晶 n 型 Ge 層の露出部分を形成することと、

前記単結晶 n 型 Ge 層の露出部分に金属層を形成することを含む、請求項 1 に記載の方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光検出器に関する。

【背景技術】

【0002】

光検出器は、光源に曝されたときに電流を出力するデバイスである。従前の金属 - 半導体 - 金属 (MSM) 型の接合光検出器は、真性 (intrinsic) ゲルマニウム (Ge) 層及び一対の電極を含んでいた。

【発明の概要】

20

【発明が解決しようとする課題】

【0003】

光検出デバイスを形成するための方法を提供する。

【課題を解決するための手段】

【0004】

本発明の 1 つの実施形態によると、光検出デバイスを形成するための方法が、基板上に第 1 の絶縁体層を形成することと、第 1 の絶縁体層及び基板の部分上にゲルマニウム (Ge) 層を形成することと、Ge 層上に第 2 の絶縁体層を形成することと、Ge 層内 n 型イオンを注入することと、n 型 Ge 層をパターン形成することと、第 2 の絶縁体層及び第 1 の絶縁体層の部分上にキャッピング絶縁体層を形成することと、デバイスを加熱して Ge 層を結晶化し、単結晶 n 型 Ge 層をもたらすことと、単結晶 n 型 Ge 層に電氣的に接続された電極を形成することとを含む。

30

【0005】

本発明の代替的な実施形態によると、光検出デバイスを形成するための方法が、基板上に第 1 の絶縁体層を形成することと、第 1 の絶縁体層及び基板の部分上にゲルマニウム (Ge) 層を形成することと、Ge 層上に第 2 の絶縁体層を形成することと、Ge 層をパターン形成することと、第 2 の絶縁体層及び第 1 の絶縁体層の部分上にキャッピング絶縁体層を形成することと、デバイスを加熱して Ge 層を結晶化し、単結晶 Ge 層をもたらすことと、単結晶 Ge 層内に n 型イオンを注入することと、デバイスを加熱して単結晶 Ge 層内の n 型イオンを活性化させることと、単結晶 n 型 Ge 層に電氣的に接続された電極を形成することとを含む。

40

【0006】

本発明の別の代替的な実施形態によると、光検出デバイスを形成するための方法が、基板上に単結晶 n 型 Ge 層をエピタキシャルに形成することと、単結晶 n 型 Ge 層上に第 1 の絶縁体層を形成することと、単結晶 n 型 Ge 層をパターン形成することと、単結晶 n 型 Ge 層に電氣的に接続された電極を形成することとを含む。

【0007】

本発明のさらに別の代替的な実施形態によると、光検出デバイスを形成するための方法が、基板上に単結晶 Ge 層をエピタキシャルに形成することと、単結晶 Ge 層上に第 1 の絶縁体層を形成することと、単結晶 Ge 層内に n 型イオンを注入して単結晶 n 型 Ge 層を

50

形成することと、単結晶 Ge 層内の前記 n 型イオンを活性化させることと、単結晶 Ge 層に電氣的に接続された電極を形成することとを含む。

【0008】

本発明のさらに別の代替的な実施形態によると、光検出デバイスが、基板と、基板上に成長された単結晶 n 型ドーパ・ゲルマニウム (Ge) 層と、単結晶 n 型ドーパ Ge 層上に堆積された絶縁体層と、単結晶 n 型ドーパ・ゲルマニウム (Ge) 層に電氣的に接続された一対の電極とを含む。

【0009】

さらなる特徴及び利点が、本発明の技術を通して実現される。本発明の他の実施形態及び態様は、本明細書で詳細に説明され、特許請求される本発明の一部とみなされる。利点及び特徴を有する本発明をより良く理解するために、説明及び図面を参照されたい。

10

【0010】

ここで本発明の実施形態を、添付の図面を参照して、単なる例として説明する。

【図面の簡単な説明】

【0011】

【図1】光検出器を形成するための例示的方法の断面図である。

【図2】光検出器を形成するための例示的方法の断面図である。

【図3】光検出器を形成するための例示的方法の断面図である。

【図4】光検出器を形成するための例示的方法の断面図である。

【図5】光検出器を形成するための例示的方法の断面図である。

20

【図6】光検出デバイスを形成するための代替的な例示的方法の断面図である。

【図7】光検出デバイスを形成するための代替的な例示的方法の断面図である。

【図8】光検出デバイスを形成するための代替的な例示的方法の断面図である。

【図9】光検出デバイスを形成するための代替的な例示的方法の断面図である。

【図10】光検出デバイスを形成するための代替的な例示的方法のブロック図である。

【図11】光検出デバイスを形成するための代替的な例示的方法の断面図である。

【図12】光検出デバイスを形成するための別の代替的な例示的方法の断面図である。

【図13】光検出デバイスを形成するための別の代替的な例示的方法の断面図である。

【図14】光検出デバイスを形成するためのさらに別の代替的な例示的方法の断面図である。

30

【図15】光検出デバイスを形成するためのさらに別の代替的な例示的方法の断面図である。

【図16】光検出デバイスを形成するためのさらに別の代替的な例示的方法の断面図である。

【図17】図1 - 図5に上述される方法と類似した、デバイスを形成するための例示的方法を含むブロック図である。

【図18】図6 - 図11に上述される方法と類似した、デバイスを形成するための例示的方法を含むブロック図である。

【図19】図12 - 図13に上述される方法と類似した、デバイスを形成するための例示的方法を含むブロック図である。

40

【図20】図14 - 図16に上述される方法と類似した、デバイスを形成するための例示的方法を含むブロック図である。

【発明を実施するための形態】

【0012】

従前の光検出器は、真性ゲルマニウムの層を含むことがあった。真性ゲルマニウムは、光検出器の帯域幅を増大させる高電界を光検出器内にもたらす。真性ゲルマニウム内の欠陥によって、真性ゲルマニウムは、(約 10^{14} cm^{-3} の p 型材料を有する) p 型ドーパ基板として動作するようになる。この真性ゲルマニウムの特性の結果、デバイスの多数キャリアは低い正孔障壁を有する正孔となり、MSM デバイスに対して望ましくない高暗電流をもたらす。デバイスが、(10^{14} cm^{-3} より大きい) 低濃度の n 型ドーピング

50

を有する n 型ゲルマニウムを含むことが望ましい。低濃度の n 型ドーピングにより、デバイスの帯域幅を増大させる高電界が可能になる。以下で説明される方法の結果、低濃度に n 型ドーピングされたゲルマニウムがもたらされ、これによって、多数キャリアは高い電子障壁を有する電子に変わり、デバイスの暗電流が減少する。デバイス内でのゲルマニウム化合物の形成を最適化することによっても、暗電流が減少され得る。

【 0 0 1 3 】

図 1 - 図 5 は、光検出デバイスを形成するための例示的な方法の断面図を示す。図 1 を参照すると、基板 1 0 0 上に、例えば酸化物材料又は窒化物材料等の絶縁体層 1 0 2 がパターン形成される。基板は、例えば、S i、S i G e 等の単結晶シリコン材料を含むことができ、かつ、シリコン導波路として形成することができる。絶縁体層 1 0 2 及び基板 1 0 0 の露出部分上に、ゲルマニウム層 (G e 層) 1 0 4 が形成される。G e 層 1 0 4 は、例えば、アモルファス G e 又はポリ - ゲルマニウムを含むことができ、これらのいずれも、例えば真性、p 型、又はカウンタードープされたものとすることができる。G e 層 1 0 4 は、例えば化学気相堆積プロセス、物理気相堆積プロセス、又はプラズマ強化化学気相堆積プロセスによって形成することができる。G e 層 1 0 4 上に、絶縁体層 1 0 6 が形成される。絶縁体層 1 0 6 は、例えば、窒化シリコン材料又は酸化シリコン材料を含むことができる。

10

【 0 0 1 4 】

図 2 は、例えば絶縁体層 1 0 2 の部分を露出させる乾式エッチング・プロセスを用いて、(図 1 の) 絶縁体層 1 0 6 及び G e 層 1 0 4 の部分をパターン形成し、エッチングした後の、結果として得られる構造体を示す。G e 層 1 0 4 には、例えば、P、A s 又は S b 等の n 型イオンが注入され、n 型 G e 材料 2 0 2 がもたらされる。n 型 G e 材料 2 0 2 は、G e 層 1 0 4 の形成後の注入によって形成することができる。

20

【 0 0 1 5 】

図 3 は、(図 2 の) 絶縁体層 1 0 6 及び絶縁体層 1 0 2 の露出部分の上にキャッピング絶縁体層 3 0 2 を形成した後の結果として得られる構造体を示す。キャッピング絶縁体層 3 0 2 は、例えば低圧化学気相堆積 (L P C V D) プロセス又はプラズマ強化化学気相堆積 (P E C V D) プロセスによって形成することができる、例えば酸化シリコン材料又は窒化シリコン材料を含むことができる。

【 0 0 1 6 】

図 4 は、デバイスを加熱して、(図 4 の) n 型 G e 材料 2 0 2 内の n 型イオンを活性化し、n 型 G e 材料 2 0 2 を単結晶 n 型 G e 材料 4 0 2 に結晶化させる、急速溶融成長 (R M G) プロセスの後の結果として得られる構造体を示す。R M G プロセスは、例えば、n 型 G e 材料 2 0 2 を、少なくとも n 型 G e 材料 2 0 2 の融点 (9 3 7) まで短時間 (例えば、1 秒未満) 加熱し、それにより材料 2 0 2 を溶融することを含む。加熱プロセスは、例えば、急速熱アニーリング・プロセス又はレーザ・アニーリング・プロセスを含むことができる。材料 2 0 2 において温度が低下するとき、材料 2 0 2 が冷却し固化するにつれて、材料 2 0 2 の結晶配向が単結晶 S i 基板 1 0 0 の結晶配向と合わせられる。代替的な実施形態においては、n 型 G e 材料 2 0 2 は、エピタキシャル成長、及び、エピタキシャル成長プロセス中の n 型イオンのインサイチュ (in-situ、その場) ドーピングによって形成することができる。

30

40

【 0 0 1 7 】

図 5 は、例えば、異方性エッチング・プロセスによって、キャッピング絶縁体層 3 0 2 の領域をパターン形成し除去して、単結晶 n 型 G e 材料 4 0 2 の部分を露出させるキャビティを形成した後の、結果として得られる構造体を示す。単結晶 n 型 G e 材料 4 0 2 の露出部分内に、ゲルマニウム化合物領域 5 0 2 が形成される。ゲルマニウム化合物領域 5 0 2 は、単結晶 n 型 G e 材料 4 0 2 の露出部分上に金属層を形成し、デバイスを加熱して金属が単結晶 n 型 G e 材料 4 0 2 内に拡散してゲルマニウム化合物を形成するようにすることによって形成される。金属材料、並びに、拡散及び焼結を促進するために用いられる温度の選択は、デバイスの特性を最適化するように調整することができる。例えば、チタン (T i

50

を用いて形成されたゲルマニウム化物は、300より高い温度でGe内に拡散させ、これと焼結させることができる。450より低い温度で形成されたTiゲルマニウム化物はチタンより高い抵抗率を有するため、拡散及び焼結のために用いられる温度が高いほど、デバイスにおける抵抗率が高くなる。例えばNi、Pd、Pt、Ta、Cu、W、Co、Zr及びMo等の異なる材料を用いて、様々な温度でゲルマニウム化物を形成することができる。ゲルマニウム化物を形成するときに拡散及び焼結のために用いられる材料及び温度を選択することにより、デバイスにおける障壁の高さ及び接触抵抗を、設計仕様に適合するように最適化することができる。ひとたびゲルマニウム化物領域502が形成されると、該ゲルマニウム化物領域502上及びキャッピング絶縁体層302のキャピティ内に、電極504を形成することができる。電極504は、例えば、チタン、銅又は金属合金から形成することができる。

10

【0018】

図6 - 図11は、光検出デバイスを形成するための代替的な例示的方法の断面図を示す。図6の構造体を形成するために用いられる材料及び方法は、図1に上述した方法及び材料と類似したものである。図6を参照すると、基板600上に、例えば酸化物材料又は窒化物材料等の絶縁体層602がパターン形成される。基板は、例えば、Si、SiGe等の単結晶シリコン材料を含むことができ、かつ、シリコン導波路として形成することができる。絶縁体層602及び基板600の露出部分上に、Ge層604が形成される。Geの層604及び絶縁体層602の露出部分の上にキャッピング絶縁体層606が形成される。キャッピング絶縁体層606は、例えば酸化シリコン材料又は窒化シリコン材料を含むことができる。

20

【0019】

図7は、Geの層604の材料を単結晶Ge材料702に結晶化するRMGプロセスの後の、結果として得られる構造体を示す。

【0020】

図8は、例えば異方性エッチング・プロセスによって、キャッピング絶縁体層606の部分を除去した後の、結果として得られる構造体を示す。

【0021】

図9は、(図7の)n型イオンを注入し、活性化して、単結晶n型Ge材料902をもたらした後の、結果として得られる構造体を示す。

30

【0022】

上述のように、真性ゲルマニウム内の欠陥によって、真性ゲルマニウムは、(約 10^{14} cm^{-3} のp型材料を有する)p型ドーパ基板として動作するようになる。低濃度のn型イオンを単結晶真性Ge材料702内に注入し、デバイスが、高電界、従って増大した帯域幅を有することを可能にすることが望ましい。しかしながら、n型イオンが不十分なドーズ量しか注入されない場合には、n型イオンの濃度は、p型イオンの濃度に打ち勝たない。或いは、n型イオンの濃度が高すぎる場合には、デバイスが望ましくない特性を示すことがある。

【0023】

低濃度のn型イオンを注入し、活性化するための例示的な方法が、図10にブロック図で示される。図10を参照すると、ブロック901において、例えば約 10^{11} cm^{-3} 等の低ドーズ量のn型イオンが、(図7の)単結晶Ge材料702内に注入される。ブロック903において、n型ドーパントは、構造体を加熱することにより活性化される。ブロック905において、デバイスがn型デバイスであるか又はp型デバイスであるかを判断するために、例えばホット・プローブ等の分析デバイスによって、構造体を測定することができる。ブロック907において、デバイスがn型デバイスである場合には、注入及び活性化プロセスは終了する。デバイスがn型デバイスでない場合には、プロセスは繰り返され、ブロック901から始まる。

40

【0024】

図11は、キャッピング絶縁体層606の部分をパターン形成し除去して単結晶n型G

50

e 材料 9 0 2 の部分を露出させるキャビティを形成した後の、結果として得られる構造体を示す。ゲルマニウム化物領域 1 0 0 2 及び電極材料 1 0 0 4 が、図 5 において上述した方法と同じような方法で形成される。

【 0 0 2 5 】

図 1 2 及び図 1 3 は、光検出デバイスを形成するための別の代替的な例示的方法の断面図を示す。図 1 2 を参照すると、基板 1 1 0 0 上に、単結晶 n 型 G e 材料 1 1 0 2 がエピタキシャルに成長される。基板 1 1 0 0 は、(図 1 の) 基板 1 0 0 と類似したものである。基板 1 1 0 0 は、例えば、S i、S i G e 等の単結晶シリコン材料を含むことができ、かつ、シリコン導波チップとして形成することができる。単結晶 n 型 G e 材料 1 1 0 2 は、エピタキシャル成長に伴ってインサイチュ・ドーブされる。単結晶 n 型 G e 材料 1 1 0 2 の層の上に、キャッピング絶縁体層 1 1 0 4 が形成される。絶縁体キャッピング層 1 1 0 4 は、例えば、酸化シリコン材料又は窒化シリコン材料を含むことができる。基板 1 1 0 0 上に、キャッピング絶縁体層 1 1 0 4 及び単結晶 n 型 G e 材料 1 1 0 2 がパターン形成される。

10

【 0 0 2 6 】

図 1 3 は、絶縁体層 1 1 0 4 の部分をパターン形成し除去して単結晶 n 型 G e 材料 1 1 0 2 の部分を露出させるキャビティを形成した後の、結果として得られる構造体を示す。ゲルマニウム化物領域 1 2 0 2 及び電極材料 1 2 0 4 が、図 5 において上述した方法と類似した方法で形成される。

【 0 0 2 7 】

20

図 1 4 - 図 1 6 は、光検出デバイスを形成するためのさらに別の代替的な例示的方法の断面図を示す。図 1 4 を参照すると、基板 1 3 0 0 上に、単結晶 G e 材料 1 3 0 2 がエピタキシャルに成長される。基板 1 3 0 0 は、(図 1 の) 基板 1 0 0 と類似したものである。

【 0 0 2 8 】

図 1 5 は、(図 1 4 の) 単結晶 G e 材料上に形成された絶縁体層 1 4 0 4 の形成後の、結果として得られる構造体を示す。ひとたび絶縁体層 1 4 0 4 が形成されると、n 型イオンが、単結晶 G e 材料 1 3 0 2 内に注入されて活性化され、単結晶 n 型 G e 材料 1 4 0 2 が形成される。注入及び活性化プロセスは、図 1 0 において上述したような類似したプロセスを含むことができる。

30

【 0 0 2 9 】

図 1 6 は、図 5 において上述したような類似した方法で形成された、ゲルマニウム化物領域 1 5 0 2 及び電極材料 1 5 0 4 を示す。

【 0 0 3 0 】

図 1 7 は、図 1 - 図 5 において上述した方法と類似した、デバイスを形成するための例示的方法 1 6 0 0 を含むブロック図を示す。これについて、ブロック 1 6 0 2 において、図 1 に示されるように、G e 層が堆積され、パターン形成される。ブロック 1 6 0 4 において、図 2 に示されるように、n 型ドーピングが、成長中にインサイチュで又は注入を介して行われる。ブロック 1 6 0 6 において、図 3 に示されるように、キャッピング層が形成される。ブロック 1 6 0 8 において、図 4 に示されるように、R M G 及び n 型イオンの活性化が行われる。ブロック 1 6 1 0 において、図 5 に示されるように、ゲルマニウム化物領域が形成される。ブロック 1 6 1 2 において、図 5 に示されるように、デバイス内に電極が形成される。

40

【 0 0 3 1 】

図 1 8 は、図 6 - 図 1 1 において上述した方法と類似した、デバイスを形成するための例示的方法 1 7 0 0 を含むブロック図を示す。これについて、ブロック 1 7 0 2 において、図 6 に示されるように、G e 層が堆積され、パターン形成される。ブロック 1 7 0 4 において、図 6 に示されるように、キャッピング層が形成される。ブロック 1 7 0 6 において、図 7 に示されるように、R M G が行われる。ブロック 1 7 0 8 において、図 8 に示されるように、キャッピング層がエッチングされる。ブロック 1 7 1 0 において、図 9 に示

50

されるように、n型ドーピングの注入及び活性化が行われる。図11に示されるように、ブロック1712において、ゲルマニウム化物領域が形成され、ブロック1714において、電極が形成される。

【0032】

図19は、図12 - 図13において上述した方法と類似した、デバイスを形成するための例示的方法1800を含むブロック図を示す。これについて、ブロック1802において、図12に示されるように、インサイチュn型Ge材料がエピタキシャルに形成される。ブロック1804において、図12に示されるように、キャッピング絶縁体層が形成され、パターン形成される。図13に示されるように、ブロック1806において、ゲルマニウム化物領域が形成され、ブロック1808において、電極が形成される。

10

【0033】

図20は、図14 - 図16において上述した方法と類似した、デバイスを形成するための例示的方法1900を含むブロック図を示す。これについて、ブロック1902において、図14に示されるように、Ge層がエピタキシャルに形成される。ブロック1904において、図15に示されるように、絶縁体層が形成され、n型ドーパントがGe層内に注入され、活性化される。図16に示されるように、ブロック1906において、デバイスがパターン形成され、ブロック1908において、ゲルマニウム化物領域が形成され、ブロック1910において、電極が形成される。

【0034】

本明細書において用いられる用語は、特定の実施形態を説明する目的のためのものにすぎず、本発明を限定することを意図するものではない。本明細書で用いられるとき、単数形「1つの(a)」、「1つの(an)」および「その(the)」は、文脈が明らかにそうでないことを示していない限り、複数形も含むことが意図されている。本明細書で用いられるとき、「含む(comprise)」及び/又は「含んでいる(comprising)」という用語は、提示された特徴、整数、ステップ、動作、要素、及び/又は構成要素が存在することを特定するものであるが、1つ又は複数の他の特徴、整数、ステップ、動作、要素、構成要素、及び/又はそれらのグループの存在又は追加を排除するものではないことがさらに理解されるであろう。

20

【0035】

以下の特許請求の範囲における全ての「手段又はステップと機能との組み合わせ(ミーンズ又はステップ・プラス・ファンクション)」要素の対応する構造、材料、行為及び均等物は、その機能を、明確に特許請求されているように他の特許請求された要素と組み合わせるため、いかなる構造、材料又は行為をも含むことが意図される。本発明の説明は、例示及び説明の目的で提示されたものであるが、網羅的であることを意図するものではなく、本発明を開示された形態に限定することを意図するものでもない。本発明の範囲及び精神から逸脱することのない多くの変更及び変形が、当業者には明らかであろう。実施形態は、本発明の原理及び実際の用途を最も良く説明するため、及び、当業者が本発明を種々の変更を有する種々の実施形態について企図される特定の使用に適したものとして理解することを可能にするために、選択及び記載された。

30

【0036】

ここに示される図は、単なる例にすぎない。本発明の精神から逸脱することなく、ここに説明されるこれらの図又はステップ(若しくは、動作)に対する多くの変形があり得る。例えば、ステップを異なる順序で実行することができ、又はステップを付加し、削除し、若しくは変更することができる。これら変形の全てが、本発明の特許請求の範囲の一部と考えられる。

40

【0037】

本発明に対する好ましい実施形態が説明されたが、当業者であれば、現在においても将来においても、以下の特許請求の範囲内に含まれる種々の改良及び向上を行ない得ることが理解されるであろう。これらの特許請求の範囲は、最初に説明された本発明に関する適切な保護を維持するように解釈すべきである。

50

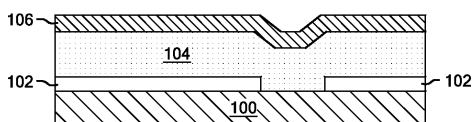
【符号の説明】

【0038】

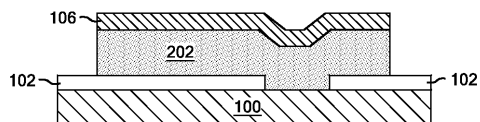
100、600、1100、1300：基板
 102、106、602、1404：絶縁体層
 104、604：ゲルマニウム（Ge）層
 202：n型Ge材料
 302、606、1104：キャッピング絶縁体層
 402、902、1102、1402：単結晶n型Ge材料
 502、1002、1202、1502：ゲルマニウム化物領域
 504、1004、1204、1504：電極（材料）
 702、1302：単結晶Ge材料

10

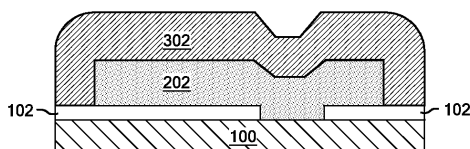
【図1】



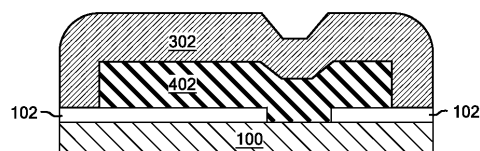
【図2】



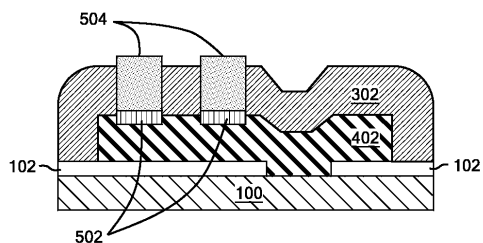
【図3】



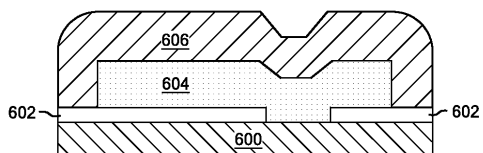
【図4】



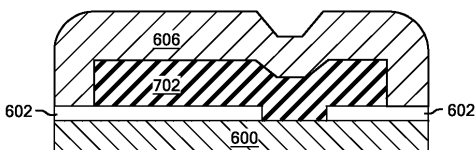
【図5】



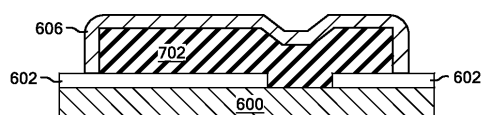
【図6】



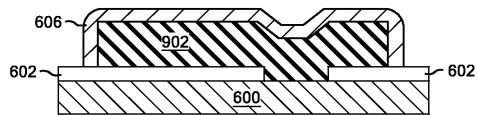
【図7】



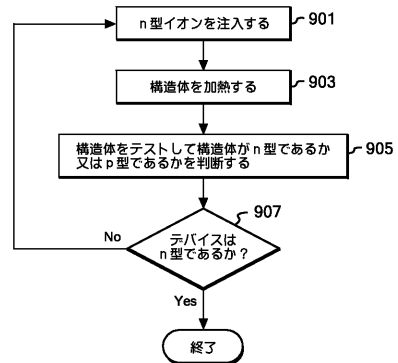
【図8】



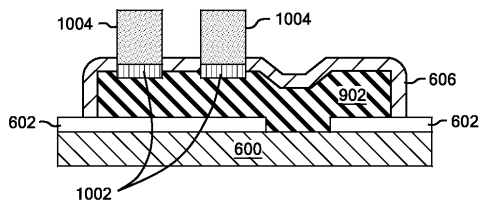
【図 9】



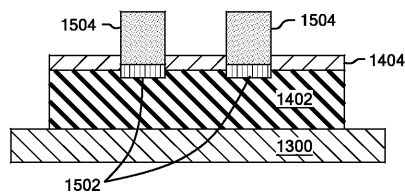
【図 10】



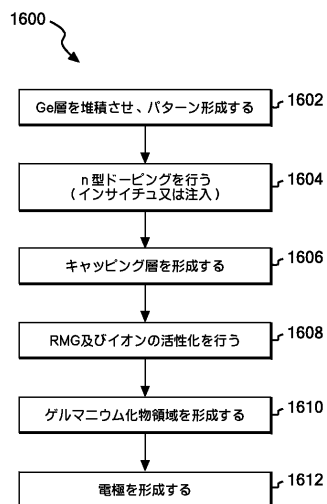
【図 11】



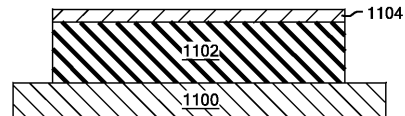
【図 16】



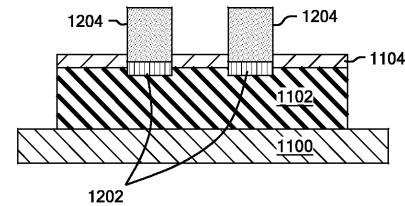
【図 17】



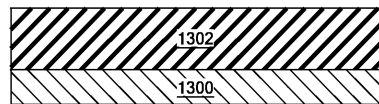
【図 12】



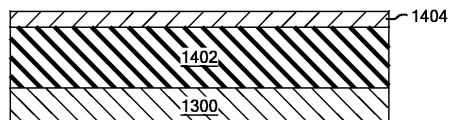
【図 13】



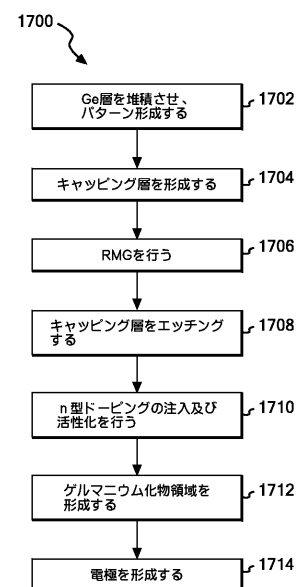
【図 14】



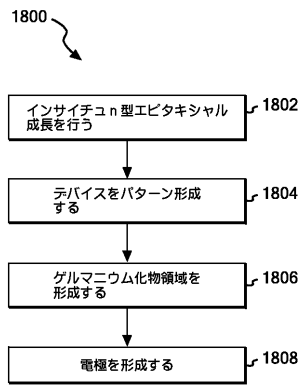
【図 15】



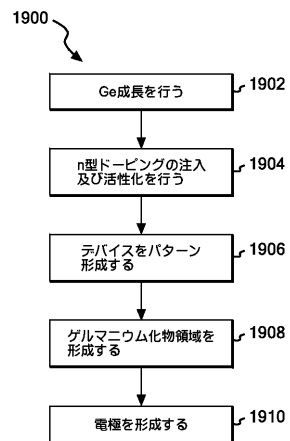
【図 18】



【図 19】



【図 20】



フロントページの続き

(74)代理人 100112690

弁理士 太佐 種一

(72)発明者 パーク、チンホン

アメリカ合衆国 1 0 5 9 8 ニューヨーク州 ヨークタウン・ハイツ ルート134 キッチャ
ワン・ロード 1 1 0 1 インテレクチュアル・プロパティ・ロー ピーオー ボックス 2 1 8

(72)発明者 アセファ、ソロモン

アメリカ合衆国 1 0 5 9 8 ニューヨーク州 ヨークタウン・ハイツ ルート134 キッチャ
ワン・ロード 1 1 0 1 ピーオー ボックス 2 1 8 メール ドロップ 2 4 - 1 2 8

(72)発明者 キム、ジー、ファン

アメリカ合衆国 1 0 5 9 8 ニューヨーク州 ヨークタウン・ハイツ ルート134 キッチャ
ワン・ロード 1 1 0 1 ピーオー ボックス 2 1 8

(72)発明者 ブラソフ、ユーリ

アメリカ合衆国 1 0 5 9 8 ニューヨーク州 ヨークタウン・ハイツ ルート134 キッチャ
ワン・ロード 1 1 0 1 ピーオー ボックス 2 1 8

審査官 濱田 聖司

(56)参考文献 米国特許出願公開第2009/0108384 (US, A1)

特開2007-123852 (JP, A)

米国特許出願公開第2007/0141744 (US, A1)

特表2007-527626 (JP, A)

V.A.Vu, "PIN Germanium Photodetector Fabrication Issues and Manufacturability", IEEE T
ransactions on Semiconductor Manufacturing, Vol.23, No.3 (2010), pp.411-418