

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5036397号
(P5036397)

(45) 発行日 平成24年9月26日(2012.9.26)

(24) 登録日 平成24年7月13日(2012.7.13)

(51) Int.Cl.	F 1		
H05K 3/36	(2006.01)	H05K 3/36	B
H01L 23/12	(2006.01)	H01L 23/12	N
H01L 25/04	(2006.01)	H01L 25/04	Z
H01L 25/18	(2006.01)	H05K 3/46	Q
H05K 3/46	(2006.01)		

請求項の数 8 (全 11 頁)

(21) 出願番号 特願2007-133948 (P2007-133948)
 (22) 出願日 平成19年5月21日 (2007.5.21)
 (65) 公開番号 特開2008-288490 (P2008-288490A)
 (43) 公開日 平成20年11月27日 (2008.11.27)
 審査請求日 平成22年1月25日 (2010.1.25)

(73) 特許権者 000190688
 新光電気工業株式会社
 長野県長野市小島田町80番地
 (74) 代理人 100070150
 弁理士 伊東 忠彦
 (72) 発明者 小林 敏男
 長野県長野市小島田町80番地 新光電気
 工業株式会社内

審査官 中田 誠二郎

最終頁に続く

(54) 【発明の名称】チップ内蔵基板の製造方法

(57) 【特許請求の範囲】

【請求項 1】

接続用パッドが形成された第1の基板に、チップ部品をワイヤボンディング接続する工程と、

第2の基板の電極接続用パッドに、金属コアにはんだ膜が被膜された電極をはんだ付ける工程と、

前記電極の前記第1の基板に形成された前記接続用パッドと接合される部位を研磨することにより前記はんだ膜を除去し、前記金属コアが露出した平坦な露出面を形成する工程と、

前記第1の基板に形成された前記接続用パッドと前記電極の前記金属コアが露出した部位を、フラックス不含有の導電性接合部材を用いて接合し、前記チップ部品が内蔵されるよう前記第1の基板と前記第2の基板を接合する工程と、

前記第1の基板と前記第2の基板との離間部分に樹脂を充填して前記チップ部品および前記電極を封止する工程と

を有することを特徴とするチップ内蔵基板の製造方法。

【請求項 2】

前記導電性接合部材は、フラックス不含有の導電性ペーストであることを特徴とする請求項1記載のチップ内蔵基板の製造方法。

【請求項 3】

前記金属コアの材質が銅であることを特徴とする請求項1又は2記載のチップ内蔵基板

の製造方法。

【請求項 4】

前記導電性ペーストは、フィラーとして銅又は銀を用いていることを特徴とする請求項2記載のチップ内蔵基板の製造方法。

【請求項 5】

接続用パッドが形成された第1の基板に、チップ部品をワイヤボンディング接続する工程と、

第2の基板に設けられた電極接続用パッドに、金属ボールからなり基板面から突出する電極をフラックス不含有導電性ペーストにより接合する工程と、

前記電極の前記第1の基板に形成された前記接続用パッドと接合される部位を研磨処理して平坦化する工程と、

前記第1の基板に形成された前記接続用パッドと前記電極をフラックス不含有の導電性接合部材を用いて接合し、前記チップ部品が内蔵されるよう前記第1の基板と前記第2の基板とを接合する工程と、

前記第1の基板と前記第2の基板との離間部分に樹脂を充填し、前記チップ部品及び前記電極を封止する工程と

を有することを特徴とするチップ内蔵基板の製造方法。

【請求項 6】

前記導電性接合部材は、フラックス不含有の導電性ペーストであることを特徴とする請求項5記載のチップ内蔵基板の製造方法。

【請求項 7】

前記金属ボールが銅ボールであることを特徴とする請求項5又は6記載のチップ内蔵基板の製造方法。

【請求項 8】

前記導電性ペーストは、フィラーとして銅又は銀を用いていることを特徴とする請求項6記載のチップ内蔵基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はチップ内蔵基板の製造方法に係り、特に一対の基板間にチップが内蔵されたチップ内蔵基板を製造するチップ内蔵基板の製造方法に関する。

【背景技術】

【0002】

現在、半導体チップが内蔵された半導体装置を用いた電子機器の高性能化が進められており、基板へ半導体チップを実装する場合の高密度化や、また半導体チップを搭載した基板の小型化、省スペース化などが求められている。

【0003】

このため、半導体チップが埋め込まれた基板、いわゆるチップ内蔵型の配線基板（以下、チップ内蔵基板という）が提案されており、半導体チップを基板に内蔵するための様々な構造が提案されている。

【0004】

このチップ内蔵基板の一例として、例えば特許文献1に開示されたものがある。この特許文献1に開示されたチップ内蔵基板は、第1の実装基板と第2の実装基板との間にスペーサとして機能するバンプが設けられており、このバンプにより離間された一対の基板の間にチップ部品が実装された構成とされている。また、一対の実装基板の間に封止樹脂が配設されることにより、チップを保護する構成とされている。

【0005】

また、特許文献1に開示されたチップ内蔵基板の製造方法としては、先ず第1実装基板上にチップをフリップチップ実装し、続いてスペーサとして機能するバンプを第1実装基板にはんだ付けする。次に、第1実装基板上に、少なくともバンプの頂点近傍部分が露出

10

20

30

40

50

し、かつチップ部品を封止するように封止樹脂を形成する。

【0006】

この封止樹脂が形成されると、その上部に第2の実装基板を前記バンプと電気的に接続するように積層させる。この上記の各処理を実施することにより、特許文献1に開示されたチップ内蔵基板は製造されていた。

【特許文献1】特開2003-347722号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

上記の特許文献1に開示されたチップ内蔵基板は、チップ部品を第1の実装基板にフリップチップ実装する方法を用いていた。しかしながら、比較的端子数が少ないチップ部品の場合には、ワイヤボンディング法を用いた方がフリップチップ実装法に比べて安価で組み立て性が良好となる場合がある。

【0008】

一方、特許文献1に開示されたチップ内蔵基板の製造方法では、チップ実装後にバンプを第1の実装基板に配設するが、そのときにはんだ付け処理を行う。この際、特許文献1には特に記載がないが、通常のはんだ付け処理では第1の実装基板のバンプのはんだ付け位置にはんだフラックスを塗布し、濡れ性の向上を図ることにより、はんだ接合の信頼性の向上を図ることが行われる。

【0009】

このはんだフラックスは、はんだ付け後に残渣として残った場合に腐食の原因となるため洗浄処理が行われる。この洗浄処理は、フラックス除去を確実に行うため、洗浄液は比較的速い流速ではんだ接合位置に噴射される。

【0010】

しかしながら、前記のようにチップ内蔵基板は小型化及び省スペース化が図られており、バンプの配設位置の近傍にチップが搭載される場合がある。この際、チップ部品が第1の実装基板にワイヤボンディング法を用いて接続されていると、洗浄液がワイヤにも噴射されるおそれがあり、この場合にはワイヤが破損したり、またワイヤが変形して隣接するワイヤ間で短絡が発生したりするという問題点があった。

【0011】

本発明は上記の点に鑑みてなされたものであり、チップ部品を第1の基板にワイヤ接続しても高い信頼性を維持しうるチップ内蔵基板の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0012】

上記の課題は、本発明の第1の観点からは、

接続用パッドが形成された第1の基板に、チップ部品をワイヤボンディング接続する工程と、

第2の基板の電極接続用パッドに、金属コアにはんだ膜が被膜された電極をはんだ付ける工程と、

前記電極の前記第1の基板に形成された前記接続用パッドと接合される部位を研磨することにより前記はんだ膜を除去し、前記金属コアが露出した平坦な露出面を形成する工程と、

前記第1の基板に形成された前記接続用パッドと前記電極の前記金属コアが露出した部位を、フラックス不含有の導電性接合部材を用いて接合し、前記チップ部品が内蔵されるよう前記第1の基板と前記第2の基板を接合する工程と、

前記第1の基板と前記第2の基板との離間部分に樹脂を充填して前記チップ部品および前記電極を封止する工程と

を有することを特徴とするチップ内蔵基板の製造方法により解決することができる。

【0013】

また、上記発明において、前記導電性接合部材をフラックス不含有の導電性ペーストと

10

20

30

40

50

してもよい。

【0014】

また、上記発明において、前記金属コアの材質を銅としてもよい。

【0015】

また、上記発明において、前記導電性ペーストとしてフィラーとして銅又は銀を用いたものを用いることとしてもよい。

【0016】

また、上記の課題は、本発明の他の観点からは、

接続用パッドが形成された第1の基板に、チップ部品をワイヤボンディング接続する工程と、

10

第2の基板に設けられた電極接続用パッドに、金属ボールからなり基板面から突出する電極をフラックス不含有導電性ペーストにより接合する工程と、

前記電極の前記第1の基板に形成された前記接続用パッドと接合される部位を研磨処理して平坦化する工程と、

前記第1の基板に形成された前記接続用パッドと前記電極をフラックス不含有の導電性接合部材を用いて接合し、前記チップ部品が内蔵されるよう前記第1の基板と前記第2の基板とを接合する工程と、

前記第1の基板と前記第2の基板との離間部分に樹脂を充填し、前記チップ部品及び前記電極を封止する工程と

を有することを特徴とするチップ内蔵基板の製造方法により解決することができる。

20

【0017】

また、上記発明において、前記導電性接合部材をフラックス不含有の導電性ペーストとしてもよい。

【0018】

また、上記発明において、前記金属ボールの材質を銅としてもよい。

【0019】

また、上記発明において、前記導電性ペーストとしてフィラーとして銅又は銀を用いたものを用いることとしてもよい。

30

【発明の効果】

【0020】

本発明によれば、電極のはんだ膜より金属コアが露出した部位、又は金属材料よりなる電極と接続用パッドとを、フラックス不含有の導電性接合部材を用いて接合したことにより、フラックスを洗浄する工程を不要とすることができる。これにより、チップ内蔵基板の製造工程の簡単化を図ることができる。また、フラックスの洗浄処理を実施しないことにより、第1の基板にチップ部品をワイヤボンディング接続しても、フラックス洗浄時にワイヤの破損や短絡が発生することを防止でき、チップ内蔵基板の信頼性を高めることができる。

【発明を実施するための最良の形態】

40

【0021】

次に、本発明を実施するための最良の形態について図面と共に説明する。

【0022】

図1及び図2は、本発明の第1実施例であるチップ内蔵基板の製造方法を製造手順に沿って説明するための図である。特に、図2(B)は本実施例の製造方法により製造されたチップ内蔵基板1Aを示しているが、説明の便宜上、チップ内蔵基板の製造方法の説明に先立ち、この図2(B)を用いてチップ内蔵基板1Aの構成について説明する。

【0023】

チップ内蔵基板1Aは、大略すると第1の基板10、第2の基板20、チップ部品13、電極21、及び封止樹脂40等により構成されている。第1の基板10は配線パターン

50

が形成された配線基板であり、その上面 10a にチップ状の電子部品 13（以下、チップ部品という）が複数個搭載されている。本実施例では、チップ部品 13 は、A u ワイヤ等のワイヤボンディングに使用されるワイヤ 14 を用いて第 1 の基板 10 に形成されたワイヤ接続用パッド 11 に接続されている。

【 0 0 2 4 】

また、第 2 の基板 20 も配線パターンが形成された配線基板であり、配線パターンと接続した電極 21 を有している。この電極 21 は、後に詳述するようにフラックス不含有導電性ペースト 30 により第 1 の基板 10 に形成されたバンプ接続用パッド 12 と接合される。この電極 21 は第 1 の基板 10 と第 2 の基板 20 を電気的に接続すると共に、第 1 の基板 10 と第 2 の基板 20 を所定の距離だけ離間させるスペーサとして機能する。また、電極 21 の高さは、各ワイヤ 14 のワイヤループの高さよりも若干大きく設定されている。
10

【 0 0 2 5 】

また、封止樹脂 40 は、第 1 の基板 10 と第 2 の基板 20 との間に充填されている。これにより、各チップ部品 13 は封止樹脂 40 に封止されることにより保護される。また、封止樹脂 40 は接着剤としても機能するため、この封止樹脂 40 により第 1 の基板 10 と第 2 の基板 20 は強固に接合される。

【 0 0 2 6 】

上記構成のチップ内蔵基板 1A によれば、チップ部品 13 が一対の基板 10, 20 の間に配設された構成となり、また第 1 の基板 10 と第 2 の基板 20 の離間距離は電極 21 により第 2 の基板 20 がワイヤ 14 に接触しない距離に精度よく設定できるため、チップ内蔵基板 1A の小型化を図ることができる。
20

【 0 0 2 7 】

また、チップ部品 13 は一対の基板 10, 20 間に配設された封止樹脂 40 に封止され、かつ各基板 10, 20 は封止樹脂 40 により強固に接合されるため、チップ内蔵基板 1A に高い信頼性を持たせることができる。

【 0 0 2 8 】

続いて、上記構成とされたチップ内蔵基板 1A の製造方法について説明する。

【 0 0 2 9 】

チップ内蔵基板 1A を製造するには、先ず第 1 の基板 10 を用意する。この第 1 の基板 10 は、例えば通常のプリント基板、プリプレグ材（ガラス纖維にエポキシ樹脂などを含浸させた材料）よりなるコア基板にスルーホール、有底のビアプラグ、配線パターン、及びソルダーレジスト等（図示は省略している）を配設した多層配線構成とされている。この第 1 の基板 10 の上面 10a には、配線パターンに接続されたワイヤ接続用パッド 11 及びバンプ接続用パッド 12 が形成されている。
30

【 0 0 3 0 】

チップ部品 13 は、上記構成とされた第 1 の基板 10 の上面 10a に搭載される。図 1 (A) は、第 1 の基板 10 にチップ部品 13 が搭載された状態を示している。このチップ部品 13 は例えば半導体チップであり、本実施例ではフェイスアップで搭載される。

【 0 0 3 1 】

尚、第 1 の基板 10 に実装されるチップ部品 13 は、半導体チップに限定されるものではなく、他の電子部品（例えば、キャパシタ、レジスタ、インダクタ等）であってもよい。
40

【 0 0 3 2 】

また、ワイヤ接続用パッド 11 及びバンプ接続用パッド 12 は、実際は第 1 の基板 10 の表面に配設されたソルダーレジストに形成された開口部に露出した構成であるが、図 1 及び図 2 では、理解を容易するために上面 10a から突出したように図示している。

【 0 0 3 3 】

上記のようにしてチップ部品 13 が第 1 の基板 10 に搭載されると、続いてチップ部品 13 と第 1 の基板 10 とを電気的に接続する工程（ワイヤボンディング工程）が行われる
50

。前記のように、本実施例では各チップ部品13はフェイスアップで第1の基板10に搭載されており、このチップ部品13とワイヤ接続用パッド11はワイヤボンディング法を用いて接続される。即ち、第1の基板10はワイヤボンディング装置に装着され、チップ部品13に形成された電極とワイヤ接続用パッド11との間にワイヤ14が配設される。図1(B)は、チップ部品13とワイヤ接続用パッド11との間にワイヤ14が配設された状態を示している。

【0034】

図1(C)は、第2の基板20を示している。この第2の基板20は、前記した第1の基板10と同様な構成とされている。即ち、例えば通常のプリント基板、プリプレグ材よりなるコア基板にスルーホール、有底のビアプラグ、配線パターン、及びソルダーレジスト等(図示は省略している)を配設した多層配線構成とされている。この第2の基板20の下面20b(第1の基板と対向する面)には、配線パターンと接続された電極接続用パッド(図示せず)がソルダーレジストに形成された開口から露出した状態となっている。

10

【0035】

上記構成とされた第2の基板20の電極接続用パッドには、電極21が接合される。図1(C)は、電極21が第2の基板20に接合された状態を示している。

【0036】

この電極21は、金属コア22にはんだ被膜23が形成(被膜)された構成とされている。本実施例では、金属コア22として銅製のボールが用いられている(以下、金属コア22を銅コア22という)。

20

【0037】

この電極21を第2の基板20に接合するには、先ず第2の基板20の電極接続用パッドにはんだフラックスを塗布しておき、この電極接続用パッドに電極21をはんだ付けする。また、電極21を第2の基板20に接合した後、フラックスの洗浄工程を行う。このフラックス洗浄を行う際、第2の基板20は第1の基板10と接合される前の状態で行われるため、第1の基板10に影響を及ぼすようなことはない。

【0038】

上記のように電極21が第2の基板20に接合されると、続いて電極21の図中下面を、換言するとバンプ接続用パッド12と接合される部位を研磨する。この研磨方法としては、例えばバフ加工法を用いることができる。

30

【0039】

このように、電極21のバンプ接続用パッド12と接合される部位を研磨することにより、図1(D)に示すように、はんだ被膜23は除去され銅コア22が露出した平坦な露出面24が形成される。またこの際、研磨後における電極21の下面20bからの突出量(図1(D)に矢印H2で示す)は、前記したチップ部品13をワイヤ接続用パッド11に電気的に接続するワイヤ14のワイヤループの高さ(図1(B)に矢印H1で示す)よりも高くなるよう設定されている(H2>H1)。

【0040】

尚、図1(A),(B)を用いて説明した第1の基板10にチップ部品13を搭載すると共にワイヤ14で接続する工程と、図1(C),(D)を用いて説明した第2の基板20に電極21を接合すると共に電極21を研磨する工程は、いずれを先に実施しても、また並行して実施することも可能なものである。

40

【0041】

上記した第1の基板10及び第2の基板20に対する各工程が終了すると、続いて第1の基板10と第2の基板20を接合する工程を行う。

【0042】

第1の基板10と第2の基板20を接合するには、先ず第1の基板10に形成されたバンプ接続用パッド12に導電性接合部材30を配設する。本実施例では、この導電性接合部材30としてははんだフラックスを含有しない導電性ペーストを用いている(以下、導電性接合部材30をフラックス不含有導電性ペースト30という)。このフラックス不含有

50

導電性ペースト30は、接着剤として機能する樹脂内にフィラーとして銅又は銀等の導電性粒子を混入した構成とされている。

【0043】

フラックス不含有導電性ペースト30がバンプ接続用パッド12に配設されると、続いて電極21とバンプ接続用パッド12とが対向するよう第1の基板10と第2の基板20との位置決めを行う。図1(E)は、フラックス不含有導電性ペースト30が配設された第1の基板10の上部に第2の基板20が位置決めされた状態を示している。

【0044】

次に、第1の基板10と第2の基板20とを圧接し、必要に応じて加熱する。これにより、図1(F)に示すように、フラックス不含有導電性ペースト30により電極21とバンプ接続用パッド12は接合され、電極21とバンプ接続用パッド12は電気的に接続されると共に機械的に固定される。

【0045】

この際、一般にはんだと導電性ペーストとの接合性は接合強度などが弱く接続信頼性の面からも不良であるが、本実施例では図1(D)を用いて説明したように、電極21に研磨処理することによりバンプ接続用パッド12との接合位置は銅コア22が露出した露出面24となっている。このため本実施例では、フラックス不含有導電性ペースト30により銅コア22(露出面24)とバンプ接続用パッド12とが接合されることになり、信頼性の高い接合を実現することができる。

【0046】

更に、本実施例のようにフラックス不含有導電性ペースト30を用いてバンプ接続用パッド12と電極21とを接合することにより、従来のようにはんだ付けにより電極とパッドを接続していたときに必要とされたはんだフラックスを不要とすることができる。

【0047】

このように本実施例では、電極21をバンプ接続用パッド12に接合するのにはんだ付けを用いていないため、はんだ付けに必要なフラックスを用いていない。このため、本実施例では従来必要とされたフラックス洗浄を行う工程を不要とすることができます、よってチップ内蔵基板1Aの製造工程の簡単化を図ることができる。また、フラックスの洗浄工程を実施しないことにより、第1の基板10においてチップ部品13とワイヤ接続用パッド11の接続にワイヤ14を用いても、ワイヤ14に破損や短絡が発生することなく、よって製造されるチップ内蔵基板1Aの信頼性を高めることができる。

【0048】

また、前記したように電極21の下面20bからの高さH2は、ワイヤ14の上面10aからのワイヤループ高さH1に比べて大きく設定されている(H2>H1)。このため、第1の基板10と第2の基板20とを接合した際にワイヤ14が第2の基板20と接触して短絡してしまうようなことはない。

【0049】

上記のように第1の基板10と第2の基板20が接合されると、続いて図2(A)に示すように、第1の基板10と第2の基板20との離間部分(以下、空間部25という)に封止樹脂40を充填する工程(封止工程)を行う。この封止樹脂40の充填工程は、空間部25の一方(本実施例では図2(A)における右端部)から吸引処理を行いつつ、他方から封止樹脂40の充填を行う。このように、吸引処理を行いながら封止樹脂40の充填を行うことにより、狭い空間部25であっても確実に空間部25内に封止樹脂40を充填することができる。

【0050】

続いて、封止樹脂40の硬化工程(例えば、加熱処理)を行うことにより封止樹脂40を硬化させ、以上説明した各工程を実施することにより図2(B)に示すチップ内蔵基板1Aが製造される。

【0051】

上記のようにして製造されたチップ内蔵基板1Aは、内部にチップ部品13等を実装し

10

20

30

40

50

ているため、第1の基板10の下面10bに外部接続端子として機能するはんだボール51を配設した構成とすれば、図2(C)に示すような電子装置50Aとして用いることができる。更に、図2(C)に示す構成において、第2の基板20の上面20aに電子部品52を搭載することにより、更に高密度な電子装置50Bを実現することができる。

【0052】

次に、本発明の第2実施例に係るチップ内蔵基板の製造方法について説明する。

【0053】

図3及び図4は、本発明の第2実施例であるチップ内蔵基板1Bの製造方法を製造手順に沿って示す図である。尚、図3及び図4において、第1実施例の説明に用いた図1及び図2に示した構成と同一構成については同一符号を付して、その説明を省略する。

10

【0054】

図3(A)及び図3(B)に示す工程は、図1(A), (B)に示した工程と同一であり、第1の基板10に対してチップ部品13を搭載すると共にチップ部品13とワイヤ接続用パッド11とをワイヤ14により接続する。

【0055】

続く図3(C)に示す工程では、電極となる銅ボール26を第2の基板20に接合する。前記した第1実施例では、銅コア22にはんだ被膜23を被膜した電極21を第2の基板20に接合することとしたが、本実施例では銅ボール26を第2の基板20に接合したことを特徴としている。

20

【0056】

銅ボール26を第2の基板20に接合するには、先ず第2の基板20に形成されている電極接続用パッドにフラックス不含有導電性ペースト30(図示せず)を塗布する。続いて、フラックス不含有導電性ペースト30が塗布された電極接続用パッドに銅ボール26を圧接して銅ボール26と電極接続用パッドを接合する。

【0057】

このように、第1の基板10と第2の基板20とを接続する電極として、はんだが被膜されていない銅ボール26を用いることにより、フラックス不含有導電性ペースト30を用いて銅ボール26を第2の基板20に接合することが可能となる。これにより、銅ボール26を第2の基板20に接合する際にも洗浄工程を不要とすることができ、チップ内蔵基板1Bの製造工程の簡略化を図ることができる。

30

【0058】

また、本実施例においても、銅ボール26の下面側を第1実施例の如く研磨処理して平坦化することで、第1の基板10の接続用パッド12との接触面積を広く確保することができる。

【0059】

上記のように第2の基板20に銅ボール26が接合されると、続いて第1の基板10と第2の基板20を接合する処理を行う。この第1の基板10と第2の基板20との接合工程以降の工程は、先に図2(A)～図2(D)を用い手説明した工程と略同一である。このため、図2(A)以降の工程は簡略して説明するものとする。

30

【0060】

第1の基板10と第2の基板20を接合するには、先ず第1の基板10に形成されたバンプ接続用パッド12にフラックス不含有導電性ペースト30を配設する。続いて図3(D)に示すように、銅ボール26とバンプ接続用パッド12とが対向するよう第1の基板10と第2の基板20との位置決めを行い、次に第1の基板10と第2の基板20とを圧接して必要に応じて加熱する。

40

【0061】

これにより、図3(E)に示すように、フラックス不含有導電性ペースト30により銅ボール26とバンプ接続用パッド12は接合され、銅ボール26とバンプ接続用パッド12は電気的に接続されると共に機械的に固定される。

【0062】

50

この際、本実施例においてもバンプ接続用パッド 1 2 と銅ボール 2 6 はフラックス不含有導電性ペースト 3 0 を用いて接合されるため、はんだ付け工程を不要とすることができる。よって第 1 実施例と同様に、チップ内蔵基板 1 B の製造工程の簡単化を図ることができ、またワイヤ 1 4 に破損や短絡が発生することを防止できることによりチップ内蔵基板 1 B の信頼性を高めることができる。

【0063】

上記のように第 1 の基板 1 0 と第 2 の基板 2 0 が接合されると、続いて図 4 (A) に示すように、第 1 の基板 1 0 と第 2 の基板 2 0 との空間部 2 5 に封止樹脂 4 0 が充填され、この封止樹脂 4 0 を硬化させることにより、図 4 (B) に示すチップ内蔵基板 1 B が製造される。

10

【0064】

尚、上記のようにして製造されたチップ内蔵基板 1 B は、第 1 の基板 1 0 の下面 1 0 b に外部接続端子として機能するはんだボール 5 1 を配設することにより図 4 (C) に示すような電子装置 5 0 C として用いることができ、更に第 2 の基板 2 0 の上面 2 0 a に電子部品 5 2 を搭載することにより、図 4 (D) に示すような高密度な電子装置 5 0 D を実現することができる。

【0065】

以上、本発明の好ましい実施例について詳述したが、本発明は上記した特定の実施形態に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能なものである。

20

【図面の簡単な説明】

【0066】

【図 1】図 1 は、本発明の第 1 実施例であるチップ内蔵基板の製造方法を製造手順に沿って説明するための図である(その 1)。

【図 2】図 2 は、本発明の第 1 実施例であるチップ内蔵基板の製造方法を製造手順に沿って説明するための図である(その 2)。

【図 3】図 3 は、本発明の第 2 実施例であるチップ内蔵基板の製造方法を製造手順に沿って説明するための図である(その 1)。

【図 4】図 4 は、本発明の第 2 実施例であるチップ内蔵基板の製造方法を製造手順に沿って説明するための図である(その 2)。

30

【符号の説明】

【0067】

1 A , 1 B チップ内蔵基板

1 0 第 1 の基板

1 1 , 1 2 ワイヤ接続用パッド

1 3 チップ部品

1 4 ワイヤ

2 0 第 2 の基板

2 1 電極

40

2 2 銅コア

2 3 はんだ被膜

2 4 露出面

2 5 空間部

2 6 銅ボール

3 0 フラックス不含有導電性ペースト

4 0 封止樹脂

5 0 A , 5 0 B , 5 0 C , 5 0 D 電子装置

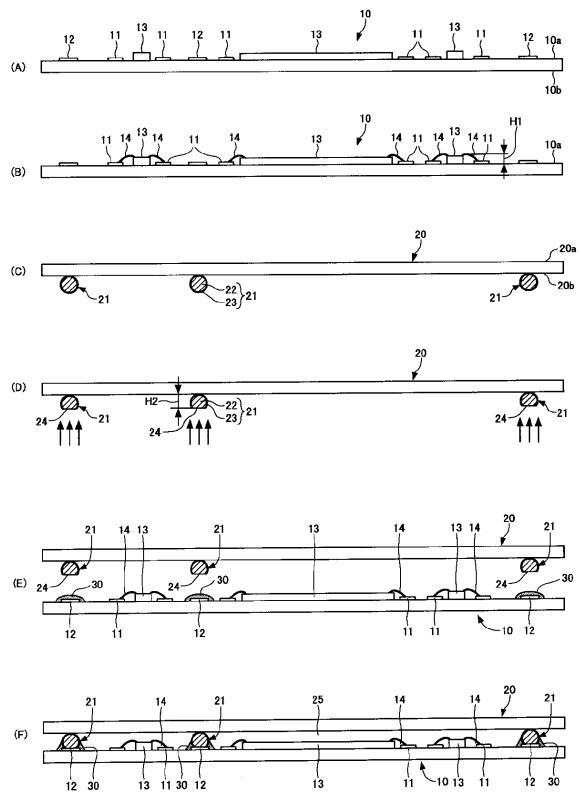
5 1 はんだボール

6 2 電子部品

50

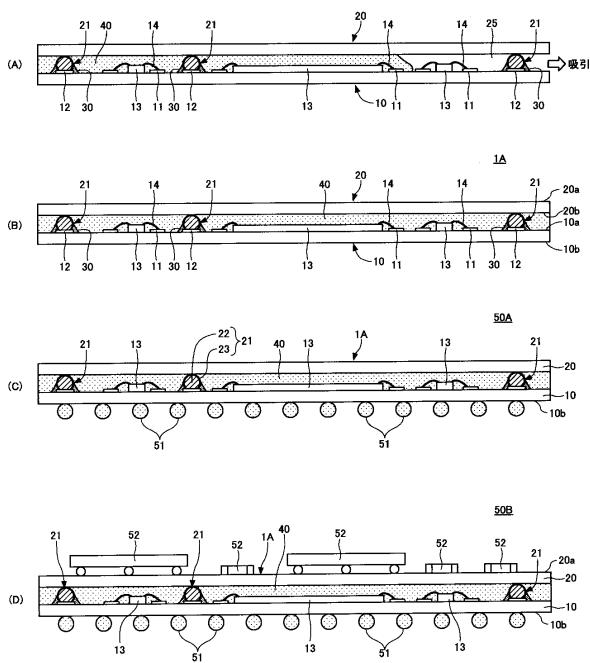
【図1】

本発明の第1実施例であるチップ内蔵基板の製造方法を
製造手順に沿って説明するための図(その1)



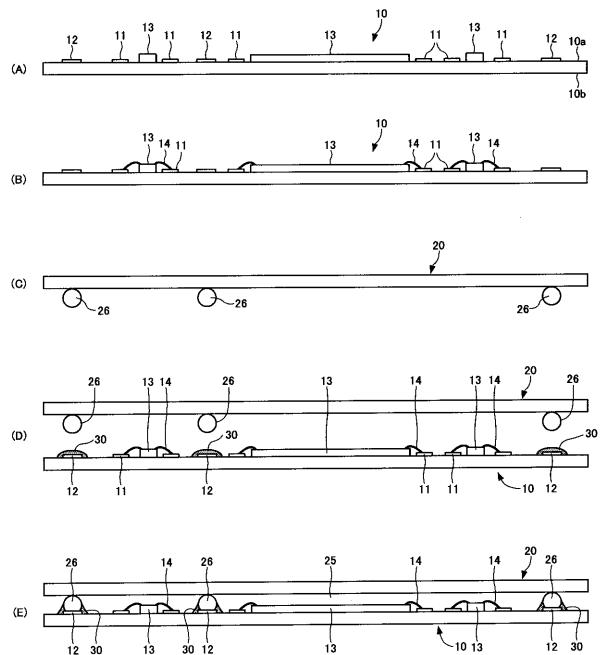
【図2】

本発明の第1実施例であるチップ内蔵基板の製造方法を
製造手順に沿って説明するための図(その2)



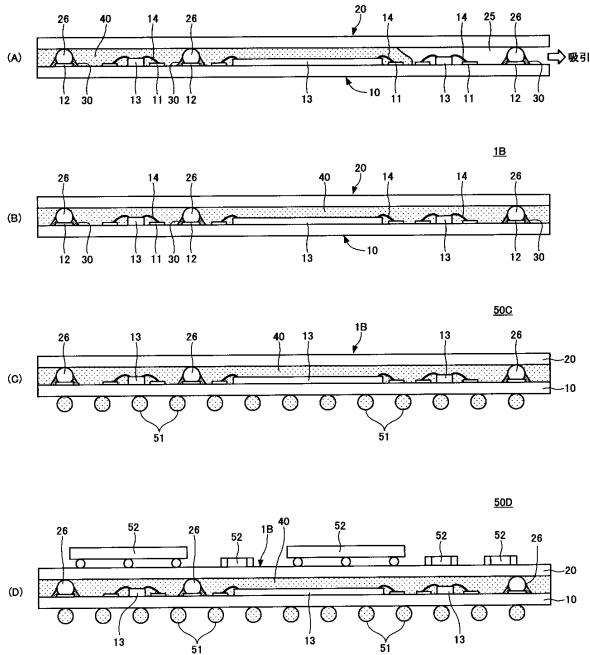
【図3】

本発明の第2実施例であるチップ内蔵基板の製造方法を
製造手順に沿って説明するための図(その1)



【図4】

本発明の第2実施例であるチップ内蔵基板の製造方法を
製造手順に沿って説明するための図(その2)



フロントページの続き

(56)参考文献 特開2003-069181(JP,A)
特開平09-134975(JP,A)
国際公開第2006/035528(WO,A3)

(58)調査した分野(Int.Cl., DB名)

H 05 K 3 / 36