

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3659246号  
(P3659246)

(45) 発行日 平成17年6月15日(2005.6.15)

(24) 登録日 平成17年3月25日(2005.3.25)

(51) Int. Cl.<sup>7</sup>

F I

G09G 3/36  
G02F 1/133  
G09G 3/20

G09G 3/36  
G02F 1/133 510  
G02F 1/133 550  
G09G 3/20 621A  
G09G 3/20 642L

請求項の数 13 (全 19 頁)

(21) 出願番号 特願2002-337907 (P2002-337907)  
(22) 出願日 平成14年11月21日(2002.11.21)  
(65) 公開番号 特開2004-170766 (P2004-170766A)  
(43) 公開日 平成16年6月17日(2004.6.17)  
審査請求日 平成15年9月12日(2003.9.12)

(73) 特許権者 000002369  
セイコーエプソン株式会社  
東京都新宿区西新宿2丁目4番1号  
(74) 代理人 100090479  
弁理士 井上 一  
(74) 代理人 100090387  
弁理士 布施 行夫  
(74) 代理人 100090398  
弁理士 大淵 美千栄  
(72) 発明者 森田 晶  
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 西島 篤宏

最終頁に続く

(54) 【発明の名称】 駆動回路、電気光学装置及び駆動方法

(57) 【特許請求の範囲】

【請求項1】

第1～第*i* (*i*は2以上の整数)の走査線と、  
第1～第*i*の色成分用信号線と、  
各スイッチ素子が第*j* ( $1 \leq j \leq i$ 、*j*は整数)の走査線及び第*j*の色成分用信号線に接続され前記第*j*の走査線に供給される第*j*の選択信号によりスイッチ制御される第1～第*i*のスイッチ素子と、  
各画素電極が第*j*のスイッチ素子に接続される第1～第*i*の画素電極と、  
各デマルチプレクス用スイッチ素子が、一端が前記第*j*の色成分用信号線に接続され、他端が多重化された第1～第*i*の色成分用信号が出力される信号線に接続され、第*j*のデマルチプレクス制御信号に基づいてスイッチ制御される第1～第*i*のデマルチプレクス用スイッチ素子を含む電気光学装置の駆動回路であって、  
第1～第*i*のデマルチプレクス制御信号に基づいて、前記第1～第*i*のスイッチ素子をスイッチ制御する第1～第*i*の選択信号を生成する選択信号生成回路を含み、  
前記選択信号生成回路は、  
前記第*j*のデマルチプレクス用スイッチ素子がオン状態からオフ状態へ移行するときには少なくとも前記第*j*のスイッチ素子がオン状態であり、かつ該第*j*のデマルチプレクス用スイッチ素子がオフ状態となった後該第*j*のデマルチプレクス用スイッチ素子が再びオン状態になるまでに前記第*j*のスイッチ素子がオフ状態となるように、前記第*j*の選択信号を生成することを特徴とする駆動回路。

10

20

## 【請求項 2】

請求項 1 において、  
前記選択信号生成回路は、  
各フリップフロップが前記第  $j$  の選択信号を出力する第 1 ~ 第  $i$  のフリップフロップを含み、  
前記第 1 ~ 第  $i$  のデマルチプレクス制御信号の順に周期的にアクティブになる場合に、  
第  $j$  のフリップフロップは、  
第  $j$  のデマルチプレクス制御信号によりセットされ、前記第  $j$  のデマルチプレクス制御信号を除く第 1 ~ 第  $i$  のデマルチプレクス制御信号のいずれかによりリセットされる前記第  $j$  の選択信号を出力することを特徴とする駆動回路。

10

## 【請求項 3】

請求項 2 において、  
前記第 1 のフリップフロップは、  
前記第 1 のデマルチプレクス制御信号によりセットされ、前記第  $i$  のデマルチプレクス制御信号によりリセットされる第 1 の選択信号を出力し、  
前記第  $k$  ( $2 \leq k \leq i$ ,  $k$  は整数) のフリップフロップは、  
前記第  $k$  のデマルチプレクス制御信号によりセットされ、前記第  $(k - 1)$  のデマルチプレクス制御信号によりリセットされる第  $k$  の選択信号を出力することを特徴とする駆動回路。

## 【請求項 4】

請求項 2 又は 3 において、  
前記第  $j$  のフリップフロップは、  
前記第 1 ~ 第  $i$  の色成分用信号線に対応する第 1 ~ 第  $i$  の色成分により構成される画素の選択期間である場合に限りセットされる第  $j$  の選択信号を出力することを特徴とする駆動回路。

20

## 【請求項 5】

第 1 ~ 第  $i$  ( $i$  は 2 以上の整数) の走査線と、  
第 1 ~ 第  $i$  の色成分用信号線と、  
各スイッチ素子が第  $j$  ( $1 \leq j \leq i$ ,  $j$  は整数) の走査線及び第  $j$  の色成分用信号線に接続され、前記第  $j$  の走査線に供給された第  $j$  の選択信号によりスイッチ制御される第 1 ~ 第  $i$  のスイッチ素子と、  
各画素電極が前記第  $j$  のスイッチ素子に接続された第 1 ~ 第  $i$  の画素電極と、  
各デマルチプレクス用スイッチ素子が、一端が前記第  $j$  の色成分用信号線に接続され、他端が多重化された第 1 ~ 第  $i$  の色成分用信号が出力された信号線に接続され、第  $j$  のデマルチプレクス制御信号に基づいてスイッチ制御される第 1 ~ 第  $i$  のデマルチプレクス用スイッチ素子と、  
を含み、  
前記第  $j$  のスイッチ素子は、  
前記第  $j$  の選択信号により、第  $j$  のデマルチプレクス用スイッチ素子がオン状態からオフ状態に移行するときには少なくともオン状態になり、かつ該第  $j$  のデマルチプレクス用スイッチ素子がオフ状態となった後該第  $j$  のデマルチプレクス用スイッチ素子が再びオン状態になるまでにオフ状態になることを特徴とする電気光学装置。

30

40

## 【請求項 6】

第 1 ~ 第  $i$  ( $i$  は 2 以上の整数) の走査線と、  
第 1 ~ 第  $i$  の色成分用信号線と、  
各スイッチ素子が第  $j$  ( $1 \leq j \leq i$ ,  $j$  は整数) の走査線及び第  $j$  の色成分用信号線に接続され、前記第  $j$  の走査線に供給された第  $j$  の選択信号によりスイッチ制御される第 1 ~ 第  $i$  のスイッチ素子と、  
各画素電極が第  $j$  のスイッチ素子に接続された第 1 ~ 第  $i$  の画素電極と、  
各デマルチプレクス用スイッチ素子が、一端が第  $j$  の色成分用信号線に接続され、他端が

50

多重化された第 1 ~ 第 i の色成分用信号が出力される信号線に接続され、第 j のデマルチプレクス制御信号に基づいてスイッチ制御される第 1 ~ 第 i のデマルチプレクス用スイッチ素子と、

第 1 ~ 第 i のデマルチプレクス制御信号に基づいて、前記第 1 ~ 第 i のスイッチ素子をスイッチ制御する第 1 ~ 第 i の選択信号を生成する選択信号生成回路とを含み、

前記選択信号生成回路は、

前記第 j のデマルチプレクス用スイッチ素子がオン状態からオフ状態に移行するとき少なくとも前記第 j のスイッチ素子がオン状態であり、かつ該第 j のデマルチプレクス用スイッチ素子がオフ状態となった後該第 j のデマルチプレクス用スイッチ素子が再びオン状態になるまでに前記第 j のスイッチ素子がオフ状態となるように、前記第 j の選択信号を生成することを特徴とする電気光学装置。

10

【請求項 7】

請求項 6 において、

前記選択信号生成回路は、

各フリップフロップが前記第 j の選択信号を出力する第 1 ~ 第 i のフリップフロップを含み、

前記第 1 ~ 第 i のデマルチプレクス制御信号の順に周期的にアクティブになる場合に、

前記第 j のフリップフロップは、

第 j のデマルチプレクス制御信号によりセットされ、前記第 j のデマルチプレクス制御信号を除く第 1 ~ 第 i のデマルチプレクス制御信号のいずれかによりリセットされる前記第 j の選択信号を出力することを特徴とする電気光学装置。

20

【請求項 8】

請求項 7 において、

前記第 1 のフリップフロップは、

前記第 1 のデマルチプレクス制御信号によりセットされ、前記第 i のデマルチプレクス制御信号によりリセットされる第 1 の選択信号を出力し、

前記第 k (  $2 \leq k \leq i$ 、k は整数 ) のフリップフロップは、

前記第 k のデマルチプレクス制御信号によりセットされ、前記第 ( k - 1 ) のデマルチプレクス制御信号によりリセットされる第 k の選択信号を出力することを特徴とする電気光学装置。

30

【請求項 9】

請求項 7 又は 8 において、

前記第 j のフリップフロップは、

前記第 1 ~ 第 i の色成分用信号線に対応する第 1 ~ 第 i の色成分により構成される画素の選択期間である場合に限りセットされる第 j の選択信号を出力することを特徴とする電気光学装置。

【請求項 10】

第 1 ~ 第 i ( i は 2 以上の整数 ) の走査線と、

第 1 ~ 第 i の色成分用信号線と、

各スイッチ素子が第 j (  $1 \leq j \leq i$ 、j は整数 ) の走査線及び第 j の色成分用信号線に接続され、前記第 j の走査線に供給された第 j の選択信号によりスイッチ制御される第 1 ~ 第 i のスイッチ素子と、

40

各画素電極が第 j のスイッチ素子に接続された第 1 ~ 第 i の画素電極と、

各デマルチプレクス用スイッチ素子が、一端が前記第 j の色成分用信号線に接続され、他端が多重化された第 1 ~ 第 i の色成分用信号が出力される信号線に接続され、第 j のデマルチプレクス制御信号に基づいてスイッチ制御される第 1 ~ 第 i のデマルチプレクス用スイッチ素子を含む電気光学装置の駆動方法であって、

前記第 j の選択信号により、前記第 j のデマルチプレクス用スイッチ素子がオン状態からオフ状態に移行するとき少なくとも第 j のスイッチ素子をオン状態に設定し、かつ該第 j のデマルチプレクス用スイッチ素子がオフ状態となった後該第 j のデマルチプレクス用

50

スイッチ素子が再びオン状態になるまでに前記第  $j$  のスイッチ素子をオフ状態に設定することを特徴とする駆動方法。

【請求項 1 1】

請求項 1 0 において、

前記第 1 ~ 第  $i$  のデマルチプレクス制御信号の順に周期的にアクティブになる場合に、前記第  $j$  の選択信号を、第  $j$  のデマルチプレクス制御信号によりセットし、前記第  $j$  のデマルチプレクス制御信号を除く第 1 ~ 第  $i$  のデマルチプレクス制御信号のいずれかによりリセットすることを特徴とする駆動方法。

【請求項 1 2】

請求項 1 1 において、

第 1 の選択信号を、前記第 1 のデマルチプレクス制御信号によりセットし、前記第  $i$  のデマルチプレクス制御信号によりリセットすると共に、第  $k$  ( $2 \leq k \leq i$ ,  $k$  は整数) の選択信号を、前記第  $k$  のデマルチプレクス制御信号によりセットし、前記第  $(k - 1)$  のデマルチプレクス制御信号によりリセットすることを特徴とする駆動方法。

【請求項 1 3】

請求項 1 1 又は 1 2 において、

前記第 1 ~ 第  $i$  の色成分用信号線に対応する第 1 ~ 第  $i$  の色成分により構成される画素の選択期間である場合に限り前記第  $j$  の選択信号をセットすることを特徴とする駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、駆動回路、電気光学装置及び駆動方法に関する。

【0002】

【従来の技術】

液晶 (Liquid Crystal Display: LCD) パネルに代表される表示パネル (広義には電気光学装置) は、各種情報機器の表示部に用いられている。情報機器の小型軽量化や高画質化の要求により、表示パネルの小型化、画素の微細化が望まれている。その 1 つの解決策として、低温ポリシリコン (Low Temperature Poly-Silicon: 以下 LTPS と略す。) プロセスにより、表示パネルを形成することが検討されている。

【0003】

LTPS プロセスによれば、スイッチ素子 (例えば、薄膜トランジスタ (Thin Film Transistor: TFT)) 等を含む画素が形成されるパネル基板 (例えばガラス基板) 上に、駆動回路等を直接形成することができる。そのため、部品数を削減し、表示パネルの小型軽量化が可能となる。また LTPS では、これまでのシリコンプロセスの技術を応用して、開口率を維持したまま画素の微細化を図ることができる。更にまた LTPS は、アモルファスシリコン (amorphous silicon: a-Si) に比べて電荷の移動度が大きく、かつ寄生容量が小さい。したがって、画面サイズの拡大により 1 画素当たりの画素選択期間が短くなった場合でも、当該基板上に形成された画素の充電期間を確保し、画質の向上を図ることが可能となる。

【0004】

【特許文献 1】

特開 2002 - 23709 号公報

【0005】

【発明が解決しようとする課題】

例えば LTPS により TFT が形成される表示パネルでは、該表示パネルを駆動するドライバ (駆動回路) の全部をパネル上に形成することができる。しかしながら、シリコン基板上で IC 化された場合に比べると、微細化や速度の点で問題があり、ドライバの機能の一部を表示パネル上に形成することが検討されている。

【0006】

10

20

30

40

50

そこで、1本の信号線を、R、G、B用(1画素を構成する第1～第3の色成分用)の画素電極に接続可能なR、G、B用信号線のいずれかに接続するデマルチプレクサを設ける表示パネルが考えられる。この場合、LTPSの電荷の移動度が大きいことを利用して、信号線上に、R、G、B用の表示データが、時分割されて伝送される。そして、当該画素の選択期間に、各色成分用の表示データが、デマルチプレクサにより順次R、G、B用信号線に切り替えて出力され、各色成分ごとに設けられた画素電極に書き込まれる。このような構成によれば、ドライバから信号線に表示データを出力するための端子の数を削減することができる。そのため、端子間のピッチに制限されることなく、画素の微細化による信号線数の増加にも対応することができる。

【0007】

しかしながら、このような構成の表示パネルでは、画素の選択期間において、各色成分用表示データの書き込み順序に依存し、各色成分用の画素電極の書き込み時間の差異が生じる。そのため、画質に影響を与えるという問題があった。

【0008】

本発明は、以上のような技術的課題に鑑みてなされたものであり、その目的とするところは、各色成分用表示データの書き込み時間の差異に基づく画質の劣化を防止する電気光学装置の駆動回路、電気光学装置及びその駆動方法を提供することにある。

【0009】

【課題を解決するための手段】

上記課題を解決するために本発明は、第1～第 $i$ ( $i$ は2以上の整数)の走査線と、第1～第 $i$ の色成分用信号線と、各スイッチ素子が第 $j$ ( $1 \leq j \leq i$ ,  $j$ は整数)の走査線及び第 $j$ の色成分用信号線に接続され前記第 $j$ の走査線に供給される第 $j$ の選択信号によりスイッチ制御される第1～第 $i$ のスイッチ素子と、各画素電極が第 $j$ のスイッチ素子に接続される第1～第 $i$ の画素電極と、各デマルチプレクス用スイッチ素子が、一端が前記第 $j$ の色成分用信号線に接続され、他端が多重化された第1～第 $i$ の色成分用信号が出力される信号線に接続され、第 $j$ のデマルチプレクス制御信号に基づいてスイッチ制御される第1～第 $i$ のデマルチプレクス用スイッチ素子とを含む電気光学装置の駆動回路であって、第1～第 $i$ のデマルチプレクス制御信号に基づいて、前記第1～第 $i$ のスイッチ素子をスイッチ制御する第1～第 $i$ の選択信号を生成する選択信号生成回路を含み、前記選択信号生成回路は、前記第 $j$ のデマルチプレクス用スイッチ素子がオン状態からオフ状態へ移行するときには少なくとも前記第 $j$ のスイッチ素子がオン状態であり、かつ該第 $j$ のデマルチプレクス用スイッチ素子がオフ状態となった後該第 $j$ のデマルチプレクス用スイッチ素子が再びオン状態になるまでに前記第 $j$ のスイッチ素子がオフ状態となるように、前記第 $j$ の選択信号を生成する駆動回路に係する。

【0010】

例えば1画素は、第1～第 $i$ の色成分用信号の各色成分用信号が書き込まれる $i$ ドットにより構成される。

【0011】

本発明においては、第1～第 $i$ のデマルチプレクス用スイッチ素子により、多重化された第1～第 $i$ の色成分用信号が第1～第 $i$ の色成分用信号線に切り替えて出力される。そして、第1～第 $i$ の色成分用信号線の第1～第 $i$ の色成分用信号が、第1～第 $i$ の画素電極に書き込まれる。その際、第1～第 $i$ のスイッチ素子により、第1～第 $i$ の画素電極と第1～第 $i$ の色成分用信号線との電気的な接続が制御される。

【0012】

第1～第 $i$ のスイッチ素子は、第1～第 $i$ の走査線に出力される第1～第 $i$ の選択信号によりスイッチ制御される。そして、第 $j$ の選択信号により、第 $j$ のデマルチプレクス用スイッチ素子がオン状態からオフ状態へ移行するときには少なくとも第 $j$ のスイッチ素子がオン状態に設定される。これにより、多重化された第1～第 $i$ の色成分用信号のうち第 $j$ の色成分用信号が、対応する第 $j$ の色成分用信号線に出力される。そして、第 $j$ のスイッチ素子がオン状態となるため、第 $j$ の画素電極への書き込みが開始される。

10

20

30

40

50

## 【0013】

また本発明では、第  $j$  の選択信号により、第  $j$  のデマルチプレクス用スイッチ素子がオフ状態となった後でも、該第  $j$  のデマルチプレクス用スイッチ素子が再びオン状態になるまでに第  $j$  のスイッチ素子がオフ状態となるように設定される。これにより、 $i$  ドット分の各色成分により構成される画素の選択期間において、各色成分の書き込み順序に関わりなく、各色成分の書き込み時間を十分に確保することができる。また、各色成分用画素の書き込み時間を一定にすることができるので画質を向上させることができる。

## 【0014】

また本発明に係る駆動回路では、前記選択信号生成回路は、各フリップフロップが前記第  $j$  の選択信号を出力する第 1 ~ 第  $i$  のフリップフロップを含み、前記第 1 ~ 第  $i$  のデマルチプレクス制御信号の順に周期的にアクティブになる場合に、第  $j$  のフリップフロップは、第  $j$  のデマルチプレクス制御信号によりセットされ、前記第  $j$  のデマルチプレクス制御信号を除く第 1 ~ 第  $i$  のデマルチプレクス制御信号のいずれかによりリセットされる前記第  $j$  の選択信号を出力することができる。

10

## 【0015】

本発明によれば、非常に簡素な構成で、第  $j$  の選択信号を生成することができる。したがって、LTPSによりトランジスタが形成されるパネル基板上への組み込みを容易にすることができる。

## 【0016】

また本発明に係る駆動回路では、前記第 1 のフリップフロップは、前記第 1 のデマルチプレクス制御信号によりセットされ、前記第  $i$  のデマルチプレクス制御信号によりリセットされる第 1 の選択信号を出力し、前記第  $k$  ( $2 \leq k \leq i$ 、 $k$  は整数) のフリップフロップは、前記第  $k$  のデマルチプレクス制御信号によりセットされ、前記第  $(k - 1)$  のデマルチプレクス制御信号によりリセットされる第  $k$  の選択信号を出力することができる。

20

## 【0017】

本発明によれば、各色成分の書き込み時間を一定にすることができる。しかも、選択信号生成回路をフリップフロップや論理積回路のような簡素な回路構成で実現することができる。

## 【0018】

また本発明に係る駆動回路では、前記第  $j$  のフリップフロップは、前記第 1 ~ 第  $i$  の色成分用信号線に対応する第 1 ~ 第  $i$  の色成分により構成される画素の選択期間である場合に限りセットされる第  $j$  の選択信号を出力することができる。

30

## 【0019】

本発明によれば、画素の選択期間のみに変化する第 1 ~ 第  $i$  の選択信号を生成することができ、低消費電力化を図ることができる。

## 【0020】

また本発明は、第 1 ~ 第  $i$  ( $i$  は 2 以上の整数) の走査線と、第 1 ~ 第  $i$  の色成分用信号線と、各スイッチ素子が第  $j$  ( $1 \leq j \leq i$ 、 $j$  は整数) の走査線及び第  $j$  の色成分用信号線に接続され、前記第  $j$  の走査線に供給された第  $j$  の選択信号によりスイッチ制御される第 1 ~ 第  $i$  のスイッチ素子と、各画素電極が前記第  $j$  のスイッチ素子に接続された第 1 ~ 第  $i$  の画素電極と、各デマルチプレクス用スイッチ素子が、一端が前記第  $j$  の色成分用信号線に接続され、他端が多重化された第 1 ~ 第  $i$  の色成分用信号が出力された信号線に接続され、第  $j$  のデマルチプレクス制御信号に基づいてスイッチ制御される第 1 ~ 第  $i$  のデマルチプレクス用スイッチ素子とを含み、前記第  $j$  のスイッチ素子は、前記第  $j$  の選択信号により、第  $j$  のデマルチプレクス用スイッチ素子がオン状態からオフ状態に移行するときには少なくともオン状態になり、かつ該第  $j$  のデマルチプレクス用スイッチ素子がオフ状態となった後該第  $j$  のデマルチプレクス用スイッチ素子が再びオン状態になるまでにオフ状態になる電気光学装置に関係する。

40

## 【0021】

また本発明は、第 1 ~ 第  $i$  ( $i$  は 2 以上の整数) の走査線と、第 1 ~ 第  $i$  の色成分用信号

50

線と、各スイッチ素子が第  $j$  ( $1 \leq j \leq i$ 、 $j$  は整数) の走査線及び第  $j$  の色成分用信号線に接続され、前記第  $j$  の走査線に供給された第  $j$  の選択信号によりスイッチ制御される第  $1 \sim$  第  $i$  のスイッチ素子と、各画素電極が第  $j$  のスイッチ素子に接続された第  $1 \sim$  第  $i$  の画素電極と、各デマルチプレクス用スイッチ素子が、一端が第  $j$  の色成分用信号線に接続され、他端が多重化された第  $1 \sim$  第  $i$  の色成分用信号が出力される信号線に接続され、第  $j$  のデマルチプレクス制御信号に基づいてスイッチ制御される第  $1 \sim$  第  $i$  のデマルチプレクス用スイッチ素子と、第  $1 \sim$  第  $i$  のデマルチプレクス制御信号に基づいて、前記第  $1 \sim$  第  $i$  のスイッチ素子をスイッチ制御する第  $1 \sim$  第  $i$  の選択信号を生成する選択信号生成回路とを含み、前記選択信号生成回路は、前記第  $j$  のデマルチプレクス用スイッチ素子がオン状態からオフ状態に移行するとき少なくとも前記第  $j$  のスイッチ素子がオン状態であり、かつ該第  $j$  のデマルチプレクス用スイッチ素子がオフ状態となった後該第  $j$  のデマルチプレクス用スイッチ素子が再びオン状態になるまでに前記第  $j$  のスイッチ素子がオフ状態となるように、前記第  $j$  の選択信号を生成する電気光学装置に係る。

10

## 【0022】

また本発明に係る電気光学装置では、前記選択信号生成回路は、各フリップフロップが前記第  $j$  の選択信号を出力する第  $1 \sim$  第  $i$  のフリップフロップを含み、前記第  $1 \sim$  第  $i$  のデマルチプレクス制御信号の順に周期的にアクティブになる場合に、前記第  $j$  のフリップフロップは、第  $j$  のデマルチプレクス制御信号によりセットされ、前記第  $j$  のデマルチプレクス制御信号を除く第  $1 \sim$  第  $i$  のデマルチプレクス制御信号のいずれかによりリセットされる前記第  $j$  の選択信号を出力することができる。

20

## 【0023】

また本発明に係る電気光学装置では、前記第  $1$  のフリップフロップは、前記第  $1$  のデマルチプレクス制御信号によりセットされ、前記第  $i$  のデマルチプレクス制御信号によりリセットされる第  $1$  の選択信号を出力し、前記第  $k$  ( $2 \leq k \leq i$ 、 $k$  は整数) のフリップフロップは、前記第  $k$  のデマルチプレクス制御信号によりセットされ、前記第  $(k - 1)$  のデマルチプレクス制御信号によりリセットされる第  $k$  の選択信号を出力することができる。

## 【0024】

また本発明に係る電気光学装置では、前記第  $j$  のフリップフロップは、前記第  $1 \sim$  第  $i$  の色成分用信号線に対応する第  $1 \sim$  第  $i$  の色成分により構成される画素の選択期間である場合に限りセットされる第  $j$  の選択信号を出力することができる。

30

## 【0025】

また本発明は、第  $1 \sim$  第  $i$  ( $i$  は2以上の整数) の走査線と、第  $1 \sim$  第  $i$  の色成分用信号線と、各スイッチ素子が第  $j$  ( $1 \leq j \leq i$ 、 $j$  は整数) の走査線及び第  $j$  の色成分用信号線に接続され、前記第  $j$  の走査線に供給された第  $j$  の選択信号によりスイッチ制御される第  $1 \sim$  第  $i$  のスイッチ素子と、各画素電極が第  $j$  のスイッチ素子に接続された第  $1 \sim$  第  $i$  の画素電極と、各デマルチプレクス用スイッチ素子が、一端が前記第  $j$  の色成分用信号線に接続され、他端が多重化された第  $1 \sim$  第  $i$  の色成分用信号が出力される信号線に接続され、第  $j$  のデマルチプレクス制御信号に基づいてスイッチ制御される第  $1 \sim$  第  $i$  のデマルチプレクス用スイッチ素子とを含む電気光学装置の駆動方法であって、前記第  $j$  の選択信号により、前記第  $j$  のデマルチプレクス用スイッチ素子がオン状態からオフ状態に移行するとき少なくとも第  $j$  のスイッチ素子をオン状態に設定し、かつ該第  $j$  のデマルチプレクス用スイッチ素子がオフ状態となった後該第  $j$  のデマルチプレクス用スイッチ素子が再びオン状態になるまでに前記第  $j$  のスイッチ素子をオフ状態に設定する駆動方法に係る。

40

## 【0026】

また本発明に係る駆動方法では、前記第  $1 \sim$  第  $i$  のデマルチプレクス制御信号の順に周期的にアクティブになる場合に、前記第  $j$  の選択信号を、第  $j$  のデマルチプレクス制御信号によりセットし、前記第  $j$  のデマルチプレクス制御信号を除く第  $1 \sim$  第  $i$  のデマルチプレクス制御信号のいずれかによりリセットすることができる。

## 【0027】

50

また本発明に係る駆動方法では、第1の選択信号を、前記第1のデマルチプレクス制御信号によりセットし、前記第*i*のデマルチプレクス制御信号によりリセットすると共に、第*k* ( $2 \leq k \leq i$ 、*k*は整数)の選択信号を、前記第*k*のデマルチプレクス制御信号によりセットし、前記第(*k* - 1)のデマルチプレクス制御信号によりリセットすることができる。

【0028】

また本発明に係る駆動方法では、前記第1～第*i*の色成分用信号線に対応する第1～第*i*の色成分により構成される画素の選択期間である場合に限り前記第*j*の選択信号をセットすることができる。

【0029】

【発明の実施の形態】

以下、本発明の好適な実施の形態について図面を用いて詳細に説明する。なお、以下に説明する実施の形態は、特許請求の範囲に記載された本発明の内容を不当に限定するものではない。また以下で説明される構成の全てが本発明の解決手段として必須であるとは限らない。

【0030】

また以下では、電気光学装置として、LTPSによりスイッチ素子としてTFTが形成された表示パネル(液晶パネル)を例に説明するが、本発明はこれに限定されるものではない。

【0031】

図1に、本実施形態における表示パネルの構成の概要を示す。表示パネル(広義には電気光学装置)10は、複数の走査線(ゲート線)と、複数の信号線(データ線)と、複数の画素とを含む。複数の走査線と複数の信号線とは、互いに交差するように配置される。画素は、走査線と信号線とにより特定される。

【0032】

本実施形態における表示パネル10では、1画素が*i* (*i*は2以上の整数)ドットの色成分により構成されている。各ドットは、TFTと画素電極とを含む。走査線により選択された画素の各ドットでは、その選択期間において各色成分の階調データに対応した電圧が画素電極に書き込まれる。

【0033】

図1では、1画素が3ドット( $i = 3$ )の場合について示す。

【0034】

このような表示パネル10では、例えばガラス基板等のパネル基板上に走査線及び信号線が形成される。より具体的には、パネル基板上には、図1のY方向に複数配列されそれぞれX方向に伸びる走査線 $GL_1 \sim GL_M$  (*M*は2以上の整数)と、図1のX方向に複数配列されそれぞれY方向に伸びる信号線 $SL_1 \sim SL_N$  (*N*は2以上の整数)とが形成されている。更に該パネル基板上には、第1～第3 ( $i = 3$ )の走査線を1組として複数組配列されそれぞれX方向に伸びる走査線( $GR_1$ 、 $GG_1$ 、 $GB_1$ )～( $GR_M$ 、 $GG_M$ 、 $GB_M$ )と、X方向に第1～第3の色成分用信号線を1組として複数組配列されそれぞれY方向に伸びる色成分用信号線( $R_1$ 、 $G_1$ 、 $B_1$ )～( $R_N$ 、 $G_N$ 、 $B_N$ )とが形成されている。なお、第1～第3 ( $i = 3$ )の走査線は、例えば3層配線により形成され、その配線領域を小さくすることができる。

【0035】

第1の走査線 $GR_1 \sim GR_M$ と、第1の色成分用信号線 $R_1 \sim R_N$ との交差位置に、R用画素PRが設けられている。第2の走査線 $GG_1 \sim GG_M$ と、第2の色成分用信号線 $G_1 \sim G_N$ との交差位置に、G用画素PGが設けられている。第3の走査線 $GB_1 \sim GB_M$ と、第3の色成分用信号線 $B_1 \sim B_N$ との交差位置に、B用画素PBが設けられている。

【0036】

またパネル基板上には、選択信号生成回路20と、各信号線に対応して設けられたデマルチプレクサ(demultiplexer)DMUX<sub>1</sub>～DMUX<sub>N</sub>とが設けられている。

10

20

30

40

50



## 【0037】

選択信号生成回路20には、走査線 $GL_1 \sim GL_M$ と、3本1組で配列される複数組の第1～第3の走査線( $GR_1$ 、 $GG_1$ 、 $GB_1$ )～( $GR_M$ 、 $GG_M$ 、 $GB_M$ )とが接続される。また選択信号生成回路20には、デマルチプレクス制御信号が入力される。デマルチプレクス制御信号は、各デマルチプレクサのスイッチ制御を行うための信号である。

## 【0038】

走査線 $GL_1 \sim GL_M$ は、表示パネル10の外部に設けられたゲートドライバ(走査線駆動回路)30により駆動される。ゲートドライバ30は、走査線 $GL_1 \sim GL_M$ の順にゲート信号(選択パルス)を出力する。ゲートドライバ30は、シフトレジスタを含む。シフトレジスタは、複数のフリップフロップ $FF_1 \sim FF_M$ (図示せず)により構成することができる。例えばフリップフロップ $FF_p$ ( $1 \leq p \leq M-1$ 、 $p$ は整数)の出力を次の段のフリップフロップ $FF_{p+1}$ の入力に接続していくことで、シフトレジスタを構成することができる。フリップフロップ $FF_p$ の出力は、走査線 $GL_p$ に接続される。初段のフリップフロップ $FF_1$ に入力されたゲート信号は、所与のクロックでシフトされ、各フリップフロップからのシフト出力が走査線 $GL_1 \sim GL_M$ に出力される。これにより、走査線 $GL_1 \sim GL_M$ に、各走査線が排他的に選択されるゲート信号を出力することができる。表示パネル10における各画素若しくは各ドットの選択期間は、このようにして走査線に出力されるゲート信号により規定される。

10

## 【0039】

デマルチプレクス制御信号は、ソースドライバ(信号線駆動回路)40により生成される。選択信号生成回路20は、走査線ごとに、デマルチプレクス制御信号に基づいて、第1～第3( $i=3$ )の選択信号を生成する。

20

## 【0040】

また選択信号生成回路20は、該第1～第3の選択信号を、各走査線を介して入力されたゲート信号とデマルチプレクス制御信号とに基づいて生成してもよい。この場合、走査線 $GL_m$ ( $1 \leq m \leq M$ 、 $m$ は整数)を介してゲート信号が入力されると、選択信号生成回路20は、該ゲート信号とデマルチプレクス制御信号とに基づいて第1～第3の選択信号を生成する。

## 【0041】

第1の選択信号は、第1の色成分であるR用画素PRを選択するための信号である。第2の選択信号は、第2の色成分であるG用画素PGを選択するための信号である。第3の選択信号は、第3の色成分であるB用画素PBを選択するための信号である。

30

## 【0042】

信号線 $SL_1 \sim SL_N$ は、ソースドライバ40により駆動される。ソースドライバ40は、各色成分用の画素に、階調データに対応した電圧を出力する。この際、ソースドライバ40は、画素ごとに時分割され各色成分の階調データに対応した電圧を、各画素に対応した信号線に出力する。またソースドライバ40は、時分割のタイミングに合わせて、各色成分の階調データに対応した電圧を各色成分用信号に選択出力するためのデマルチプレクス制御信号を生成し、表示パネル10に対して出力する。

## 【0043】

デマルチプレクサ $DMUX_n$ の出力側には、第1～第3の色成分用信号線( $R_n$ 、 $G_n$ 、 $B_n$ )が接続される。また、入力側には、信号線 $SL_n$ が接続される。デマルチプレクサ $DMUX_n$ は、デマルチプレクス制御信号に応じて、信号線 $SL_n$ と、第1～第3の色成分用信号線( $R_n$ 、 $G_n$ 、 $B_n$ )のいずれかとを、電気的に接続する。デマルチプレクサ $DMUX_1 \sim DMUX_N$ には、それぞれ共通にデマルチプレクス制御信号が入力される。

40

## 【0044】

なお図1において、表示パネル10のパネル基板上に、ゲートドライバ30及びソースドライバ40のうち少なくとも1つを形成するようにしてもよい。

## 【0045】

本実施形態における表示パネル(広義には電気光学装置)10の駆動回路の機能は、選択

50

信号生成回路20、デマルチプレクサDMUX<sub>1</sub>~DMUX<sub>N</sub>、ゲートドライバ30及びソースドライバ40により構成される回路の一部又は全部により実現される。

【0046】

以下では、説明の便宜上、走査線GL<sub>m</sub>と信号線SL<sub>n</sub>とにより特定される1画素(3ドット)に着目して説明する。

【0047】

図2に、本実施形態における表示パネル10の原理的構成を示す。なお図1と同一部分には同一符号を付し、適宜説明を省略する。

【0048】

表示パネル10を構成するパネル基板上において、走査線GL<sub>m</sub>に対応して、第1~第3 (i=3)の走査線(GR<sub>m</sub>、GG<sub>m</sub>、GB<sub>m</sub>)が形成される。また、該パネル基板上において、信号線SL<sub>n</sub>に対応して、第1~第3(i=3)の色成分用信号線(R<sub>n</sub>、G<sub>n</sub>、B<sub>n</sub>)が形成される。また該パネル基板上には、第1~第3の走査線(GR<sub>m</sub>、GG<sub>m</sub>、GB<sub>m</sub>)及び第1~第3の色成分用信号線(R<sub>n</sub>、G<sub>n</sub>、B<sub>n</sub>)の交差位置に、各色成分用画素PR<sub>m n</sub>、PG<sub>m n</sub>、PB<sub>m n</sub>が形成される。各色成分用画素PR<sub>m n</sub>、PG<sub>m n</sub>、PB<sub>m n</sub>は、それぞれ第1~第3(i=3)のスイッチ素子SW1~SW3と、第1~第3(i=3)の画素電極PE<sub>1</sub>~PE<sub>3</sub>とを含む。第1~第3のスイッチ素子SW1~SW3は、それぞれTFTにより構成される。

10

【0049】

図3(A)、(B)に、色成分用画素の構成例を示す。ここでは、R用画素PR<sub>m n</sub>の構成例を示すが、他の色成分用画素の構成も同様である。

20

【0050】

図3(A)において、第1のスイッチ素子SW1としてのTFT<sub>m n</sub>はn型トランジスタである。TFT<sub>m n</sub>のゲート電極は、第1の走査線GR<sub>m</sub>に接続される。TFT<sub>m n</sub>のソース電極は、第1の色成分用信号線R<sub>n</sub>に接続される。TFT<sub>m n</sub>のドレイン電極は、画素電極PE<sub>m n</sub>に接続される。画素電極PE<sub>m n</sub>に対向して、対向電極CE<sub>m n</sub>が設けられている。対向電極CE<sub>m n</sub>には、コモン電圧VCOMが印加される。画素電極PE<sub>m n</sub>と対向電極CE<sub>m n</sub>との間には、液晶材が挟持されて液晶層LC<sub>m n</sub>が形成される。画素電極PE<sub>m n</sub>と対向電極CE<sub>m n</sub>との間の電圧に応じて、液晶層LC<sub>m n</sub>の透過率が変化する。また、画素電極PE<sub>m n</sub>の電荷のリークを補うため、画素電極PE<sub>m n</sub>と対向電極CE<sub>m n</sub>と並列に補助容量CS<sub>m n</sub>が形成される。補助容量CS<sub>m n</sub>の一端は、画素電極PE<sub>m n</sub>と同電位にされる。補助容量CS<sub>m n</sub>の他端は、対向電極CE<sub>m n</sub>と同電位にされる。

30

【0051】

また図3(B)に示すように、第1のスイッチ素子SW1としてトランスファゲートを用いることも可能である。トランスファゲートは、n型トランジスタであるTFT<sub>m n</sub>と、p型トランジスタであるpTFT<sub>m n</sub>とにより構成される。pTFT<sub>m n</sub>のゲート電極は、第1の走査線GR<sub>m</sub>と互いに論理レベルが反転する走査線XGR<sub>m</sub>に接続される必要がある。図3(B)では、書き込むべき電圧に応じたオフセット電圧を不要とする構成をとることができる。

40

【0052】

図2において、第1~第3のスイッチ素子SW1~SW3は、第1~第3の走査線(GR<sub>m</sub>、GG<sub>m</sub>、GB<sub>m</sub>)に供給された第1~第3(i=3)の選択信号によりスイッチ制御(オン・オフ制御)される。各スイッチ素子がオン状態のとき、各色成分用信号線と各画素電極とが電氣的に接続される。

【0053】

またパネル基板上には、信号線SL<sub>n</sub>に対応するデマルチプレクサDMUX<sub>n</sub>が設けられている。デマルチプレクサDMUX<sub>n</sub>には、ソースドライバ40からのデマルチプレクス制御信号が入力される。図2において、デマルチプレクス制御信号は、第1~第3(i=3)のデマルチプレクス制御信号(Rsel、Gsel、Bsel)を含む。

50

## 【0054】

デマルチプレクサDMUX<sub>n</sub>は、第1～第3 ( $i = 3$ )のデマルチプレクス用スイッチ素子DSW1～DSW3を含む。第1のデマルチプレクス用スイッチ素子DSW1は、第1のデマルチプレクス制御信号Rselによりオン・オフ制御される。第2のデマルチプレクス用スイッチ素子DSW2は、第2のデマルチプレクス制御信号Gselによりオン・オフ制御される。第3のデマルチプレクス用スイッチ素子DSW3は、第3のデマルチプレクス制御信号Bselによりオン・オフ制御される。第1～第3のデマルチプレクス制御信号(Rsel、Gsel、Bsel)は周期的に順次アクティブとなるため、デマルチプレクサDMUX<sub>n</sub>は、周期的に、信号線SL<sub>n</sub>と第1～第3の色成分用信号線(R<sub>n</sub>、G<sub>n</sub>、B<sub>n</sub>)とを順次電氣的に接続する。

10

## 【0055】

選択信号生成回路20<sub>m</sub>は、第1～第3のデマルチプレクス制御信号(Rsel、Gsel、Bsel)に基づいて、第1～第3の選択信号を生成する。第1の選択信号は、第1の走査線GR<sub>m</sub>に出力される。第2の選択信号は、第2の走査線GG<sub>m</sub>に出力される。第3の選択信号は、第3の走査線GB<sub>m</sub>に出力される。なお、選択信号生成回路20<sub>m</sub>において、第1～第3のデマルチプレクス制御信号(Rsel、Gsel、Bsel)と、走査線GL<sub>m</sub>を介して入力されるゲート信号とに基づいて、第1～第3の選択信号を生成するようにしてもよい。この場合、第1～第3の色成分により構成される1画素の選択期間に対応して第1～第3の選択信号を生成することができるので、変化が最小限の信号を生成して消費電力を削減することができる。

20

## 【0056】

このような構成の表示パネル10において、時分割された第1～第3の色成分用の階調データに対応した電圧が、信号線SL<sub>n</sub>に出力される。デマルチプレクサDMUX<sub>n</sub>では、時分割タイミングに合わせて生成された第1～第3のデマルチプレクス制御信号(Rsel、Gsel、Bsel)により、各色成分の階調データに対応した電圧が、第1～第3の色成分用信号線(R<sub>n</sub>、G<sub>n</sub>、B<sub>n</sub>)に印加される。このとき、第1～第3の走査線(GR<sub>m</sub>、GG<sub>m</sub>、GB<sub>m</sub>)により選択された第1～第3の色成分用画素(PR<sub>mn</sub>、PG<sub>mn</sub>、PB<sub>mn</sub>)のいずれかにおいて、色成分用信号線と画素電極とが電氣的に接続される。

## 【0057】

本実施形態における選択信号生成回路20<sub>m</sub>は、以下のように第j ( $1 \leq j \leq i$  (ここでは、 $i = 3$ )、jは整数)の選択信号を生成する。

30

## 【0058】

図4に、選択信号生成回路20<sub>m</sub>により生成される第jの選択信号について説明する図を示す。選択信号生成回路20<sub>m</sub>は、第jのスイッチ素子SW<sub>j</sub>のスイッチ制御を行う第jの選択信号を生成する。このとき、選択信号生成回路20<sub>m</sub>は、走査線GL<sub>m</sub>を介して入力されるゲート信号により規定される画素の選択期間に、第jのデマルチプレクス用スイッチ素子DSW<sub>j</sub>がオン状態からオフ状態のときには少なくとも第jのスイッチ素子SW<sub>j</sub>がオン状態であるように第jの選択信号を生成する。なおかつ、選択信号生成回路20<sub>m</sub>は、走査線GL<sub>m+1</sub>を介して入力されるゲート信号により規定される選択期間(次の画素の選択期間)において、第jのデマルチプレクス用スイッチ素子DSW<sub>j</sub>が再びオン状態になる前までには、第jのスイッチ素子SW<sub>j</sub>が少なくともオフ状態となるように第jの選択信号を生成する。

40

## 【0059】

すなわち、第jのデマルチプレクス用スイッチ素子DSW<sub>j</sub>がオン状態からオフ状態に移行する時刻t<sub>0</sub>で、第jの選択信号は、少なくとも第jのスイッチ素子SW<sub>j</sub>をオン状態にする。更に時刻t<sub>0</sub>以降、第jのデマルチプレクス用スイッチ素子がオフ状態となり、再び次の画素の選択期間で第jのデマルチプレクス用スイッチ素子がオフ状態からオン状態に移行する時刻t<sub>1</sub>で、第jの選択信号は、少なくとも第jのスイッチ素子SW<sub>j</sub>をオフ状態にする。

50

## 【 0 0 6 0 】

以上のように、選択信号生成回路  $20_m$  により第  $j$  の選択信号を生成することによって、色成分用画素への書き込み時間を十分に確保することができる。また、当該画素の選択期間における各色成分の階調データ（表示データ）の書き込み順序に関わらず、各色成分用画素の書き込み時間を一定にすることができるので画質を向上させることができる。

## 【 0 0 6 1 】

次に、表示パネル 10 の構成例について説明する。

## 【 0 0 6 2 】

まず、表示パネル 10 の信号線  $SL_n$  に、時分割された各色成分の階調データに対応した電圧を供給するソースドライバ 40 について説明する。

10

## 【 0 0 6 3 】

図 5 に、ソースドライバ 40 のブロック構成例を示す。ソースドライバ 40 は、データラッチ 42、ラインラッチ 44、DAC (Digital-to-Analog Converter) 46、出力回路 48、時分割制御回路 50、デマルチプレクス制御回路 52 を含む。

## 【 0 0 6 4 】

データラッチ 42 は、シリアルに入力される階調データをラッチする。ラインラッチ 44 は、ラッチパルス信号 LP に同期して、データラッチ 42 にラッチされたラッチデータ  $D_1 \sim D_3$  を取り込む。DAC 46 は、ラインラッチ 44 に取り込まれた 1 ライン分のラッチデータに対し、各画素の色成分ごとの階調データに対応した駆動電圧を生成する。出力回路 48 は、画素単位に各色成分に対応した駆動電圧を時分割し、対応する信号線に出

20

## 【 0 0 6 5 】

時分割制御回路 50 は、画素単位に各色成分の出力タイミングを時分割するタイミングを生成する。出力回路 48 は、時分割制御回路 50 から指示されたタイミングにしたがって時分割された駆動電圧を出力する。デマルチプレクス制御回路 52 は、時分割制御回路 50 から指示されたタイミングにしたがって、第 1 ~ 第 3 のデマルチプレクス制御信号 (Rsel、Gsel、Bsel) を生成する。

## 【 0 0 6 6 】

こうして生成された第 1 ~ 第 3 のデマルチプレクス制御信号 (Rsel、Gsel、Bsel) は、表示パネル 10 の選択信号生成回路  $20_m$  に入力される。

30

## 【 0 0 6 7 】

なお、図 5 に示したソースドライバ 40 の一部のブロック又は全部のブロックを、表示パネル 10 を構成するパネル基板上に直接形成するようにしてもよい。

## 【 0 0 6 8 】

図 6 に、選択信号生成回路  $20_m$  の構成例を示す。選択信号生成回路  $20_m$  は、リセットセットフリップフロップ (RS-FF) (第 1 ~ 第 3 のフリップフロップ) 60、62、64 を含む。RS-FF は、セット端子 S、リセット端子 R 及び出力端子 Q を有する。RS-FF は、セット端子 S に入力されるセット信号が例えば論理レベル「H」になると、出力端子 Q から出力される信号をセット状態 (例えば論理レベル「H」) にする。また RS-FF は、リセット端子 R に入力されるセット信号が例えば論理レベル「H」になると、出力端子 Q から出力される信号をリセット状態 (例えば論理レベル「L」) にする。各 RS-FF の出力端子から、各色成分用のスイッチ素子のスイッチ制御を行うための選択信号が出力される。

40

## 【 0 0 6 9 】

RS-FF (第 1 のフリップフロップ) 60 のセット端子 S に、走査線  $GL_m$  と第 1 のデマルチプレクス制御信号 Rsel との論理積結果結果が入力される。RS-FF 60 のリセット端子 R に、第 3 のデマルチプレクス制御信号 Bsel が入力される。RS-FF 60 の出力端子 Q には、第 1 の走査線  $GR_m$  が接続される。

## 【 0 0 7 0 】

RS-FF (第 2 のフリップフロップ) 62 のセット端子 S に、走査線  $GL_m$  と第 2 のデ

50

マルチプレクス制御信号  $G_{sel}$  との論理積結果結果が入力される。RS - FF 62 のリセット端子 R に、第 1 のデマルチプレクス制御信号  $R_{sel}$  が入力される。RS - FF 62 の出力端子 Q には、第 2 の走査線  $G_{G_m}$  が接続される。

【0071】

RS - FF (第 3 のフリップフロップ) 64 のセット端子 S に、走査線  $G_{L_m}$  と第 3 のデマルチプレクス制御信号  $B_{sel}$  との論理積結果結果が入力される。RS - FF 64 のリセット端子 R に、第 2 のデマルチプレクス制御信号  $G_{sel}$  が入力される。RS - FF 64 の出力端子 Q には、第 3 の走査線  $G_{B_m}$  が接続される。

【0072】

なお、他の走査線に対応する選択信号生成回路  $20_q$  ( $1 \leq q \leq M$ 、 $q$  は  $m$  を除く整数) についても同様に構成することができる。 10

【0073】

図 7 に、本実施形態におけるタイミングチャートの一例を示す。ゲートドライバ 30 は、走査線  $G_{L_1} \sim G_{L_M}$  を順次選択し、選択した走査線にゲート信号を出力する。ソースドライバ 40 は、第 1 ~ 第 3 のデマルチプレクス制御信号 ( $R_{sel}$ 、 $G_{sel}$ 、 $B_{sel}$ ) を表示パネル 10 に出力し、各走査線の選択期間において、時分割されて信号線に出力された各色成分用の電圧を、各色成分用信号線に切り替えて出力する制御を行う。

【0074】

選択信号生成回路  $20_m$  は、図 6 に示した構成により第 1 ~ 第 3 の選択信号を生成し、該第 1 ~ 第 3 の選択信号を第 1 ~ 第 3 の走査線 ( $G_{R_m}$ 、 $G_{G_m}$ 、 $G_{B_m}$ ) に出力する。第 1 の選択信号は、第 1 のデマルチプレクス制御信号  $R_{sel}$  の立ち上がりでセットされ、第 3 のデマルチプレクス制御信号  $B_{sel}$  の立ち上がりでリセットされる。第 2 の選択信号は、第 2 のデマルチプレクス制御信号  $G_{sel}$  の立ち上がりでセットされ、第 1 のデマルチプレクス制御信号  $R_{sel}$  の立ち上がりでリセットされる。第 3 の選択信号は、第 3 のデマルチプレクス制御信号  $B_{sel}$  の立ち上がりでセットされ、第 2 のデマルチプレクス制御信号  $G_{sel}$  の立ち上がりでリセットされる。 20

【0075】

このように各選択信号を生成することにより、各デマルチプレクス用スイッチ素子がオフ状態になった後も、各ドットのスイッチ素子を介して色成分用信号線と画素電極とを電気的に接続させることができる。したがって、各色成分の書き込み時間を一定 ( $T_1 = T_2 = T_3$ ) にすることができる。しかも、選択信号生成回路  $20_m$  をフリップフロップや論理積回路のような簡素な回路構成で実現することができる。 30

【0076】

なお選択信号生成回路  $20_m$  を構成する RS - FF のセット端子及びリセット端子に接続される信号は、図 6 に示すものに限定されるものではない。選択信号生成回路  $20_m$  の第  $j$  ( $1 \leq j \leq i = 3$ 、 $j$  は整数) のフリップフロップは、第 1 ~ 第 3 ( $i = 3$ ) のデマルチプレクス制御信号 ( $R_{sel}$ 、 $G_{sel}$ 、 $B_{sel}$ ) の順に周期的にアクティブになることを利用して、第  $j$  の選択信号を生成することができる。より具体的には、RS - FF が第  $j$  ( $1 \leq j \leq i (= 3)$ 、 $j$  は整数) のデマルチプレクス制御信号によりセットされる場合、該第  $j$  のデマルチプレクス制御信号を除く第 1 ~ 第  $i$  のデマルチプレクス制御信号のいずれかによりリセットされるものでもよい。こうすることで、各色成分の書き込み時間を一定にできない場合であっても、該書き込み時間を十分に確保することができる。したがって、画素を構成する 1 つの色成分のみが、書き込み時間が不十分なために画質が劣化することがなくなる。 40

【0077】

また選択信号生成回路  $20_m$  を構成する RS - FF から出力される選択信号は、デマルチプレクス制御信号の立ち上がりでリセットされていたが、これに限定されるものではない。選択信号は、デマルチプレクス制御信号の立ち下がりでもリセットされてもよい。

【0078】

次に、比較例における表示パネルとの対比において、本実施形態の効果を説明する。 50

## 【0079】

図8に、比較例における表示パネルの構成の概要を示す。ただし、図2に示す本実施形態における表示パネル10と同一部分には同一符号を付し、適宜説明を省略する。比較例における表示パネル100が、本実施形態における表示パネル10と異なる点は、選択信号生成回路20<sub>m</sub>を有しない点である。したがって、比較例における表示パネル100では、ゲートドライバ30によりゲート信号が出力される走査線GL<sub>m</sub>が、1画素を構成する各色成分用画素(P R<sub>m n</sub>、P G<sub>m n</sub>、P B<sub>m n</sub>)のスイッチ素子に共通に接続される。

## 【0080】

図9に、比較例における表示パネルのタイミングチャートの一例を示す。比較例における表示パネル100の走査線GL<sub>m</sub>には、該走査線GL<sub>m</sub>の選択期間に、ゲートドライバによりゲート信号が出力される。したがって、走査線GL<sub>m</sub>に接続された第1～第3のスイッチ素子SW1～SW3は、一斉にオン状態となり、各色成分用信号線と各画素電極とが電氣的に接続される。

10

## 【0081】

一方、ソースドライバは、上述したように、各走査線の選択期間において、時分割されて信号線に出力された各色成分用の電圧を、各色成分用信号線に切り替えて出力する制御を行う。そのため、図9に示すように第1～第3のデマルチプレクス制御信号(Rsel、Gsel、Bsel)により、デマルチプレクサDMUX<sub>n</sub>が制御される点は、図7に示す本実施形態における表示パネル10のタイミングチャートと変わらない。

## 【0082】

したがって、当該画素の選択期間の書き込み順序により、各色成分用画素の書き込み時間が異なる(T10>T11>T12)。すなわち、例えばR用画素P R<sub>m n</sub>及びG用画素P G<sub>m n</sub>では書き込み時間が確保される。そのため、液晶層の構造の変化に起因して、画素電極の電位が変化する。一方、B用画素P B<sub>m n</sub>では書き込み時間が十分に確保されない。そのため、液晶層の構造を十分に変化させることができない。これにより、B用画素P B<sub>m n</sub>は、R用画素P R<sub>m n</sub>及びG用画素P G<sub>m n</sub>とは異なる液晶の特性により表示されることになるため、画質の劣化を招くことになる。これは、画面サイズの拡大により画素の選択期間が短くなるほど、顕著になる現象である。このような問題を回避するためには、例えばB用画素P B<sub>m n</sub>に対する書き込み制御を、R用画素P R<sub>m n</sub>及びG用画素P G<sub>m n</sub>に対する書き込み制御と異ならせる手法が考えられる。しかしながら、この手法では、付加回路が必要となり、回路を複雑化させてしまう。

20

30

## 【0083】

これに対して、本実施形態によれば、簡素な構成により、図7に示したように画素の選択期間における各色成分の書き込み時間に依存することなく、各色成分の書き込み時間を十分に確保でき、或いは書き込み時間を一定にすることができる。したがって、各色成分への書込を安定化し、画質を向上させることができる。

## 【0084】

ところで、図1に示す選択信号生成回路20(図2に示す選択信号生成回路20<sub>m</sub>)については、表示パネルのパネル基板上に設けられている必要はない。

## 【0085】

図10に、変形例における表示パネルの構成の概要を示す。本変形例に置ける表示パネル200では、図1に示す選択信号生成回路20がソースドライバ210に内蔵される。ソースドライバ210は、選択信号生成回路20を含む点を除き、図5に示す構成のソースドライバ40と同様の機能を有する。この場合、ソースドライバ210の選択信号生成回路20は、図示しないゲートドライバから走査線GL<sub>1</sub>～GL<sub>M</sub>に供給されるゲート信号が入力される。

40

## 【0086】

本変形例によれば、ソースドライバ210のプロセスより製造条件が厳しいLTPSプロセスにより形成される表示パネル200の構成を簡略化することができる。

## 【0087】

50

なお、本発明は上述した実施の形態に限定されるものではなく、本発明の要旨の範囲内で種々の変形実施が可能である。

【0088】

また、第1～第iのデマルチプレクス制御信号が周期的にアクティブとなる順序は、上述の実施形態に限定されるものではない。

【0089】

また、本発明のうち従属請求項に係る発明においては、従属先の請求項の構成要件の一部を省略する構成とすることもできる。また、本発明の1の独立請求項に係る発明の要部を、他の独立請求項に従属させることもできる。

【図面の簡単な説明】

【図1】 本実施形態における表示パネルの構成の概要を示すブロック図。

【図2】 本実施形態における表示パネルの原理的構成図。

【図3】 図3(A)、(B)は、色成分用画素の構成例を示す構成図。

【図4】 選択信号生成回路の動作説明図。

【図5】 ソースドライバの構成例を示すブロック図。

【図6】 選択信号生成回路の構成例を示す回路図。

【図7】 本実施形態におけるタイミングの一例のタイミングチャート。

【図8】 比較例における表示パネルの構成の概要を示すブロック図。

【図9】 比較例におけるタイミングの一例を示すタイミングチャート。

【図10】 変形例における表示パネルの構成の概要を示すブロック図。

【符号の説明】

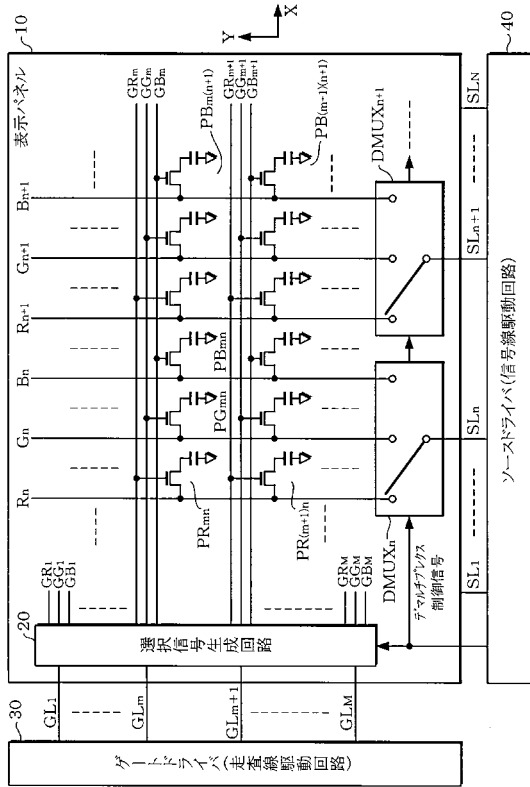
10、100、200...表示パネル、20、20<sub>m</sub>、20<sub>q</sub>...選択信号生成回路、30...ゲートドライバ、40、210...ソースドライバ、42...データラッチ、44...ラインラッチ、46...DAC、48...出力回路、50...時分割制御回路、52...デマルチプレクス制御回路、60、62、64...RS-FF、210...ソースドライバ、B<sub>1</sub>～B<sub>N</sub>、B<sub>n</sub>...第3の色成分用信号線、Bsel...第3のデマルチプレクス制御信号、DMUX<sub>1</sub>～DMUX<sub>N</sub>...デマルチプレクサ、DSW1～DSW3...第1～第3のデマルチプレクス用スイッチ素子、G<sub>1</sub>～G<sub>N</sub>、G<sub>n</sub>...第2の色成分用信号線、Gsel...第2のデマルチプレクス制御信号、GR<sub>1</sub>～GR<sub>M</sub>...第1の走査線、GG<sub>1</sub>～GG<sub>M</sub>...第2の走査線、GB<sub>1</sub>～GB<sub>M</sub>...第3の走査線、GL<sub>1</sub>～GL<sub>M</sub>...走査線、PB、PB<sub>m n</sub>...B用画素、PE<sub>1</sub>～PE<sub>3</sub>、PE<sub>m m</sub>...画素電極、PG、PG<sub>m n</sub>...G用画素、PR、PR<sub>m n</sub>...R用画素、R<sub>1</sub>～R<sub>N</sub>、R<sub>n</sub>...第1の色成分用信号線、Rsel...第1のデマルチプレクス制御信号、SL<sub>1</sub>～SL<sub>N</sub>...信号線、SW1～SW<sub>i</sub>...第1～第iのスイッチ素子

10

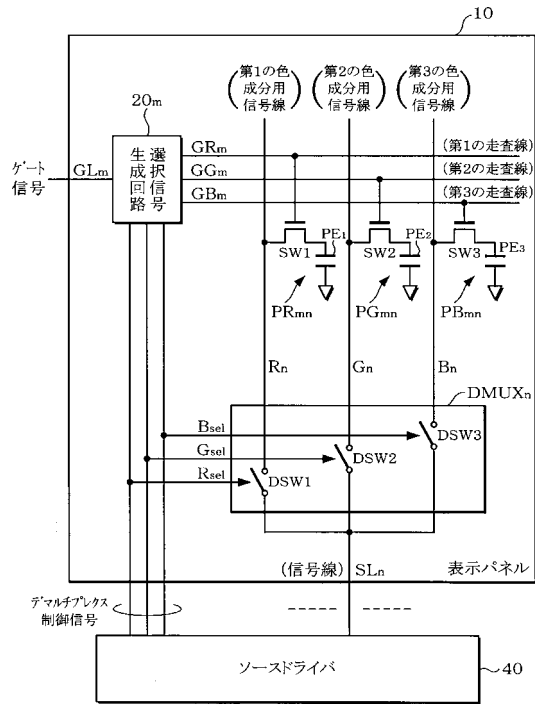
20

30

【図1】

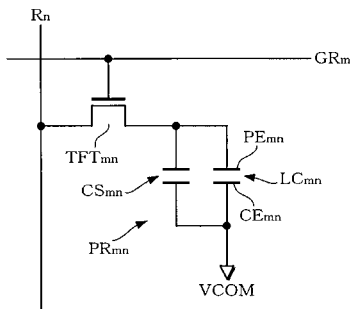


【図2】

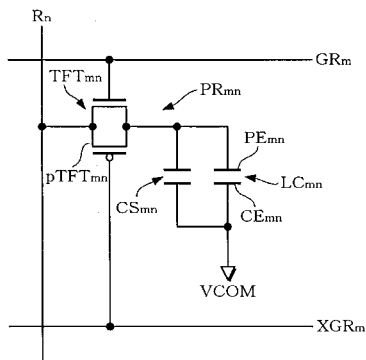


【図3】

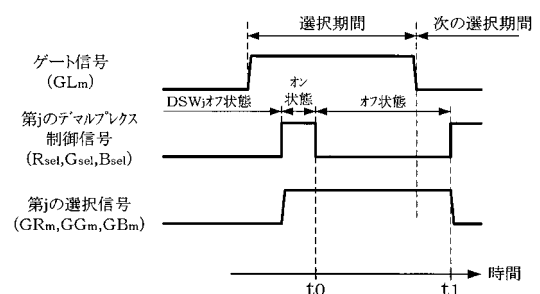
(A)



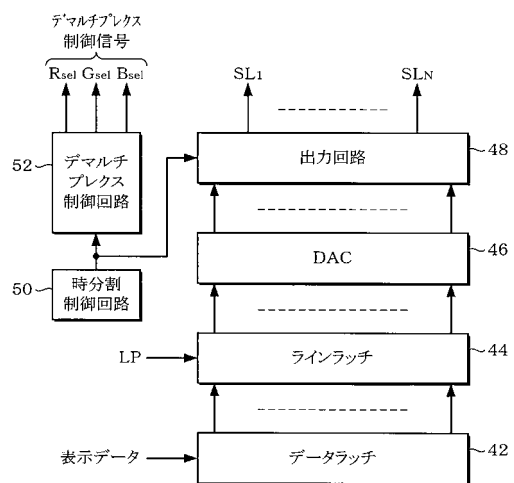
(B)



【図4】

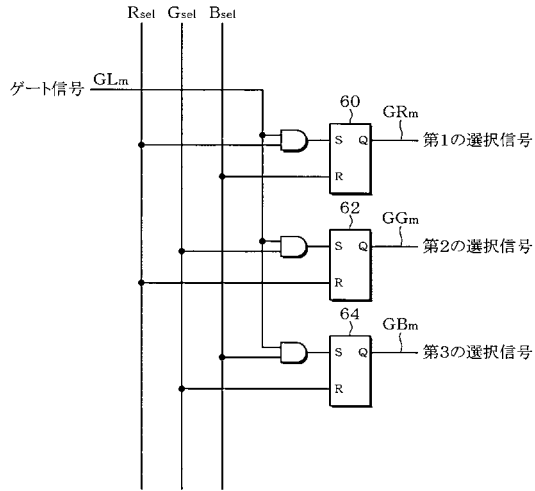


【図5】

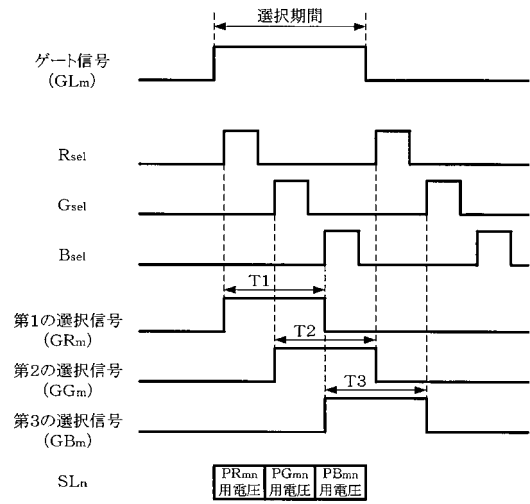




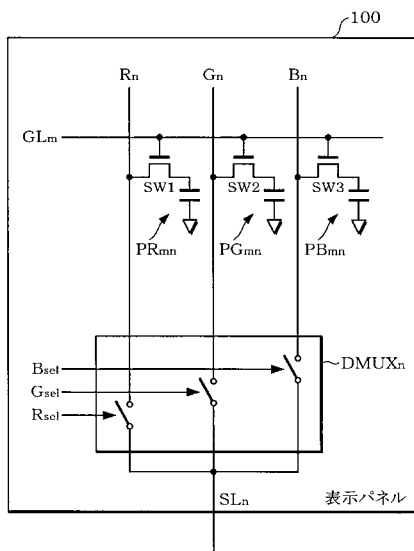
【図6】



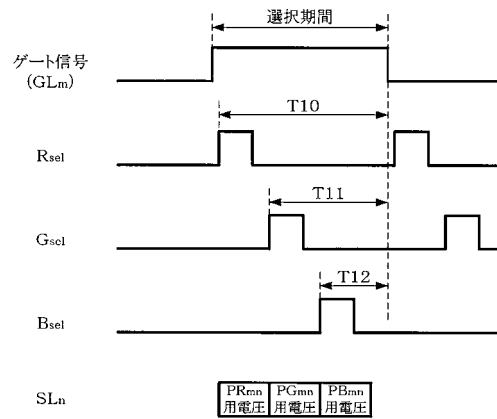
【図7】



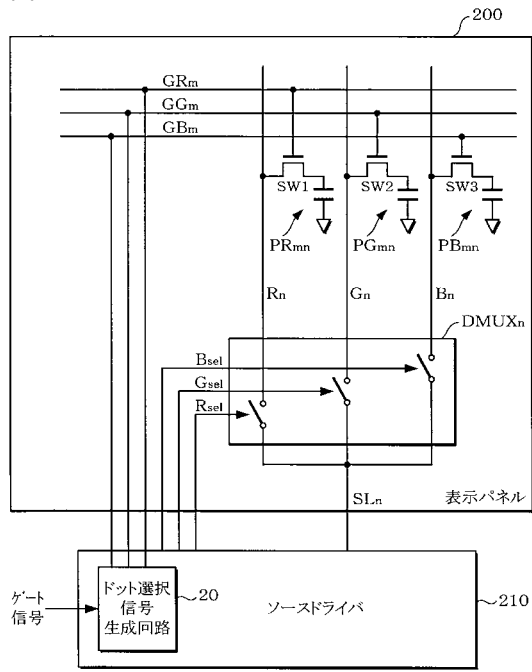
【図8】



【図9】



【 図 1 0 】



---

フロントページの続き

- (56)参考文献 特開昭61-223791(JP,A)  
特開平04-052684(JP,A)  
特開平06-138851(JP,A)  
特開平09-269511(JP,A)  
特開昭56-092573(JP,A)  
特開平06-308454(JP,A)  
特開2003-114656(JP,A)  
特開2004-046135(JP,A)

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)

G09G 3/00- 3/38

G02F 1/133 505-580