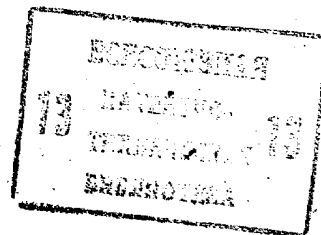




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 331.7270/18-21

(22) 15.07.81

(46) 30.03.83. Бюл. № 12

(72) А.М. Михайлов и А.Г. Виноградов

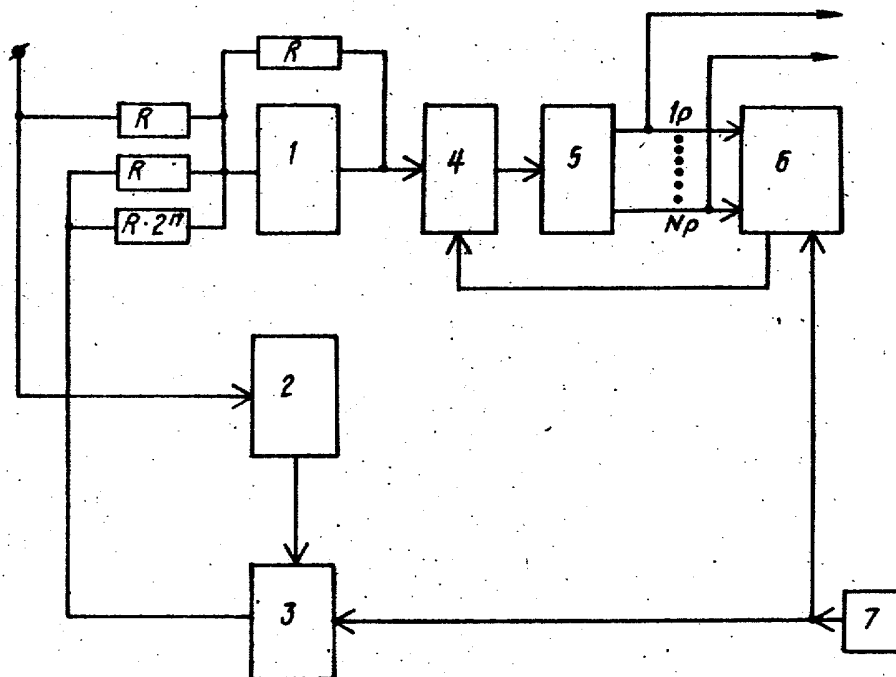
(53) 621.374.37(088.8)

(56) 1. Авторское свидетельство СССР
№ 651475, кл. Н 03 К 13/02, 01.12.77.

2. Гитис Э.И. Преобразователи
информации для цифровых вычислитель-
ных машин. М., "Энергия", 1975,
с. 299-314 (прототип).

(54) (57) АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗО-
ВАТЕЛЬ, содержащий последовательно
соединенные компаратор, блок управ-
ления, преобразователь кода в на-
пряжение и источник опорного напря-

жения, отличающееся тем, что, с целью повышения быстродействия преобразования в дополни-
тельный код и уменьшения объема
аппаратуры, в него введены компара-
тор знака, ключ, параллельно соеди-
ненные резисторы R и $R \cdot 2^n$ и сумми-
рующий усилитель, причем вход устрой-
ства подключен к входу компаратора
знака и через резистор R к входу
суммирующего усилителя, выход ком-
паратора знака подключен к управля-
ющему входу ключа, а источник опор-
ного напряжения через последователь-
но соединенные ключ и масштабные ре-
зисторы R и $R \cdot 2^n$ подключен также к
входу суммирующего усилителя, выход
которого подключен к компаратору.



Изобретение относится к автоматике, измерительной и вычислительной технике, в частности к способам и устройствам аналого-цифрового преобразования, и может быть использовано в устройствах радиоавтоматики, следящих системах, в вычислительной технике.

При использовании аналого-цифровых преобразователей, использующих метод поразрядного кодирования в вычислительной технике для проведения арифметических операций, как правило, необходимо иметь цифровой выход в дополнительном коде.

Известен аналого-цифровой преобразователь, содержащий компараторы, компаратор знака, формирователь эталонных напряжений, блок логики, в котором по сигналу компаратора знака определяется в каком коде использовать в дальнейшем цифровой выход [1].

Недостатками этого устройства являются необходимость вклада значительных аппаратных и временных затрат.

Наиболее близким к предлагаемому является преобразователь, использующий метод поразрядного кодирования, содержащий блок управления, преобразователь кода в напряжение, компаратор, и имеющий цифровой выход в прямом коде [2].

Недостатком известного преобразователя является необходимость дополнительного оборудования и затрат времени для получения дополнительного кода.

Цель изобретения - повышение быстродействия преобразования напряжения в дополнительный код за счет уменьшения времени преобразования напряжения в дополнительный код, и уменьшение объема аппаратуры.

Поставленная цель достигается тем, что в аналого-цифровой преобразователь, содержащий последовательно соединенные компаратор, блок управления, преобразователь кода в напряжение и источник опорного напряжения, введены компаратор знака, ключ параллельно соединенные резисторы R и $R \cdot 2^n$, суммирующий усилитель. Причем вход устройства подключен к входу компаратора знака и через масштабный резистор R к входу суммирующего усилителя, выход компаратора знака под-

ключен к управляющему входу ключа, а источник опорного напряжения через последовательно соединенные ключ и масштабные резисторы R и $R \cdot 2^n$ подключен также к входу суммирующего усилителя, выход которого подключен к компаратору.

На чертеже приведена функциональная схема предлагаемого устройства.

Устройство содержит суммирующий усилитель 1 с масштабными резисторами R и $R \parallel R \cdot 2^n$ на входах и с резистором в цепи обратной связи, компаратор знака 2, ключ 3, причем выход компаратора знака 2 подключен к управляющему входу ключа 3, выход усилителя 1 подключен к одному из входов компаратора 4, а выход компаратора 4 подключен к входу блока 5 управления, выходы которого подключены к преобразователю 6, выход которого соединен с вторым входом компаратора 4, источник 7 опорного напряжения, подключенный к преобразователю 6 и через последовательно соединенные ключи 3 и масштабные резисторы R и $R \parallel R \cdot 2^n$ к входу суммирующего усилителя 1.

Устройство работает следующим образом.

При поступлении на вход преобразователя отрицательного напряжения $-U_{\text{преобр}}$, компаратор знака 2 формирует управляющий сигнал, который включает ключ 3. Опорное напряжение $+U_{\text{опорн}}$ через параллельно включенные масштабные резисторы R и $R \cdot 2^n$ поступает на вход суммирующего усилителя 1. За счет параллельно включенного резистора $R \cdot 2^n$ происходит увеличение опорного напряжения на один дискрет.

В результате вычитания на выходе усилителя 1 суммирующего получается дополнительное значение преобразуемого напряжения, которое затем непосредственно преобразуется в двоичный код, и получаемый при этом цифровой выход будет выражен в дополнительном коде.

Использование предлагаемого устройства позволяет повысить быстродействие операции по преобразованию напряжения в дополнительный код за счет исключения арифметических и логических операций и уменьшить объем аппаратуры.

Составитель А. Титов

Редактор Н. Ковалева Техред Т. Маточка Корректор Г. Огарь

Заказ 2358/67

Тираж 934

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4