

①9 RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

①1 N° de publication :

2 973 573

(à n'utiliser que pour les
commandes de reproduction)

②1 N° d'enregistrement national :

11 52824

⑤1 Int Cl⁸ : H 01 L 31/02 (2012.01), H 01 L 31/0232, H 04 M 1/725

⑫

DEMANDE DE BREVET D'INVENTION

A1

②2 Date de dépôt : 01.04.11.

③0 Priorité :

④3 Date de mise à la disposition du public de la
demande : 05.10.12 Bulletin 12/40.

⑤6 Liste des documents cités dans le rapport de
recherche préliminaire : *Se reporter à la fin du
présent fascicule*

⑥0 Références à d'autres documents nationaux
apparentés :

⑦1 Demandeur(s) : STMICROELECTRONICS (GRENO-
BLE 2) SAS — FR.

⑦2 Inventeur(s) : COFFY ROMAIN et VIGIER-BLANC
EMMANUELLE.

⑦3 Titulaire(s) : STMICROELECTRONICS (GRENOBLE
2) SAS.

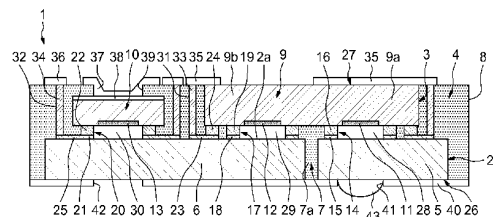
⑦4 Mandataire(s) : BUREAU D.A. CASALONGA &
JOSSE.

⑤4 BOITIER SEMI-CONDUCTEUR COMPRENANT UN DISPOSITIF SEMI-CONDUCTEUR OPTIQUE.

⑤7 Boîtier semi-conducteur comprenant:
une plaque de support (2) en une matière pouvant être
traversée par un rayonnement lumineux et présentant au
moins un trou allongé (7) ouvert au moins du côté d'une face
arrière de cette plaque de support,

un dispositif semi-conducteur à circuits intégrés (3)
monté sur la face arrière de ladite plaque de support et pré-
sentant aux moins deux éléments optiques tournés du côté
de la face arrière de ladite plaque de support, ces éléments
optiques étant placés de part et d'autre dudit trou allongé,

et un bloc d'encapsulation (4) en une matière opaque
encapsulant le dispositif semi-conducteur (3) sur ladite pla-
que de support et remplissant ledit trou allongé (7), en for-
mant une cloison d'isolation optique (7a) entre lesdits
éléments optiques et en laissant subsister des cavités entre
les éléments optiques et la plaque de support.



FR 2 973 573 - A1



**Boîtier semi-conducteur
comprenant un dispositif semi-conducteur optique**

5 La présente invention concerne le domaine des boîtiers semi-conducteurs comprenant par exemple des dispositifs semi-conducteurs optiques.

 On connaît un boîtier semi-conducteur qui comprend une plaque de montage, une première puce de circuits intégrés munie d'un premier
10 détecteur optique, une seconde puce de circuits intégrés munie d'un second détecteur optique, et une troisième puce de circuits intégrés munie d'un émetteur optique, ces trois puces étant collées sur la plaque de montage. Un couvercle opaque est collé sur la périphérie de la plaque de montage et isole optiquement chacune des puces grâce à
15 l'existence de trois chambres séparées. Le couvercle présente trois ouvertures séparées, aménagées en face des trois éléments optiques précités et munies de trois plaques transparentes de protection.

 Ce boîtier semi-conducteur connu nécessite l'usage d'une plaque de montage et la fabrication d'un couvercle spécialement dimensionné,
20 engendre de nombreuses étapes de montage et des difficultés de connexion électrique extérieure des puces de circuits intégrés et présente des grandes dimensions en rapport avec la taille des puces de circuits intégrés.

 La présente invention a pour but de proposer un boîtier semi-conducteur comprenant par exemple un dispositif semi-conducteur
25 optique, généralement plus simple et en conséquence moins coûteux.

 Il est proposé un boîtier semi-conducteur qui comprend :

 une plaque de support en une matière pouvant être traversée par un rayonnement lumineux et présentant au moins un trou allongé ouvert
30 au moins du côté d'une face arrière de cette plaque de support, un dispositif semi-conducteur à circuits intégrés monté sur la face arrière de ladite plaque de support et présentant aux moins deux éléments optiques tournés du côté de la face arrière de ladite plaque de support, ces éléments optiques étant placés de part et d'autre dudit trou allongé,

et un bloc d'encapsulation en une matière opaque encapsulant le dispositif semi-conducteur sur ladite plaque de support et remplissant ledit trou allongé, en formant une cloison d'isolation optique entre lesdits éléments optiques et en laissant subsister des cavités entre les éléments optiques et la plaque de support.

5 Selon une variante de réalisation, le trou précité peut traverser la plaque de support, dans le sens de l'épaisseur de cette dernière.

Selon une autre variante de réalisation, l, ledit trou peut ne pas traverser la plaque de support et laisser subsister une couche du côté d'une face avant de la plaque de support.

10 Ledit trou peut s'étendre d'un flanc au flanc opposé de la plaque de support.

Le bloc d'encapsulation peut entourer au moins partiellement la plaque de support.

15 La plaque de support peut être munie, du côté du dispositif semi-conducteur, de pistes de connexion électrique qui s'étendent sous le dispositif semi-conducteur et sont reliées à des plots de ce dernier et qui s'étendent au-delà du dispositif semi-conducteur et sont reliées à des moyens de connexion électrique extérieure.

20 Les moyens de connexion électrique extérieure peuvent comprendre des vias de connexion électrique traversant le bloc d'encapsulation.

Le dispositif semi-conducteur peut comprendre au moins un élément optique récepteur principal et au moins un élément optique émetteur, qui sont situés du côté de la plaque de support et de part et d'autre dudit trou rempli de matière opaque.

25 L'élément optique récepteur principal et l'élément optique émetteur peuvent être formés dans des puces distinctes.

30 Une couche opaque peut être formée sur la face avant de la plaque de support opposée au dispositif semi-conducteur, cette couche opaque présentant des ouvertures dans cette couche en face de l'élément optique récepteur principal et de l'élément optique émetteur.

Le dispositif semi-conducteur peut comprendre un élément optique récepteur secondaire placé du même côté dudit trou que ledit élément optique émetteur.

5 La couche opaque peut s'étendre devant l'élément optique récepteur secondaire.

Le dispositif semi-conducteur peut comprendre au moins un élément optique récepteur principal et au moins un élément optique récepteur secondaire, qui sont situés du côté de la plaque de support et de part et d'autre dudit trou rempli de matière opaque.

10 Une couche opaque peut être formée sur la face avant de la plaque de support opposée au dispositif semi-conducteur, cette couche opaque présentant des ouvertures dans cette couche opaque situées en face de l'élément optique récepteur principal et de l'élément optique récepteur secondaire.

15 L'élément optique récepteur principal et l'élément optique récepteur secondaire peuvent être formés dans une puce unique.

Des barrières peuvent s'étendre entre le dispositif semi-conducteur et la plaque de support et respectivement autour desdits éléments optiques.

20 Il est également proposé un téléphone portable qui comprend, intérieurement, un boîtier semi-conducteur, la coque du téléphone présentant au moins une ouverture située en face d'au moins l'un desdits éléments optiques.

25 Des boîtiers semi-conducteurs selon l'invention vont maintenant être décrits à titre d'exemples non limitatifs et illustrés par le dessin sur lequel :

- la figure 1 représente une coupe d'une variante de réalisation d'un boîtier semi-conducteur :

- la figure 2 représente une vue de dessus d'une plaque de support équipée de pistes de connexion électrique du boîtier semi-conducteur de la figure 1 ;

30

- la figure 3 représente une vue de dessus de la plaque de support équipée d'un dispositif semi-conducteur du boîtier semi-conducteur de la figure 1 ;

- les figures 4 à 12 représentent, en coupes, des étapes de fabrication du boîtier semi-conducteur de la figure 1 ;

- la figure 13 représente une coupe d'une variante de réalisation du boîtier semi-conducteur de la figure 1 ;

5 - la figure 14 représente une coupe d'une autre variante de réalisation d'un boîtier semi-conducteur ;

- et la figure 15 représente une autre variante de réalisation d'un boîtier semi-conducteur.

10 Un boîtier semi-conducteur 1, qui peut se présenter sous la forme d'un parallélépipède rectangle, comprend un empilage comprenant, de l'avant vers l'arrière, une plaque de support 2 en une matière pouvant être traversée par un rayonnement lumineux, par exemple en verre, et un dispositif semi-conducteur à circuits intégrés 3
15 situé du côté d'une face arrière 2a de la plaque de support 2 et comprend un bloc d'encapsulation 4, par exemple en une résine époxy, du dispositif semi-conducteur 3 sur la plaque de support 2.

Selon l'exemple représenté, la plaque de support 2 comprend des première et seconde portions de plaque de support 5 et 6, rectangulaires, disposées l'une à côté de l'autre de façon à déterminer,
20 entre leurs flancs en vis-à-vis, un trou 7, leurs autres flancs étant disposés à distance, à l'intérieur du boîtier 1, et parallèlement de la périphérie 8 du boîtier 1.

Selon l'exemple représenté, le dispositif semi-conducteur 3 comprend une première puce de circuits intégrés 9 qui passe au-dessus
25 du trou 7 et qui présente une partie 9a située au-dessus de la portion de plaque de support 5 et une partie 9b au-dessus de la portion de plaque de support 6 et comprend une seconde puce de circuits intégrés 10 qui est placée au-dessus de la portion de plaque de support 6, les flancs des puces de circuits intégrés 9 et 10 étant disposés parallèlement aux
30 flancs des portions de plaque de support 5 et 6.

La partie 9a de la première puce de circuits intégrés 9 comprend, dans sa face avant, un premier élément optique 11 situé en vis-à-vis de la portion de plaque de support 5, formant un premier récepteur de rayonnement lumineux. La partie 9b de la première puce de circuits

intégrés 9 comprend en outre, dans sa face avant, un second élément optique 12 situé en vis-à-vis de la portion de plaque de support 6, formant un second récepteur de rayonnement lumineux.

5 La seconde puce de circuits intégrés 10 comprend, dans sa face avant, un élément optique 13 situé en vis-à-vis de la portion de plaque de support 6, formant un émetteur de rayonnement lumineux.

10 Entre la face arrière de la portion de plaque de support 5 et la face avant de la première puce de circuits intégrés 9 est aménagée une barrière métallique annulaire 14 qui entoure le premier élément optique récepteur 11 de cette puce 9. La barrière métallique 14 comprend, l'une sur l'autre, une piste annulaire métallique 15 sur la face arrière de la portion de plaque de support 5 et une piste annulaire métallique 16 sur la face avant de la première puce de circuits intégrés 9.

15 Entre la face arrière de la portion de plaque de support 6 et la face avant de la première puce de circuits intégrés 9 est aménagée une barrière métallique annulaire 17 qui entoure le second élément optique récepteur 12 de cette puce 9. La barrière métallique 17 comprend, l'une sur l'autre, une piste annulaire métallique 18 sur la face arrière de la portion de plaque de support 6 et une piste annulaire métallique 19 sur la face avant de la première puce de circuits intégrés 9.

20 Entre la face arrière de la portion de plaque de support 6 et la face avant de la puce de circuits intégrés 10 est aménagée une barrière métallique annulaire 20 qui entoure l'élément optique récepteur 13 de cette puce 10. La barrière métallique 20 comprend, l'une sur l'autre, une piste annulaire métallique 21 sur la face arrière de la portion de plaque de support 6 et une piste annulaire métallique 22 sur la face avant de la première puce de circuits intégrés 10 et reliée aux circuits intégrés de cette dernière.

30 Sur les faces arrière des portions de plaque de support 5 et 6 est aménagée une pluralité de pistes métalliques de connexion électrique 23 qui s'étendent au-dessous de la première puce de circuits intégrés 9, à distance de la périphérie des barrières 14 et 17, et sont connectées électriquement à cette première puce par des plots de connexion électrique 24, et qui s'étendent au-delà des bords de la première puce 9.

Sur la face arrière de la portion de plaque de support 6 est aménagée au moins une piste métallique de connexion électrique 25 qui s'étend au-dessous de la puce de circuits intégrés 10 et est reliée à la barrière annulaire 20 et qui s'étend au-delà des bords de cette puce 10.

5 Le bloc d'encapsulation 4 enveloppe la périphérie des portions de plaques de support 5 et 6 et des puces de circuits intégrés 9 et 10, remplit les espaces entre les portions de plaques de support 5 et 6 et les puces de circuits intégrés 9 et 10 jusqu'à la périphérie des barrières annulaires 14, 17 et 20, remplit le trou 7 entre les portions de plaques
10 de support 5 jusqu'à la face avant de la puce de circuit intégrés 9, de façon à former une cloison opaque 7a, remplit l'espace entre les puces de circuits intégrés 9 et 10 et recouvre la face arrière de la puce de circuit intégrés 10.

Ainsi, la périphérie du bloc d'encapsulation 4 constitue la
15 périphérie 8 du boîtier 1. Les faces avant des portions de plaques de support 5 et 6 et la face avant du bloc d'encapsulation 4 constitue une face avant 26. La face arrière de la puce de circuits intégrés 9 et la face arrière du bloc d'encapsulation 4 constituent une face arrière 27.

En outre, il subsiste une cavité 28 entre l'élément optique 11 de
20 la puce de circuits intégrés 9, à l'intérieur de la barrière annulaire 14, une cavité 29 entre l'élément optique 12 de la puce de circuits intégrés 9, à l'intérieur de la barrière annulaire 17, et une cavité 30 entre l'élément optique 13 de la puce de circuits intégrés 10, à l'intérieur de la barrière annulaire 20.

25 En arrière des pistes de connexion électrique 23 et 25, le bloc d'encapsulation 4 est pourvu de trous traversants 31 et 32 qui sont remplis d'un métal de façon à former des vias de connexion électrique 33 et 34.

30 Sur la face arrière 27 sont aménagées des pistes arrière de connexion électrique 35 reliées aux vias de connexion électrique 33, de telle sorte qu'une connexion électrique extérieure arrière de la puce de circuits intégrés 9 peut être réalisée par l'intermédiaire des pistes de connexion électrique 23, des plots de connexion électrique 24, des vias de connexion électrique 33 et des pistes de connexion électrique 35.

Sur la face arrière 27 sont également aménagées une piste arrière de connexion électrique 36 reliée au via de connexion électrique 34 et une piste arrière de connexion électrique 37 qui est reliée à un plot arrière de connexion électrique 38 de la puce de circuits intégrés 10 au travers d'un trou arrière 39 aménagé dans le bloc d'encapsulation 4, de telle sorte qu'une connexion électrique extérieure arrière de la puce de circuits intégrés 10 peut être réalisée par l'intermédiaire de la piste de connexion électrique 25, de la barrière annulaire 20, du via de connexion électrique 34 et de la piste de connexion électrique 36, ainsi que par l'intermédiaire de la piste de connexion électrique 37 et du plot de connexion électrique 38.

En outre, la face avant 26 est recouverte d'une couche avant 40 faite en une matière opaque. Cette couche avant présente une ouverture 41 aménagée en face de l'élément optique récepteur 11 de la puce de circuits intégrés 9 et une ouverture 42 aménagée en face de l'élément optique émetteur 13 de la puce de circuits intégrés 10. Dans l'ouverture 41 peut être installée une lentille optique 43. Une lentille optique pourrait également être associée à l'ouverture 42 de la couche opaque 40.

Le boîtier semi-conducteur 1 qui vient d'être décrit présente les avantages suivants.

La portion de plaque de support 5 en verre et la cavité 28 associée à l'élément optique récepteur 11, d'une part, et la portion de plaque de support 6 en verre et les cavités 29 et 30 associées à l'élément optique récepteur 12 et l'élément optique émetteur 13, d'autre part, sont optiquement isolées grâce au bloc d'encapsulation 4, notamment grâce au fait que ce bloc d'encapsulation 4 remplit le trou 7 entre les portions de plaque de support 5 et 6 et s'étend jusqu'à la face avant de la puce de circuits intégrés 9.

Ainsi, l'élément optique récepteur 11 de la puce de circuits intégrés 9 ne peut recevoir qu'un rayonnement lumineux extérieur, au travers de l'ouverture 41 de la couche avant opaque 40 à laquelle est associée la lentille optique 43, au travers de la portion de plaque de support 5 et au travers de la cavité 28, sans que le rayonnement

lumineux émis par l'élément optique émetteur 13 de la puce de circuits intégrés 10 ne puisse l'atteindre par une voix quelconque interne au boîtier semi-conducteur 1.

5 L'élément optique émetteur 13 de la puce de circuits intégrés 10 émet un rayonnement lumineux au travers de la cavité 30, de la portion de plaque de support 6 en verre et de l'ouverture 42 de la couche avant opaque 40.

10 L'élément optique récepteur 12 de la puce de circuits intégrés 9 reçoit du rayonnement optique majoritairement issu de l'élément optique émetteur 13 de la puce de circuits intégrés 10 et accessoirement du rayonnement optique issu de l'extérieur par l'ouverture 42 de la couche avant opaque 40, au travers de la portion de plaque de support 6 en verre et de la cavité 29, le signal issu de cet élément optique récepteur 12 pouvant former une référence pour l'analyse du signal issu de l'élément optique récepteur 11 de la puce de circuits intégrés 9.

15 Il résulte de ce qui précède que le boîtier semi-conducteur 1 peut être utilisé à titre de détecteur de proximité.

20 Le boîtier semi-conducteur 1 peut être issu d'une fabrication collective de boîtiers semi-conducteurs identiques, fabriqués de la manière suivante.

25 Comme illustré sur la figure 4, on installe une plaquette 100 de verre sur un support plan 101, tenue par exemple par l'intermédiaire d'un adhésif double face. Cette plaquette présente une surface telle qu'une pluralité d'emplacements 102, les uns à côté des autres sous la forme d'une matrice (figure 2), correspond à une pluralité de boîtiers semi-conducteurs 1 à fabriquer.

30 Ensuite, comme illustré sur la figure 5, on réalise simultanément, sur chaque emplacement 102, les pistes annulaires métalliques 15, 18 et 21 des barrières 14, 17 et 20, ainsi que les pistes métalliques 23 et 25, conformément au dessin de la figure 2.

Ensuite, comme illustré sur la figure 6, on procède à une attaque de la plaquette de verre 100 de façon à ne laisser subsister, sur chaque emplacement 102, que les portions de plaque de support 5 et 6. Cette

opération peut être réalisée par attaque chimique, par rayons laser, par sablage ou par attaque ionique.

5 Ensuite, comme illustré sur la figure 7, on procède à la mise en place des puces de circuits intégrés 9 et 10, en interposant, entre ces puces 9 et 10 et les pistes correspondantes, les pistes annulaires métalliques 16, 19 et 22 et les plots métalliques 24. Cette opération peut être effectuée par report, puis en plaçant l'ensemble dans un four.

10 Ensuite, comme illustré sur la figure 8, on procède à la formation d'une couche de résine 103, par exemple par moulage sous compression ou par moulage par transfert, et, après durcissement, à une planarisation arrière de cette couche 103, pour former, dans chaque emplacement 102, des blocs d'encapsulation 4 présentant la face avant 26 et la face arrière 27, reliés entre eux.

15 Ensuite, comme illustré sur la figure 9, on procède, dans chaque emplacement 102, à la réalisation de trous l'ouverture 39 dans la couche de résine 103, en arrière de la puce de circuits intégrés 10.

20 Ensuite, comme illustré sur la figure 10, on procède, dans chaque emplacement 102, à la réalisation des trous 31 et 32 dans la couche de résine 103 en arrière des pistes 23 et 25 et au remplissage de ces trous de métal de façon à former les vias de connexion électrique 33 et 34.

25 Ensuite, comme illustré sur la figure 11, on procède, dans chaque emplacement 102, à la réalisation de l'ouverture arrière 39, puis à la réalisation des pistes arrière 35 et 37.

30 Ensuite, comme illustré sur la figure 12, après avoir enlevé le support 101, on procède à la réalisation d'une couche avant 104, pour former, dans chaque emplacement 102, la couche avant 40, et à la réalisation des ouvertures 41 et 42 dans chaque emplacement 102. Puis, on installe des lentilles optiques 43 dans chaque emplacement 102.

35 Ensuite, on procède à la singularisation des boîtiers semi-conducteurs 1, par découpe le long des bords communs entre les emplacements 102.

Selon une variante de réalisation, les portions de plaque de support 5 et 6 pourraient être séparées par un trou 7 non traversant se

présentant sous la forme d'une rainure réalisée lors de l'étape de fabrication décrite précédemment en référence à la figure 6. Ainsi, les portions de plaque de support 5 et 6 seraient reliées, à l'avant, par une fine couche restante.

5 Selon une autre variante de réalisation, la plaque de support 2 pourrait s'étendre jusqu'aux flancs 8 du boîtier 1 et présenter un trou 7 allant d'un flanc à l'autre, traversant ou non traversant, réalisé sous la forme de rainures croisées lors de l'étape de fabrication décrite précédemment en référence à la figure 6.

10 Sur la figure 13, est illustrée une plaque de support 2 s'étendant jusqu'aux flancs 8 du boîtier 1, pourvue d'un trou 7 non traversant allant d'un flanc à l'autre, les portions de plaque de support 5 et 6 étant reliées, à l'avant, par une fine couche restante 44. Dans ce cas, au moins les flancs des portions de plaque de support 5 et 6 résultantes
15 pourraient être éventuellement recouverts par exemple par une peinture ou le boîtier semi-conducteur 1 pourrait être placé dans un volume opaque d'une enveloppe présentant des ouvertures en face des ouvertures 41 et 42.

 Selon une autre variante de réalisation illustrée sur la figure 14,
20 un boîtier semi-conducteur 50 se distingue du boîtier semi-conducteur 1 décrit précédemment par le fait que son dispositif semi-conducteur à circuits intégrés 3 comprend une puce de circuits intégrés 51, correspondant à la partie 9a de la puce de circuits intégrés 9 et munie uniquement de l'élément optique récepteur 11, et la puce de circuits
25 intégrés 10 munie de l'élément optique émetteur 13. La puce de circuits intégrés 51 est alors associée uniquement à une barrière 14 et à des pistes 23 et des vias de connexion électrique 33 adaptés.

 Le trou 7 de la plaque de support 2 peut alors s'étendre dans une zone située entre la puce de circuits intégrés 10 et la puce de circuits
30 intégrés 51.

 Selon une autre variante de réalisation illustrée sur la figure 15, un boîtier semi-conducteur 60 se distingue du dispositif semi-conducteur 1 décrit précédemment par le fait que son dispositif semi-

conducteur à circuits intégrés 3 comprend uniquement la puce de circuits intégrés 9, la puce de circuits intégrés 10 étant supprimée.

5 Dans ce cas, la couche externe avant opaque 40 présente une ouverture complémentaire 61 située en face de l'élément optique récepteur 12.

Dans ce cas, il peut être avantageux que les portions de plaque de support 5 et 6 soient traitées de façon à former des filtres différents.

10 D'une manière générale, les différentes étapes de fabrication décrites peuvent être obtenues en mettant en œuvre les moyens classiques utilisés dans le domaine de la micro électronique.

Les boîtiers semi-conducteurs qui viennent d'être décrits, en particulier le boîtier semi-conducteur 1, pourraient être installés à l'intérieur de l'enveloppe ou la coque d'un téléphone portable, présentant des ouvertures en face des ouvertures 41 et 42 de façon à former un détecteur de proximité apte à détecter la présence ou l'absence d'un objet ou d'une partie du corps humain afin d'engendrer une commande particulière dans les circuits électroniques du téléphone.

20 La présente invention ne se limite pas aux exemples ci-dessus décrits. Bien d'autres variantes de réalisation sont possibles, sans sortir du cadre défini par les revendications annexées.

REVENDICATIONS

1. Boîtier semi-conducteur comprenant :

une plaque de support (2) en une matière pouvant être traversée par un rayonnement lumineux et présentant au moins un trou allongé (7) ouvert au moins du côté d'une face arrière de cette plaque de support,

5 un dispositif semi-conducteur à circuits intégrés (3) monté sur la face arrière de ladite plaque de support et présentant aux moins deux éléments optiques tournés du côté de la face arrière de ladite plaque de support, ces éléments optiques étant placés de part et d'autre dudit trou allongé,

10 et un bloc d'encapsulation (4) en une matière opaque encapsulant le dispositif semi-conducteur (3) sur ladite plaque de support et remplissant ledit trou allongé (7), en formant une cloison d'isolation optique (7a) entre lesdits éléments optiques et en laissant subsister des cavités entre les éléments optiques et la plaque de support.

15 2. Boîtier selon la revendication 1, dans lequel, dans le sens de son épaisseur, le trou (7) traverse la plaque de support (2).

3. Boîtier selon la revendication 1, dans lequel, dans le sens de son épaisseur, le trou (7) ne traverse pas la plaque de support et laisse subsister une couche (44) du côté d'une face avant de la plaque de support (2).

20 4. Boîtier selon l'une quelconque des revendications précédentes, dans lequel le trou (7) s'étend d'un flanc au flanc opposé de la plaque de support (2).

25 5. Boîtier selon l'une quelconque des revendications précédentes, dans lequel le bloc d'encapsulation (4) entoure au moins partiellement la plaque de support (2).

30 6. Boîtier selon l'une quelconque des revendications précédentes, dans lequel la plaque de support (2) est munie, du côté du dispositif semi-conducteur (3), de pistes de connexion électrique (23, 25) qui s'étendent sous le dispositif semi-conducteur (3) et sont reliées à des plots de ce dernier (24, 22) et qui s'étendent au-delà du dispositif semi-conducteur (3) et sont reliées à des moyens de connexion électrique extérieure (31, 34).

7. Boîtier selon la revendication 6, dans lequel les moyens de connexion électrique extérieure comprennent des vias de connexion électrique (31, 34) traversant le bloc d'encapsulation (4).

5 8. Boîtier selon l'une quelconque des revendications précédentes, dans lequel le dispositif semi-conducteur (3) comprend au moins un élément optique récepteur principal (11) et au moins un élément optique émetteur (13), qui sont situés du côté de la plaque de support (2) et de part et d'autre dudit trou (7) rempli de matière opaque.

10 9. Boîtier selon la revendication 8, dans lequel l'élément optique récepteur principal (11) et l'élément optique émetteur (13) sont formés dans des puces distinctes (9, 10).

15 10. Boîtier selon la revendication 8, comprenant une couche opaque (40) sur la face avant de la plaque de support (2) opposée au dispositif semi-conducteur, cette couche opaque présentant des ouvertures dans cette couche en face de l'élément optique récepteur principal (11) et de l'élément optique émetteur (13).

20 11. Boîtier selon la revendication 8, dans lequel le dispositif semi-conducteur (3) comprend un élément optique récepteur secondaire (12) placé du même côté dudit trou (7) que ledit élément optique émetteur (13).

12. Boîtier selon les revendications 10 et 11, dans lequel la couche opaque (40) s'étend devant l'élément optique récepteur secondaire (12).

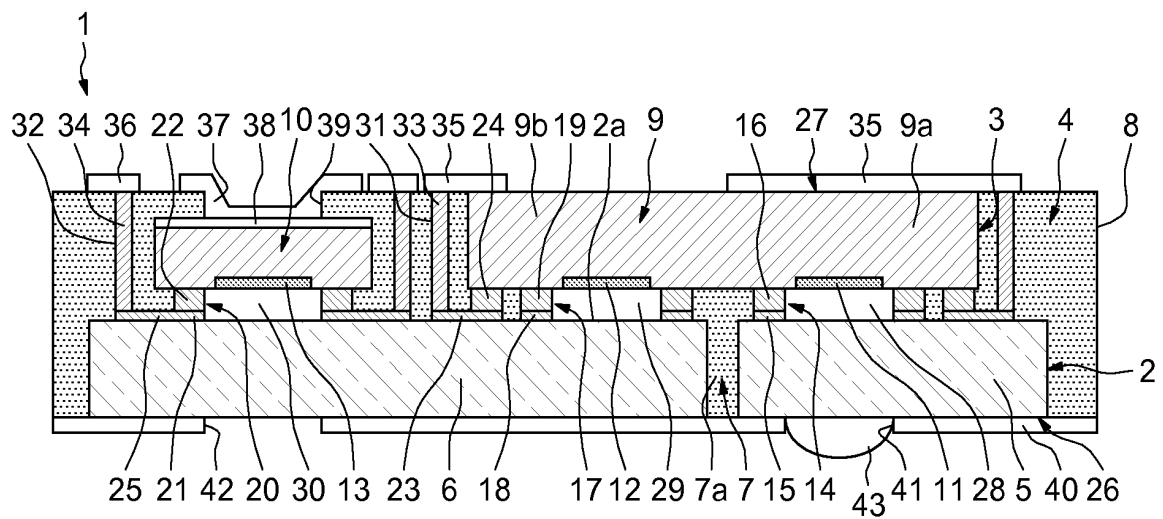
25 13. Boîtier selon l'une quelconque des revendications 1 à 7, dans lequel le dispositif semi-conducteur (3) comprend au moins un élément optique récepteur principal (11) et au moins un élément optique récepteur secondaire (12), qui sont situés du côté de la plaque de support (2) et de part et d'autre dudit trou (7) rempli de matière opaque.

30 14. Boîtier selon la revendication 8, comprenant une couche opaque (40) sur la face avant de la plaque de support (2) opposée au dispositif semi-conducteur, cette couche opaque présentant des ouvertures (41, 61) dans cette couche opaque situées en face de l'élément optique récepteur principal (11) et de l'élément optique récepteur secondaire (13).

15. Boîtier selon la revendication 13, dans lequel l'élément optique récepteur principal (11) et l'élément optique récepteur secondaire (12) sont formés dans une puce unique (9).

5 16. Boîtier selon l'une quelconque des revendications précédentes, comprenant des barrières (14, 17, 20) s'étendant entre le dispositif semi-conducteur (3) et la plaque de support (2) et respectivement autour desdits éléments optiques (11, 12, 13).

10 17. Téléphone portable comprenant, intérieurement, un boîtier selon l'une quelconque des revendications précédentes, dans lequel la coque du téléphone présente au moins une ouverture située en face d'au moins l'un desdits éléments optiques.

FIG.1

2/6
FIG.2

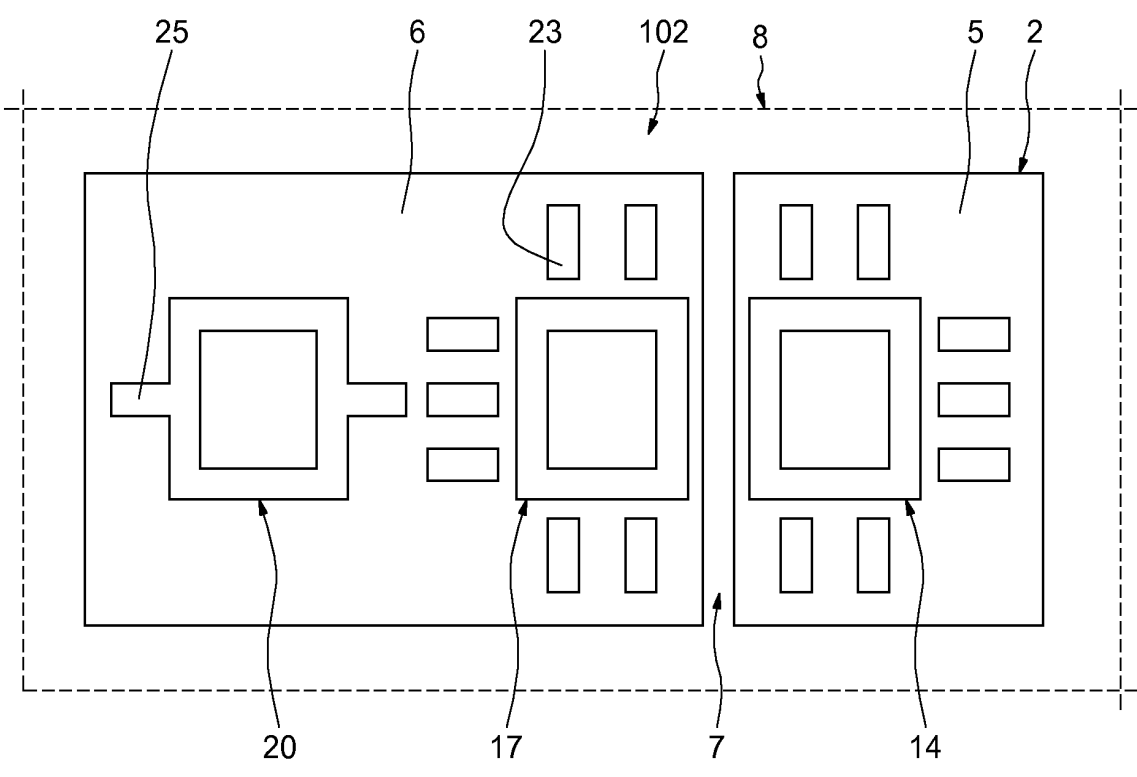
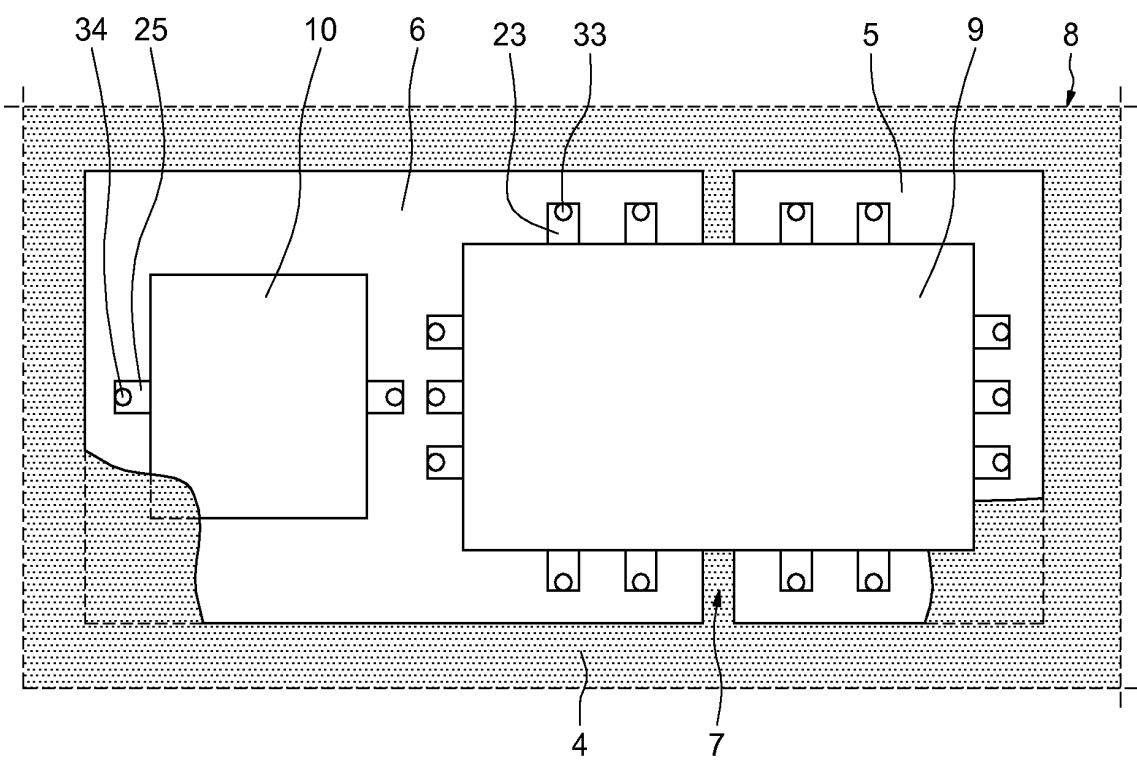


FIG.3



3/6
FIG.4

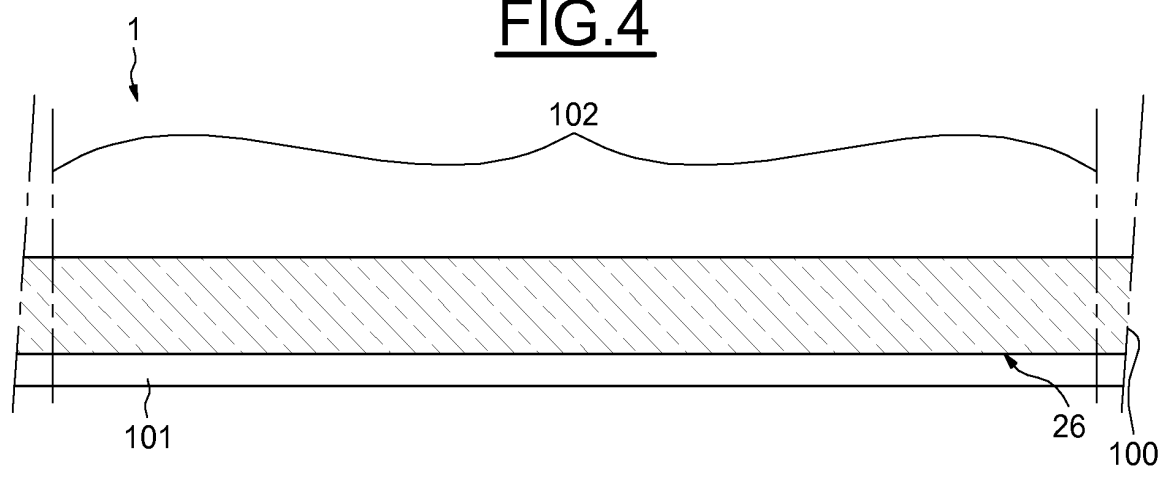


FIG.5

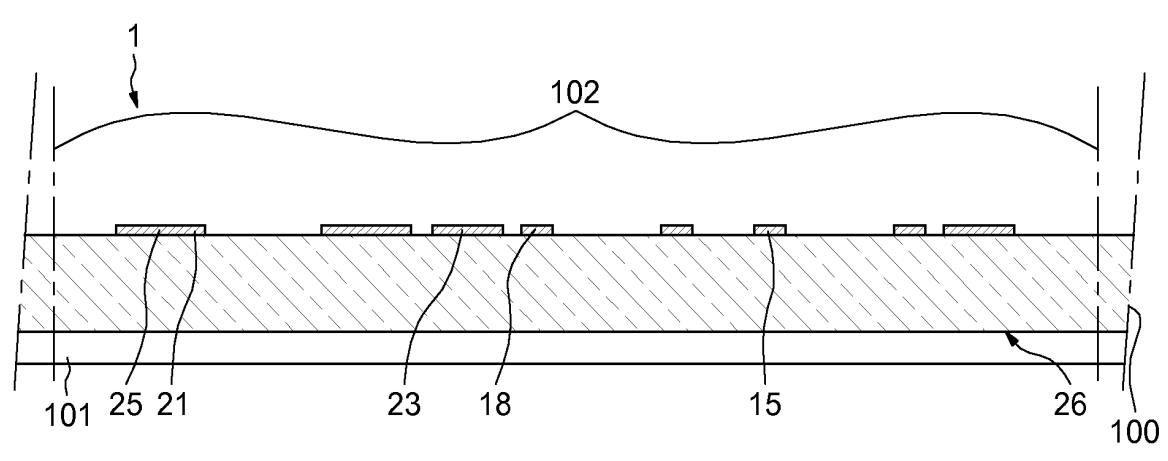
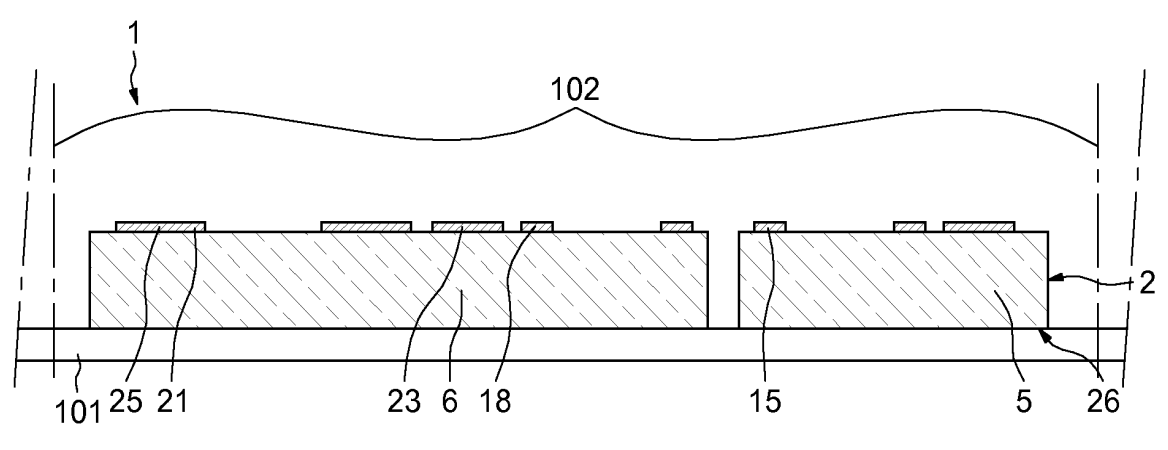


FIG.6



5/6
FIG.10

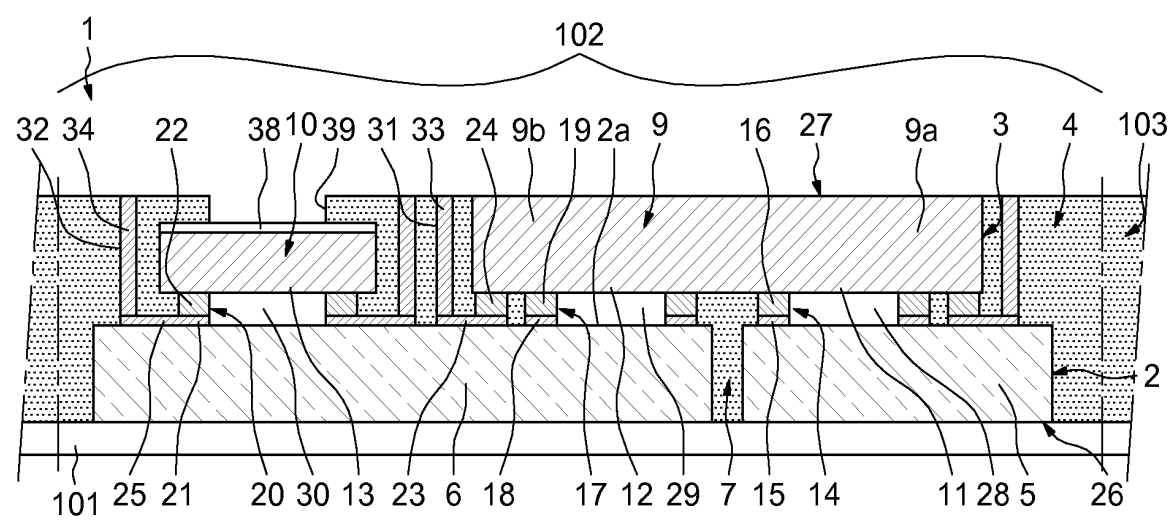


FIG.11

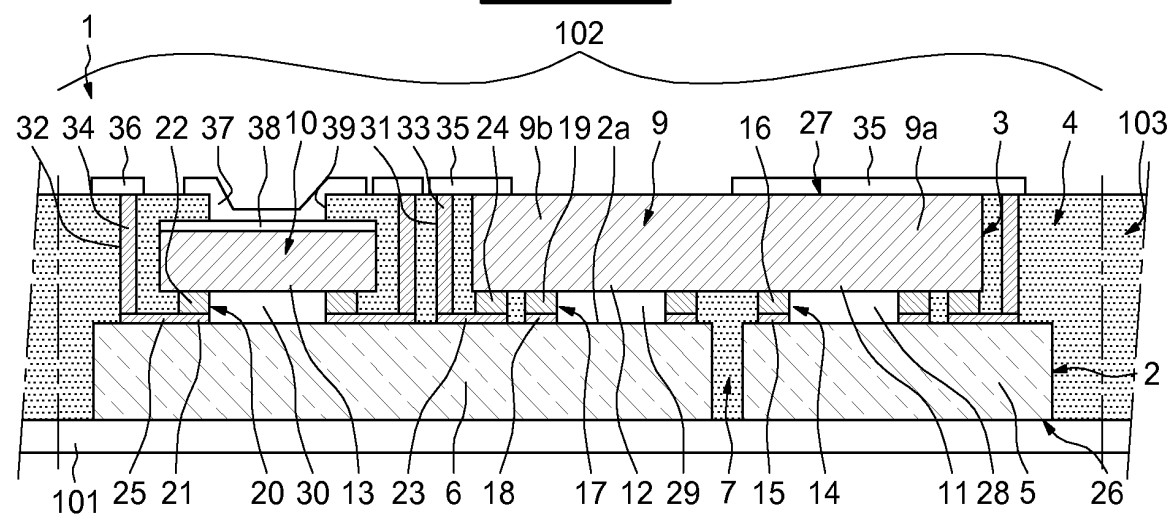
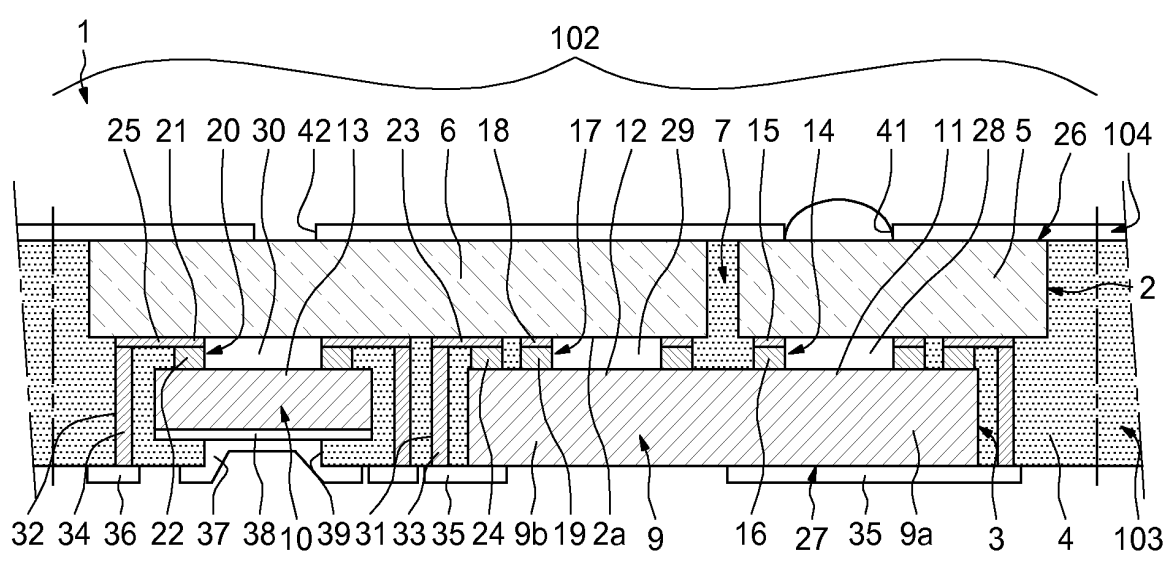


FIG.12



6/6
FIG.13

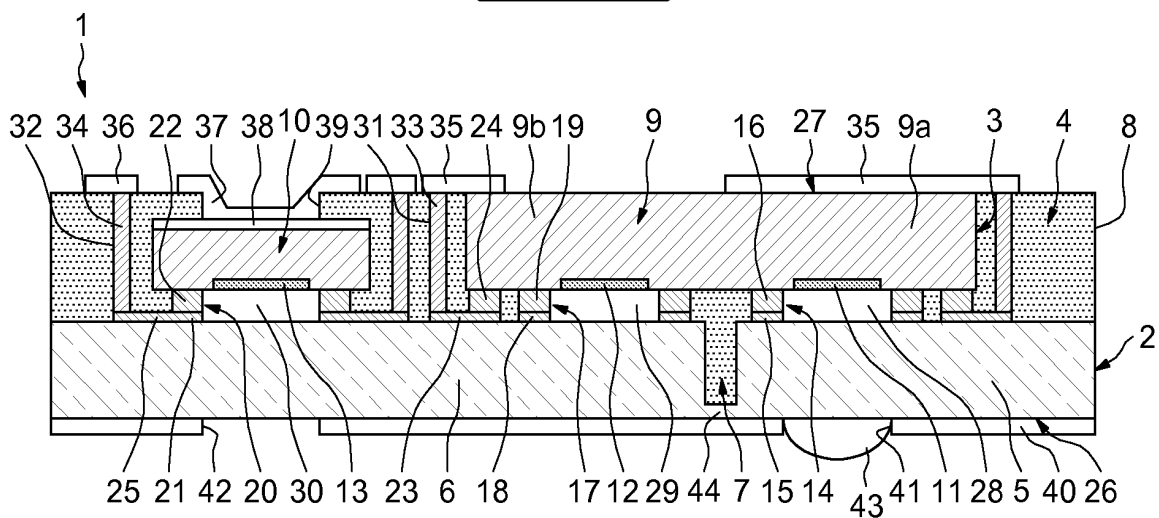


FIG.14

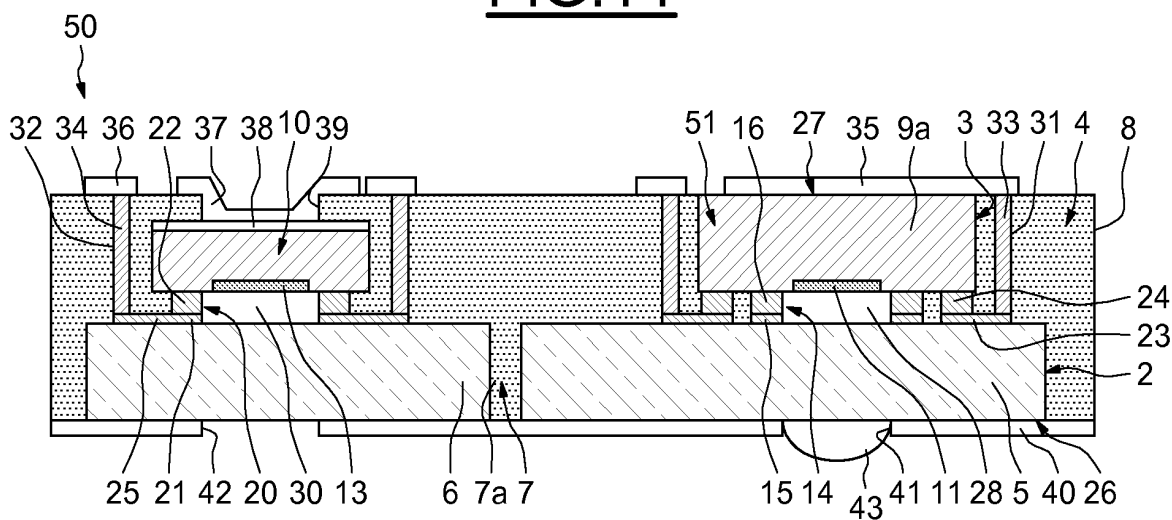
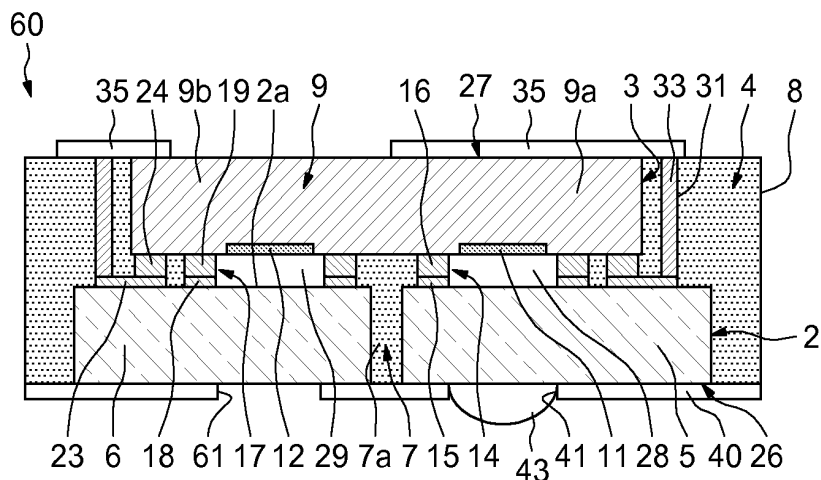


FIG.15





**RAPPORT DE RECHERCHE
PRÉLIMINAIRE**

N° d'enregistrement
national

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

FA 749009
FR 1152824

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
X	EP 2 261 977 A1 (STMICROELECTRONICS GRENOBLE SA [FR]) 15 décembre 2010 (2010-12-15)	1-5, 13-16	H01L31/0203 H01L31/0232 H04M1/725
Y	* alinéa [0051]; figure 2a * * alinéas [0085] - [0088], [0091]; figures 4a,4b,4c *	8-12,17	
Y	----- US 2011/057129 A1 (YAO YUFENG [SG] ET AL) 10 mars 2011 (2011-03-10) * le document en entier *	8-12,17	
A	----- US 2007/138395 A1 (LANE WILLIAM A [IE] ET AL) 21 juin 2007 (2007-06-21) * alinéas [0045] - [0047]; figure 8 *	12	
A	----- EP 1 244 151 A2 (CANON KK [JP]) 25 septembre 2002 (2002-09-25) * abrégé; figures 1a,1b *	1	
			DOMAINES TECHNIQUES RECHERCHÉS (IPC)
			H01L
		Date d'achèvement de la recherche	Examineur
		1 novembre 2011	Rodríguez-Gironés, M
CATÉGORIE DES DOCUMENTS CITÉS		T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant	
X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire			

**ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE
RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 1152824 FA 749009**

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.

Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du **01-11-2011**

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
EP 2261977	A1	15-12-2010	WO 2010142648 A1	16-12-2010
US 2011057129	A1	10-03-2011	DE 102010040011 A1	17-03-2011
US 2007138395	A1	21-06-2007	CN 101563591 A	21-10-2009
			EP 2076744 A1	08-07-2009
			WO 2008046861 A1	24-04-2008
			JP 2010507083 A	04-03-2010
EP 1244151	A2	25-09-2002	CN 1383215 A	04-12-2002
			KR 20020075262 A	04-10-2002
			KR 20040103857 A	09-12-2004
			TW 554544 B	21-09-2003
			US 2002163054 A1	07-11-2002