(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 4 月 30 日(30.04.2015)

WIPO | PCT

(10) 国際公開番号
WO 2015/060013 A1

(51) 国際特許分類:
H01L 31/0216 (2014.01) *H01L 31/18* (2006.01)

(21) 国際出願番号: PCT/JP2014/072686

(22) 国際出願日: 2014 年 8 月 29 日(29.08.2014)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2013-222803 2013 年 10 月 25 日(25.10.2013) JP

(71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町２２番２２号 Osaka (JP).

(72) 発明者: 木本　賢治(KIMOTO Kenji). 小出　直城(KOIDE Naoki).

(74) 代理人: 川上　桂子, 外(KAWAKAMI Keiko et al.); 〒5300004 大阪府大阪市北区堂島浜２丁目２番２８号堂島アクシスビル　インテリクス特許法律事務所 Osaka (JP).

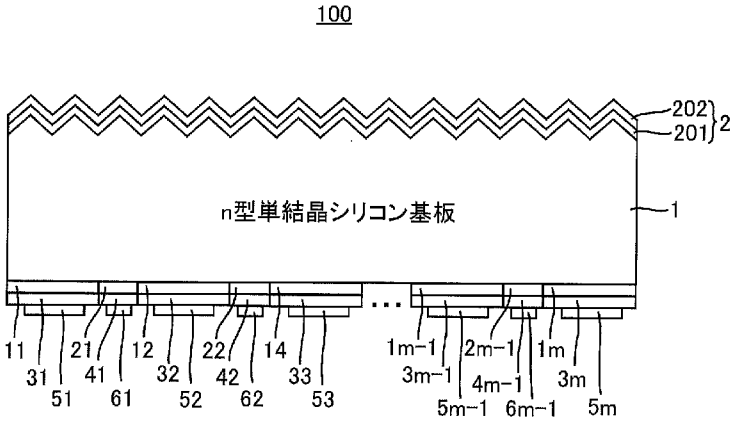
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: PHOTOELECTRIC CONVERSION ELEMENT

(54) 発明の名称 : 光電変換素子



1 n-type monocrystalline silicon substrate

(57) **Abstract**: A photoelectric conversion element (100) is provided with an n-type monocrystalline silicon substrate (1), amorphous thin films (2), i-type amorphous thin films (11 to 1m, and 21 to 2m-1), p-type amorphous thin films (31 to 3m), and n-type amorphous thin films (41 to 4m-1). The amorphous thin films (2) are provided adjacent to a surface of a light incident side of the n-type monocrystalline silicon substrate (1), and comprise amorphous thin films (201 and 202). The amorphous thin film (201) comprises a-Si, and the amorphous thin film (202) is provided more to the light incident side than the amorphous thin film (201) and comprises a-SiN_x ($0 < x < 0.85$). The i-type amorphous thin films (11 to 1m, and 21 to 2m-1) are provided adjacent to the rear face of the n-type monocrystalline silicon substrate (1), the p-type amorphous thin films (31 to 3m) are provided adjacent to the i-type amorphous thin films (11 to 1m), and the n-type amorphous thin films (41 to 4m-1) are provided adjacent to the i-type amorphous thin films (21 to 2m-1).

(57) 要約:

[続葉有]

WO 2015/060013 A1

光電変換素子１００は、ｎ型単結晶シリコン基板１と、非晶質薄膜２と、ｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１と、ｐ型非晶質薄膜３１～３ｍと、ｎ型非晶質薄膜４１～４ｍ－１とを備える。非晶質薄膜２は、ｎ型単結晶シリコン基板１の光入射側の表面に接して設けられ、非晶質薄膜２０１，２０２からなる。非晶質薄膜２０１は、ａ－ＳｉからなりＳｉ、非晶質薄膜２０２は、非晶質薄膜２０１よりも光入射側に設けられ、ａ－ＳｉＮ$_x$（０＜ｘ＜０．８５）からなる。ｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１は、ｎ型単結晶シリコン基板１の裏面に接して設けられ、ｐ型非晶質薄膜３１～３ｍは、ｉ型非晶質薄膜１１～１ｍに接して設けられ、ｎ型非晶質薄膜４１～４ｍ－１は、ｉ型非晶質薄膜２１～２ｍ－１に接して設けられる。

明　細　書

発明の名称 ： 光電変換素子

技術分野

[0001] この発明は、光電変換素子に関するものである。

背景技術

[0002] 太陽電池において、高い変換効率を得るためには、受光面側における光の反射を抑制すること、および受光面側のキャリア再結合を抑制することが重要である。このため、太陽電池の受光面側には、パッシベーション膜および反射防止膜が設けられる。反射防止膜がパッシベーション膜を兼ねる場合もある。

[0003] 例えば、特許文献１には、ヘテロ接合型の太陽電池が開示されている。特許文献１の太陽電池では、ｎ型単結晶シリコン基板の受光面側に、真性非晶質シリコンと、ｐ型非晶質シリコンと、透明導電膜が形成されている。このような構成の太陽電池では、非晶質シリコンがｎ型単結晶シリコン基板との界面における界面準位のパッシベーション効果が高いため、受光面側におけるキャリア再結合を抑制することができる。また、透明導電膜を反射防止膜として用いることもできる。

[0004] また、特許文献２には、バックコンタクト型太陽電池が開示されている。

[0005] バックコンタクト型太陽電池は、従来、受光面側にあったｐｎ接合および電極を裏面側に形成することで、受光面側の電極による影を無くし、太陽光をより吸収させることで、高効率を得る太陽電池である。

[0006] そして、この種の太陽電池においては、ｐｎ接合としてヘテロ接合を用いる太陽電池も提案されている（特許文献１）。この太陽電池は、半導体基板の裏面にｉ型アモルファスシリコン（ａ－Ｓｉ）およびｎ型ａ－Ｓｉを順次積層し、その積層したｉ型ａ－Ｓｉおよびｎ型ａ－Ｓｉの一部分を除去し、その除去した一部分にｉ型ａ－Ｓｉおよびｐ型ａ－Ｓｉを順次積層した構造からなる。

[0007] また、特許文献２の太陽電池の受光面側には、窒化シリコン層からなる反射防止層が形成されている。

特許文献1：特開平４－１３０６７１号公報

特許文献2：特開２０１０－８０８８７号公報

発明の開示

[0008] しかし、特許文献２の太陽電池のように、単結晶シリコン基板の光入射側の表面に直接窒化シリコン層を形成する場合は、特許文献１の太陽電池のように、非晶質シリコン膜を形成する場合に比べて高いパッシベーション特性が得られにくい。

[0009] また、特許文献１の太陽電池のように、単結晶シリコン基板の光入射側の表面を非晶質シリコン膜によってパッシベーションする場合、紫外光によって非晶質シリコン膜中のシリコン（Ｓｉ）と水素（Ｈ）との結合が切断され、パッシベーション特性が低下し、太陽電池が光劣化するという問題がある。

[0010] そこで、この発明の実施の形態によれば、光劣化を抑制可能な光電変換素子を提供する。

[0011] また、この発明の実施の形態によれば、光劣化を抑制可能な光電変換素子を備えた光電変換モジュールを提供する。

[0012] 更に、この発明の実施の形態によれば、光劣化を抑制可能な光電変換素子を備えた太陽光発電システムを提供する。

[0013] この発明の実施の形態によれば、光電変換素子は、半導体基板と、パッシベーション膜と、非晶質薄膜とを備える。パッシベーション膜は、半導体基板の光入射側の表面に設けられ、水素原子を含む。非晶質薄膜は、パッシベーション膜よりも光入射側に設けられる。そして、非晶質薄膜は、パッシベーション膜を構成する水素原子以外の原子と水素原子との結合エネルギー以上のエネルギーに対応する波長の光の少なくとも一部を吸収する。

[0014] この発明の実施の形態による光電変換素子においては、非晶質薄膜は、パッシベーション膜を構成する水素原子以外の原子と水素原子との結合エネル

ギー以上のエネルギーに対応する波長の光の少なくとも一部を吸収する。その結果、パッシベーション膜中においてパッシベーション膜を構成する水素原子以外の原子と水素原子との結合が切断され難くなり、欠陥の増加が抑制される。そして、紫外光を照射したときの開放電圧の低下が抑制される。

[0015] 従って、光電変換素子の光劣化を抑制できる。

[0016] 好ましくは、非晶質薄膜の光学的バンドギャップは、パッシベーション膜の光学的バンドギャップよりも大きい。

[0017] 非晶質薄膜による光の吸収を少なくして、短絡光電流を増加できる。

[0018] 好ましくは、非晶質薄膜は、パッシベーション膜の主要構成元素と、パッシベーション膜の光学的バンドギャップよりも大きい光学的バンドギャップに非晶質薄膜の光学的バンドギャップを設定するための所望の元素とを含む。

[0019] 非晶質薄膜は、パッシベーション膜の主要構成元素と、所望の元素とを含むので、所望の元素の材料ガスを追加するだけでパッシベーション膜に連続して非晶質薄膜を形成できる。その結果、非晶質薄膜とパッシベーション膜との界面における欠陥を低減できる。

[0020] 好ましくは、パッシベーション膜は、Ｓｉ－Ｈ結合を含み、波長は、３６５ｎｍ以下である。

[0021] パッシベーション膜中におけるＳｉ－Ｈ結合が切れ難くなり、半導体基板に対するパッシベーション特性を向上できる。

[0022] 好ましくは、非晶質薄膜は、シリコン窒化膜からなる。

[0023] 非晶質薄膜を反射防止膜としても機能させることができる。

[0024] 好ましくは、非晶質薄膜において、シリコン原子に対する窒素原子の組成比は、０よりも大きく、０．８５よりも小さい。

[0025] 非晶質薄膜の光吸収係数が大きくなり、非晶質薄膜は、より多くの紫外光を吸収する。その結果、パッシベーション膜中の欠陥の増加が効果的に抑制され、紫外光を照射したときの開放電圧の低下が効果的に抑制される。

[0026] 従って、窒素原子の組成比を制御することによって光電変換素子の光劣化

を効果的に抑制できる。

[0027] 好ましくは、非晶質薄膜において、シリコン原子に対する窒素原子の組成比は、０よりも大きく、０．７８以下である。

[0028] 非晶質薄膜の膜厚を所望の値に設定することによって、パッシベーション膜を構成する水素原子以外の原子と水素原子との結合エネルギー以上の大きいエネルギーに対応する波長の光を吸収する吸収層および反射防止膜として非晶質薄膜を機能させることができる。

[0029] 好ましくは、パッシベーション膜は、水素化アモルファスシリコンを含む。

[0030] 半導体基板に対するパッシベーション特性を更に向上できる。

[0031] 好ましくは、非晶質薄膜は、パッシベーション膜に接して配置され、所望の元素の組成比は、半導体基板側から光入射側に向かって大きくなっている。

[0032] 非晶質薄膜およびパッシベーション膜の屈折率が光入射側から半導体基板側へ向かって小さくなるように分布する。

[0033] 従って、紫外光を吸収してパッシベーション膜中の欠陥の増加を抑制できるとともに、光電変換素子の光入射側の表面における反射率を更に低減できる。

[0034] 好ましくは、所望の元素の組成比は、半導体基板側から光入射側に向かって階段状に大きくなっている。

[0035] 非晶質薄膜において反射率を低減するための屈折率分布を容易に実現できる。

[0036] 好ましくは、光電変換素子は、第１および第２の導電型薄膜を更に備える。第１の導電型薄膜は、半導体基板の光入射側の表面と反対側の裏面上に設けられ、半導体基板の導電型と反対の導電型を有する。第２の導電型薄膜は、半導体基板の光入射側の表面と反対側の裏面上に設けられるとともに第１の導電型薄膜が設けられていない領域の一部または全部に設けられ、半導体基板の導電型と同じ導電側を有する。

[0037] 半導体基板の裏面もパッシベーションされ、光電変換素子の特性を更に向上できる。

[0038] 好ましくは、光電変換素子は、第３の導電型薄膜を更に備える。第３の導電型薄膜は、第１および第２の導電型薄膜と半導体基板との間に配置され、実質的にｉ型の導電型を有する。

[0039] 半導体基板の裏面のパッシベーション特性を更に向上できる。

[0040] 好ましくは、半導体基板は、ｎ型単結晶シリコン基板であり、第１の導電型薄膜は、ｐ型非晶質シリコンであり、第２の導電型薄膜は、ｎ型非晶質シリコンである。

[0041] プラズマＣＶＤ法等の低温プロセスで光電変換素子を作製でき、ｎ型単結晶シリコン基板の熱歪を低減してキャリア特性の低下を抑制できる。

[0042] この発明の実施の形態によれば、光電変換モジュールは、請求項１から請求項１３のいずれか１項に記載の光電変換素子を備える。

[0043] 光電変換モジュールの信頼性を高くできる。

[0044] この発明の実施の形態によれば、太陽光発電システムは、請求項１４に記載の光電変換モジュールを備える。

[0045] 太陽光発電システムの信頼性を高くできる。

[0046] この発明の実施の形態による光電変換素子においては、非晶質薄膜は、パッシベーション膜を構成する水素原子以外の原子と水素原子との結合エネルギー以上のエネルギーに対応する波長の光の少なくとも一部を吸収する。その結果、パッシベーション膜中においてパッシベーション膜を構成する水素原子以外の原子と水素原子との結合が切断され難くなり、欠陥の増加が抑制される。そして、紫外光を照射したときの開放電圧の低下が抑制される。

[0047] 従って、光電変換素子の光劣化を抑制できる。

[0048] また、この発明の実施の形態によれば、光電変換モジュールおよび太陽光発電システムは、光劣化の少ない光電変換素子を備える。

[0049] 従って、光電変換モジュールおよび太陽光発電システムの信頼性を高くできる。

図面の簡単な説明

[0050] [図1]この発明の実施の形態１による光電変換素子の構成を示す断面図である。

[図2]図１に示す光電変換素子の製造方法を示す第１の工程図である。

[図3]図１に示す光電変換素子の製造方法を示す第２の工程図である。

[図4]図１に示す光電変換素子の製造方法を示す第３の工程図である。

[図5]ａ－ＳｉＮ$_x$の吸収係数と窒素原子の組成比との関係を示す図である。

[図6]ａ－ＳｉＮ$_x$の透過率と窒素原子の組成比との関係を示す図である。

[図7]波長３６５ｎｍの光の透過率が９０％となるａ－ＳｉＮ$_x$の膜厚と窒素原子の組成比との関係を示す図である。

[図8]透過率が９０％となるａ－ＳｉＮ$_x$の膜厚と窒素原子の組成比との関係を示す図である。

[図9]光電変換素子の光照射試験の結果を示す図である。

[図10]厚み方向の窒素原子の組成比の分布を示す図である。

[図11]実施の形態２による光電変換素子の構成を示す断面図である。

[図12]図１１に示す光電変換素子を製造するための一部の工程図である。

[図13]図１１に示す光電変換素子を製造するための一部の工程図である。

[図14]実施の形態３による光電変換素子の構成を示す断面図である。

[図15]図１４に示す光電変換素子を製造するための一部の工程図である。

[図16]図１４に示す光電変換素子を製造するための一部の工程図である。

[図17]実施の形態４による光電変換素子の構成を示す断面図である。

[図18]図１７に示す光電変換素子を製造するための一部の工程図である。

[図19]図１７に示す光電変換素子を製造するための一部の工程図である。

[図20]実施の形態５による光電変換素子の構成を示す断面図である。

[図21]図２０に示す光電変換素子の製造方法を示す第１の工程図である。

[図22]図２０に示す光電変換素子の製造方法を示す第２の工程図である。

[図23]図２０に示す光電変換素子の製造方法を示す第３の工程図である。

[図24]図２０に示す光電変換素子の製造方法を示す第４の工程図である。

[図25]実施の形態６による光電変換素子の構成を示す断面図である。

[図26]実施の形態７による光電変換素子の構成を示す断面図である。

[図27]図２６に示す光電変換素子の製造方法を示す第１の工程図である。

[図28]図２６に示す光電変換素子の製造方法を示す第２の工程図である。

[図29]図２６に示す光電変換素子の製造方法を示す第３の工程図である。

[図30]図２６に示す光電変換素子の製造方法を示す第４の工程図である。

[図31]実施の形態８による光電変換素子の構成を示す断面図である。

[図32]実施の形態９による光電変換素子の構成を示す断面図である。

[図33]この実施の形態による光電変換素子を備える光電変換モジュールの構成を示す概略図である。

[図34]この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。

[図35]図３４に示す光電変換モジュールアレイの構成を示す概略図である。

[図36]この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。

発明を実施するための最良の形態

[0051] 本発明の実施の形態について図面を参照しながら詳細に説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰返さない。

[0052] この明細書において、「非晶質相」とは、シリコン（Ｓｉ）原子等がランダムに配列された状態を言う。また、「非晶質薄膜」とは、少なくとも非晶質相を含む薄膜を意味し、完全に非晶質相からなる場合、および結晶相と非晶質相との両方を含んでなる場合も含む。そして、「非晶質薄膜」とは、完全に非晶質相（非晶質シリコン）からなる場合と非晶質シリコン中に、微結晶シリコン、または、結晶シリコン基板から成長した結晶シリコン等の結晶相を含む場合も含む。更に、アモルファスシリコンを「ａ－Ｓｉ」と表記するが、この表記は、実際には、水素（Ｈ）原子が含まれていることを意味する。アモルファスシリコンカーバイド（ａ－ＳｉＣ）、アモルファスシリコンオキサイド（ａ－ＳｉＯ）、アモルファスシリコンナイトライド（ａ－Ｓ

ｉＮ）、アモルファスシリコンオキサイドナイトライド（ａ－ＳｉＯＮ）、アモルファスシリコンカーボンナイトライド（ａ－ＳｉＣＮ）、アモルファスシリコンゲルマニウム（ａ－ＳｉＧｅ）およびアモルファスゲルマニウム（ａ－Ｇｅ）についても、同様に、Ｈ原子が含まれていることを意味し、完全に非晶質相からなる場合と、非晶質相と結晶相との両方を含む場合も含む。

[0053] ［実施の形態１］

図１は、この発明の実施の形態１による光電変換素子の構成を示す断面図である。図１を参照して、この発明の実施の形態１による光電変換素子１００は、ｎ型単結晶シリコン基板１と、非晶質薄膜２と、ｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１（ｍは２以上の整数）と、ｐ型非晶質薄膜３１～３ｍと、ｎ型非晶質薄膜４１～４ｍ－１と、電極５１～５ｍ，６１～６ｍ－１とを備える。

[0054] ｎ型単結晶シリコン基板１は、例えば、（１００）の面方位および０．１～１０Ω・ｃｍの比抵抗を有する。また、ｎ型単結晶シリコン基板１は、例えば、５０～３００μｍの厚みを有し、好ましくは、８０～２００μｍの厚みを有する。そして、ｎ型単結晶シリコン基板１は、光入射側の表面がテクスチャ化されている。

[0055] 非晶質薄膜２は、ｎ型単結晶シリコン基板１の光入射側の表面に接してｎ型単結晶シリコン基板１上に設けられる。そして、非晶質薄膜２は、非晶質薄膜２０１，２０２からなる。

[0056] 非晶質薄膜２０１は、少なくとも非晶質相を含み、例えば、ａ－Ｓｉからなる。そして、微結晶シリコン等の結晶相が非晶質薄膜２０１に含まれていてもよい。また、非晶質薄膜２０１は、例えば、１ｎｍ～２０ｎｍの膜厚を有する。そして、非晶質薄膜２０１は、ｎ型単結晶シリコン基板１の光入射側の表面に接してｎ型単結晶シリコン基板１上に設けられ、ｎ型単結晶シリコン基板１をパッシベーションする。

[0057] 非晶質薄膜２０２は、少なくとも非晶質相を含み、例えば、ａ－ＳｉＮ$_x$（

ｘは、０＜ｘ＜０．８５を満たす実数）からなる。そして、微結晶シリコン等の結晶相が非晶質薄膜２０２に含まれていてもよい。また、非晶質薄膜２０２は、非晶質薄膜２０１よりも光入射側に配置され、非晶質薄膜２０１に接する。更に、非晶質薄膜２０２は、後述するように、各組成比ｘに対応する膜厚を有する。そして、非晶質薄膜２０２は、光電変換素子１００に入射される光のうち、Ｓｉ－Ｈ結合の結合エネルギー（３．４ｅＶ）以上のエネルギーを有する光、即ち、３６５ｎｍ以下の波長を有する光（以下、「紫外光」と呼ぶ。）の少なくとも一部を吸収する。

[0058] ｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１の各々は、少なくとも非晶質相を含み、ｎ型単結晶シリコン基板１の光入射側と反対側の裏面に接して設けられる。ｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１の各々は、例えば、ｉ型ａ－Ｓｉからなり、膜厚は、例えば、１０ｎｍである。そして、微結晶シリコン等の結晶相がｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１の各々に含まれていてもよい。

[0059] ｐ型非晶質薄膜３１～３ｍは、それぞれ、ｉ型非晶質薄膜１１～１ｍに接して設けられる。そして、ｐ型非晶質薄膜３１～３ｍの各々は、少なくとも非晶質相を含み、例えば、ｐ型ａ－Ｓｉからなる。微結晶シリコン等の結晶相がｐ型非晶質薄膜３１～３ｍの各々に含まれていてもよい。また、ｐ型非晶質薄膜３１～３ｍの各々は、例えば、１０ｎｍの膜厚を有する。更に、ｐ型非晶質薄膜３１～３ｍは、ｎ型単結晶シリコン基板１の面内方向において所望の間隔で配置される。更に、ｐ型非晶質薄膜３１～３ｍの各々におけるボロン（Ｂ）濃度は、例えば、$1\times10^{20}cm^{-3}$である。

[0060] ｎ型非晶質薄膜４１～４ｍ－１は、それぞれ、ｉ型非晶質薄膜２１～２ｍ－１に接して設けられる。そして、ｎ型非晶質薄膜４１～４ｍ－１の各々は、少なくとも非晶質相を含み、例えば、ｎ型ａ－Ｓｉからなる。また、ｎ型非晶質薄膜４１～４ｍ－１の各々は、例えば、１０ｎｍの膜厚を有する。微結晶シリコン等の結晶相がｎ型非晶質薄膜４１～４ｍ－１の各々に含まれていてもよい。更に、ｎ型非晶質薄膜４１～４ｍ－１の各々におけるリン（Ｐ

）濃度は、例えば、１×１０^{20}ｃｍ$^{-3}$である。

[0061] 電極５１～５ｍは、それぞれ、ｐ型非晶質薄膜３１～３ｍに接して設けられる。電極６１～６ｍ－１は、それぞれ、ｎ型非晶質薄膜４１～４ｍ－１に接して設けられる。そして、電極５１～５ｍ，６１～６ｍ－１の各々は、例えば、銀（Ａｇ）からなる。

[0062] ｐ型非晶質薄膜３１～３ｍおよびｎ型非晶質薄膜４１～４ｍ－１は、図１の紙面に垂直な方向において同じ長さを有する。そして、ｐ型非晶質薄膜３１～３ｍの全体の面積がｎ型単結晶シリコン基板１の面積に占める割合である面積占有率は、例えば、５０～９５％であり、ｎ型非晶質薄膜４１～４ｍ－１の全体の面積がｎ型単結晶シリコン基板１の面積に占める割合である面積占有率は、例えば、５～５０％である。

[0063] このように、ｐ型非晶質薄膜３１～３ｍの面積占有率をｎ型非晶質薄膜４１～４ｍ－１の面積占有率よりも大きくするのは、ｎ型単結晶シリコン基板１中で光励起された電子および正孔がｐｎ接合（ｐ型非晶質薄膜３１～３ｍ／ｎ型単結晶シリコン基板１）によって分離され易くし、光励起された電子および正孔の発電への寄与率を高くするためである。

[0064] 図２～図４は、それぞれ、図１に示す光電変換素子１００の製造方法を示す第１～第３の工程図である。

[0065] 光電変換素子１００の製造方法について説明する。光電変換素子１００に用いる非晶質薄膜２は、主に、プラズマＣＶＤ装置を用いてプラズマＣＶＤ（Ｃｈｅｍｉｃａｌ　Ｖａｐｏｕｒ　Ｄｅｐｏｓｉｔｉｏｎ）法によって成膜される。

[0066] プラズマＣＶＤ装置は、例えば、１３．５６ＭＨｚのＲＦ電力を整合器を介して平行平板電極に印加するＲＦ電源を備える。

[0067] 光電変換素子１００の製造が開始されると、ｎ型単結晶シリコン基板１をエタノール等で超音波洗浄して脱脂し（図２の工程（ａ）参照）、ｎ型単結晶シリコン基板１の表面をアルカリを用いて化学的に異方性エッチングし、ｎ型単結晶シリコン基板１の表面をテクスチャ化する（図２の工程（ｂ）参

照）。

[0068] その後、ｎ型単結晶シリコン基板１をフッ酸中に浸漬してｎ型単結晶シリコン基板１の表面に形成された自然酸化膜を除去するとともに、ｎ型単結晶シリコン基板１の表面を水素で終端する。

[0069] ｎ型単結晶シリコン基板１の洗浄が終了すると、ｎ型単結晶シリコン基板１をプラズマＣＶＤ装置の反応室に入れる。

[0070] そして、シラン（SiH_4）ガスを反応室に流し、反応室の圧力を、例えば、３０～６００Ｐａに設定し、基板温度を、例えば、１００～３００℃に設定する。その後、ＲＦ電源によってＲＦパワーを整合器を介して平行平板電極に印加する。これによって、反応室内でプラズマが発生し、ａ－Ｓｉからなる非晶質薄膜２０１がｎ型単結晶シリコン基板１の光入射側の表面（＝テクスチャ構造が形成された表面）上に堆積される（図２の工程（ｃ）参照）。

[0071] 非晶質薄膜２０１の膜厚が１０ｎｍになると、ＲＦパワーを停止し、SiH_4ガスとアンモニア（NH_3）ガスとの流量比NH_3／SiH_4が、例えば、０～２０、好ましくは、０～２になるようにSiH_4ガスおよびNH_3ガスを反応室に流す。そして、反応室の圧力を、例えば、３０～６００Ｐａに設定し、ＲＦ電源によってＲＦパワーを整合器を介して平行平板電極に印加する。これにより、ａ－SiN_x（$0<x<0.85$）からなる非晶質薄膜２０２が非晶質薄膜２０１上に堆積される（図２の工程（ｄ）参照）。その結果、非晶質薄膜２がｎ型単結晶シリコン基板１の光入射側の表面上に形成される。

[0072] その後、非晶質薄膜２／ｎ型単結晶シリコン基板１をプラズマＣＶＤ装置から取り出し、ｎ型単結晶シリコン基板１の裏面（非晶質薄膜２が形成された面と反対側の表面）上に薄膜が堆積可能なように非晶質薄膜２／ｎ型単結晶シリコン基板１をプラズマＣＶＤ装置に入れる。

[0073] そして、SiH_4ガスを反応室に流し、反応室の圧力を、例えば、３０～６００Ｐａに設定するとともに、基板温度を、例えば、１００～３００℃に設

定し、ＲＦ電源によってＲＦパワーを整合器を介して平行平板電極に印加する。これによって、ｉ型ａ－Ｓｉからなるｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１がｎ型単結晶シリコン基板１上に堆積される。その後、SiH_4ガスおよびジボラン（B_2H_6）ガスを反応室に流し、反応室の圧力を、例えば、３０～６００Ｐａに設定するとともに、ＲＦ電源によってＲＦパワーを整合器を介して平行平板電極に印加する。これによって、ｐ型ａ－Ｓｉからなるｐ型非晶質薄膜２０がｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１上に堆積される（図３の工程（ｅ）参照）。

[0074] その後、SiH_4ガスおよびNH_3ガスを反応室に流し、反応室の圧力を、例えば、３０～６００Ｐａに設定するとともに、ＲＦ電源によってＲＦパワーを整合器を介して平行平板電極に印加する。これによって、ａ－ＳｉＮからなる被覆層がｐ型非晶質薄膜２０上に形成される。なお、被覆層は、酸化シリコンからなっていてもよい。そして、フォトリソグラフィ法を用いて被覆層上にレジストパターンを形成後、フッ酸等を用いてレジスト開口部の被覆層をエッチングすることにより、所望の間隔に配置された被覆層３０をｐ型非晶質薄膜２０上に形成する（図３の工程（ｆ）参照）。

[0075] 引き続いて、レジスト３０’および被覆層３０をマスクとしてｐ型非晶質薄膜２０をドライエッチングまたはウェットエッチングによってエッチングし、ｐ型非晶質薄膜３１～３ｍを形成する（図３の工程（ｇ）参照）。その後、レジスト３０’を除去する。

[0076] ｐ型非晶質薄膜３１～３ｍを形成すると、SiH_4ガスおよびフォスフィン（PH_3）ガスを反応室に流し、反応室の圧力を、例えば、３０～６００Ｐａに設定するとともに、ＲＦ電源によってＲＦパワーを整合器を介して平行平板電極に印加する。これによって、ｎ型ａ－Ｓｉからなるｎ型非晶質薄膜４１～４ｍ－１がそれぞれｉ型非晶質薄膜２１～２ｍ－１に接してｉ型非晶質薄膜２１～２ｍ－１上に堆積されるとともに、ｎ型ａ－Ｓｉからなるｎ型非晶質薄膜４０が被覆層３０上に堆積される（図３の工程（ｈ）参照）。

[0077] ｎ型非晶質薄膜４１～４ｍ－１がｉ型非晶質薄膜２１～２ｍ－１上に堆積

されると、非晶質薄膜２／ｎ型単結晶シリコン基板１／ｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１／ｐ型非晶質薄膜３１～３ｍおよびｎ型非晶質薄膜４１～４ｍ－１／被覆層３０／ｎ型非晶質薄膜４０をプラズマＣＶＤ装置から取り出す。

[0078] そして、例えば、フッ酸等を用いて被覆層３０をエッチングによって除去する。これによって、ｎ型非晶質薄膜４０がリフトオフによって除去される（図４の工程（ｉ）参照）。

[0079] 引き続いて、ｎ型非晶質薄膜４１～４ｍ－１およびｐ型非晶質薄膜３１～３ｍの全面にＡｇを蒸着し、その蒸着したＡｇをフォトリソグラフィおよびエッチングによってパターンニングし、電極５１～５ｍ，６１～６ｍ－１を形成する。これによって、光電変換素子１００が完成する（図４の工程（ｊ）参照）。

[0080] 図５は、ａ－ＳｉＮ$_x$の吸収係数と窒素原子の組成比との関係を示す図である。図５において、縦軸は、ａ－ＳｉＮ$_x$の吸収係数を表わし、横軸は、窒素原子の組成比ｘを表わす。なお、組成比ｘは、オージェ分光法により測定された。また、図５に示す吸収係数は、実験によって得られた３６５ｎｍの波長λにおけるａ－ＳｉＮ$_x$の吸収係数である。Ｓｉ－Ｈの結合エネルギーは、３．４ｅＶであり、３６５ｎｍ以下の波長を有する光が非晶質薄膜２０１に照射されると、Ｓｉ－Ｈ結合が切れやすくなり、光劣化を起こす。ここで、３６５ｎｍにおけるａ－ＳｉＮ$_x$の吸収係数を用いたのは、測定の結果、吸収係数は、光の波長が短いほど大きくなったことから、３６５ｎｍにおけるａ－ＳｉＮ$_x$の吸収係数によって３６５ｎｍ以下の波長の光が非晶質薄膜２０１を構成するａ－Ｓｉに到達しない度合いを知ることができるからである。つまり、非晶質薄膜２０１を構成するａ－Ｓｉ中のＳｉ－Ｈ結合が３６５ｎｍ以下の波長の光によって切断されない度合いを知ることができるからである。

[0081] 図５を参照して、ａ－ＳｉＮ$_x$の吸収係数は、窒素原子の組成比ｘが０．８５以上の範囲では、３．１×１０^3（ｃｍ$^{-1}$）以下であるが、窒素原子の組成

比ｘが０．８５よりも小さくなると急激に大きくなり、０．６５１≦ｘ≦０．７８の範囲では、２．５０×10^4（cm^{-1}）～５．２９×10^4（cm^{-1}）である。従って、窒素原子の組成比ｘが０．８５よりも小さくなると、ａ－ＳｉＮ$_x$の吸収係数は、著しく大きくなる。

[0082] 図６は、ａ－ＳｉＮ$_x$の透過率と窒素原子の組成比との関係を示す図である。図６において、縦軸は、ａ－ＳｉＮ$_x$の透過率を表わし、横軸は、窒素原子の組成比ｘを表わす。なお、図６に示す透過率は、波長３６５ｎｍにおける吸収係数を用いて計算した波長３６５ｎｍにおけるａ－ＳｉＮ$_x$の透過率であり、ａ－ＳｉＮ$_x$の膜厚は、１００ｎｍである。

[0083] 図６を参照して、ａ－ＳｉＮ$_x$の透過率は、窒素原子の組成比ｘが０．８５～１．０６２の範囲では、９６．９５（％）～１００（％）であるが、窒素原子の組成比ｘが０．８５よりも小さくなると、急激に小さくなり、窒素原子の組成比ｘが０．６５１～０．７８の範囲では、５８．９（％）～７７．９２（％）である。

[0084] このように、０．８５よりも小さい組成比ｘに対して、ａ－ＳｉＮ$_x$の透過率が急激に低下するのは、図５に示すように、組成比ｘが０．８５よりも小さくなると、ａ－ＳｉＮ$_x$の吸収係数が急激に大きくなるからである。

[0085] 図７は、波長３６５ｎｍの光の透過率が９０％となるａ－ＳｉＮ$_x$の膜厚と窒素原子の組成比との関係を示す図である。

[0086] 図７において、縦軸は、波長３６５ｎｍの光の透過率が９０（％）になるときのａ－ＳｉＮ$_x$の膜厚を表わし、横軸は、窒素原子の組成比ｘを表わす。なお、波長３６５ｎｍの光の透過率が９０（％）となるａ－ＳｉＮ$_x$の膜厚は、図５に示した波長３６５ｎｍの光に対する吸収係数を用いて計算したものである。

[0087] 図７を参照して、透過率が９０（％）になるときのａ－ＳｉＮ$_x$の膜厚は、窒素原子の組成比ｘが大きくなるに従って厚くなる。

[0088] そして、ａ－ＳｉＮ$_x$の透過率を９０（％）よりも低い値に設定するには、各組成比ｘに対して、図７に示す膜厚以上にａ－ＳｉＮ$_x$の膜厚を設定すれば

よい。従って、光電変換素子１００において、非晶質薄膜２０２の膜厚は、各組成比ｘに対して図７に示す膜厚以上に設定される。これによって、非晶質薄膜２０２（＝ａ－ＳｉＮ$_x$）は、波長３６５ｎｍ以下の波長を有する光を効率的に吸収できる。

[0089] 上述したように、ａ－ＳｉＮ$_x$の窒素原子の組成比ｘが０．８５よりも小さくなると、ａ－ＳｉＮ$_x$の吸収係数は、急激に大きくなるので、組成比ｘの範囲は、０＜ｘ＜０．８５が好ましい。

[0090] 組成比ｘが０＜ｘ≦０．７８の範囲である場合、ａ－ＳｉＮ$_x$の透過率が９０（％）になる膜厚は、１００ｎｍよりも薄い。一方、ａ－ＳｉＮ$_x$を反射防止膜として用いる場合、ａ－ＳｉＮ$_x$の膜厚は、一般的に１００ｎｍ程度に設定される。

[0091] その結果、組成比ｘが０＜ｘ≦０．７８の範囲である場合、ａ－ＳｉＮ$_x$の膜厚を、例えば、１００ｎｍに設定することによって、非晶質薄膜２０２は、紫外光を吸収する吸収層および反射防止膜として機能する。従って、組成比ｘの範囲は、０＜ｘ≦０．７８がより好ましい。なお、透過率が９０％以上となる膜厚のａ－ＳｉＮ$_x$（０＜ｘ≦０．７８）と任意の膜厚のａ－ＳｉＮ$_y$（ｙ＞０．７８）とを組み合わせて所望の反射率が得られるように膜厚を設定して非晶質薄膜２０２として用いてもよい。これにより、非晶質薄膜２０２によって、３６５ｎｍ以下の波長を有する光を効率的に吸収できるとともに、反射率を極めて小さくすることができる。

[0092] 図８は、透過率が９０％となるａ－ＳｉＮ$_x$の膜厚と窒素原子の組成比との関係を示す図である。

[0093] 図８において、縦軸は、透過率が９０％となるａ－ＳｉＮ$_x$の膜厚を表わし、横軸は、窒素原子の組成比ｘを表わす。また、黒菱形は、波長３６５ｎｍの光に対する透過率が９０％となるａ－ＳｉＮ$_x$の膜厚を示す実験値である。黒四角は、波長４００ｎｍの光に対する透過率が９０％となるａ－ＳｉＮ$_x$の膜厚を示す実験値である。曲線ｋ１は、次の式（１）を用いてフィッティングされた曲線である。

[0094] $y1=a_0+a_1\times x+a_2\times x^2+a_3\times x^3+a_4\times x^4$・・・（1）

なお、式（1）において、ｙ１は、ａ－ＳｉＮ$_x$の膜厚を表わし、a_0～a_4は、係数である。そして、係数a_0～a_4は、a_0＝２．５６３０２０６×１０^4、a_1＝－１．５０２３９３１×１０^5、a_2＝３．３００６１６２×１０^5、a_3＝－３．２２０１１６９×１０^5、a_4＝１．１７７９１１×１０^{5}である。

[0095] また、曲線ｋ２は、次の式（２）を用いてフィッティングされた曲線である。

[0096] $y2=b_0+b_1\times x+b_2\times x^2+b_3\times x^3+b_4\times x^4$・・・（2）

なお、式（２）において、ｙ２は、ａ－ＳｉＮ$_x$の膜厚を表わし、b_0～b_4は、係数である。そして、係数b_0～b_4は、b_0＝７．２４６３５３５×１０^4、b_1＝－４．２８２２１５１×１０^5、b_2＝９．４８４６３０４×１０^5、b_3＝－９．３３１４１９０×１０^5、b_4＝３．４４２９２７０×１０^{5}である。

[0097] 図８を参照して、曲線ｋ１は、波長３６５ｎｍの光に対する透過率が９０％となるａ－ＳｉＮ$_x$の膜厚を示す実験値とよく一致しており、曲線ｋ２は、波長４００ｎｍの光に対する透過率が９０％となるａ－ＳｉＮ$_x$の膜厚を示す実験値とよく一致している。

[0098] そして、図８において、点線で囲まれた領域ＲＥＧは、波長３６５ｎｍ以下の波長を有する光の透過率が９０％以下であり、かつ、波長４００ｎｍ以上の波長を有する光の透過率が９０％以上となる領域である。

[0099] 即ち、領域ＲＥＧは、３６５ｎｍ以下の波長を有する光を十分に吸収し、かつ、４００ｎｍ以上の波長を有する光を十分に透過する領域である。

[0100] 従って、領域ＲＥＧ内の組成比ｘと膜厚との関係を有するａ－ＳｉＮ$_x$からなる非晶質薄膜２０２を形成することにより、非晶質薄膜２０１の劣化を抑制して高い短絡電流を得ることができる。

[0101] 太陽光スペクトル（ＡＭ１．５）に含まれるフォトンのうち、波長４００ｎｍ以上の太陽光スペクトル（ＡＭ１．５）に含まれるフォトンの数は、約

９５％を占めるため、波長４００ｎｍの光の透過率を大きくすることにより、高い出力電流を得ることができる。

[0102] 図９は、光電変換素子１００の光照射試験の結果を示す図である。図９において、縦軸は、開放電圧（Ｖｏｃ）の変化率を表わし、横軸は、紫外光（ＵＶ）の照射時間を表わす。また、曲線ｋ３は、吸収係数が高いａ－ＳｉＮ$_x$（ｘ＝０．７８）を非晶質薄膜２０２として用いた場合の光電変換素子の光照射試験の結果を示し、曲線ｋ４は、吸収係数が低いａ－ＳｉＮ$_x$（ｘ＝１．０）を非晶質薄膜２０２として用いた場合の光電変換素子の光照射試験の結果を示し、曲線ｋ５は、紫外光（ＵＶ）を照射していない光電変換素子の経時変化を示す。なお、曲線ｋ４の光電変換素子と曲線ｋ５の光電変換素子は、紫外光の照射の有無を除いて、同条件で作製したものである。

[0103] なお、開放電圧（Ｖｏｃ）の変化率は、［（紫外光照射後のＶｏｃ）－（紫外光照射前のＶｏｃ）］／（紫外光照射前のＶｏｃ）によって求められた。従って、変化率の絶対値が大きいほど、開放電圧（Ｖｏｃ）の低下が大きいことを示す。

[0104] 図９を参照して、吸収係数が高いａ－ＳｉＮ$_x$を非晶質薄膜２０２として用いた場合、開放電圧（Ｖｏｃ）の変化率は、ＵＶ光を１００時間照射した後でも、－０．２５（％）である（曲線ｋ３参照）。

[0105] 一方、吸収係数が低いａ－ＳｉＮ$_x$を非晶質薄膜２０２として用いた場合、開放電圧（Ｖｏｃ）の変化率は、ＵＶ光を１００時間照射した後では、－１．８０（％）である（曲線ｋ４参照）。

[0106] また、曲線ｋ４の光電変換素子と同じ製造方法によって作製した光電変換素子にＵＶ光を照射しない場合、開放電圧（Ｖｏｃ）の変化率は、１００時間経過後で－０．１４（％）である（曲線ｋ５）。従って、曲線ｋ４が示す開放電圧（Ｖｏｃ）の低下は、経時変化の影響が極わずかであり、ＵＶ光の照射が主要因であることが分かる。

[0107] このように、吸収係数が高いａ－ＳｉＮ$_x$を非晶質薄膜２０２として用いることによって、ＵＶ光を照射した後の開放電圧（Ｖｏｃ）の低下率を非常に

小さくできることが実証された。

[0108] これは、吸収係数が高いａ－ＳｉＮ$_x$からなる非晶質薄膜２０２は、紫外光を吸収するので、非晶質薄膜２０１を構成するａ－Ｓｉに紫外光が到達する割合が減少し、ａ－Ｓｉ中のＳｉ－Ｈ結合が切れ難くなるので、非晶質薄膜２０１（＝ａ－Ｓｉ）中、および非晶質薄膜２０１（＝ａ－Ｓｉ）とｎ型単結晶シリコン基板１との界面における欠陥密度の増加が抑制され、開放電圧（Ｖｏｃ）の低下が抑制されたためであると考えられる。

[0109] 上述したように、ｎ型単結晶シリコン基板１の光入射側の表面上に非晶質薄膜２０１（＝ａ－Ｓｉ）と非晶質薄膜２０２（＝ａ－ＳｉＮ$_x$（０＜ｘ＜０．８５））とを順次積層することによって、ＵＶ光の照射による光電変換素子１００の開放電圧（Ｖｏｃ）の低下を抑制できることが分かった。

[0110] 従って、ｎ型単結晶シリコン基板１の光入射側の表面上に非晶質薄膜２を設けることによって、光電変換素子１００の光劣化を抑制できる。

[0111] 光電変換素子１００において、太陽光が非晶質薄膜２側から光電変換素子１００に照射されると、非晶質薄膜２の非晶質薄膜２０２は、波長３６５ｎｍ以下の光の少なくとも一部を吸収し、残りの光を非晶質薄膜２０１を介してｎ型単結晶シリコン基板１中へ導く。そして、ｎ型単結晶シリコン基板１中で電子および正孔が光励起される。非晶質薄膜２０２が波長３６５ｎｍ以下の光の少なくとも一部を吸収するため、非晶質薄膜２０１を構成するａ－Ｓｉ中のＳｉ－Ｈ結合が切れ難くなり、非晶質薄膜２０１の欠陥密度の増加が抑制される。

[0112] 光励起された電子および正孔は、非晶質薄膜２側へ拡散しても、非晶質薄膜２０１によるｎ型単結晶シリコン基板１のパッシベーション効果によって再結合し難くなり、ｐ型非晶質膜３１～３ｍおよびｎ型非晶質膜４１～４ｍ－１側へ拡散し易くなる。

[0113] そして、ｐ型非晶質膜３１～３ｍおよびｎ型非晶質膜４１～４ｍ－１側へ拡散した電子および正孔は、ｐ型非晶質膜３１～３ｍ／ｎ型単結晶シリコン基板１（＝ｐｎ接合）による内部電界によって分離され、正孔は、ｉ型非晶

質薄膜１１～１ｍおよびｐ型非晶質膜３１～３ｍを介して電極５１～５ｍへ到達し、電子は、ｉ型非晶質薄膜２１～２ｍ－１およびｎ型非晶質膜４１～４ｍ－１を介して電極６１～６ｍ－１へ到達する。

[0114] 電極６１～６ｍ－１へ到達した電子は、電極５１～５ｍと電極６１～６ｍ－１との間に接続された負荷を介して電極５１～５ｍへ到達し、正孔と再結合する。

[0115] このように、光電変換素子１００は、ｎ型単結晶シリコン基板１中で光励起された電子および正孔をｎ型単結晶シリコン基板１の裏面（＝非晶質薄膜２が形成されたｎ型単結晶シリコン基板１の表面と反対側の面）から取り出すバックコンタクト型の光電変換素子である。

[0116] 光電変換素子１００においては、非晶質薄膜２がｎ型単結晶シリコン基板１の光入射側の表面に接して配置されるので、上述したように、非晶質薄膜２０２によって非晶質薄膜２０２を構成する水素原子以外の原子であるシリコンと水素との結合エネルギー３．４ｅＶ以上のエネルギーに対応する波長の光の少なくとも一部が吸収され、非晶質薄膜２０１（＝ａ－Ｓｉ）中のＳｉ－Ｈ結合が切れ難くなる。その結果、紫外光が光電変換素子１００に照射されても、開放電圧（Ｖｏｃ）の低下が抑制され、光電変換素子１００の光劣化を抑制できる。

[0117] また、光電変換素子１００は、ｎ型単結晶シリコン基板１を非晶質薄膜２０１（＝ａ－Ｓｉ）およびｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１（＝ｉ型ａ－Ｓｉ）によって挟み込んだ構造からなるので、ｎ型単結晶シリコン基板１の反りを抑制できる。また、ｎ型単結晶シリコン基板１の裏面をパッシベーションできる。

[0118] 更に、非晶質薄膜２０１（＝ａ－Ｓｉ）およびｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１（＝ｉ型ａ－Ｓｉ）は、プラズマＣＶＤ法によって形成されるので、光電変換素子１００の製造工程において、ｎ型単結晶シリコン基板１に与える熱歪を抑制でき、ｎ型単結晶シリコン基板１中におけるキャリア特性の低下を抑制できる。

[0119] 図１０は、厚み方向の窒素原子の組成比の分布を示す図である。図１０において、縦軸は、窒素原子の組成比ｘを表わし、横軸は、厚み方向の位置を表わす。また、位置Ｐｓ１は、ｎ型単結晶シリコン基板１と非晶質薄膜２０１との界面に相当し、位置Ｐｓ２は、非晶質薄膜２０１と非晶質薄膜２０２との界面に相当し、位置Ｐｓ３は、非晶質薄膜２０２の光入射側の表面に相当する。

[0120] 図１０を参照して、非晶質薄膜２０１がａ－Ｓｉからなり、非晶質薄膜２０２がａ－ＳｉＮ$_x$（０＜ｘ＜０．８５）からなる場合、窒素原子の組成比ｘは、非晶質薄膜２において曲線ｋ６に従って分布する。即ち、ａ－Ｓｉに相当する位置Ｐｓ１から位置Ｐｓ２までの領域において、組成比ｘが“０”であり、ａ－ＳｉＮ$_x$に相当する位置Ｐｓ２から位置Ｐｓ３までの領域において、組成比ｘは、０＜ｘ＜０．８５の範囲において一定である。この場合、非晶質薄膜２は、２層構造からなる。

[0121] また、窒素原子の組成比ｘは、非晶質薄膜２において曲線ｋ７に従って分布してもよい。即ち、ａ－Ｓｉに相当する位置Ｐｓ１から位置Ｐｓ２までの領域において、組成比ｘが“０”であり、ａ－ＳｉＮ$_x$に相当する位置Ｐｓ２から位置Ｐｓ３までの領域において、組成比ｘは、０＜ｘ＜０．８５の範囲で位置Ｐｓ２から位置Ｐｓ３へ向かって階段状に増加する。この場合、非晶質薄膜２は、２層よりも多い多層構造からなる。なお、組成比ｘが一定である厚みは、複数の階段間で同じであってもよく、異なっていてもよい。また、組成比ｘの増加割合は、複数の段階間で同じであってもよく、異なっていてもよい。更に、複数の階段の段数は、曲線ｋ７の段数に限らず、２段以上であればよい。

[0122] 更に、窒素原子の組成比ｘは、非晶質薄膜２において曲線ｋ８に従って分布してもよい。即ち、ａ－Ｓｉに相当する位置Ｐｓ１から位置Ｐｓ２までの領域において、組成比ｘが“０”であり、ａ－ＳｉＮ$_x$に相当する位置Ｐｓ２から位置Ｐｓ３までの領域において、組成比ｘは、０＜ｘ＜０．８５の範囲で位置Ｐｓ２から位置Ｐｓ３へ向かって直線状に増加する。この場合も、非

晶質薄膜２は、２層構造からなる。

[0123] 更に、窒素原子の組成比ｘは、非晶質薄膜２において曲線ｋ９に従って分布してもよい。即ち、ａ－Ｓｉに相当する位置Ｐｓ１から位置Ｐｓ２までの領域において、組成比ｘが“０”であり、ａ－Ｓｉ$Ｎ_{x}$に相当する位置Ｐｓ２から位置Ｐｓ３までの領域において、組成比ｘは、０＜ｘ＜０．８５の範囲で位置Ｐｓ２から位置Ｐｓ３へ向かって非線形に増加する。この場合も、非晶質薄膜２は、２層構造からなる。なお、曲線ｋ９は、下に凸の曲線からなるが、これに限らず、上に凸の曲線からなっていてもよく、一般的には、非線形であればよい。

[0124] 更に、窒素原子の組成比ｘは、非晶質薄膜２において直線ｋ１０に従って分布してもよい。即ち、組成比ｘは、０＜ｘ＜０．８５の範囲において、位置Ｐｓ１から位置Ｐｓ３へ向かって“０”から直線状に増加する。なお、組成比ｘの増加割合は、任意である。

[0125] 更に、窒素原子の組成比ｘは、非晶質薄膜２において曲線ｋ１１に従って分布してもよい。即ち、組成比ｘは、０＜ｘ＜０．８５の範囲において、位置Ｐｓ１から位置Ｐｓ３へ向かって“０”から非線形に増加する。なお、曲線ｋ１１は、下に凸の曲線からなるが、これに限らず、上に凸の曲線からなっていてもよく、一般的には、非線形であればよい。また、曲線ｋ１１の位置Ｐｓ１における傾きは、“０”であることが好ましい。

[0126] 組成比ｘが直線ｋ１０または曲線ｋ１１に従って分布する場合、ｎ型単結晶シリコン基板１と非晶質薄膜２０１との界面に相当する位置Ｐｓ１において、組成比ｘは、“０”であるので、ｎ型単結晶シリコン基板１の光入射側の表面は、ａ－Ｓｉに接する。従って、非晶質薄膜２は、ｎ型単結晶シリコン基板１の光入射側の表面をパッシベーションする。

[0127] なお、組成比ｘが曲線ｋ６～ｋ９，ｋ１１および直線ｋ１０に従って分布する場合、位置Ｐｓ３における組成比ｘは、曲線ｋ６～ｋ９，ｋ１１および直線ｋ１０の相互間で同じあってもよく、異なっていてもよい。

[0128] このように、この発明の実施の形態においては、非晶質薄膜２中の窒素原

子の組成比ｘは、図１０に示す各種の曲線ｋ６～ｋ９，ｋ１１および直線ｋ１０に従って変化する。この結果、非晶質薄膜２は、少なくとも２層構造からなる。

[0129] 非晶質薄膜２が少なくとも２層構造からなる場合、即ち、窒素原子の組成比ｘが階段状に増加する場合、紫外光を吸収して非晶質薄膜２０１中の欠陥の増加を抑制できるとともに、光電変換素子１００の光入射側の表面における反射率を低減できる。非晶質薄膜２の屈折率分布が光入射側からｎ型単結晶シリコン基板１側へ向かって階段状に大きくなり、反射率を低減する屈折率分布を容易に実現できるからである。

[0130] また、窒素原子の組成比ｘが直線状または非線形に増加する場合、非晶質薄膜２の屈折率が光入射側からｎ型単結晶シリコン基板１側へ向かってなだらかに分布する。従って、窒素原子の組成比が階段状に分布する場合よりも入射光の反射率を更に低減できる。また、窒素原子の材料ガスの流量を変化させることによって非晶質薄膜２を容易に形成できる。

[0131] 更に、図１０においては、位置Ｐｓ２から位置Ｐｓ３の方向に向かって非晶質薄膜２０２中の窒素原子の組成比ｘが増加する場合のみを示したが、これに限らず、非晶質薄膜２０１、または位置Ｐｓ１から開始する組成比ｘ＝０の領域よりも光入射側に吸収層（例えば、０＜ｘ＜０．８５の領域）を設ける限り、組成比ｘは、どのように分布していてもよい。例えば、位置Ｐｓ２で組成比ｘが最大になるようにしてもよいし、位置Ｐｓ２と位置Ｐｓ３との間で組成比ｘが極大になるようにしてもよい。

[0132] 上記においては、光電変換素子１００は、ｎ型単結晶シリコン基板１を備えると説明したが、実施の形態１においては、これに限らず、光電変換素子１００は、ｎ型単結晶シリコン基板１に代えてｎ型多結晶シリコン基板、ｐ型単結晶シリコン基板およびｐ型多結晶シリコン基板のいずれかを備えていてもよく、一般的には、結晶シリコン基板を備えていればよい。

[0133] 光電変換素子１００がｎ型多結晶シリコン基板を備える場合、ｎ型多結晶シリコン基板は、５０～３００μｍの厚みを有し、好ましくは、８０～２０

０μｍの厚みを有する。また、ｎ型多結晶シリコン基板は、０．１～１０Ω・ｃｍの比抵抗を有する。更に、ｎ型多結晶シリコン基板の光入射側の表面は、例えば、ドライエッチングによって凹凸化される。

[0134] また、光電変換素子１００がｐ型単結晶シリコン基板またはｐ型多結晶シリコン基板を備える場合、ｐ型単結晶シリコン基板またはｐ型多結晶シリコン基板は、５０～３００μｍの厚みを有し、好ましくは、８０～２００μｍの厚みを有する。また、ｐ型単結晶シリコン基板またはｐ型多結晶シリコン基板は、０．１～１０Ω・ｃｍの比抵抗を有する。更に、ｐ型単結晶シリコン基板の光入射側の表面は、図２の工程（ｂ）における方法と同じ方法によってテクスチャ化され、ｐ型多結晶シリコン基板の光入射側の表面は、例えば、ドライエッチングによって凹凸化される。

[0135] 更に、光電変換素子１００がｐ型単結晶シリコン基板またはｐ型多結晶シリコン基板を備える場合、ｎ型非晶質薄膜４１～４ｍ－１の全体の面積がｐ型単結晶シリコン基板またはｐ型多結晶シリコン基板の面積に占める割合である面積占有率は、５０～９５％であり、ｐ型非晶質薄膜３１～３ｍの全体の面積がｐ型単結晶シリコン基板またはｐ型多結晶シリコン基板の面積に占める割合である面積占有率は、５～５０％である。

[0136] このように、ｎ型非晶質薄膜４１～４ｍ－１の面積占有率をｐ型非晶質薄膜３１～３ｍの面積占有率よりも大きくするのは、ｐ型単結晶シリコン基板中またはｐ型多結晶シリコン基板中で光励起された電子および正孔がｐｎ接合（ｎ型非晶質薄膜４１～４ｍ－１／ｐ型単結晶シリコン基板（またはｐ型多結晶シリコン基板））によって分離され易くし、光励起された電子および正孔の発電への寄与率を高くするためである。

[0137] 更に、光電変換素子１００においては、非晶質薄膜２の非晶質薄膜２０１は、ａ－ＳｉからなりＳｉＮ$_x$（０＜ｘ＜０．８５、更に好ましくは、０＜ｘ≦０．７８）からなると説明したが、実施の形態１においては、これに限らず、非晶質薄膜２０１は、ａ－ＳｉＧｅおよびａ－Ｇｅのいずれかからなっていてもよく、非晶質薄膜２０２は、ａ－Ｓｉ

Ｏ，ａ－ＳｉＯＮのいずれかからなっていてもよい。そして、非晶質薄膜２０１を構成する材料と非晶質薄膜２０２を構成する材料との組合せは、非晶質薄膜２０２の光学的バンドギャップが非晶質薄膜２０１の光学的バンドギャップよりも大きくなる組合せであれば、どのような組合せであってもよい。この場合、非晶質薄膜２０２を構成するａ－ＳｉＯ，ａ－ＳｉＯＮ中の酸素原子および／または窒素原子の組成比は、図１０に示す曲線ｋ６～ｋ９，ｋ１１および直線ｋ１０のいずれかに従って分布する。また、酸素原子および／または窒素原子の組成比の範囲は、３６５ｎｍの光に対する吸収係数の組成比に対する変化率が不連続に大きくなる直前の組成比未満の範囲に決定される。図５においては、組成比ｘが０＜ｘ＜０．８５であるときの吸収係数の組成比に対する変化率は、組成比ｘが０．８５以上であるときの吸収係数の組成比に対する変化率に対して不連続に大きくなる。そこで、組成比ｘの範囲は、吸収係数の組成比に対する変化率が不連続に大きくなる直前の組成比（＝０．８５）未満の範囲である０＜ｘ＜０．８５に決定された。更に、好ましくは、膜厚１００ｎｍにおける波長３６５ｎｍの光の透過率が９０％以下となる組成比以下の範囲である＜ｘ≦０．７８に決定された。従って、非晶質薄膜２０２がａ－ＳｉＯ，ａ－ＳｉＯＮのいずれかからなる場合も、同様にして、酸素原子および／または窒素原子の組成比の範囲が決定される。よって、非晶質薄膜２０２がａ－ＳｉＯ，ａ－ＳｉＯＮのいずれかからなる場合も、上述した効果を享受できる。

[0138] そして、非晶質薄膜２０１を構成するａ－Ｓｉ，ａ－ＳｉＧｅ，ａ－Ｇｅは、Ｐ原子およびＢ原子等のドーパントを含んでいてもよく、非晶質薄膜２０２を構成するａ－ＳｉＮ，ａ－ＳｉＯ，ａ－ＳｉＯＮも、Ｐ原子およびＢ原子等のドーパントを含んでいてもよい。光電変換素子１００を１つの反応室を用いてプラズマＣＶＤ法によって製造する場合、ドーパント原子がａ－Ｓｉ，ａ－ＳｉＧｅ，ａ－Ｇｅに混入する場合もあるからである。

[0139] また、非晶質薄膜２０１を構成するａ－Ｓｉ，ａ－ＳｉＧｅ，ａ－Ｇｅは、水素原子を含む水素化アモルファスシリコン（ａ－Ｓｉ：Ｈ）、水素原子

を含む水素化アモルファスシリコンゲルマニウム（ａ－ＳｉＧｅ：Ｈ）、水素原子を含む水素化ゲルマニウム（ａ－Ｇｅ：Ｈ）であることが好ましく、非晶質薄膜２０２を構成するａ－ＳｉＮ，ａ－ＳｉＯ，ａ－ＳｉＯＮも、水素原子を含む水素化アモルファスシリコンナイトライド（ａ－ＳｉＮ：Ｈ）、水素原子を含む水素化アモルファスシリコンオキサイド（ａ－ＳｉＯ：Ｈ）、水素原子を含む水素化シリコンオキサイドナイトライド（ａ－ＳｉＯＮ：Ｈ）であることが好ましい。

[0140] このように、非晶質薄膜２０１，２０２が水素原子を含む非晶質薄膜からなることによって、非晶質薄膜２０１，２０２中の欠陥を低減でき、ｎ型単結晶シリコン基板１のパッシベーション特性を更に向上できる。

[0141] 更に、非晶質薄膜２０２は、非晶質薄膜２０１に接して設けられると説明したが、実施の形態１においては、これに限らず、非晶質薄膜２０２は、非晶質薄膜２０１に接して設けられている必要はなく、非晶質薄膜２０１よりも光入射側に設けられていればよい。従って、例えば、非晶質薄膜２０１と非晶質薄膜２０２との間に別の非晶質薄膜が挿入されていてもよい。

[0142] 更に、非晶質薄膜２０２は、上述したようにａ－ＳｉＮ，ａ－ＳｉＯ，ａ－ＳｉＯＮ等からなり、非晶質薄膜２中における窒素原子および／または酸素原子の組成比が図１０に示す曲線ｋ６～ｋ９，ｋ１１および直線ｋ１０のいずれかに従って分布するので、非晶質薄膜２は、一般的には、パッシベーション膜（＝ａ－Ｓｉ）の光学的バンドギャップよりも大きい光学的バンドギャップに吸収層（＝ａ－ＳｉＮ，ａ－ＳｉＯ，ａ－ＳｉＯＮ）の光学的バンドギャップを設定するための所望の原子を含み、所望の原子の組成比は、非晶質薄膜２の結晶シリコン基板側の端部から非晶質薄膜２の光入射側の端部へ向かって大きくなっていればよい。この場合、吸収層（＝ａ－ＳｉＮ，ａ－ＳｉＯ，ａ－ＳｉＯＮ）は、パッシベーション膜（＝ａ－Ｓｉ）よりも光入射側に配置され、紫外光を吸収する。

[0143] 更に、光電変換素子１００においては、ｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１は、ｉ型ａ－Ｓｉからなると説明したが、実施の形態１において

は、これに限らず、ｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１は、ｉ型ａ－ＳｉＧｅまたはｉ型ａ－Ｇｅからなっていてもよい。

[0144] 更に、光電変換素子１００においては、ｐ型非晶質薄膜３１～３ｍは、ｐ型ａ－Ｓｉからなると説明したが、実施の形態１においては、これに限らず、ｐ型非晶質薄膜３１～３ｍは、ｐ型ａ－ＳｉＣ、ｐ型ａ－ＳｉＯ、ｐ型ａ－ＳｉＮ、ｐ型ａ－ＳｉＣＮ、ｐ型ａ－ＳｉＧｅおよびｐ型ａ－Ｇｅのいずれかからなっていてもよい。

[0145] 更に、光電変換素子１００においては、ｎ型非晶質薄膜４１～４ｍ－１は、ｎ型ａ－Ｓｉからなると説明したが、実施の形態１においては、これに限らず、ｎ型非晶質薄膜４１～４ｍ－１は、ｎ型ａ－ＳｉＣ、ｎ型ａ－ＳｉＯ、ｎ型ａ－ＳｉＮ、ｎ型ａ－ＳｉＣＮ、ｎ型ａ－ＳｉＧｅおよびｎ型ａ－Ｇｅのいずれかからなっていてもよい。

[0146] 即ち、光電変換素子１００においては、ｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１、ｐ型非晶質薄膜３１～３ｍおよびｎ型非晶質薄膜４１～４ｍ－１は、それぞれ、表１に示す材料のいずれかからなっていてもよい。

[0147] [表1]

i型非晶質薄膜11～1m, 21～2m-1	p型非晶質膜31～3m	n型非晶質膜41～4m-1
i型a-Si i型a-SiGe i型a-Ge	p型a-SiC p型a-SiO p型a-SiN p型a-SiCN p型a-Si p型a-SiGe p型a-Ge	n型a-SiC n型a-SiO n型a-SiN n型a-SiCN n型a-Si n型a-SiGe n型a-Ge

[0148] この場合、ｉ型ａ－ＳｉＧｅは、SiH_4ガスおよびゲルマン（GeH_4）ガスを材料ガスとして、上述したプラズマＣＶＤ法によって形成される。ｉ型ａ－Ｇｅは、GeH_4ガスを材料ガスとして、上述したプラズマＣＶＤ法によって形成される。

[0149] また、ｐ型ａ－ＳｉＣは、SiH_4ガス、メタン（CH_4）ガスおよびB_2H_6ガスを材料ガスとして、上述したプラズマＣＶＤ法によって形成される。ｐ型ａ－ＳｉＯは、SiH_4ガス、酸素（O_2）ガスおよびB_2H_6ガスを材料ガ

スとして、上述したプラズマＣＶＤ法によって形成される。ｐ型ａ－ＳｉＮは、ＳｉＨ$_4$ガス、ＮＨ$_3$ガスおよびＢ$_2$Ｈ$_6$ガスを材料ガスとして、上述したプラズマＣＶＤ法によって形成される。ｐ型ａ－ＳｉＣＮは、ＳｉＨ$_4$ガス、ＣＨ$_4$ガス、ＮＨ$_3$ガスおよびＢ$_2$Ｈ$_6$ガスを材料ガスとして、上述したプラズマＣＶＤ法によって形成される。ｐ型ａ－ＳｉＧｅは、ＳｉＨ$_4$ガス、ＧｅＨ$_4$ガスおよびＢ$_2$Ｈ$_6$ガスを材料ガスとして、上述したプラズマＣＶＤ法によって形成される。ｐ型ａ－Ｇｅは、ＧｅＨ$_4$ガスおよびＢ$_2$Ｈ$_6$ガスを材料ガスとして、上述したプラズマＣＶＤ法によって形成される。

[0150] また、ｎ型ａ－ＳｉＣは、ＳｉＨ$_4$ガス、ＣＨ$_4$ガスおよびＰＨ$_3$ガスを材料ガスとして、上述したプラズマＣＶＤ法によって形成される。ｎ型ａ－ＳｉＯは、ＳｉＨ$_4$ガス、Ｏ$_2$ガスおよびＰＨ$_3$ガスを材料ガスとして、上述したプラズマＣＶＤ法によって形成される。ｎ型ａ－ＳｉＮは、ＳｉＨ$_4$ガス、ＮＨ$_3$ガスおよびＰＨ$_3$ガスを材料ガスとして、上述したプラズマＣＶＤ法によって形成される。ｎ型ａ－ＳｉＣＮは、ＳｉＨ$_4$ガス、ＣＨ$_4$ガス、ＮＨ$_3$ガスおよびＰＨ$_3$ガスを材料ガスとして、上述したプラズマＣＶＤ法によって形成される。ｎ型ａ－ＳｉＧｅは、ＳｉＨ$_4$ガス、ＧｅＨ$_4$ガスおよびＰＨ$_3$ガスを材料ガスとして、上述したプラズマＣＶＤ法によって形成される。ｎ型ａ－Ｇｅは、ＧｅＨ$_4$ガスおよびＰＨ$_3$ガスを材料ガスとして、上述したプラズマＣＶＤ法によって形成される。

[0151] 上記においては、ｎ型単結晶シリコン基板１の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態１においては、これに限らず、ｎ型単結晶シリコン基板１の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0152] ［実施の形態２］

図１１は、実施の形態２による光電変換素子の構成を示す断面図である。図１１を参照して、実施の形態２による光電変換素子２００は、図１に示す光電変換素子１００のｉ型非晶質薄膜１１～１ｍを削除したものであり、その他は、光電変換素子１００と同じである。

[0153] 光電変換素子２００においては、ｐ型非晶質薄膜３１～３ｍは、ｎ型単結晶シリコン基板１に接して配置される。

[0154] 図１２および図１３は、図１１に示す光電変換素子２００を製造するための一部の工程図である。

[0155] 光電変換素子２００は、図２から図４に示す工程（ａ）～工程（ｋ）のうちの工程（ｅ）～工程（ｉ）をそれぞれ図１２および図１３に示す工程（ｅ－１）～（ｉ－１）に代えた工程に従って製造される。

[0156] 光電変換素子２００の製造が開始されると、上述した工程（ａ）～工程（ｄ）が順次実行される。

[0157] そして、工程（ｄ）の後、非晶質薄膜２／ｎ型単結晶シリコン基板１をプラズマＣＶＤ装置から取り出し、ｎ型単結晶シリコン基板１の裏面（非晶質薄膜２が形成された面と反対側の表面）上に薄膜が堆積可能なように非晶質薄膜２／ｎ型単結晶シリコン基板１をプラズマＣＶＤ装置に入れる。

[0158] そして、図３の工程（ｅ）における製造条件と同じ製造条件によってｉ型ａ－Ｓｉからなるｉ型非晶質薄膜５０をｎ型単結晶シリコン基板１上に堆積する。その後、SiH_4ガスおよびPH_3ガスを反応室に流し、反応室の圧力を、例えば、３０～６００Ｐａに設定するとともに、ＲＦ電源によってＲＦパワーを整合器を介して平行平板電極に印加する。これによって、ｎ型ａ－Ｓｉからなるｎ型非晶質薄膜６０がｉ型非晶質薄膜５０上に堆積される（図１２の工程（ｅ－１）参照）。

[0159] その後、SiH_4ガスおよびNH_3ガスを反応室に流し、反応室の圧力を、例えば、３０～６００Ｐａに設定するとともに、ＲＦ電源によってＲＦパワーを整合器を介して平行平板電極に印加する。これによって、ａ－ＳｉＮからなる被覆層がｎ型非晶質薄膜６０上に形成される。なお、被覆層は、酸化シリコンからなっていてもよい。そして、フォトリソグラフィ法を用いて被覆層上にレジストパターンを形成後、フッ酸等を用いてレジスト開口部の被覆層をエッチングすることにより、所望の間隔に配置された被覆層７０をｎ型非晶質薄膜６０上に形成する（図１２の工程（ｆ－１）参照）。

[0160] そして、レジスト７０’および被覆層７０をマスクとしてｉ型非晶質薄膜５０およびｎ型非晶質薄膜６０をドライエッチングまたはウェットエッチングによってエッチングし、ｉ型非晶質薄膜２１～２ｍ－１およびｎ型非晶質薄膜４１～４ｍ－１を形成する（図１２の工程（ｇ－１）参照）。その後、レジスト７０’を除去する。

[0161] ｉ型非晶質薄膜２１～２ｍ－１およびｎ型非晶質薄膜４１～４ｍ－１を形成すると、ｎ型非晶質薄膜４１～４ｍ－１／ｉ型非晶質薄膜２１～２ｍ－１／ｎ型単結晶シリコン基板１／非晶質薄膜２のｎ型非晶質薄膜４１～４ｍ－１側をフッ酸で洗浄し、ｎ型非晶質薄膜４１～４ｍ－１／ｉ型非晶質薄膜２１～２ｍ－１／ｎ型単結晶シリコン基板１／非晶質薄膜２をプラズマＣＶＤ装置に入れる。

[0162] そして、SiH_4ガスおよびB_2H_6ガスを反応室に流し、反応室の圧力を、例えば、３０～６００Ｐａに設定するとともに、基板温度を、例えば、１００～３００℃に設定し、ＲＦ電源によってＲＦパワーを整合器を介して平行平板電極に印加する。これによって、ｐ型ａ－Ｓｉからなるｐ型非晶質薄膜３１～３ｍがｎ型単結晶シリコン基板１に接してｎ型単結晶シリコン基板１上に堆積されるとともに、ｐ型ａ－Ｓｉからなるｐ型非晶質薄膜８０が被覆層７０上に堆積される（図１３の工程（ｈ－１）参照）。

[0163] ｐ型非晶質薄膜３１～３ｍがｎ型単結晶シリコン基板１上に堆積されると、非晶質薄膜２／ｎ型単結晶シリコン基板１／ｉ型非晶質薄膜２１～２ｍ－１／ｎ型非晶質薄膜４１～４ｍ－１およびｐ型非晶質薄膜３１～３ｍ／被覆層７０／ｐ型非晶質薄膜８０をプラズマＣＶＤ装置から取り出す。

[0164] そして、例えば、フッ酸等を用いて被覆層７０をエッチングによって除去する。これによって、ｐ型非晶質薄膜８０がリフトオフによって除去される（図１３の工程（ｉ－１）参照）。

[0165] その後、図４に示す工程（ｊ）が実行され、電極５１～５ｍがそれぞれｐ型非晶質薄膜３１～３ｍ上に形成されるとともに、電極６１～６ｍ－１がそれぞれｎ型非晶質薄膜４１～４ｍ－１上に形成される。これによって、光電

変換素子２００が完成する。

[0166] 光電変換素子２００の発電機構は、上述した光電変換素子１００の発電機構と同じであるので、光電変換素子２００もバックコンタクト型の光電変換素子である。

[0167] そして、光電変換素子２００においても、非晶質薄膜２は、ｎ型単結晶シリコン基板１の光入射側の表面に接して形成される。

[0168] 従って、吸収層（非晶質薄膜２０２）が非晶質薄膜２０２を構成する水素原子以外の原子であるシリコンと水素との結合エネルギー３．４ｅＶ以上のエネルギーに対応する波長の光の少なくとも一部を吸収し、光電変換素子２００の光劣化を低減できる。

[0169] 上記においては、ｎ型単結晶シリコン基板１の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態２においては、これに限らず、ｎ型単結晶シリコン基板１の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0170] 実施の形態２におけるその他の説明は、実施の形態１における説明と同じである。

[0171] ［実施の形態３］

図１４は、実施の形態３による光電変換素子の構成を示す断面図である。図１４を参照して、実施の形態３による光電変換素子３００は、図１に示す光電変換素子１００のｉ型非晶質薄膜２１～２ｍ－１を削除したものであり、その他は、光電変換素子１００と同じである。

[0172] 光電変換素子３００においては、ｎ型非晶質薄膜４１～４ｍ－１は、ｎ型単結晶シリコン基板１に接して配置される。

[0173] 図１５および図１６は、図１４に示す光電変換素子３００を製造するための一部の工程図である。

[0174] 光電変換素子３００は、図２から図４に示す工程（ａ）～工程（ｋ）のうちの工程（ｅ）～工程（ｉ）をそれぞれ図１５および図１６に示す工程（ｅ－２）～（ｉ－２）に代えた工程に従って製造される。

[0175] 光電変換素子３００の製造が開始されると、上述した工程（ａ）～工程（ｄ）が順次実行される。

[0176] そして、工程（ｄ）の後、非晶質薄膜２／ｎ型単結晶シリコン基板１をプラズマＣＶＤ装置から取り出し、ｎ型単結晶シリコン基板１の裏面（非晶質薄膜２が形成された面と反対側の表面）上に薄膜が堆積可能なように非晶質薄膜２／ｎ型単結晶シリコン基板１をプラズマＣＶＤ装置に入れる。

[0177] そして、図３の工程（ｅ）における製造条件と同じ製造条件によってｉ型ａ－Ｓｉからなるｉ型非晶質薄膜９０をｎ型単結晶シリコン基板１上に堆積する。その後、SiH_4ガスおよびB_2H_6ガスを反応室に流し、反応室の圧力を、例えば、３０～６００Ｐａに設定するとともに、ＲＦ電源によってＲＦパワーを整合器を介して平行平板電極に印加する。これによって、ｐ型ａ－Ｓｉからなるｐ型非晶質薄膜１１０がｉ型非晶質薄膜９０上に堆積される（図１５の工程（ｅ－２）参照）。

[0178] その後、SiH_4ガスおよびNH_3ガスを反応室に流し、反応室の圧力を、例えば、３０～６００Ｐａに設定するとともに、ＲＦ電源によってＲＦパワーを整合器を介して平行平板電極に印加する。これによって、ａ－ＳｉＮからなる被覆層がｐ型非晶質薄膜１１０上に形成される。なお、被覆層は、酸化シリコンからなっていてもよい。そして、フォトリソグラフィ法を用いて被覆層上にレジストパターンを形成後、フッ酸等を用いてレジスト開口部の被覆層をエッチングすることにより、所望の間隔に配置された被覆層１２０をｐ型非晶質薄膜１１０上に形成する（図１５の工程（ｆ－２）参照）。

[0179] そして、レジスト１２０’および被覆層１２０をマスクとしてｉ型非晶質薄膜９０およびｐ型非晶質薄膜１１０をドライエッチングまたはウェットエッチングによってエッチングし、ｉ型非晶質薄膜１１～１ｍ１およびｐ型非晶質薄膜３１～３ｍを形成する（図１５の工程（ｇ－２）参照）。その後、レジスト１２０’を除去する。

[0180] ｉ型非晶質薄膜１１～１ｍおよびｐ型非晶質薄膜３１～３ｍを形成すると、ｐ型非晶質薄膜３１～３ｍ／ｉ型非晶質薄膜１１～１ｍ／ｎ型単結晶シリ

コン基板１／非晶質薄膜２のｐ型非晶質薄膜３１～３ｍ側をフッ酸で洗浄し、ｐ型非晶質薄膜３１～３ｍ／ｉ型非晶質薄膜１１～１ｍ／ｎ型単結晶シリコン基板１／非晶質薄膜２をプラズマＣＶＤ装置に入れる。

[0181] そして、SiH_4ガスおよびPH_3ガスを反応室に流し、反応室の圧力を、例えば、３０～６００Ｐａに設定するとともに、基板温度を、例えば、１００～３００℃に設定し、ＲＦ電源によってＲＦパワーを整合器を介して平行平板電極に印加する。これによって、ｎ型ａ－Ｓｉからなるｎ型非晶質薄膜４１～４ｍ－１がｎ型単結晶シリコン基板１に接してｎ型単結晶シリコン基板１上に堆積されるとともに、ｎ型ａ－Ｓｉからなるｎ型非晶質薄膜１３０が被覆層１２０上に堆積される（図１６の工程（ｈ－２）参照）。

[0182] ｎ型非晶質薄膜４１～４ｍ－１がｎ型単結晶シリコン基板１上に堆積されると、非晶質薄膜２／ｎ型単結晶シリコン基板１／ｉ型非晶質薄膜１１～１ｍ／ｐ型非晶質薄膜３１～３ｍ１およびｎ型非晶質薄膜４１～４ｍ－１／被覆層１２０／ｎ型非晶質薄膜１３０をプラズマＣＶＤ装置から取り出す。

[0183] そして、例えばフッ酸等を用いて被覆層１２０をエッチングによって除去する。これによって、ｎ型非晶質薄膜１３０がリフトオフによって除去される（図１６の工程（ｉ－２）参照）。

[0184] その後、図４に示す工程（ｊ）が実行され、電極５１～５ｍがそれぞれｐ型非晶質薄膜３１～３ｍ上に形成されるとともに、電極６１～６ｍ－１がそれぞれｎ型非晶質薄膜４１～４ｍ－１上に形成される。これによって、光電変換素子３００が完成する。

[0185] 光電変換素子３００の発電機構は、上述した光電変換素子１００の発電機構と同じであるので、光電変換素子３００もバックコンタクト型の光電変換素子である。そして、光電変換素子３００においても、非晶質薄膜２は、ｎ型単結晶シリコン基板１の光入射側の表面に接して形成される。

[0186] 従って、吸収層（非晶質薄膜２０２）が非晶質薄膜２０２を構成する水素原子以外の原子であるシリコンと水素との結合エネルギー３．４ｅＶ以上のエネルギーに対応する波長の光の少なくとも一部を吸収し、光電変換素子３

００の光劣化を低減できる。

[0187] 上記においては、ｎ型単結晶シリコン基板１の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態３においては、これに限らず、ｎ型単結晶シリコン基板１の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0188] 実施の形態３におけるその他の説明は、実施の形態１における説明と同じである。

[0189] ［実施の形態４］

図１７は、実施の形態４による光電変換素子の構成を示す断面図である。図１７を参照して、実施の形態４による光電変換素子４００は、図１に示す光電変換素子１００のｉ型非晶質薄膜１１～１ｍ，２１～２ｍ－１を削除したものであり、その他は、光電変換素子１００と同じである。

[0190] 光電変換素子４００においては、ｐ型非晶質薄膜３１～３ｍおよびｎ型非晶質薄膜４１～４ｍ－１は、ｎ型単結晶シリコン基板１に接して配置される。

[0191] 図１８および図１９は、図１７に示す光電変換素子４００を製造するための一部の工程図である。

[0192] 光電変換素子４００は、図２から図４に示す工程（ａ）～工程（ｋ）のうちの工程（ｅ）～工程（ｉ）をそれぞれ図１８および図１９に示す工程（ｅ－３）～（ｉ－３）に代えた工程に従って製造される。

[0193] 光電変換素子４００の製造が開始されると、上述した工程（ａ）～工程（ｄ）が順次実行される。

[0194] そして、工程（ｄ）の後、非晶質薄膜２／ｎ型単結晶シリコン基板１をプラズマＣＶＤ装置から取り出し、ｎ型単結晶シリコン基板１の裏面（非晶質薄膜２が形成された面と反対側の表面）上に薄膜が堆積可能なように非晶質薄膜２／ｎ型単結晶シリコン基板１をプラズマＣＶＤ装置に入れる。

[0195] そして、SiH_4ガスおよびB_2H_6ガスを反応室に流し、反応室の圧力を、例えば、３０～６００Ｐａに設定するとともに、ＲＦ電源によってＲＦパワ

ーを整合器を介して平行平板電極に印加する。これによって、ｐ型ａ－Ｓｉからなるｐ型非晶質薄膜１４０がｎ型単結晶シリコン基板１上に堆積される（図１８の工程（ｅ－３）参照）。

[0196] その後、SiH_4ガスおよびNH_3ガスを反応室に流し、反応室の圧力を、例えば、３０～６００Ｐａに設定するとともに、ＲＦ電源によってＲＦパワーを整合器を介して平行平板電極に印加する。これによって、ａ－ＳｉＮからなる被覆層がｐ型非晶質薄膜１４０上に形成される。なお、被覆層は、酸化シリコンからなっていてもよい。そして、フォトリソグラフィ法を用いて被覆層上にレジストパターンを形成後、フッ酸等を用いてレジスト開口部の被覆層をエッチングすることにより、所望の間隔に配置された被覆層１５０をｐ型非晶質薄膜１４０上に形成する（図１８の工程（ｆ－３）参照）。

[0197] そして、レジスト１５０’および被覆層１５０をマスクとしてｐ型非晶質薄膜１４０をドライエッチングまたはウェットエッチングによってエッチングし、ｐ型非晶質薄膜３１～３ｍを形成する（図１８の工程（ｇ－３）参照）。その後、レジスト１５０’を除去する。

[0198] ｐ型非晶質薄膜３１～３ｍを形成すると、ｐ型非晶質薄膜３１～３ｍ／ｎ型単結晶シリコン基板１／非晶質薄膜２のｐ型非晶質薄膜３１～３ｍ側をフッ酸で洗浄し、ｐ型非晶質薄膜３１～３ｍ／ｎ型単結晶シリコン基板１／非晶質薄膜２をプラズマＣＶＤ装置に入れる。

[0199] そして、SiH_4ガスおよびPH_3ガスを反応室に流し、反応室の圧力を、例えば、３０～６００Ｐａに設定するとともに、基板温度を、例えば、１００～３００℃に設定し、ＲＦ電源によってＲＦパワーを整合器を介して平行平板電極に印加する。これによって、ｎ型ａ－Ｓｉからなるｎ型非晶質薄膜４１～４ｍ－１がｎ型単結晶シリコン基板１に接してｎ型単結晶シリコン基板１上に堆積されるとともに、ｎ型ａ－Ｓｉからなるｎ型非晶質薄膜１６０が被覆層１５０上に堆積される（図１９の工程（ｈ－３）参照）。

[0200] ｎ型非晶質薄膜４１～４ｍ－１がｎ型単結晶シリコン基板１上に堆積されると、非晶質薄膜２／ｎ型単結晶シリコン基板１／ｐ型非晶質薄膜３１～３

ｍ１およびｎ型非晶質薄膜４１～４ｍ－１／被覆層１５０／ｎ型非晶質薄膜１６０をプラズマＣＶＤ装置から取り出す。

[0201] そして、例えばフッ酸等を用いて被覆層１５０をエッチングによって除去する。これによって、ｎ型非晶質薄膜１６０がリフトオフによって除去される（図１９の工程（ｉ－３）参照）。

[0202] その後、図４に示す工程（ｊ）が実行され、電極５１～５ｍがそれぞれｐ型非晶質薄膜３１～３ｍ上に形成されるとともに、電極６１～６ｍ－１がそれぞれｎ型非晶質薄膜４１～４ｍ－１上に形成される。これによって、光電変換素子４００が完成する。

[0203] 光電変換素子４００の発電機構は、上述した光電変換素子１００の発電機構と同じであるので、光電変換素子４００もバックコンタクト型の光電変換素子である。

[0204] そして、光電変換素子４００においても、非晶質薄膜２は、ｎ型単結晶シリコン基板１の光入射側の表面に接して形成される。

[0205] 従って、吸収層（非晶質薄膜２０２）が非晶質薄膜２０２を構成する水素原子以外の原子であるシリコンと水素との結合エネルギー３．４ｅＶ以上のエネルギーに対応する波長の光の少なくとも一部を吸収し、光電変換素子４００の光劣化を低減できる。

[0206] 上記においては、ｎ型単結晶シリコン基板１の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態４においては、これに限らず、ｎ型単結晶シリコン基板１の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0207] 実施の形態４におけるその他の説明は、実施の形態１における説明と同じである。

[0208] ［実施の形態５］

図２０は、実施の形態５による光電変換素子の構成を示す断面図である。図２０を参照して、実施の形態５による光電変換素子５００は、ｎ型単結晶シリコン基板５０１と、非晶質薄膜２と、電極３，５と、絶縁層４とを備え

る。

[0209] ｎ型単結晶シリコン基板５０１は、ｐ型拡散層５０１１と、ｎ型拡散層５０１２とを含む。ｐ型拡散層５０１１は、ｎ型単結晶シリコン基板５０１の光入射側の表面に接して配置される。ｐ型拡散層５０１１は、ｐ型の不純物として、例えば、ボロン（Ｂ）を含み、ボロン（Ｂ）の最大濃度は、例えば、１×１０^{18}～$１\times１０^{20}ｃｍ^{-3}$である。また、ｐ型拡散層５０１１は、例えば、１０～１０００ｎｍの厚みを有する。

[0210] ｎ型拡散層５０１２は、ｎ型単結晶シリコン基板５０１の光入射側の表面と反対側の裏面に接してｎ型単結晶シリコン基板５０１の面内方向に所望の間隔で配置される。ｎ型拡散層５０１２は、ｎ型の不純物として、例えば、リン（Ｐ）を含み、リン（Ｐ）の最大濃度は、例えば、１×１０^{18}～$１\times１０^{20}ｃｍ^{-3}$である。また、ｎ型拡散層５０１２は、例えば、１０～１０００ｎｍの厚みを有する。

[0211] ｎ型単結晶シリコン基板５０１についてのその他の説明は、ｎ型単結晶シリコン基板１の説明と同じである。

[0212] 非晶質薄膜２は、ｎ型単結晶シリコン基板５０１の光入射側の表面に接して配置される。非晶質薄膜２の詳細な説明は、実施の形態１において説明したとおりである。

[0213] 電極３は、非晶質薄膜２を貫通してｎ型単結晶シリコン基板５０１のｐ型拡散層５０１１に接するとともに非晶質薄膜２上に配置される。そして、電極３は、Ａｇまたはアルミニウム（ＡｌＩ）等の導電性材料からなる。

[0214] 絶縁層４は、ｎ型単結晶シリコン基板５０１の裏面に接して配置される。そして、絶縁層４は、酸化シリコン、窒化シリコン、酸窒化シリコンおよび酸化アルミニウム等からなる。また、絶縁層４は、５０～１００ｎｍの厚みを有する。

[0215] 電極５は、絶縁層４を貫通してｎ型単結晶シリコン基板５０１のｎ型拡散層５０１２に接するとともに絶縁層４を覆うように配置される。そして、電極５は、ＡｇまたはＡｌＩ）等の導電性材料からなる。

[0216] 図２１から図２４は、それぞれ、図２０に示す光電変換素子５００の製造方法を示す第１から第４の工程図である。

[0217] 図２１を参照して、光電変換素子５００の製造が開始されると、図２に示す工程（ａ），（ｂ）と同じ工程を順次実行する。これによって、光入射側の表面にテクスチャ構造が形成されたｎ型単結晶シリコン基板５０１が形成される（図２１の工程（ａ），（ｂ）参照）。

[0218] 工程（ｂ）の後、ｎ型単結晶シリコン基板５０１の裏面にレジストを塗布し、その塗布したレジストをフォトリソグラフィおよびエッチングによってパターンニングし、レジストパターン１７０を形成する（図２１の工程（ｃ）参照）。

[0219] そして、レジストパターン１７０をマスクとして、例えば、イオン注入法を用いて、Ｐおよび砒素（Ａｓ）等のｎ型不純物をｎ型単結晶シリコン基板５０１にドーピングする。これによって、ｎ型拡散層５０１２がｎ型単結晶シリコン基板５０１の裏面側に形成される（図２１の工程（ｄ）参照）。なお、ドーピング後、ｎ型不純物を電気的に活性化するための熱処理を行ってもよい。また、イオン注入法の代わりに、気相拡散法、固相拡散法、プラズマドーピング法およびイオンドーピング法等を用いてもよい。

[0220] その後、レジストパターン１７０を除去する。そして、プラズマＣＶＤ法によって窒化シリコンからなる絶縁層１８０をｎ型単結晶シリコン基板５０１の裏面の全体に形成する（図２２の工程（ｅ）参照）。なお、絶縁層１８０は、ＡＬＤ（Ａｔｏｍｉｃ　Ｌａｙｅｒ　Ｄｅｐｏｓｉｔｉｏｎ）法および熱ＣＶＤ法等によって形成されてもよい。

[0221] 引き続いて、例えば、イオン注入法を用いて、Ｂ、ガリウム（Ｇａ）およびインジウム（Ｉｎ）等のｐ型不純物を光入射側からｎ型単結晶シリコン基板５０１にドーピングする。これによって、ｐ型拡散層５０１１がｎ型単結晶シリコン基板５０１の光入射側に形成される（図２２の工程（ｆ）参照）。なお、ドーピング後、ｐ型不純物を電気的に活性化するための熱処理を行ってもよい。また、ｐ型拡散層５０１１は、イオン注入法の代わりに、気相

拡散法、固相拡散法、プラズマドーピング法およびイオンドーピング法等を用いて形成されてもよい。

[0222] そして、図２に示す工程（ｄ）と同じ工程を実行して、上述した方法によって非晶質薄膜２をｎ型単結晶シリコン基板５０１の光入射側の表面に接して形成する（図２２の工程（ｇ）参照）。

[0223] その後、非晶質薄膜２の全面にレジストを塗布し、その塗布したレジストをフォトリソグラフィおよびエッチングによってパターンニングし、レジストパターン１９０を形成する（図２２の工程（ｈ）参照）。

[0224] そして、レジストパターン１９０をマスクとして、フッ酸と硝酸との混合液等を用いて非晶質薄膜２の一部をエッチングし、その後、レジストパターン１９０を除去する。これによって、ｐ型拡散層５０１１の一部が露出される（図２３の工程（ｉ）参照）。

[0225] その後、蒸着法またはスパッタリング法等を用いてＡｇまたはＡｌ等の金属膜を非晶質薄膜２の全面に形成し、その形成した金属膜をパターンニングする。これによって、電極３が形成される（図２３の工程（ｊ）参照）。電極３は、金属ペーストを印刷法等によってパターンニングすることによって形成されてもよい。

[0226] そして、絶縁層１８０の全面にレジストを塗布し、その塗布したレジストをフォトリソグラフィおよびエッチングによってパターンニングし、レジストパターン２１０を形成する（図２３の工程（ｋ）参照）。

[0227] その後、レジストパターン２１０をマスクとして、フッ酸等を用いて、絶縁層１８０の一部をエッチングし、レジストパターン２１０を除去する。これによって、ｎ型単結晶シリコン基板５０１のｎ型拡散層５０１２の一部が露出されるとともに、絶縁層４が形成される（図２４の工程（ｌ）参照）。

[0228] 引き続いて、蒸着法またはスパッタリング法等を用いてＡｇまたはＡｌ等の金属膜を絶縁層４を覆うように形成する。これによって、電極５が形成され、光電変換素子５００が完成する（図２４の工程（ｍ）参照）。

[0229] 光電変換素子５００において、太陽光が非晶質薄膜２側から光電変換素子

５００に照射されると、非晶質薄膜２の非晶質薄膜２０２は、波長３６５ｎｍ以下の光の少なくとも一部を吸収し、残りの光を非晶質薄膜２０１を介してｎ型単結晶シリコン基板５０１中へ導く。そして、ｎ型単結晶シリコン基板５０１中で電子および正孔が光励起される。非晶質薄膜２０２が波長３６５ｎｍ以下の光の少なくとも一部を吸収するため、非晶質薄膜２０１を構成するａ－Ｓｉ中のＳｉ－Ｈ結合が切れ難くなり、非晶質薄膜２０１の欠陥密度の増加が抑制される。

[0230] 光励起された電子および正孔は、ｐ型拡散層５０１１／（ｎ型単結晶シリコン基板５０１のバルク領域）による内部電界によって分離され、正孔は、ｐ型拡散層５０１１を介して電極３へ到達し、電子は、ｎ型拡散層５０１２側へ拡散し、ｎ型拡散層５０１２を介して電極５へ到達する。

[0231] 電極５へ到達した電子は、電極３と電極５との間に接続された負荷を介して電極３へ到達し、正孔と再結合する。

[0232] 光電変換素子５００においては、ｎ型単結晶シリコン基板５０１の光入射側の表面は、非晶質薄膜２によって覆われ、ｎ型単結晶シリコン基板５０１の裏面は、絶縁層４によって覆われる。

[0233] 従って、吸収層（非晶質薄膜２０２）が紫外光を吸収し、光電変換素子５００の光劣化を低減できる。また、ｎ型単結晶シリコン基板５０１の裏面を絶縁層４によってパッシベーションできる。

[0234] なお、光電変換素子５００は、ｐ型拡散層５０１１に代えてｎ型拡散層を備え、ｎ型拡散層５０１２に代えてｐ型拡散層を備えていてもよい。

[0235] また、ｎ型単結晶シリコン基板５０１の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態５においては、これに限らず、ｎ型単結晶シリコン基板５０１の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0236] 実施の形態５におけるその他の説明は、実施の形態１における説明と同じである。

[0237] ［実施の形態６］

図２５は、実施の形態６による光電変換素子の構成を示す断面図である。図２５を参照して、実施の形態６による光電変換素子６００は、図２０に示す光電変換素子５００の非晶質薄膜２を非晶質薄膜６０２に代え、電極３を電極６０３に代えたものであり、その他は、光電変換素子５００と同じである。

[0238] 非晶質薄膜６０２は、非晶質薄膜２の非晶質薄膜２０１を非晶質薄膜６０１に代えたものであり、その他は、非晶質薄膜２と同じである。

[0239] 非晶質薄膜６０１は、非晶質薄膜６０１１，６０１２からなる。非晶質薄膜６０１１は、少なくとも非晶質相を含み、例えば、ａ－Ｓｉからなる。非晶質薄膜６０１１は、ｉ型ａ－Ｓｉからなることが好ましいが、非晶質薄膜６０１２に含まれるｐ型不純物の濃度よりも低い濃度のｐ型不純物を含んでいてもよい。また、非晶質薄膜６０１１は、例えば、１ｎｍ～２０ｎｍの膜厚を有する。そして、非晶質薄膜６０１１は、ｎ型単結晶シリコン基板５０１のｐ型拡散層５０１１に接してｐ型拡散層５０１１上に配置され、ｎ型単結晶シリコン基板５０１をパッシベーションする。

[0240] 非晶質薄膜６０１２は、少なくとも非晶質相を含み、例えば、ｐ型ａ－Ｓｉからなる。また、非晶質薄膜６０１２は、例えば、１ｎｍ～３０ｎｍの膜厚を有する。そして、非晶質薄膜６０１２は、非晶質薄膜６０１１に接して非晶質薄膜６０１１上に配置される。

[0241] なお、光電変換素子６００においては、非晶質薄膜２０２は、非晶質薄膜６０１２に接して非晶質薄膜６０１２上に配置される。

[0242] 電極６０３は、例えば、ＡｇまたはＡｌ等からなる。そして、電極６０３は、非晶質薄膜２０２を貫通して非晶質薄膜６０１２に接し、非晶質薄膜２０２上に配置される。

[0243] 光電変換素子６００は、図２１から図２４に示す工程（ａ）～工程（ｍ）の工程（ｇ）を、プラズマＣＶＤ法によって非晶質薄膜６０１１、非晶質薄膜６０１２および非晶質薄膜２０２をｎ型単結晶シリコン基板５０１の光入射側の表面上に順次積層する工程に代えた工程図に従って製造される。この

場合、工程（ｉ）において、非晶質薄膜２０２の一部がエッチングされ、非晶質薄膜６０１２が露出する。また、電極６０３は、ＡｇおよびＡｌ等の金属ペーストを印刷することによって形成されてもよい。

[0244] 光電変換素子６００において、太陽光が非晶質薄膜６０２側から光電変換素子６００に照射されると、非晶質薄膜６０２の非晶質薄膜２０２は、波長３６５ｎｍ以下の光の少なくとも一部を吸収し、残りの光を非晶質薄膜６０１２，６０１１を介してｎ型単結晶シリコン基板５０１中へ導く。そして、ｎ型単結晶シリコン基板５０１中で電子および正孔が光励起される。非晶質薄膜２０２が波長３６５ｎｍ以下の光の少なくとも一部を吸収するため、非晶質薄膜６０１１，６０１２を構成するａ－Ｓｉ中のＳｉ－Ｈ結合が切れ難くなり、非晶質薄膜６０１１，６０１２の欠陥密度の増加が抑制される。

[0245] 光励起された電子および正孔は、（非晶質薄膜６０１２およびｐ型拡散層５０１１）／（ｎ型単結晶シリコン基板５０１のバルク領域）による内部電界によって分離され、正孔は、ｐ型拡散層５０１１および非晶質薄膜６０１１，６０１２を介して電極６０３へ到達し、電子は、ｎ型拡散層５０１２側へ拡散し、ｎ型拡散層５０１２を介して電極５へ到達する。

[0246] 電極５へ到達した電子は、電極３と電極５との間に接続された負荷を介して電極３へ到達し、正孔と再結合する。

[0247] 光電変換素子６００においては、ｎ型単結晶シリコン基板５０１の光入射側の表面は、非晶質薄膜６０２によって覆われ、ｎ型単結晶シリコン基板５０１の裏面は、絶縁層４によって覆われる。非晶質薄膜６０２は、波長３６５ｎｍ以下の光の少なくとも一部を吸収する非晶質薄膜２０２を含む。

[0248] 従って、吸収層（非晶質薄膜２０２）が紫外光を吸収し、光電変換素子６００の光劣化を低減できる。また、ｎ型単結晶シリコン基板５０１の裏面を絶縁層４によってパッシベーションできる。

[0249] また、光電変換素子６００においては、少数キャリアライフタイムが大きく低下する金属（電極６０３）とｎ型単結晶シリコン基板５０１とが接する領域が存在しない。その結果、ｎ型単結晶シリコン基板５０１に対する非常

に良好なパッシベーション特性が得られ、高い開放電圧（Ｖｏｃ）および曲線因子（ＦＦ）を得ることができる。従って、光電変換素子６００の特性を向上できる。

[0250] なお、光電変換素子６００においては、非晶質薄膜６０１１，６０１２のいずれか一方が無くてもよい。非晶質薄膜６０１１が無い場合、電極６０３は、非晶質薄膜６０１２に接し、非晶質薄膜６０１２が無い場合、電極６０３は、非晶質薄膜６０１１に接する。従って、非晶質薄膜６０１１，６０１２のいずれか一方が無い場合も、金属（電極６０３）とｎ型単結晶シリコン基板５０１とが接する領域が存在しない。

[0251] また、光電変換素子６００においては、ｐ型拡散層５０１１をｎ型拡散層に代え、ｎ型拡散層５０１２をｐ型拡散層に代え、非晶質薄膜６０１２をｎ型ａ－Ｓｉによって構成してもよい。この場合、非晶質薄膜６０１１は、ｉ型ａ－ＳｉまたはＮ型ａ－Ｓｉからなる。

[0252] 更に、ｎ型単結晶シリコン基板５０１の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態６においては、これに限らず、ｎ型単結晶シリコン基板５０１の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0253] 実施の形態６におけるその他の説明は、実施の形態１における説明と同じである。

[0254] ［実施の形態７］

図２６は、実施の形態７による光電変換素子の構成を示す断面図である。図２６を参照して、実施の形態７による光電変換素子７００は、図２０に示す光電変換素子５００のｎ型単結晶シリコン基板５０１をｎ型単結晶シリコン基板７０１に代え、絶縁膜４を非晶質薄膜７０２，７０３に代え、電極５を電極７０４に代えたものであり、その他は、光電変換素子５００と同じである。

[0255] ｎ型単結晶シリコン基板７０１は、ｎ型単結晶シリコン基板５０１のｎ型拡散層５０１２をｎ型拡散層７０１２に代えたものであり、その他は、ｎ型

単結晶シリコン基板５０１と同じである。

[0256] ｎ型拡散層７０１２は、ｎ型単結晶シリコン基板７０１の光入射側と反対側の裏面全体に接してｎ型単結晶シリコン基板７０１中に配置される。そして、ｎ型拡散層７０１２は、ｎ型拡散層５０１２と同じ厚みを有するとともにｎ型拡散層５０１２のｎ型不純物と同じ濃度のｎ型不純物を含む。ｎ型単結晶シリコン基板７０１についてのその他の説明は、ｎ型単結晶シリコン基板１と同じである。

[0257] 非晶質薄膜７０２は、少なくとも非晶質相を含み、例えば、ｉ型ａ－Ｓｉまたはｎ型ａ－Ｓｉからなる。非晶質薄膜７０２は、ｉ型ａ－Ｓｉ上にｎ型ａ－Ｓｉを形成した積層膜からなっていてもよい。また、非晶質薄膜７０２の膜厚は、例えば、１ｎｍ～２００ｎｍである。そして、非晶質薄膜７０２は、ｎ型単結晶シリコン基板７０１の光入射側と反対側の裏面に接してｎ型単結晶シリコン基板７０１上に配置される。

[0258] 非晶質薄膜７０３は、少なくとも非晶質相を含み、例えば、ａ－ＳｉＮ$_x$からなる。また、非晶質薄膜７０３の膜厚は、非晶質薄膜２０２と同様である。光電変換素子７００が片面受光型の光電変換素子として使用される場合、組成比ｘは、ｘ＞０である。一方、光電変換素子７００が両面受光型の光電変換素子として使用される場合、組成比ｘは、０＜ｘ＜０．８５が好ましく、０＜ｘ≦０．７８がより好ましい。そして、非晶質薄膜７０３は、非晶質薄膜７０２に接して非晶質薄膜７０２上に配置される。

[0259] 電極７０４は、例えば、ＡｇまたはＡｌ等からなる。そして、電極７０４は、非晶質薄膜７０２，７０３を貫通してｎ型拡散層７０１２に接し、非晶質薄膜７０３上に配置される。

[0260] 光電変換素子７００においては、ｎ型単結晶シリコン基板７０１の光入射側の表面は、非晶質薄膜２０１によってパッシベーションされ、ｎ型単結晶シリコン基板７０１の裏面は、非晶質薄膜７０２によってパッシベーションされる。

[0261] 図２７から図３０は、それぞれ、図２６に示す光電変換素子７００の製造

方法を示す第１から第４の工程図である。

[0262] 図２７を参照して、光電変換素子７００の製造が開始されると、図２に示す工程（ａ），（ｂ）と同じ工程を順次実行する。これによって、光入射側の表面にテクスチャ構造が形成されたｎ型単結晶シリコン基板７０１が形成される（図２７の工程（ａ），（ｂ）参照）。

[0263] 工程（ｂ）の後、例えば、イオン注入法を用いて、ＰおよびＡｓ等のｎ型不純物をｎ型単結晶シリコン基板７０１の裏面全体にドーピングする。これによって、ｎ型拡散層７０１２がｎ型単結晶シリコン基板７０１の裏面側に形成される（図２７の工程（ｃ）参照）。なお、ドーピング後、ｎ型不純物を電気的に活性化するための熱処理を行ってもよい。イオン注入法の代わりに、気相拡散法、固相拡散法、プラズマドーピング法およびイオンドーピング法等を用いてもよい。

[0264] 引き続いて、例えば、イオン注入法を用いて、Ｂ、ＧａおよびＩｎ等のｐ型不純物を光入射側からｎ型単結晶シリコン基板７０１にドーピングする。これによって、ｐ型拡散層５０１１がｎ型単結晶シリコン基板７０１の光入射側に形成される（図２７の工程（ｄ）参照）。なお、ドーピング後、ｐ型不純物を電気的に活性化するための熱処理を行ってもよい。また、ｐ型拡散層５０１１は、イオン注入法の代わりに、気相拡散法、固相拡散法、プラズマドーピング法およびイオンドーピング法等を用いて形成されてもよい。

[0265] そして、図２に示す工程（ｄ）と同じ工程を実行して、上述した方法によって非晶質薄膜２をｎ型単結晶シリコン基板７０１の光入射側の表面に接して形成する（図２８の工程（ｅ）参照）。

[0266] その後、図２に示す工程（ｄ）と同じ工程を実行して非晶質薄膜７０２，７０３をｎ型単結晶シリコン基板７０１の裏面に順次積層する（図２８の工程（ｆ）参照）。

[0267] そして、非晶質薄膜２の全面にレジストを塗布し、その塗布したレジストをフォトリソグラフィおよびエッチングによってパターンニングし、レジストパターン２３０を形成する（図２８の工程（ｇ）参照）。

[0268] そして、レジストパターン２３０をマスクとして非晶質薄膜２の一部をエッチングし、レジストパターン２３０を除去する。これによって、ｐ型拡散層５０１１の一部が露出される（図２９の工程（ｈ）参照）。

[0269] その後、蒸着法またはスパッタリング法等を用いてＡｇまたはＡｌ等の金属膜を非晶質薄膜２の全面に形成し、その形成した金属膜を、例えば、フォトリソグラフィ法等を用いてパターンニングする。これによって、電極３が形成される（図２９の工程（ｉ）参照）。電極３は、印刷法等を用いて金属ペースト等をパターンニングして形成されてもよい。

[0270] そして、非晶質薄膜７０３の全面にレジストを塗布し、その塗布したレジストをフォトリソグラフィおよびエッチングによってパターンニングし、レジストパターン２４０を形成する（図２９の工程（ｊ）参照）。

[0271] その後、レジストパターン２４０をマスクとして非晶質薄膜７０２，７０３の一部をエッチングし、レジストパターン２４０を除去する。これによって、ｎ型単結晶シリコン基板７０１のｎ型拡散層７０１２の一部が露出される（図３０の工程（ｋ）参照）。

[0272] 引き続いて、蒸着法またはスパッタリング法等を用いてＡｇまたはＡｌ等の金属膜を非晶質薄膜７０２，７０３を覆うように形成し、その形成した金属膜をパターンニングして電極７０４を形成する。これによって、光電変換素子７００が完成する（図３０の工程（ｌ）参照）。電極７０４は、印刷法等を用いて金属ペースト等をパターンニングして形成されてもよい。

[0273] 光電変換素子７００の発電機構は、光電変換素子５００の発電機構と同じである。そして、光電変換素子７００においては、ｎ型単結晶シリコン基板７０１の光入射側の表面は、非晶質薄膜２によって覆われ、ｎ型単結晶シリコン基板７０１の裏面は、非晶質薄膜７０２，７０３によって覆われている。

[0274] 従って、非晶質薄膜２側から光が入射する場合、吸収層（非晶質薄膜２０２）が紫外光を吸収し、光電変換素子７００の光劣化を低減できる。また、ｎ型単結晶シリコン基板７０１の裏面をパッシベーションできる。

[0275] 一方、非晶質薄膜７０２，７０３側から光が入射する場合、吸収層（非晶質薄膜７０３）が紫外光を吸収し、光電変換素子７００の光劣化を低減できる。また、ｎ型単結晶シリコン基板７０１のテクスチャ構造が形成された表面をパッシベーションできる。

[0276] このように、ｎ型単結晶シリコン基板７０１のいずれの表面から光が入射しても、非晶質薄膜２０２または非晶質薄膜７０３が紫外光を吸収するため、光電変換素子７００の光劣化を低減できる。

[0277] なお、光電変換素子７００においては、ｐ型拡散層５０１１をｎ型拡散層に代え、ｎ型拡散層７０１２をｐ型拡散層に代えてもよい。この場合、非晶質薄膜２０１は、ｉ型ａ－ＳｉまたはＮ型ａ－Ｓｉからなり、非晶質薄膜７０２は、ｉ型ａ－ＳｉまたはＰ型ａ－Ｓｉからなる。

[0278] また、ｎ型単結晶シリコン基板７０１の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態７においては、これに限らず、ｎ型単結晶シリコン基板７０１の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0279] 実施の形態７におけるその他の説明は、実施の形態１における説明と同じである。

[0280] ［実施の形態８］

図３１は、実施の形態８による光電変換素子の構成を示す断面図である。図３１を参照して、実施の形態８による光電変換素子８００は、図２５に示す光電変換素子６００のｎ型単結晶シリコン基板５０１をｎ型単結晶シリコン基板７０１に代え、絶縁膜４を非晶質薄膜７０３，８０１，８０２に代え、電極５を電極８０４に代えたものであり、その他は、光電変換素子６００と同じである。

[0281] ｎ型単結晶シリコン基板７０１については、上述したとおりである。

[0282] 非晶質薄膜８０１は、少なくとも非晶質相を含み、例えば、ｉ型ａ－ＳｉまたはＮ型ａ－Ｓｉからなる。そして、非晶質薄膜８０１は、ｎ型単結晶シリコン基板７０１の裏面に接してｎ型単結晶シリコン基板７０１の裏面上に

配置される。なお、非晶質薄膜８０１の膜厚は、例えば、１ｎｍ～２０ｎｍである。

[0283] 非晶質薄膜８０２は、少なくとも非晶質相を含み、例えば、ｎ型ａ－Ｓｉからなる。そして、非晶質薄膜８０２は、非晶質薄膜８０１に接して非晶質薄膜８０１上に配置される。なお、非晶質薄膜８０２の膜厚は、例えば、１ｎｍ～３０ｎｍである。

[0284] 光電変換素子８００においては、非晶質薄膜７０３は、非晶質薄膜８０２に接して非晶質薄膜８０２上に配置される。非晶質薄膜７０３についてのその他の説明は、上述したとおりである。

[0285] 電極８０４は、例えば、ＡｇまたはＡｌ等からなる。そして、電極８０４は、非晶質薄膜７０３を貫通して非晶質薄膜８０２に接し、非晶質薄膜７０３上に配置される。

[0286] 光電変換素子８００は、図２７から図３０に示す工程（ａ）～工程（ｌ）からなる工程図において、工程（ｅ）を、プラズマＣＶＤ法を用いて非晶質薄膜６０１１，６０１２，２０２をｎ型単結晶シリコン基板７０１上に順次積層する工程に代え、工程（ｈ）を、非晶質薄膜２０２の一部をエッチングして非晶質薄膜６０１２の一部を露出させる工程に代え、工程（ｉ）を、プラズマＣＶＤ法を用いて非晶質薄膜８０１，８０２，７０３をｎ型単結晶シリコン基板７０１の裏面上に順次積層する工程に代え、工程（ｋ）を、非晶質薄膜７０３の一部をエッチングして非晶質薄膜８０２の一部を露出させる工程に代えた工程図に従って製造される。

[0287] 光電変換素子８００の発電機構は、光電変換素子７００の発電機構と同じである。従って、光電変換素子８００は、片面受光型の光電変換素子、または両面受光型の光電変換素子として使用される。

[0288] そして、光電変換素子８００においては、ｎ型単結晶シリコン基板７０１の光入射側の表面は、非晶質薄膜６０２によって覆われ、ｎ型単結晶シリコン基板７０１の裏面は、非晶質薄膜８０１，８０２，７０３によって覆われている。

[0289] 従って、吸収層（非晶質薄膜２０２）が紫外光を吸収し、光電変換素子８００の光劣化を低減できる。また、ｎ型単結晶シリコン基板７０１の裏面をパッシベーションできる。

[0290] 一方、非晶質薄膜８０１，８０２，７０３側から光が入射する場合、吸収層（非晶質薄膜７０３）が紫外光を吸収し、光電変換素子８００の光劣化を低減できる。また、ｎ型単結晶シリコン基板７０１のテクスチャ構造が形成された表面をパッシベーションできる。

[0291] このように、ｎ型単結晶シリコン基板７０１のいずれの表面から光が入射しても、非晶質薄膜２０２または非晶質薄膜７０３が紫外光を吸収するため、光電変換素子８００の光劣化を低減できる。

[0292] その他、光電変換素子８００は、光電変換素子６００と同じ効果を享受できる。

[0293] 光電変換素子８００においては、非晶質薄膜８０１，８０２のいずれか一方が無くてもよい。非晶質薄膜８０１が無い場合、電極８０４は、非晶質薄膜８０２に接し、非晶質薄膜８０２が無い場合、電極８０４は、非晶質薄膜８０１に接する。従って、非晶質薄膜８０１，８０２のいずれか一方が無い場合、電極８０４がｎ型単結晶シリコン基板７０１に接することはない。

[0294] また、光電変換素子８００においては、ｐ型拡散層５０１１をｎ型拡散層に代え、ｎ型拡散層７０１２をｐ型拡散層に代えてもよい。この場合、非晶質薄膜６０１１は、ｉ型ａ－ＳｉまたはＮ型ａ－Ｓｉからなり、非晶質薄膜６０１２は、ｎ型ａ－Ｓｉからなり、非晶質薄膜８０１は、ｉ型ａ－ＳｉまたはＰ型ａ－Ｓｉからなり、非晶質薄膜８０２は、ｐ型ａ－Ｓｉからなる。

[0295] 光電変換素子８００についてのその他の説明は、光電変換素子６００についての説明と同じである。

[0296] 上記においては、ｎ型単結晶シリコン基板７０１の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態８においては、これに限らず、ｎ型単結晶シリコン基板７０１の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0297] 実施の形態８におけるその他の説明は、実施の形態１における説明と同じである。

[0298] ［実施の形態９］

図３２は、実施の形態９による光電変換素子の構成を示す断面図である。図３２を参照して、実施の形態９による光電変換素子９００は、図２６に示す光電変換素子７００の非晶質薄膜２を非晶質薄膜６０２に代え、電極３を電極６０３に代えたものであり、その他は、光電変換素子７００と同じである。

[0299] 非晶質薄膜６０２および電極６０３については、上述したとおりである。

[0300] 光電変換素子９００は、図２７から図３０に示す工程（ａ）～工程（ｌ）からなる工程図において、工程（ｅ）を、プラズマＣＶＤ法を用いて非晶質薄膜６０１１，６０１２，２０２をｎ型単結晶シリコン基板７０１上に順次積層する工程に代え、工程（ｈ）を、非晶質薄膜２０２の一部をエッチングして非晶質薄膜６０１２の一部を露出させる工程に代えた工程図に従って製造される。

[0301] 光電変換素子９００の発電機構は、光電変換素子７００の発電機構と同じである。従って、光電変換素子９００は、片面受光型の光電変換素子、または両面受光型の光電変換素子として使用される。

[0302] そして、光電変換素子９００においては、ｎ型単結晶シリコン基板７０１の光入射側の表面は、非晶質薄膜６０２によって覆われ、ｎ型単結晶シリコン基板７０１の裏面は、非晶質薄膜７０２，７０３によって覆われている。

[0303] 従って、吸収層（非晶質薄膜２０２）が紫外光を吸収し、光電変換素子９００の光劣化を低減できる。また、ｎ型単結晶シリコン基板７０１の裏面をパッシベーションできる。

[0304] 一方、非晶質薄膜７０２，７０３側から光が入射する場合、吸収層（非晶質薄膜７０３）が紫外光を吸収し、光電変換素子９００の光劣化を低減できる。また、ｎ型単結晶シリコン基板７０１のテクスチャ構造が形成された表面をパッシベーションできる。

[0305] このように、ｎ型単結晶シリコン基板７０１のいずれの表面から光が入射しても、非晶質薄膜２０２または非晶質薄膜７０３が紫外光を吸収するため、光電変換素子９００の光劣化を低減できる。

[0306] その他、光電変換素子９００は、光電変換素子６００と同じ効果を享受できる。

[0307] 光電変換素子９００においては、ｐ型拡散層５０１１をｎ型拡散層に代え、ｎ型拡散層７０１２をｐ型拡散層に代えてもよい。この場合、非晶質薄膜６０１１は、ｉ型ａ－ＳｉまたはＮ型ａ－Ｓｉからなり、非晶質薄膜６０１２は、ｎ型ａ－Ｓｉからなり、非晶質薄膜７０２は、ｉ型ａ－ＳｉまたはＮ型ａ－Ｓｉからなる。

[0308] 光電変換素子９００についてのその他の説明は、光電変換素子６００についての説明と同じである。

[0309] 上記においては、ｎ型単結晶シリコン基板７０１の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態９においては、これに限らず、ｎ型単結晶シリコン基板７０１の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0310] 実施の形態９におけるその他の説明は、実施の形態１における説明と同じである。

[0311] ［実施の形態１０］

図３３は、この実施の形態による光電変換素子を備える光電変換モジュールの構成を示す概略図である。図３３を参照して、光電変換モジュール１０００は、複数の光電変換素子１００１と、カバー１００２と、出力端子１００３，１００４とを備える。

[0312] 複数の光電変換素子１００１は、アレイ状に配置され、直列に接続される。なお、複数の光電変換素子１００１は、直列に接続される代わりに、並列接続されてもよく、直列と並列を組み合わせて接続されてもよい。

[0313] そして、複数の光電変換素子１００１の各々は、光電変換素子１００，２００，３００，４００，５００，６００，７００，８００，９００のいずれ

かからなる。

[0314] カバー１００２は、耐候性のカバーからなり、複数の光電変換素子１００１を覆う。

[0315] 出力端子１００３は、直列に接続された複数の光電変換素子１００１の一方端に配置される光電変換素子１００１に接続される。

[0316] 出力端子１００４は、直列に接続された複数の光電変換素子１００１の他方端に配置される光電変換素子１００１に接続される。

[0317] 上述したように、光電変換素子１００，２００，３００，４００，５００，６００，７００，８００，９００は、光劣化に強く、高い信頼性を示す。

[0318] 従って、光電変換モジュール１０００の信頼性を非常に高くできる。

[0319] なお、実施の形態１０による光電変換モジュールは、図３３に示す構成に限らず、光電変換素子１００，２００，３００，４００，５００，６００，７００，８００，９００のいずれかを用いる限り、どのような構成であってもよい。

[0320] ［実施の形態１１］

図３４は、この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。

[0321] 図３４を参照して、太陽光発電システム１１００は、光電変換モジュールアレイ１１０１と、接続箱１１０２と、パワーコンディショナー１１０３と、分電盤１１０４と、電力メーター１１０５とを備える。

[0322] 接続箱１１０２は、光電変換モジュールアレイ１１０１に接続される。パワーコンディショナー１１０３は、接続箱１１０２に接続される。分電盤１１０４は、パワーコンディショナー１１０３および電気機器１１１０に接続される。電力メーター１１０５は、分電盤１１０４および系統連携に接続される。

[0323] 光電変換モジュールアレイ１１０１は、太陽光を電気に変換して直流電力を発電し、その発電した直流電力を接続箱１１０２に供給する。

[0324] 接続箱１１０２は、光電変換モジュールアレイ１１０１が発電した直流電

力を受け、その受けた直流電力をパワーコンディショナー１１０３へ供給する。

[0325] パワーコンディショナー１１０３は、接続箱１１０２から受けた直流電力を交流電力に変換し、その変換した交流電力を分電盤１１０４に供給する。

[0326] 分電盤１１０４は、パワーコンディショナー１１０３から受けた交流電力および／または電力メーター１１０５を介して受けた商用電力を電気機器１１１０へ供給する。また、分電盤１１０４は、パワーコンディショナー１１０３から受けた交流電力が電気機器１１１０の消費電力よりも多いとき、余った交流電力を電力メーター１１０５を介して系統連携へ供給する。

[0327] 電力メーター１１０５は、系統連携から分電盤１１０４へ向かう方向の電力を計測するとともに、分電盤１１０４から系統連携へ向かう方向の電力を計測する。

[0328] 図３５は、図３４に示す光電変換モジュールアレイ１１０１の構成を示す概略図である。

[0329] 図３５を参照して、光電変換モジュールアレイ１１０１は、複数の光電変換モジュール１１２０と、出力端子１１２１，１１２２とを含む。

[0330] 複数の光電変換モジュール１１２０は、アレイ状に配列され、直列に接続される。なお、複数の光電変換モジュール１１２０は、直列に接続される代わりに、並列接続されてもよく、直列と並列を組み合わせて接続されてもよい。そして、複数の光電変換モジュール１１２０の各々は、図３３に示す光電変換モジュール１０００からなる。

[0331] 出力端子１１２１は、直列に接続された複数の光電変換モジュール１１２０の一方端に位置する光電変換モジュール１１２０に接続される。

[0332] 出力端子１１２２は、直列に接続された複数の光電変換モジュール１１２０の他方端に位置する光電変換モジュール１１２０に接続される。

[0333] 太陽光発電システム１１００における動作を説明する。光電変換モジュールアレイ１１０１は、太陽光を電気に変換して直流電力を発電し、その発電した直流電力を接続箱１１０２を介してパワーコンディショナー１１０３へ

供給する。

[0334] パワーコンディショナー１１０３は、光電変換モジュールアレイ１１０１から受けた直流電力を交流電力に変換し、その変換した交流電力を分電盤１１０４へ供給する。

[0335] 分電盤１１０４は、パワーコンディショナー１１０３から受けた交流電力が電気機器１１１０の消費電力以上であるとき、パワーコンディショナー１１０３から受けた交流電力を電気機器１１１０に供給する。そして、分電盤１１０４は、余った交流電力を電力メーター１１０５を介して系統連携へ供給する。

[0336] また、分電盤１１０４は、パワーコンディショナー１１０３から受けた交流電力が電気機器１１１０の消費電力よりも少ないとき、系統連携から受けた交流電力およびパワーコンディショナー１１０３から受けた交流電力を電気機器１１１０へ供給する。

[0337] 太陽光発電システム１１００は、上述したように、光劣化に強く、高い信頼性を示す光電変換素子１００，２００，３００，４００，５００，６００，７００，８００，９００のいずれかを備えている。

[0338] 従って、太陽光発電システム１１００の信頼性を非常に高くできる。

[0339] なお、実施の形態１１による太陽光発電システムは、図３４，３５に示す構成に限らず、光電変換素子１００，２００，３００，４００，５００，６００，７００，８００，９００のいずれかを用いる限り、どのような構成であってもよい。

[0340] ［実施の形態１２］

図３６は、この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。

[0341] 図３６を参照して、太陽光発電システム１２００は、サブシステム１２０１～１２０ｎ（ｎは２以上の整数）と、パワーコンディショナー１２１１～１２１ｎと、変圧器１２２１とを備える。太陽光発電システム１２００は、図３４に示す太陽光発電システム１１００よりも規模が大きい太陽光発電シ

ステムである。

[0342] パワーコンディショナー１２１１～１２１ｎは、それぞれ、サブシステム１２０１～１２０ｎに接続される。

[0343] 変圧器１２２１は、パワーコンディショナー１２１１～１２１ｎおよび系統連携に接続される。

[0344] サブシステム１２０１～１２０ｎの各々は、モジュールシステム１２３１～１２３ｊ（ｊは２以上の整数）からなる。

[0345] モジュールシステム１２３１～１２３ｊの各々は、光電変換モジュールアレイ１３０１～１３０ｉ（ｉは２以上の整数）と、接続箱１３１１～１３１ｉと、集電箱１３２１とを含む。

[0346] 光電変換モジュールアレイ１３０１～１３０ｉの各々は、図３５に示す光電変換モジュールアレイ１１０１と同じ構成からなる。

[0347] 接続箱１３１１～１３１ｉは、それぞれ、光電変換モジュールアレイ１３０１～１３０ｉに接続される。

[0348] 集電箱１３２１は、接続箱１３１１～１３１ｉに接続される。また、サブシステム１２０１のｊ個の集電箱１３２１は、パワーコンディショナー１２１１に接続される。サブシステム１２０２のｊ個の集電箱１３２１は、パワーコンディショナー１２１２に接続される。以下、同様にして、サブシステム１２０ｎのｊ個の集電箱１３２１は、パワーコンディショナー１２１ｎに接続される。

[0349] モジュールシステム１２３１のｉ個の光電変換モジュールアレイ１３０１～１３０ｉは、太陽光を電気に変換して直流電力を発電し、その発電した直流電力をそれぞれ接続箱１３１１～１３１ｉを介して集電箱１３２１へ供給する。モジュールシステム１２３２のｉ個の光電変換モジュールアレイ１３０１～１３０ｉは、太陽光を電気に変換して直流電力を発電し、その発電した直流電力をそれぞれ接続箱１３１１～１３１ｉを介して集電箱１３２１へ供給する。以下、同様にして、モジュールシステム１２３ｊのｉ個の光電変換モジュールアレイ１３０１～１３０ｉは、太陽光を電気に変換して直流電

力を発電し、その発電した直流電力をそれぞれ接続箱１３１１～１３１ｉを介して集電箱１３２１へ供給する。

[0350] そして、サブシステム１２０１のｊ個の集電箱１３２１は、直流電力をパワーコンディショナー１２１１へ供給する。

[0351] サブシステム１２０２のｊ個の集電箱１３２１は、同様にして直流電力をパワーコンディショナー１２１２へ供給する。

[0352] 以下、同様にして、サブシステム１２０ｎのｊ個の集電箱１３２１は、直流電力をパワーコンディショナー１２１ｎへ供給する。

[0353] パワーコンディショナー１２１１～１２１ｎは、それぞれ、サブシステム１２０１～１２０ｎから受けた直流電力を交流電力に変換し、その変換した交流電力を変圧器１２２１へ供給する。

[0354] 変圧器１２２１は、パワーコンディショナー１２１１～１２１ｎから交流電力を受け、その受けた交流電力の電圧レベルを変換して系統連携へ供給する。

[0355] 太陽光発電システム１２００は、上述したように、光劣化に強く、高い信頼性を示す光電変換素子１００，２００，３００，４００，５００，６００，７００，８００，９００のいずれかを備えている。

[0356] 従って、太陽光発電システム１２００の信頼性を非常に高くできる。

[0357] なお、実施の形態１２による太陽光発電システムは、図３６に示す構成に限らず、光電変換素子１００，２００，３００，４００，５００，６００，７００，８００，９００のいずれかを用いる限り、どのような構成であってもよい。

[0358] 上記においては、電流を取り出す裏面側の接合がヘテロ接合である光電変換素子１００，２００，３００，４００について説明したが、この発明の実施の形態による光電変換素子は、これに限らず、裏面側の接合は、ホモ接合からなっていてもよい。この場合、結晶シリコン基板の裏面側には、ｐ型拡散領域およびｎ型拡散領域が結晶シリコン基板の面内方向に交互に形成される。そして、結晶シリコン基板がｎ型単結晶シリコン基板またはｎ型多結晶

シリコン基板からなる場合、ｐ型拡散領域の面積占有率は、ｎ型拡散領域の面積占有率よりも大きい方が好ましい。また、結晶シリコン基板がｐ型単結晶シリコン基板またはｐ型多結晶シリコン基板からなる場合、ｎ型拡散領域の面積占有率は、ｐ型拡散領域の面積占有率よりも大きい方が好ましい。

[0359] このように、裏面側の接合がホモ接合からなる場合も、光電変換素子は、光入射側に非晶質薄膜２を備えるので、紫外光を吸収し、光電変換素子の光劣化を低減できる。

[0360] 上記においては、結晶シリコン基板の光入射側の表面に非晶質薄膜２を備え、裏面側の接合がヘテロ接合またはホモ接合である光電変換素子について説明するとともに、非晶質薄膜２の構造について各種の構造を説明した。また、接合が光入射側に存在する光電変換素子５００，６００，７００，８００，９００についても説明した。従って、この発明の実施の形態による光電変換素子は、結晶シリコン基板と、結晶シリコン基板の光入射側の表面に設けられ、水素原子を含むパッシベーション膜と、パッシベーション膜よりも光入射側に設けられた非晶質薄膜とを備え、非晶質薄膜は、パッシベーション膜を構成する水素原子以外の原子と水素原子との結合エネルギー以上のエネルギーに対応する波長の光の少なくとも一部を吸収するものであればよい。

[0361] パッシベーション膜を構成する水素原子以外の原子と水素原子との結合エネルギー以上のエネルギーに対応する波長の光の少なくとも一部を吸収すれば、紫外光によるパッシベーション膜中の欠陥の増加が抑制され、光電変換素子の光劣化を低減できるからである。

[0362] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施の形態の説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

産業上の利用可能性

[0363] この発明は、光電変換素子に適用される。

請求の範囲

[請求項1] 半導体基板と、

前記半導体基板の光入射側の表面に設けられ、水素原子を含むパッシベーション膜と、

前記パッシベーション膜よりも光入射側に設けられた非晶質薄膜とを備え、

前記非晶質薄膜は、前記パッシベーション膜を構成する水素原子以外の原子と前記水素原子との結合エネルギー以上のエネルギーに対応する波長の光の少なくとも一部を吸収する、光電変換素子。

[請求項2] 前記非晶質薄膜の光学的バンドギャップは、前記パッシベーション膜の光学的バンドギャップよりも大きい、請求項１に記載の光電変換素子。

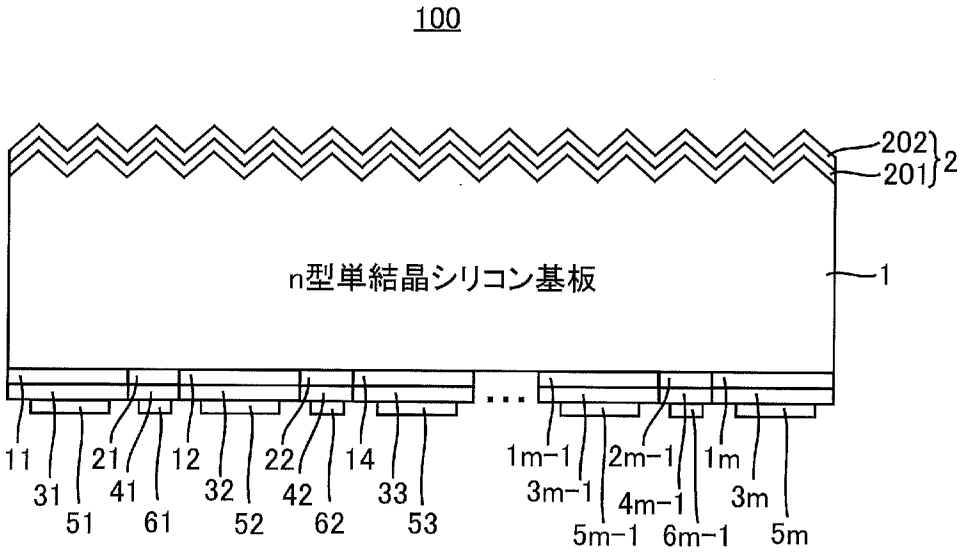
[請求項3] 前記非晶質薄膜は、前記パッシベーション膜の主要構成元素と、前記パッシベーション膜の光学的バンドギャップよりも大きい光学的バンドギャップに前記非晶質薄膜の光学的バンドギャップを設定するための所望の元素とを含む、請求項１または請求項２に記載の光電変換素子。

[請求項4] 前記パッシベーション膜は、Ｓｉ－Ｈ結合を含み、

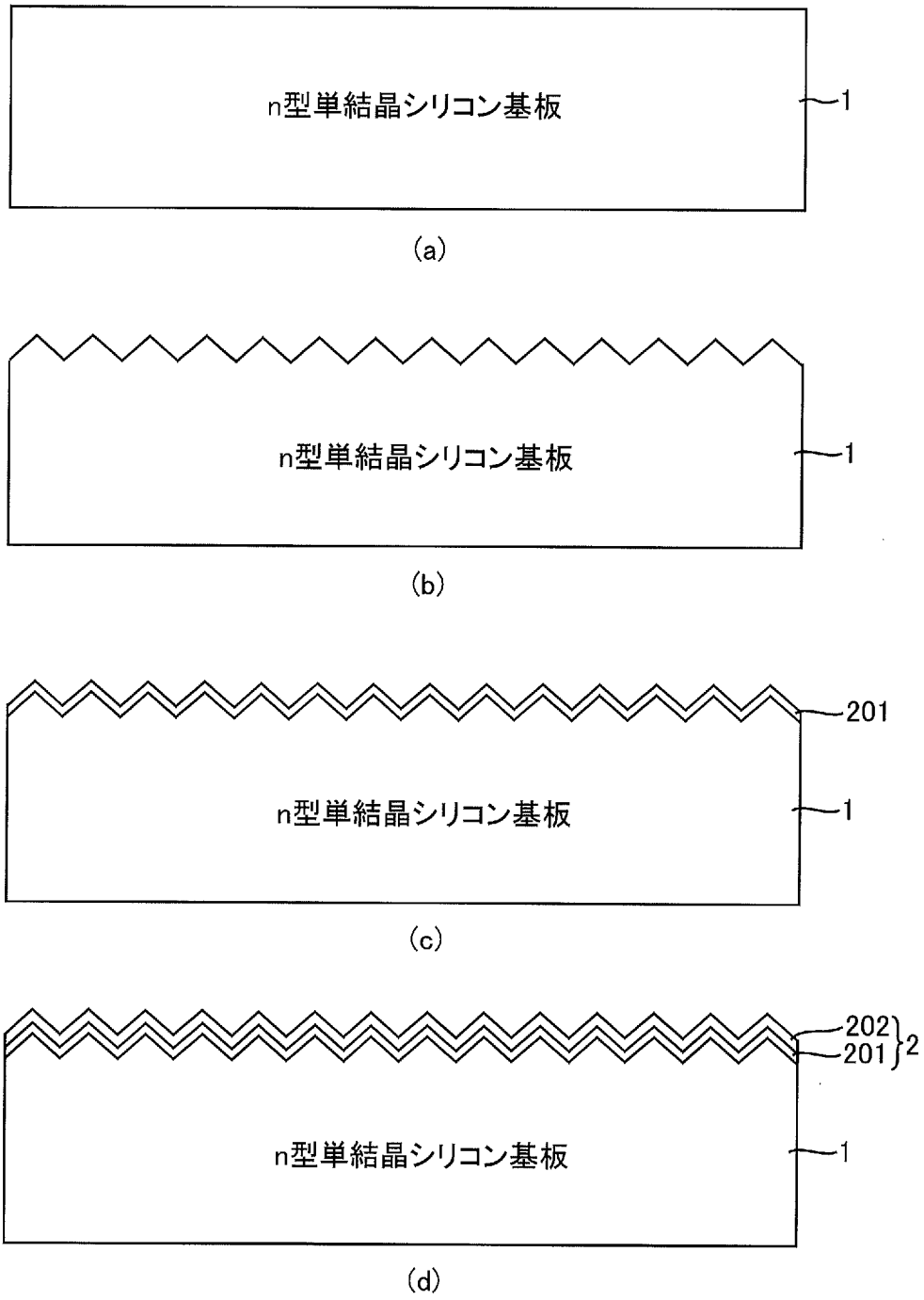
前記波長は、３６５ｎｍ以下である、請求項１から請求項３のいずれか１項に記載の光電変換素子。

[請求項5] 前記非晶質薄膜において、シリコン原子に対する窒素原子の組成比は、０よりも大きく、０．８５よりも小さい、請求項１から請求項４のいずれか１項に記載の光電変換素子。

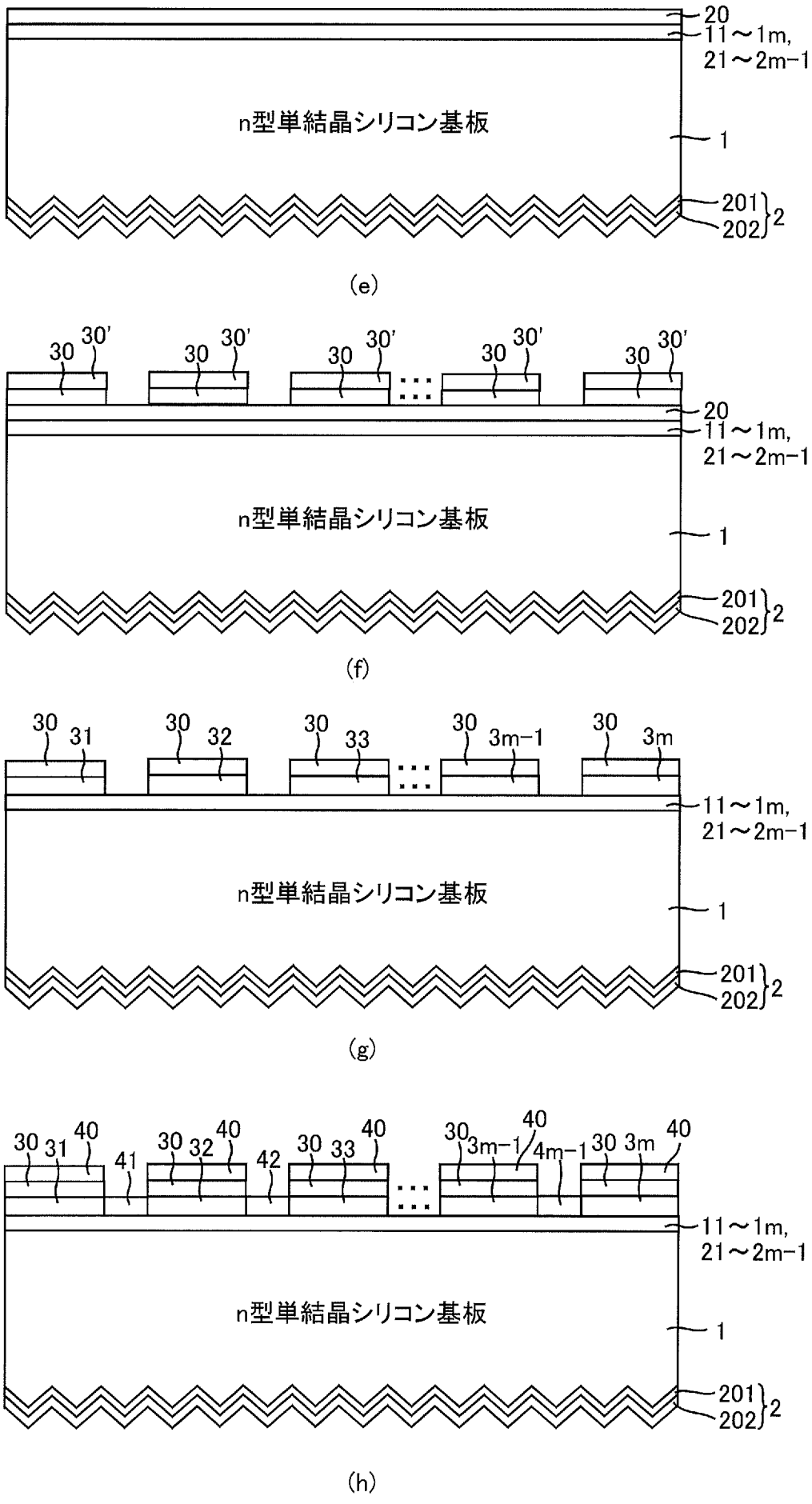
[図1]


100
202
201
2
n型単結晶シリコン基板
1
11
31
51
21
41
61
12
32
52
22
42
62
14
33
53
1m-1
3m-1
5m-1
2m-1
4m-1
6m-1
1m
3m
5m

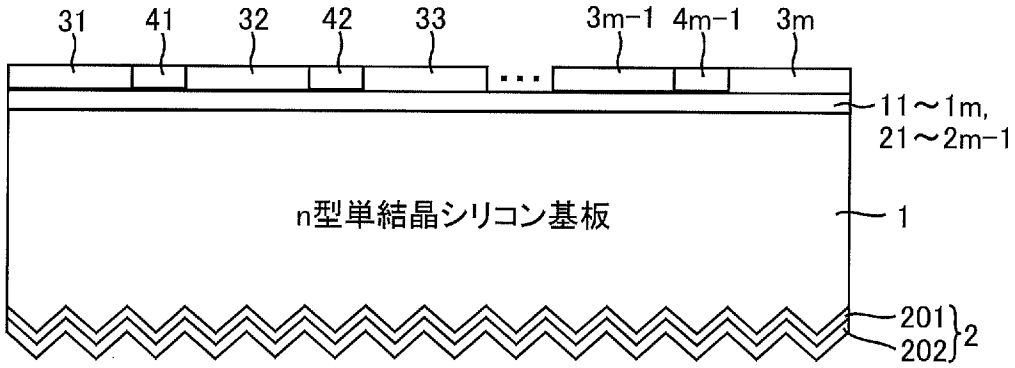
[図2]


n型単結晶シリコン基板
1
(a)
n型単結晶シリコン基板
1
(b)
201
n型単結晶シリコン基板
1
(c)
202
201
2
n型単結晶シリコン基板
1
(d)

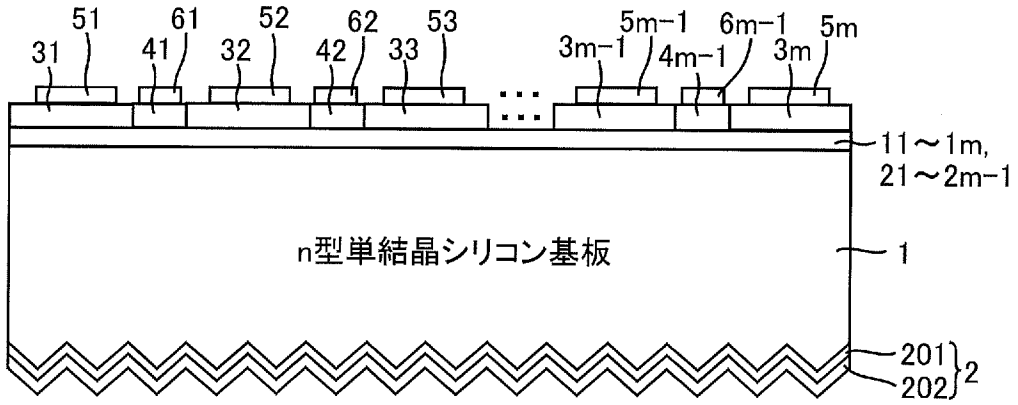
[図3]


20
11～1m,
21～2m-1
n型単結晶シリコン基板
1
201
202
2
(e)
30
30'
(f)
31
32
33
3m-1
3m
(g)
40
41
42
4m-1
(h)

[図4]

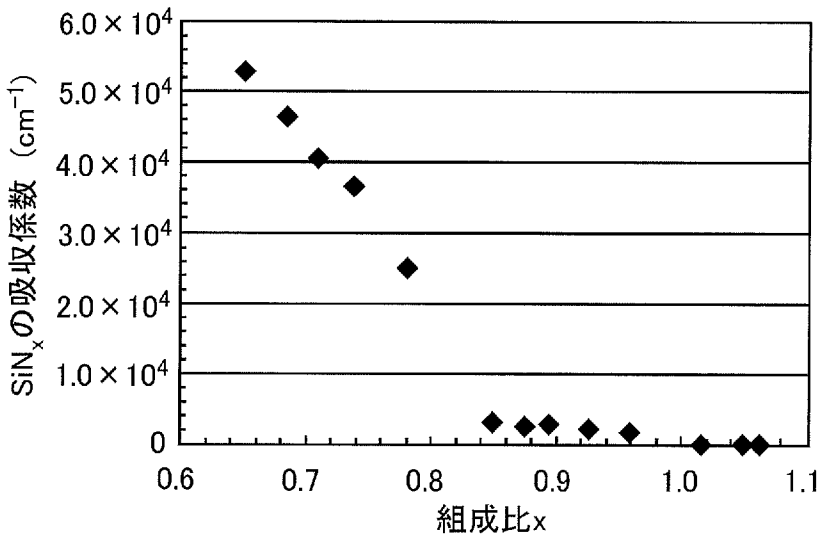

31
41
32
42
33
3m−1
4m−1
3m
11～1m,
21～2m−1
n型単結晶シリコン基板
1
201
202
2

(i)

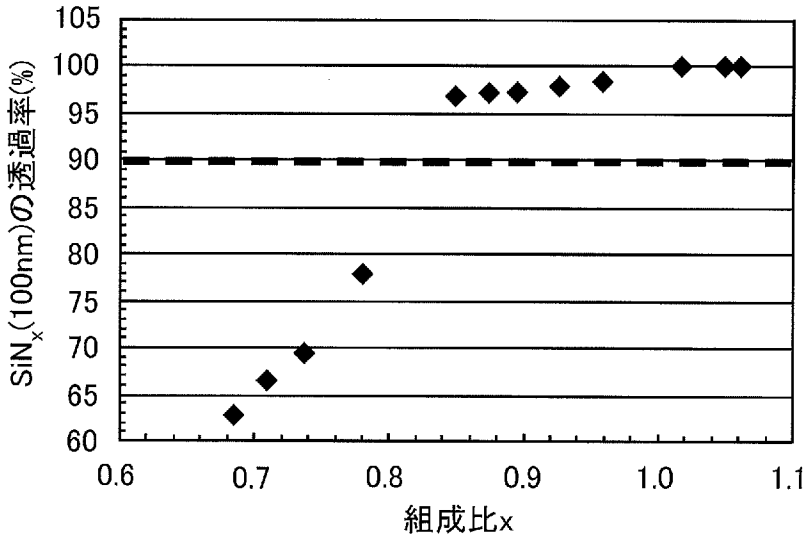

51
61
52
62
53
5m−1
6m−1
5m
31
41
32
42
33
3m−1
4m−1
3m
11～1m,
21～2m−1
n型単結晶シリコン基板
1
201
202
2

(j)

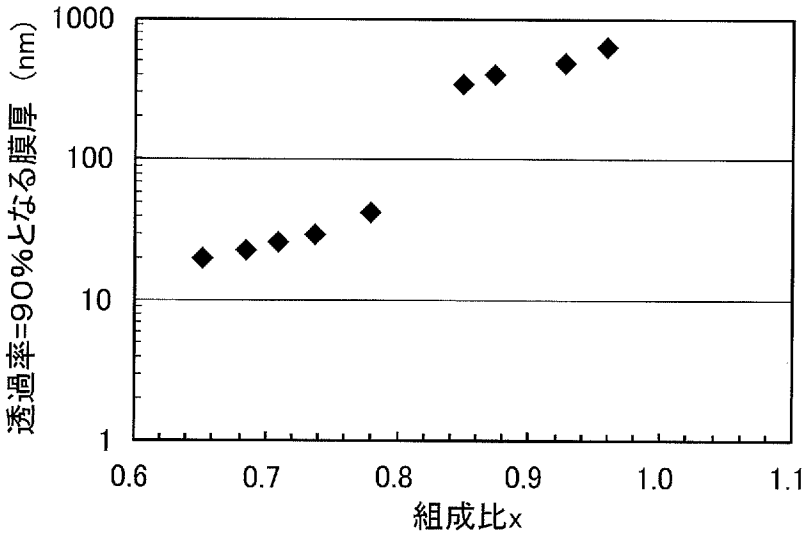
[図5]


6.0×10^4
5.0×10^4
4.0×10^4
3.0×10^4
2.0×10^4
1.0×10^4
0
SiNx の吸収係数 (cm^-1)
0.6
0.7
0.8
0.9
1.0
1.1
組成比x

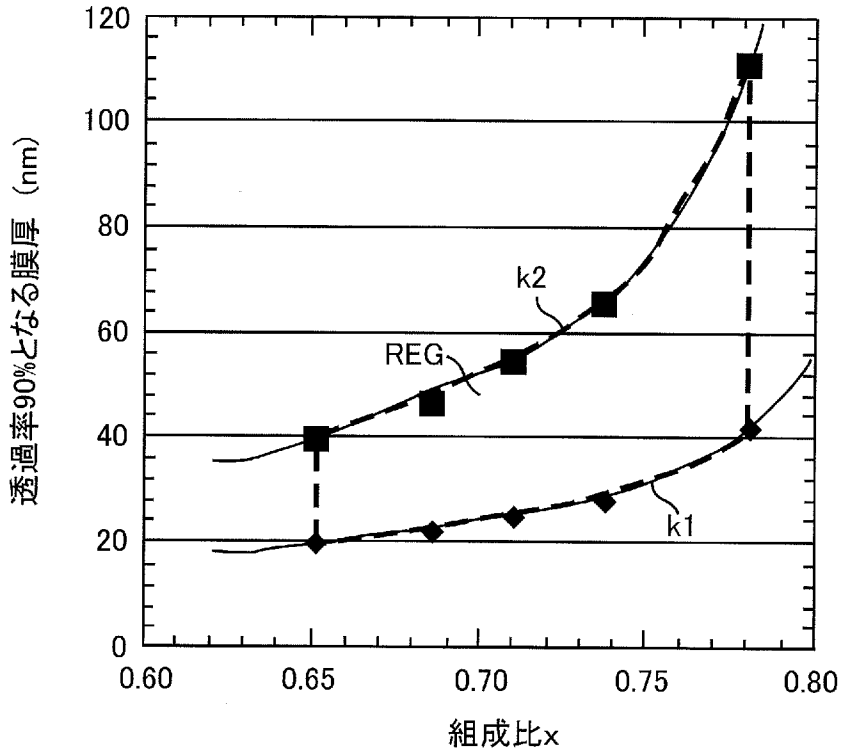
[図6]


105
100
95
90
85
80
75
70
65
60
SiNx(100nm)の透過率(%)
0.6
0.7
0.8
0.9
1.0
1.1
組成比x

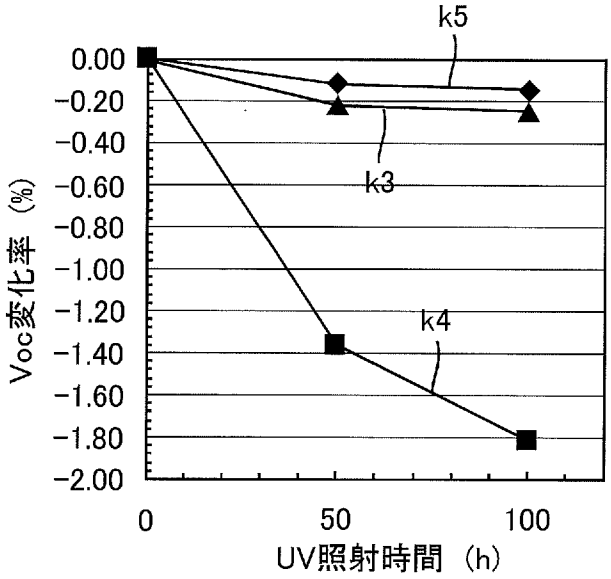
[図7]


1000
100
10
1
透過率=90%となる膜厚（nm）
0.6
0.7
0.8
0.9
1.0
1.1
組成比x

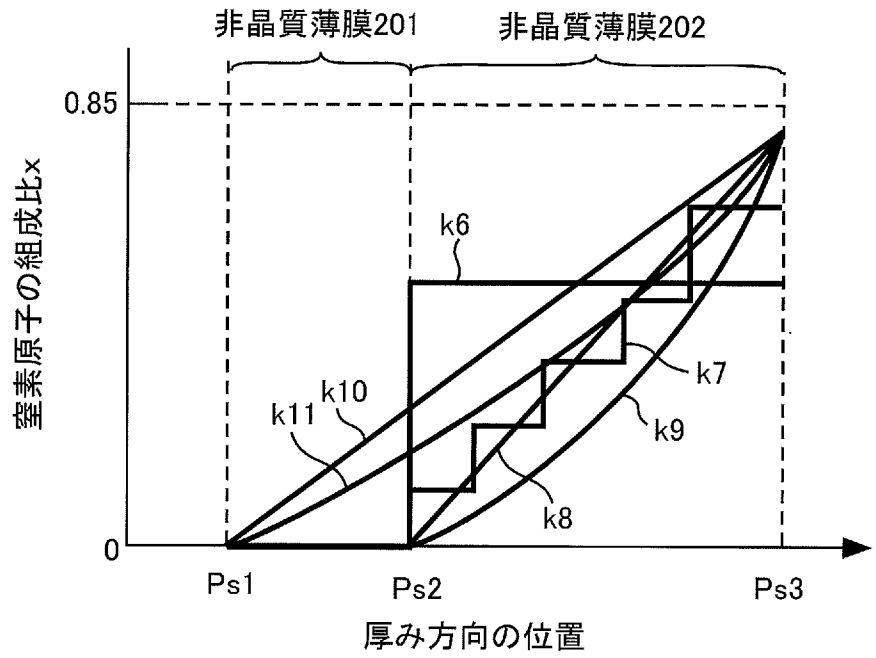
[図8]


120
100
80
60
40
20
0
0.60
0.65
0.70
0.75
0.80
透過率90%となる膜厚（nm）
組成比x
k2
REG
k1

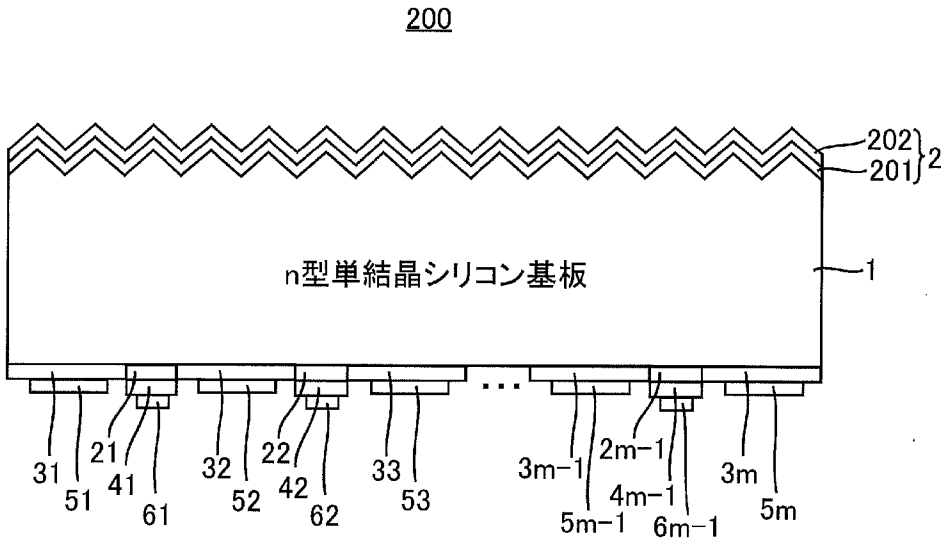
[図9]


0.00
−0.20
−0.40
−0.60
−0.80
−1.00
−1.20
−1.40
−1.60
−1.80
−2.00
0
50
100
Voc変化率（%）
UV照射時間（h）
k5
k3
k4

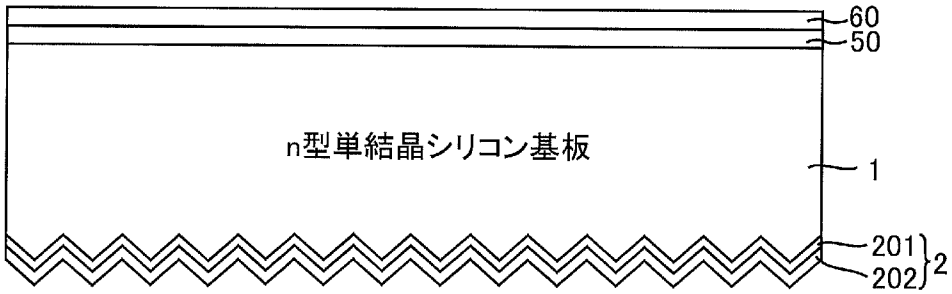
[図10]


非晶質薄膜201
非晶質薄膜202
0.85
0
窒素原子の組成比x
k6
k7
k8
k9
k10
k11
Ps1
Ps2
Ps3
厚み方向の位置

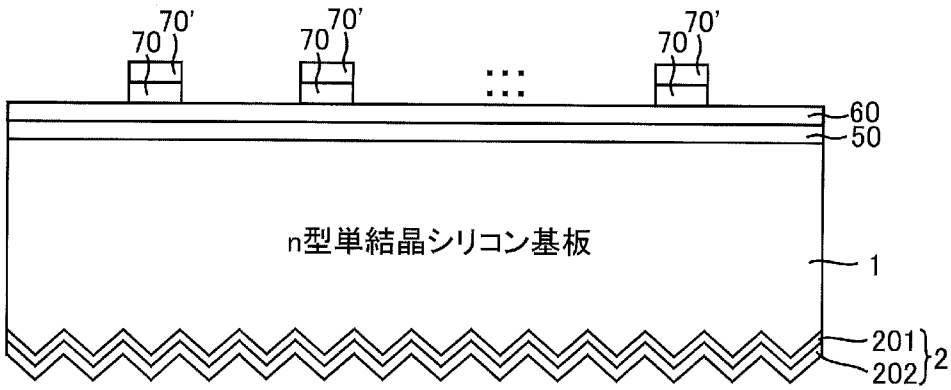
[図11]


200
202
201
2
n型単結晶シリコン基板
1
31
51
21
41
61
32
52
22
42
62
33
53
3m-1
5m-1
2m-1
4m-1
6m-1
3m
5m

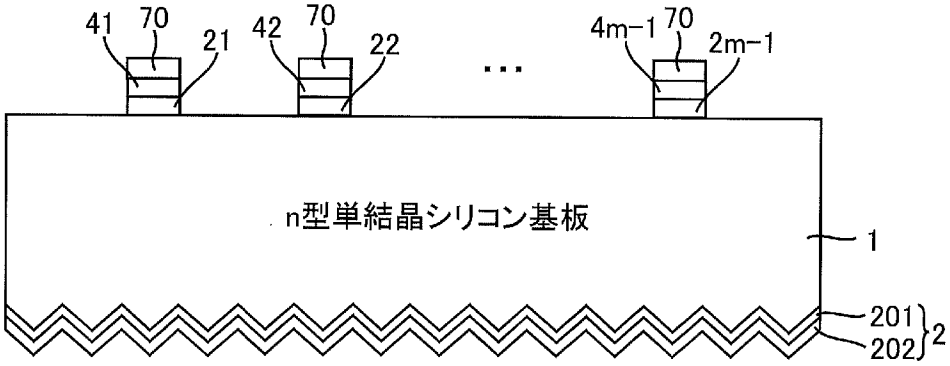
[図12]


60
50
n型単結晶シリコン基板
1
201
202
2

(e-1)

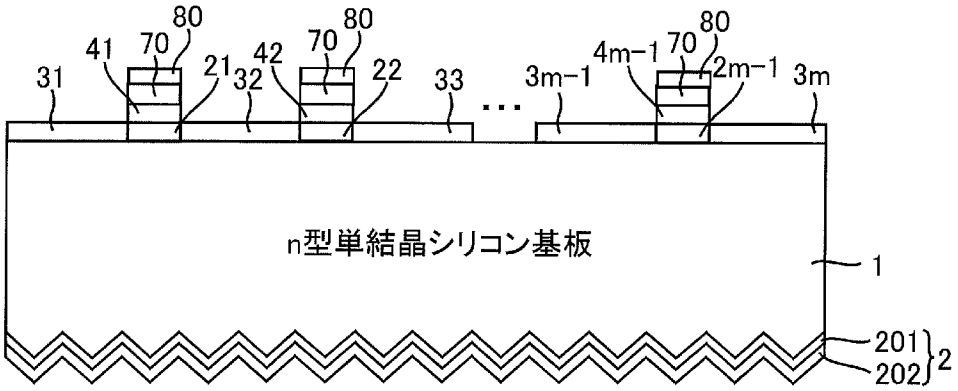

70'
70
70'
70
70'
70
60
50
n型単結晶シリコン基板
1
201
202
2

(f-1)

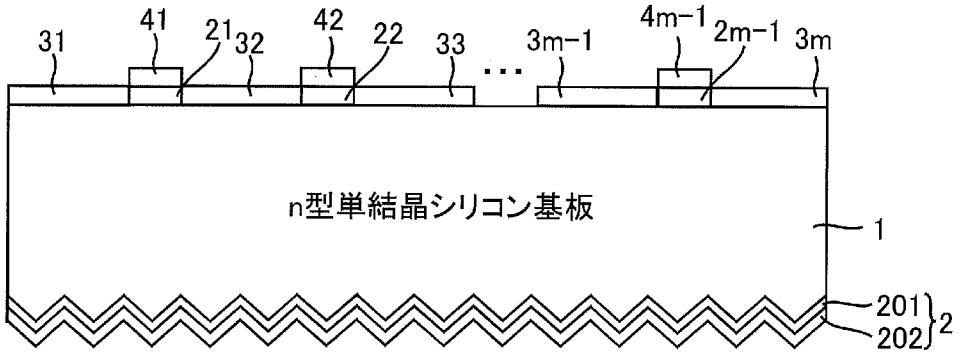

41
70
21
42
70
22
4m-1
70
2m-1
n型単結晶シリコン基板
1
201
202
2

(g-1)

[図13]



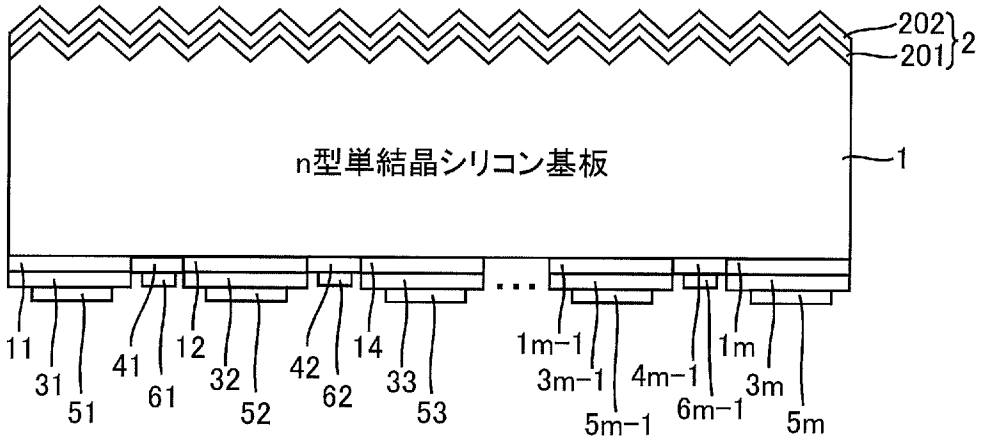
(h-1)



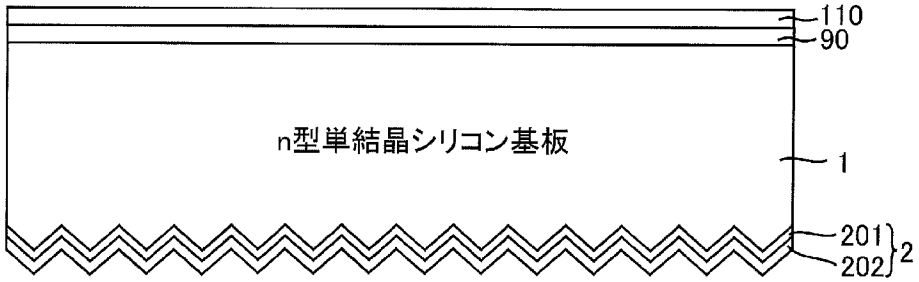
(i-1)

[図14]

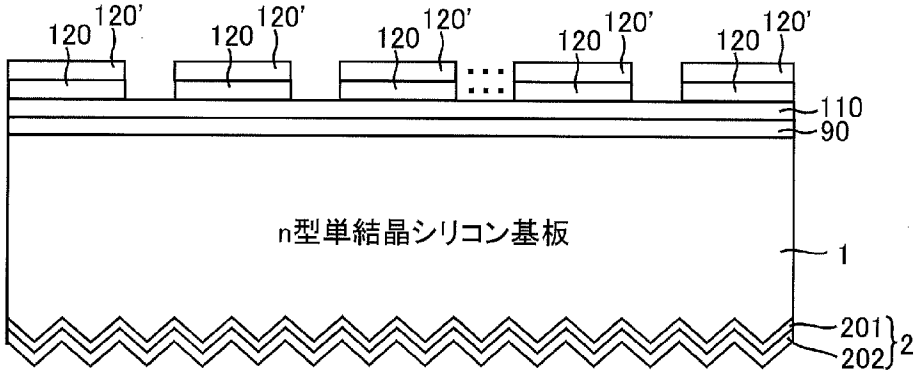
300



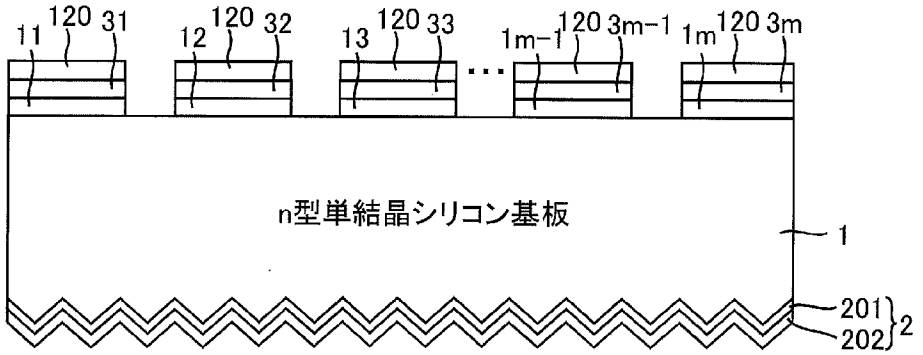
[図15]


110
90
n型単結晶シリコン基板
1
201
202
2

(e-2)

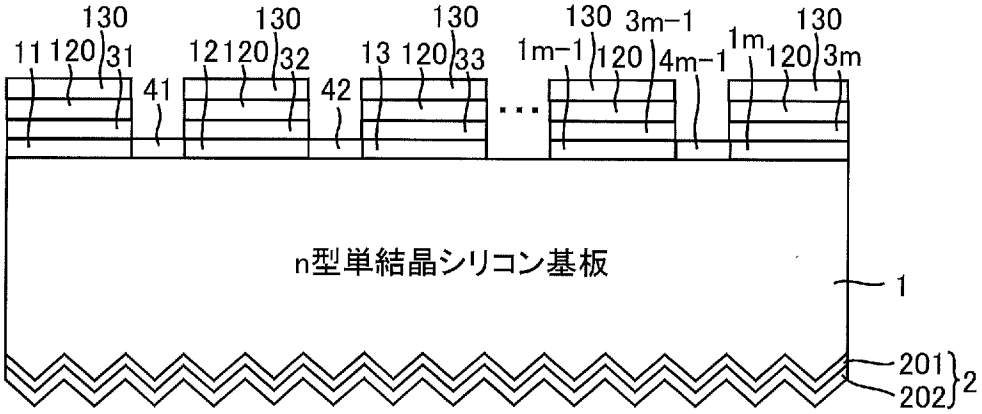

120
120'
110
90
n型単結晶シリコン基板
1
201
202
2

(f-2)

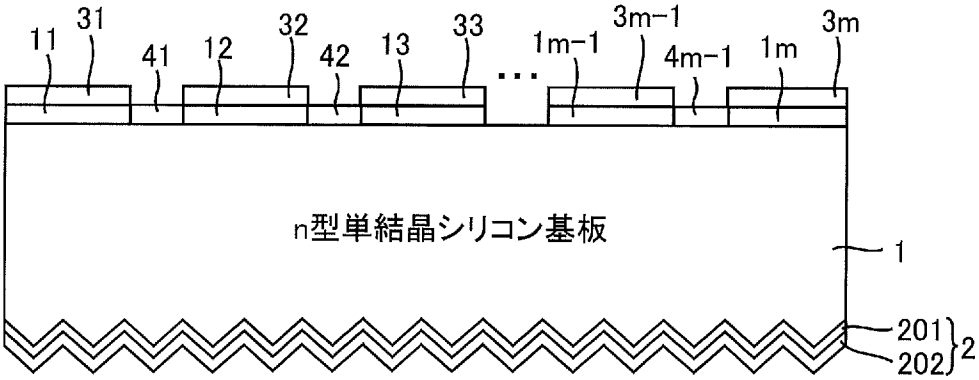

11
12
13
1m-1
1m
120
31
32
33
3m-1
3m
n型単結晶シリコン基板
1
201
202
2

(g-2)

[図16]



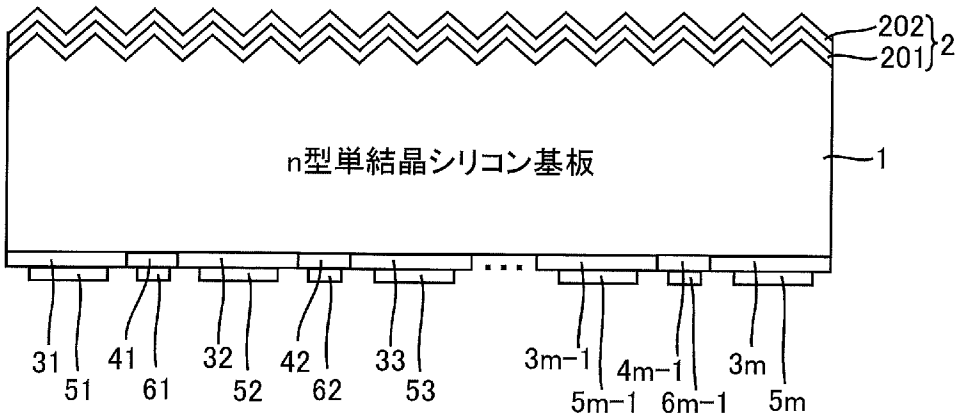
(h-2)



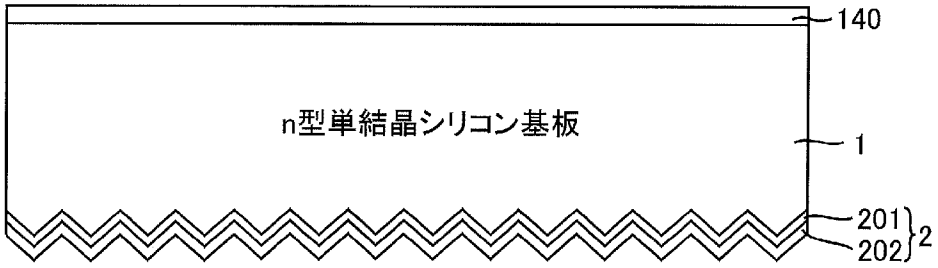
(i-2)

[図17]

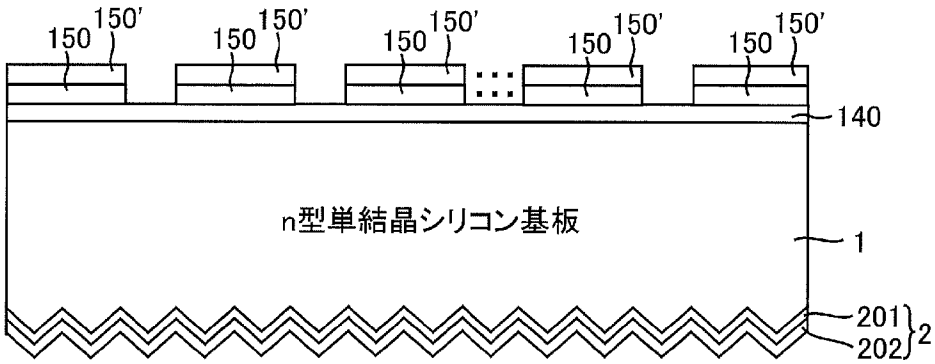
400



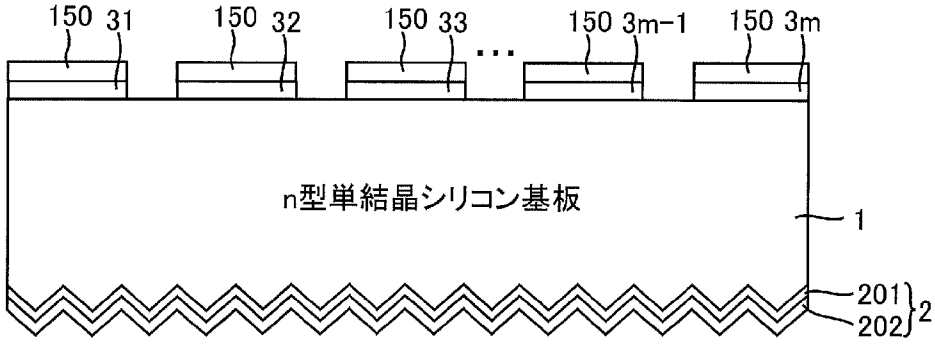
[図18]


140
n型単結晶シリコン基板
1
201
202
2

(e-3)

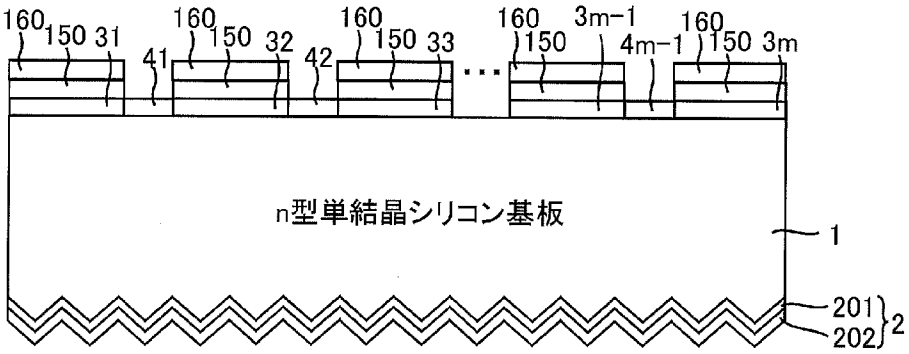

150
150'
140
n型単結晶シリコン基板
1
201
202
2

(f-3)

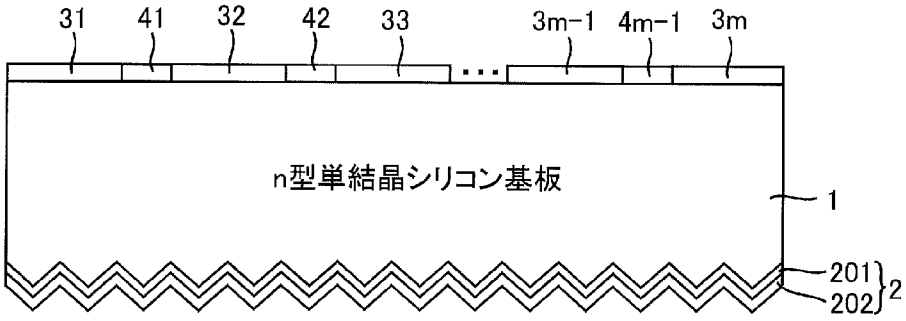

150 31
150 32
150 33
150 3m-1
150 3m
n型単結晶シリコン基板
1
201
202
2

(g-3)

[図19]

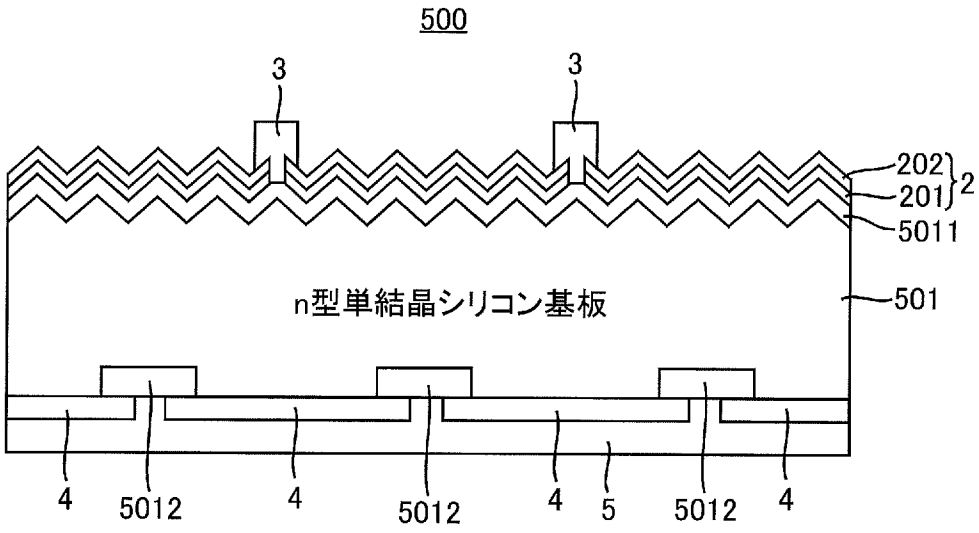

160
150
31
41
32
42
33
3m-1
4m-1
3m
n型単結晶シリコン基板
1
201
202
2

(h-3)

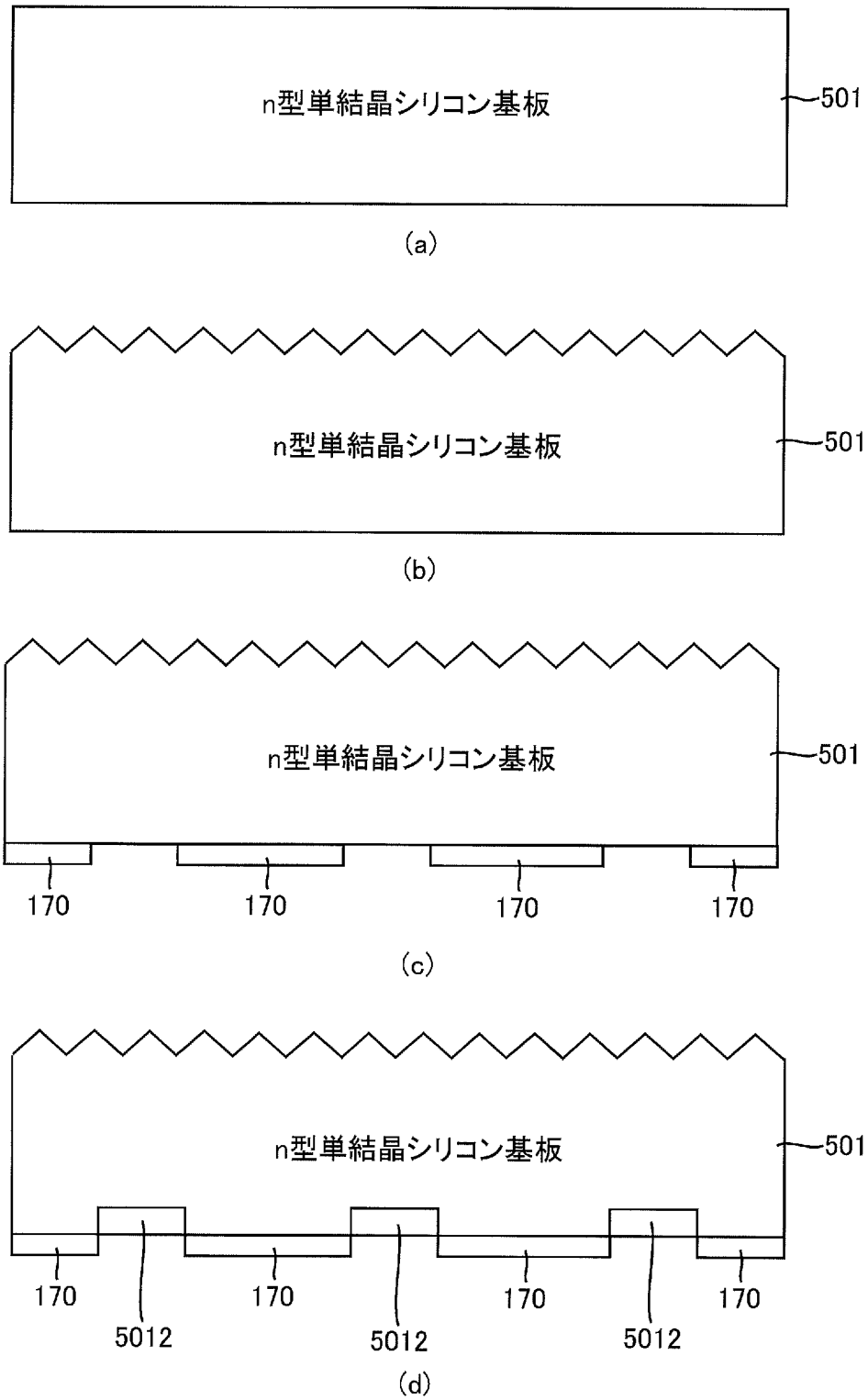

31
41
32
42
33
3m-1
4m-1
3m
n型単結晶シリコン基板
1
201
202
2

(i-3)

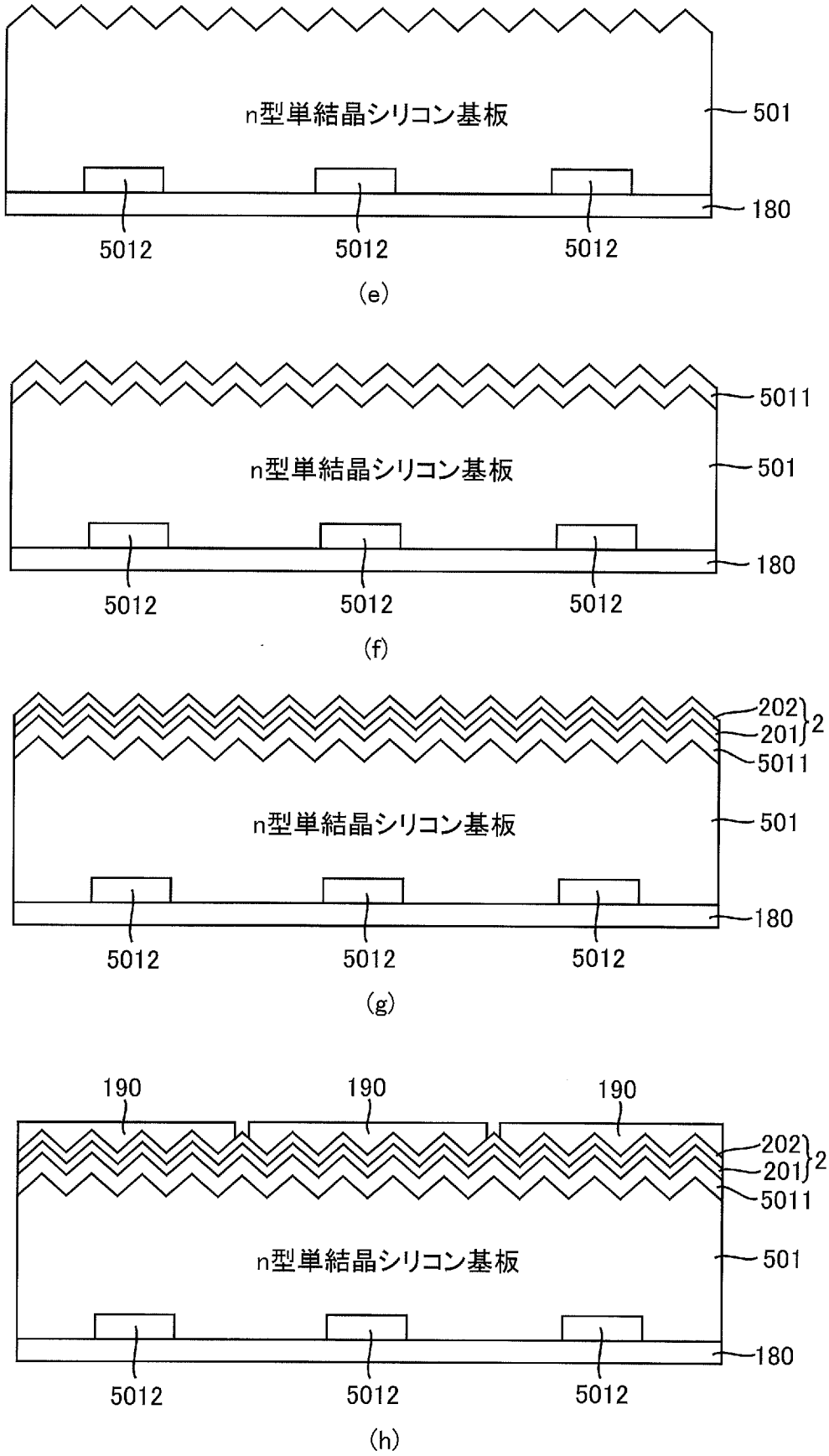
[図20]


500
3
3
202
201
2
5011
n型単結晶シリコン基板
501
4
5012
4
5012
4
5
5012
4

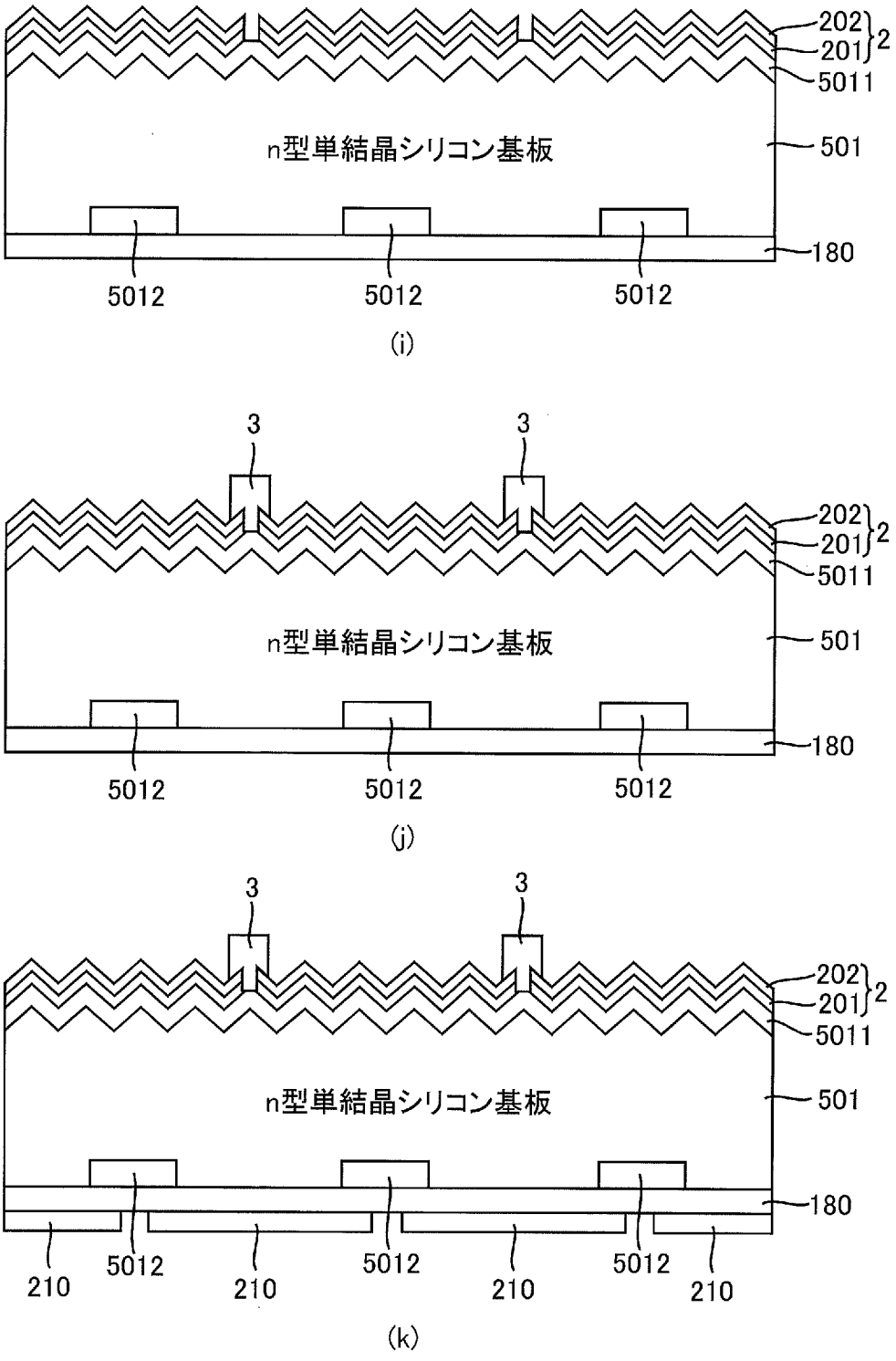
[図21]


n型単結晶シリコン基板
501
(a)
n型単結晶シリコン基板
501
(b)
n型単結晶シリコン基板
501
170
170
170
170
(c)
n型単結晶シリコン基板
501
170
5012
170
5012
170
5012
170
(d)

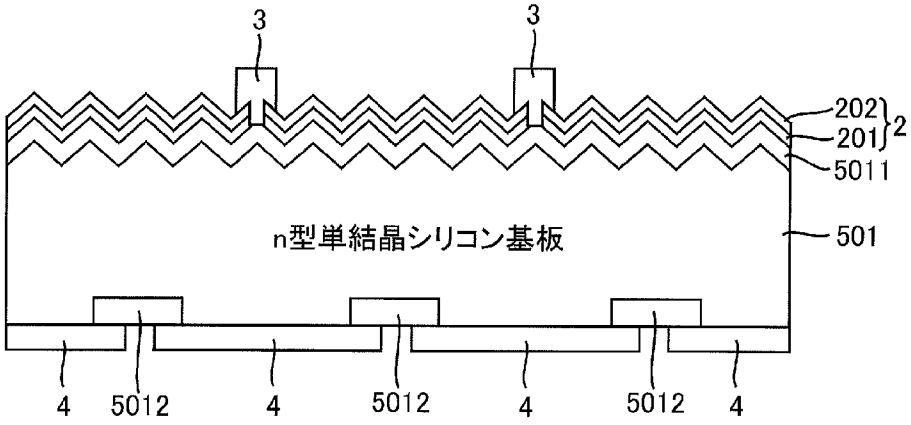
[図22]


n型単結晶シリコン基板
501
180
5012
5012
5012
(e)
5011
n型単結晶シリコン基板
501
180
5012
5012
5012
(f)
202
201
2
5011
n型単結晶シリコン基板
501
180
5012
5012
5012
(g)
190
190
190
202
201
2
5011
n型単結晶シリコン基板
501
180
5012
5012
5012
(h)

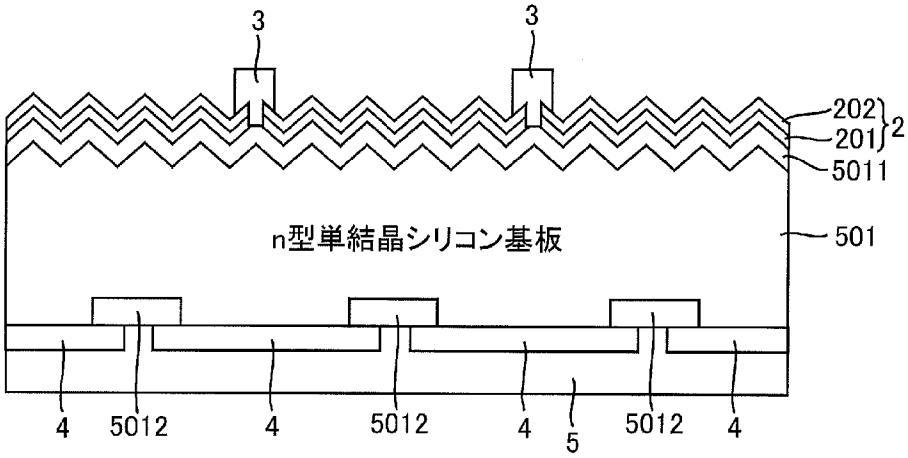
[図23]


202
201
2
5011
n型単結晶シリコン基板
501
180
5012
5012
5012
(i)
3
3
202
201
2
5011
n型単結晶シリコン基板
501
180
5012
5012
5012
(j)
3
3
202
201
2
5011
n型単結晶シリコン基板
501
180
210
5012
210
5012
210
5012
210
(k)

[図24]

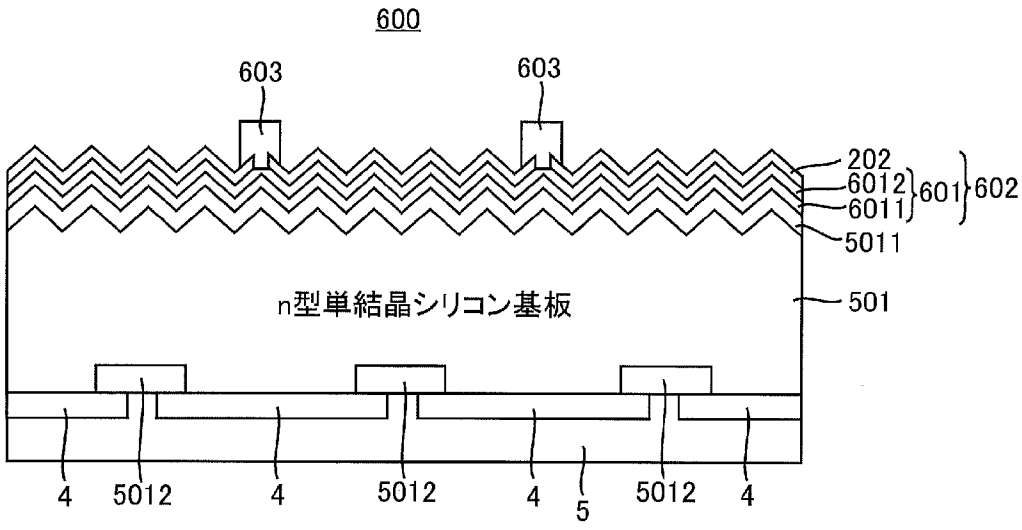

3
3
202
201
2
5011
n型単結晶シリコン基板
501
4
5012
4
5012
4
5012
4

(l)

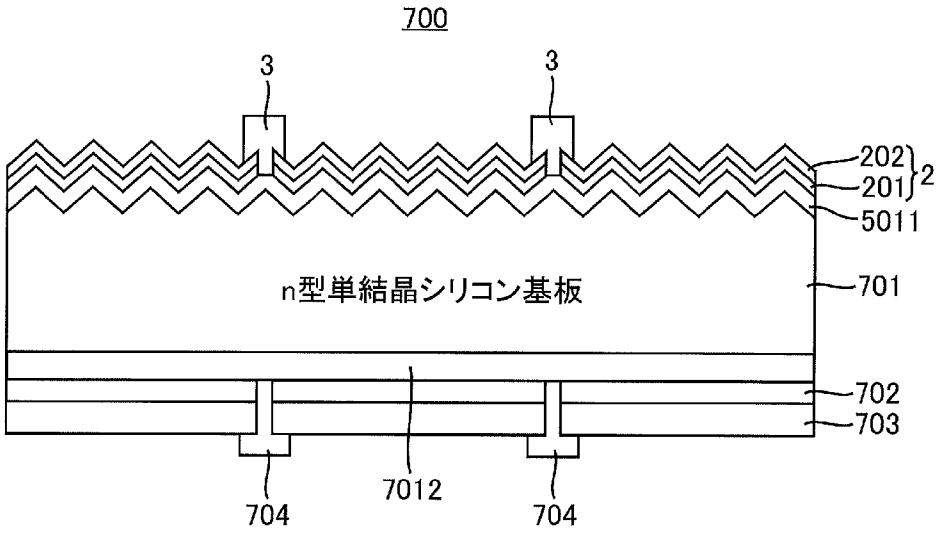

3
3
202
201
2
5011
n型単結晶シリコン基板
501
4
5012
4
5012
4
5
5012
4

(m)

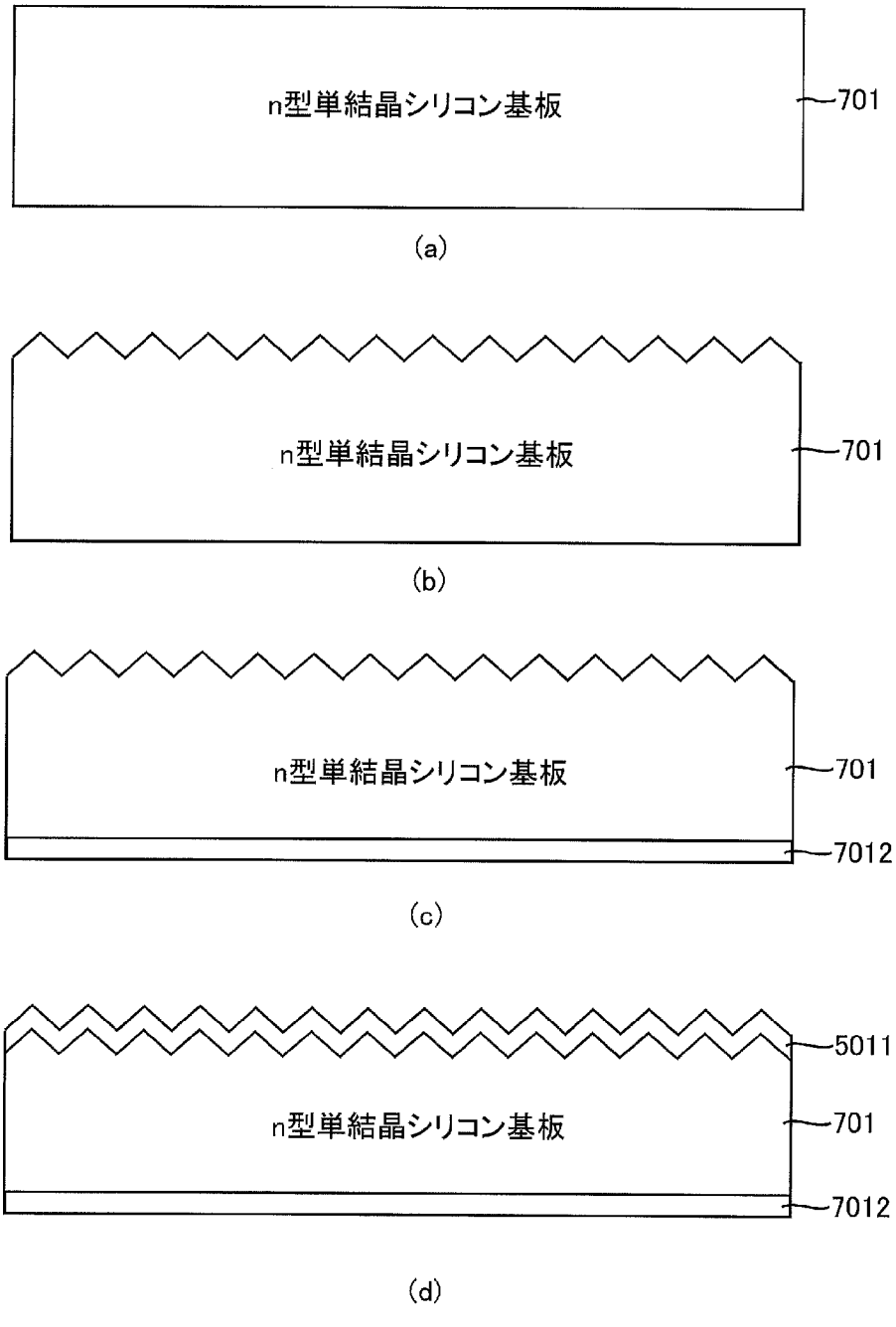
[図25]


600
603
603
202
6012
601
602
6011
5011
n型単結晶シリコン基板
501
4
5012
4
5012
4
5
5012
4

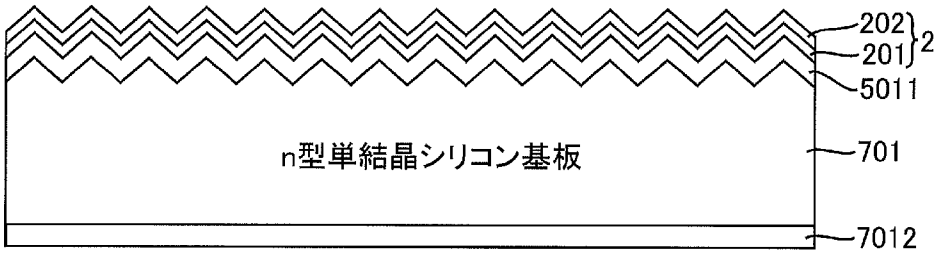
[図26]



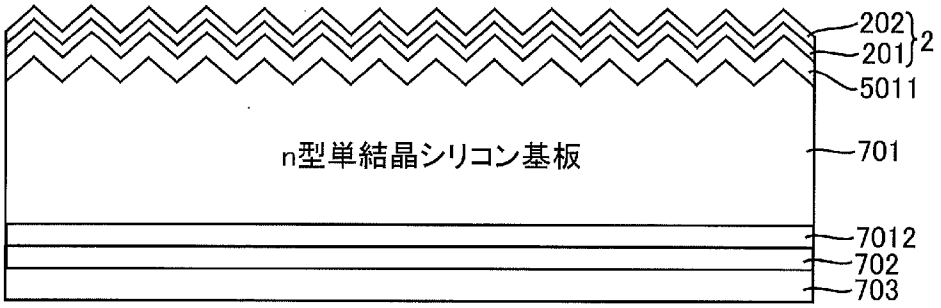
[図27]


n型単結晶シリコン基板
701
(a)
n型単結晶シリコン基板
701
(b)
n型単結晶シリコン基板
701
7012
(c)
5011
n型単結晶シリコン基板
701
7012
(d)

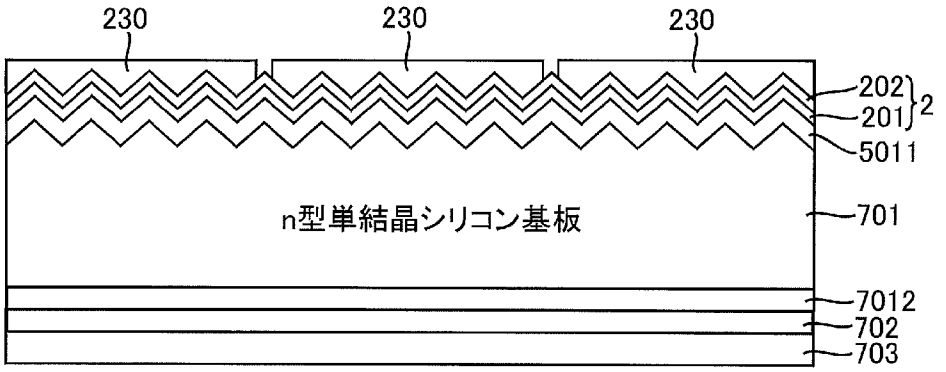
[図28]


202
201
2
5011
n型単結晶シリコン基板
701
7012

(e)

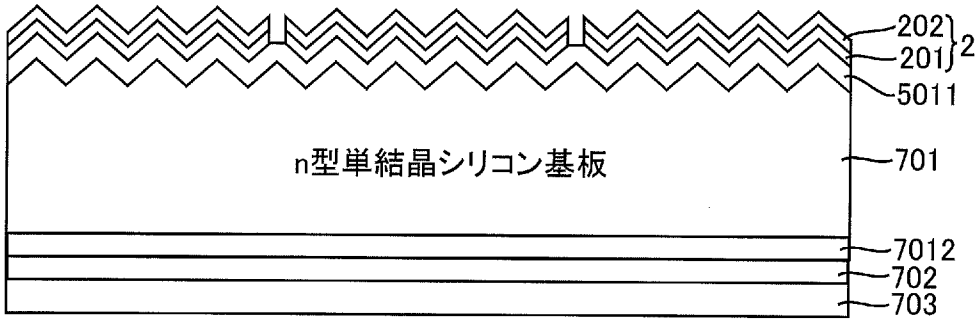

202
201
2
5011
n型単結晶シリコン基板
701
7012
702
703

(f)

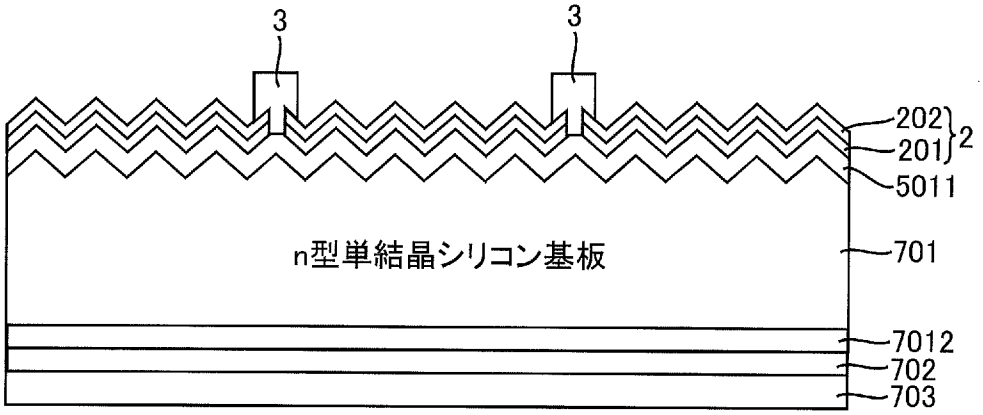

230
230
230
202
201
2
5011
n型単結晶シリコン基板
701
7012
702
703

(g)

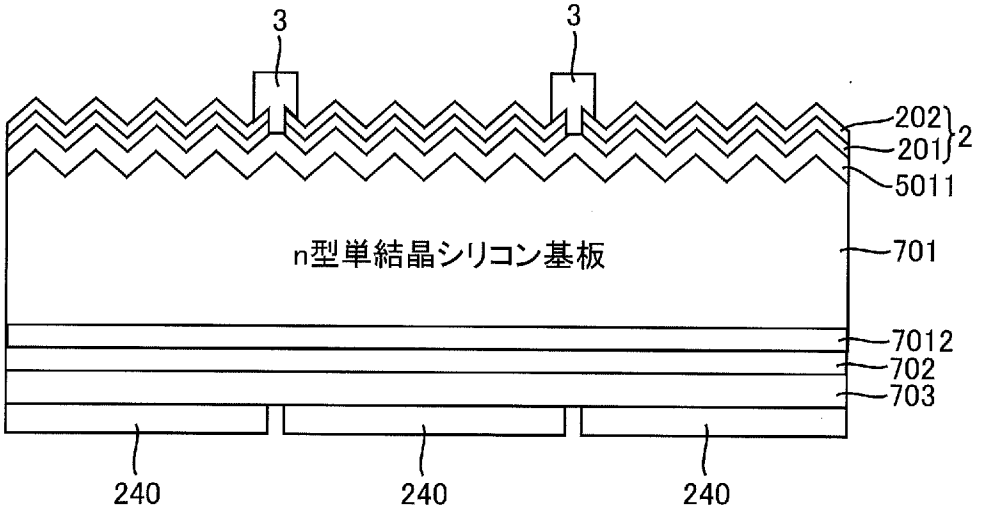
[図29]


202
201
2
5011
n型単結晶シリコン基板
701
7012
702
703

(h)

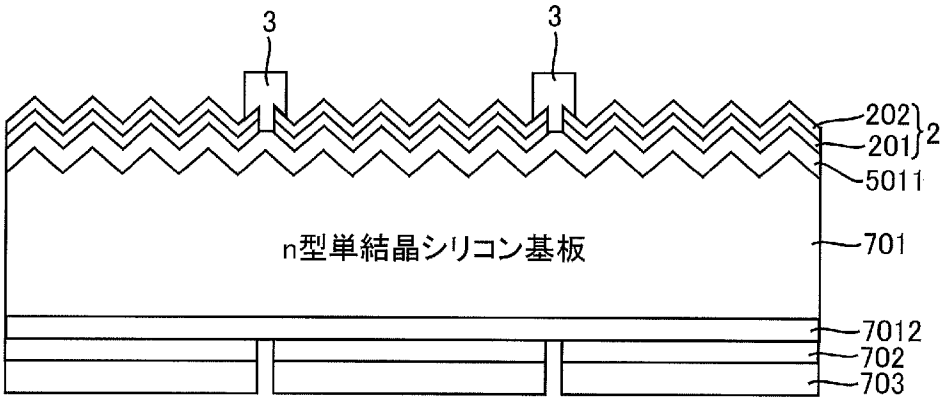

3
3
202
201
2
5011
n型単結晶シリコン基板
701
7012
702
703

(i)

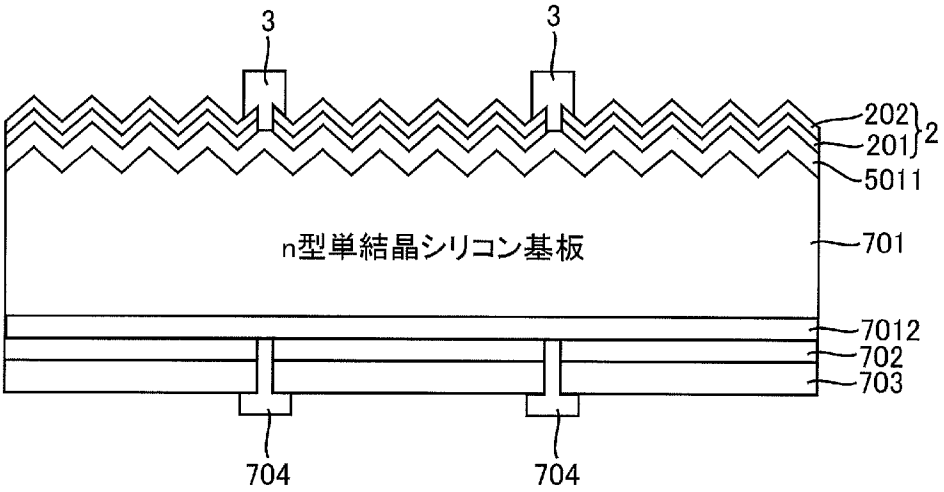

3
3
202
201
2
5011
n型単結晶シリコン基板
701
7012
702
703
240
240
240

(j)

[図30]

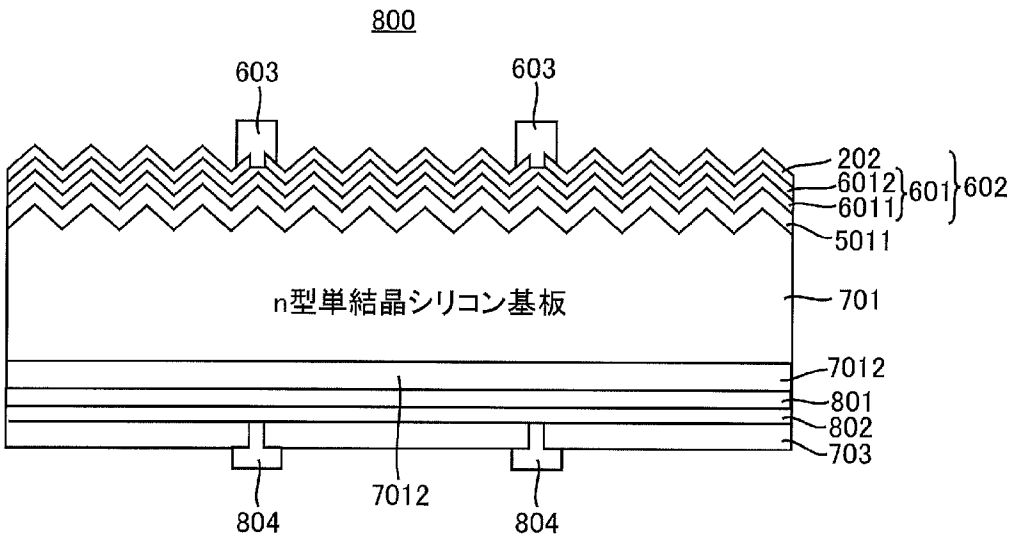

3
3
202
201
2
5011
n型単結晶シリコン基板
701
7012
702
703

(k)

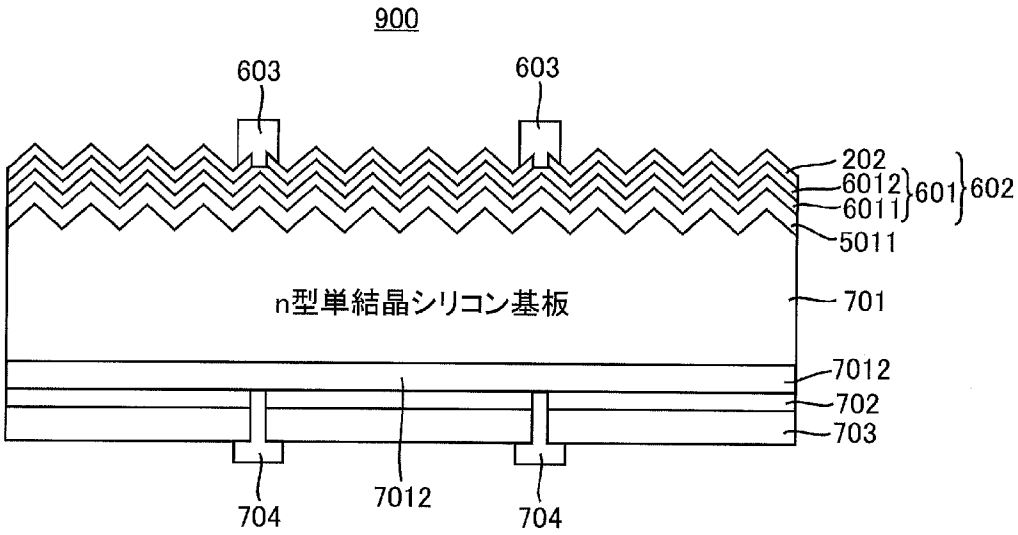

3
3
202
201
2
5011
n型単結晶シリコン基板
701
7012
702
703
704
704

(l)

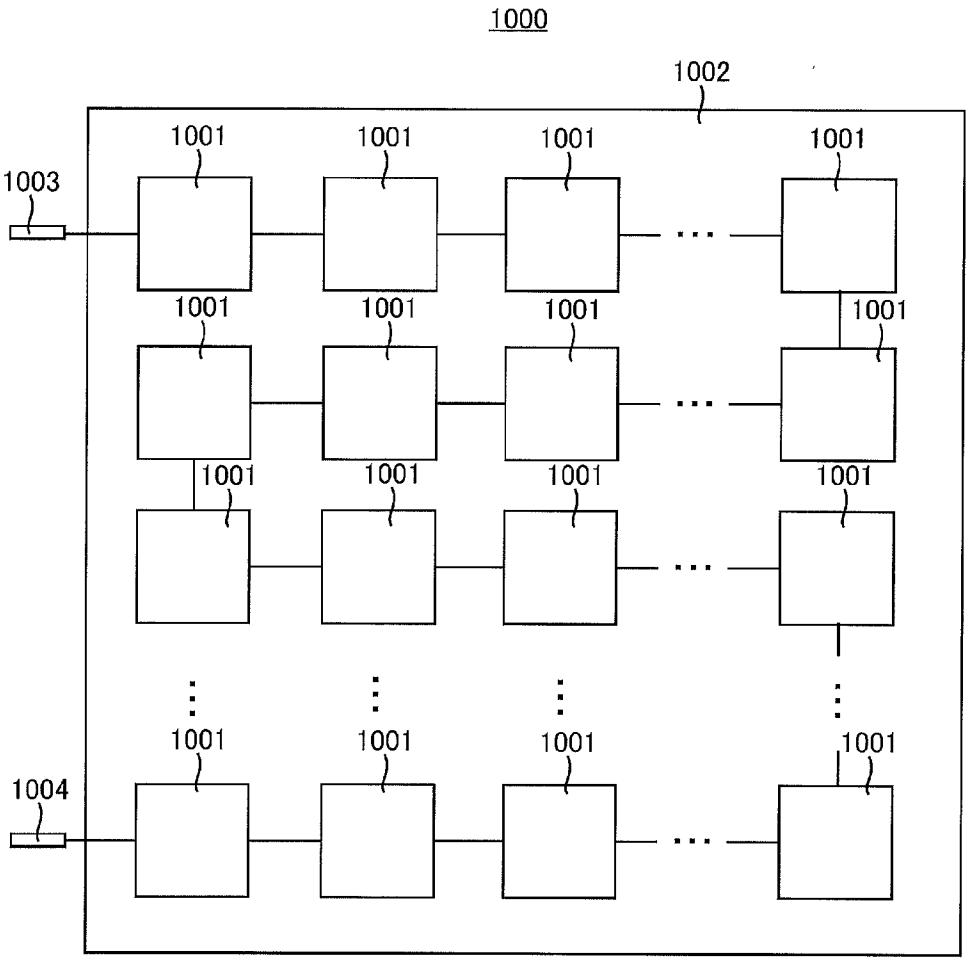
[図31]


800
603
603
202
6012
601
602
6011
5011
n型単結晶シリコン基板
701
7012
801
802
703
804
7012
804

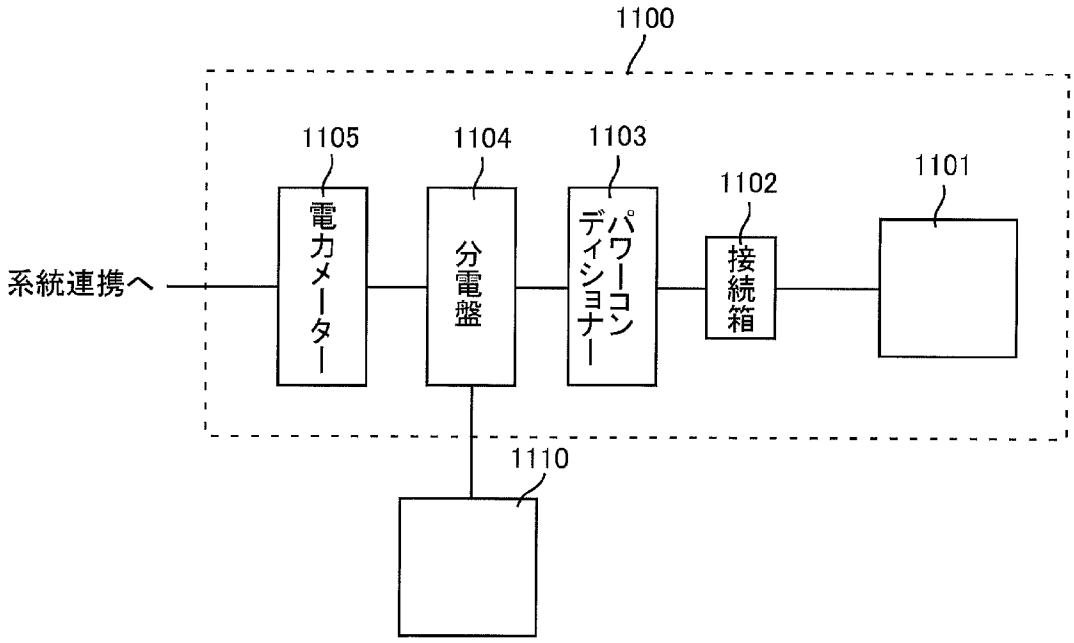
[図32]


900
603
603
202
6012
6011
601
602
5011
n型単結晶シリコン基板
701
7012
702
703
704
7012
704

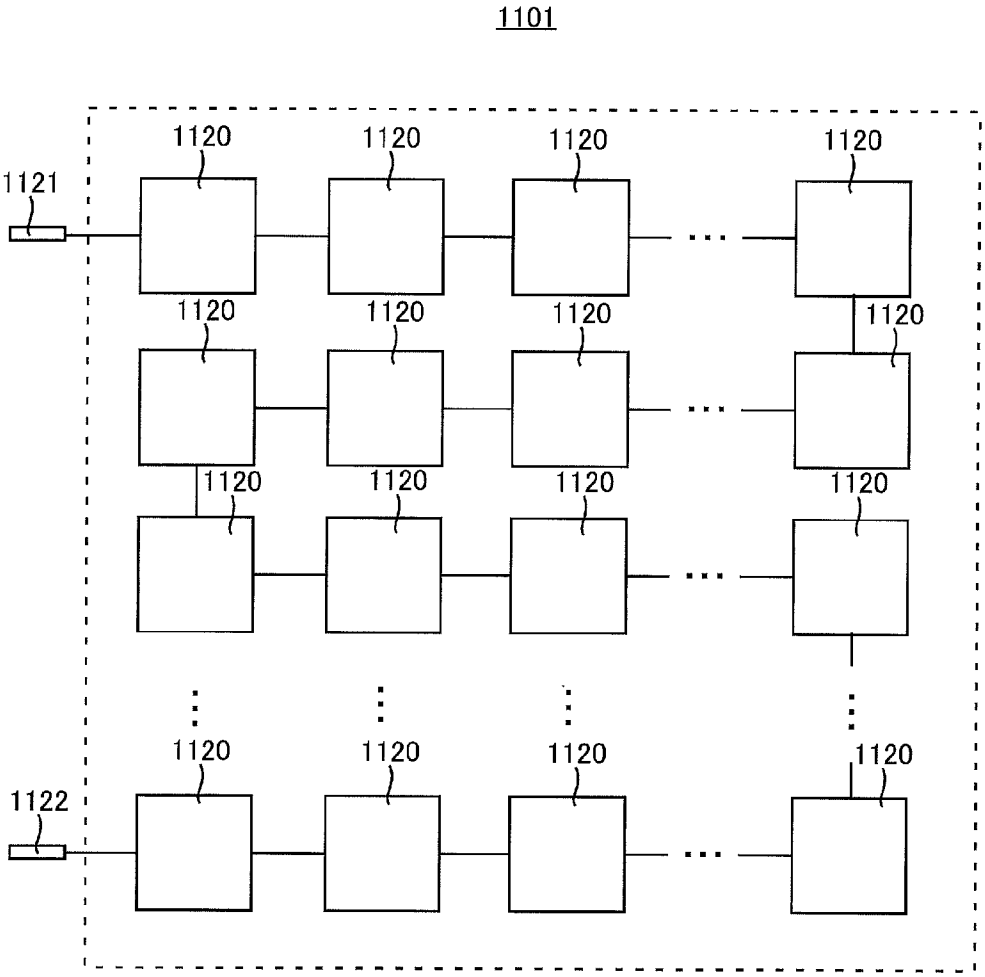
[図33]


1000
1002
1003
1004
1001

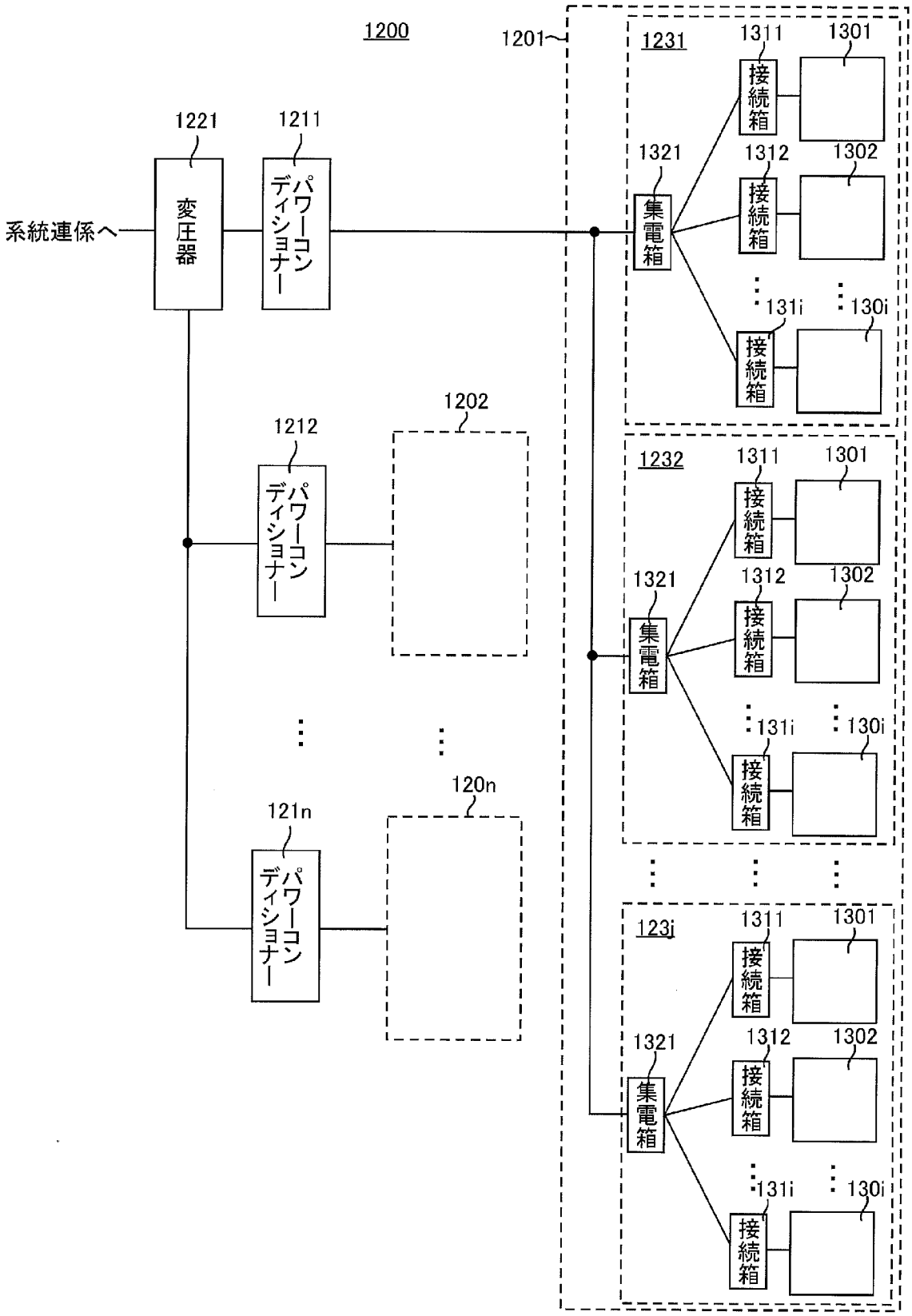
[図34]


1100
1105
1104
1103
1102
1101
電力メーター
分電盤
パワーコンディショナー
接続箱
系統連携へ
1110

[図35]



[図36]


1200
1201
1221
1211
変圧器
パワーコンディショナー
系統連係へ
1231
1311
1301
接続箱
1321
集電箱
1312
1302
131i
130i
1202
1212
1232
120n
121n
123j

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/072686

A. CLASSIFICATION OF SUBJECT MATTER
H01L31/0216(2014.01)i, *H01L31/18*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L31/0216, H01L31/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	WO 2010/113750 A1 (Sanyo Electric Co., Ltd.), 07 October 2010 (07.10.2010), paragraphs [0033] to [0035]; fig. 2 & JP 5383792 B & US 2012/0012179 A1 & EP 2416373 A1 & SG 175041 A & CN 102369601 A & KR 10-2012-0003871 A	1-3 4,5
X Y	JP 2012-243797 A (Mitsubishi Electric Corp.), 10 December 2012 (10.12.2012), paragraphs [0027], [0028], [0047]; fig. 1 (Family: none)	1-3 4,5
X Y	JP 2008-85374 A (Sanyo Electric Co., Ltd.), 10 April 2008 (10.04.2008), paragraph [0028]; fig. 2 (Family: none)	1-3 4,5

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
25 September, 2014 (25.09.14)	07 October, 2014 (07.10.14)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/072686

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	US 2009/0293948 A1 (Mario TUCCI), 03 December 2009 (03.12.2009), paragraph [0048]; fig. 1 & US 2012/0301999 A1	1-3 4,5
Y	JP 6-232437 A (Fuji Electric Co., Ltd.), 19 August 1994 (19.08.1994), paragraphs [0006], [0007], [0010] (Family: none)	4,5
Y	JP 2010-521824 A (BP Corporation North America Inc.), 24 June 2010 (24.06.2010), paragraphs [0043], [0058]; fig. 3 & US 2010/0084009 A1 & EP 2135292 A & WO 2008/115814 A2 & CN 101689580 A & KR 10-2010-0015622 A & AU 2008229050 A	4,5
A	JP 62-219617 A (Fujitsu Ltd.), 26 September 1987 (26.09.1987), column 5, lines 11 to 17; fig. 2 (Family: none)	1-5

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１４／０７２６８６

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L31/0216(2014.01)i, H01L31/18(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L31/0216, H01L31/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１４年
日本国実用新案登録公報	１９９６－２０１４年
日本国登録実用新案公報	１９９４－２０１４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X Y	WO 2010/113750 A1 (三洋電機株式会社) 2010.10.07, [0033] － [0035], 第２図 & JP 5383792 B & US 2012/0012179 A1 & EP 2416373 A1 & SG 175041 A & CN 102369601 A & KR 10-2012-0003871 A	1-3 4, 5
X Y	JP 2012-243797 A (三菱電機株式会社) 2012.12.10, 【0027】, 【0028】, 【0047】, 第１図 (ファミリーなし)	1-3 4, 5

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２５．０９．２０１４	０７．１０．２０１４

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　２Ｋ　５５５５
門　良成
電話番号　０３－３５８１－１１０１　内線　３２５５

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X Y	JP 2008-85374 A (三洋電機株式会社) 2008.04.10, 【0028】, 第２図 (ファミリーなし)	1-3 4, 5
X Y	US 2009/0293948 A1 (Mario TUCCI) 2009.12.03, [0048], 第１図 & US 2012/0301999 A1	1-3 4, 5
Y	JP 6-232437 A (富士電機株式会社) 1994.08.19, 【0006】,【0007】,【0010】 (ファミリーなし)	4, 5
Y	JP 2010-521824 A (ビーピー・コーポレーション・ノース・アメリカ・インコーポレーテッド) 2010.06.24, 【0043】,【0058】, 第３図 & US 2010/0084009 A1 & EP 2135292 A & WO 2008/115814 A2 & CN 101689580 A & KR 10-2010-0015622 A & AU 2008229050 A	4, 5
A	JP 62-219617 A (富士通株式会社) 1987.09.26, 第５欄第11-17行, 第２図 (ファミリーなし)	1-5