

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2003年2月6日 (06.02.2003)

PCT

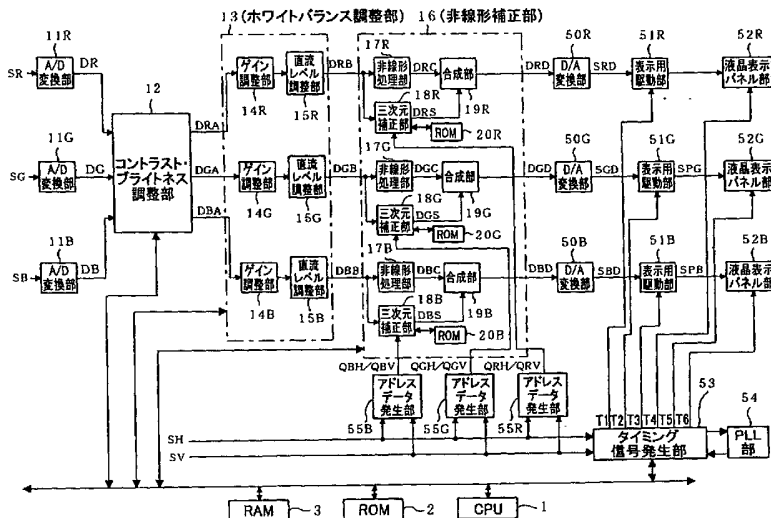
(10) 国際公開番号
WO 03/010747 A1

- (51) 国際特許分類: G09G 3/36, 3/20, H04N 5/202, 5/66 特願2001-227806 2001年7月27日 (27.07.2001) JP
- (21) 国際出願番号: PCT/JP02/07630 (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 Tokyo (JP).
- (22) 国際出願日: 2002年7月26日 (26.07.2002)
- (25) 国際出願の言語: 日本語 (72) 発明者; および (75) 発明者/出願人 (米国についてのみ): 小林 浩之 (KOBAYASHI, Hiroyuki) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). 松田 直也 (MATSUDA, Naoya) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). 灰谷 誠 (HAITANI, Makoto) [JP/JP]; 〒
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願2001-227805 2001年7月27日 (27.07.2001) JP

[続葉有]

(54) Title: NON-LINEAR PROCESSING APPARATUS, IMAGE DISPLAY APPARATUS

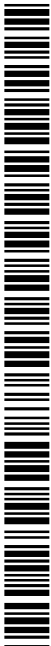
(54) 発明の名称: 非線形処理装置、画像表示装置



(57) Abstract: A video signal which has been subjected to a non-linear processing (γ correction) is subjected to a three-dimensional correction for a signal level according to a horizontal direction position and vertical direction position of a pixel on a display screen of an image display block and a signal level of the pixel data by using a three-dimensional correction value. Thus, a fine γ correction can be conducted, so that horizontal-vertical area information (grating block) can be arranged in an optimal positional relationship according to the resolution of the screen.

- 11R...A/D CONVERTER
- 11G...A/D CONVERTER
- 11B...A/D CONVERTER
- 12...CONTRAST/BRIGHTNESS ADJUSTING BLOCK
- 13...(WHITE BALANCE ADJUSTING BLOCK)
- 16...(NON-LINEAR CORRECTION BLOCK)
- 14R...GAIN ADJUSTING BLOCK
- 15R...DC LEVEL ADJUSTING BLOCK
- 14G...GAIN ADJUSTING BLOCK
- 15G...DC LEVEL ADJUSTING BLOCK
- 14B...GAIN ADJUSTING BLOCK
- 15B...DC LEVEL ADJUSTING BLOCK
- 17R...NON-LINEAR PROCESSOR
- 19R...SYNTHESIS BLOCK
- 18R...THREE-DIMENSIONAL CORRECTION BLOCK
- 17G...NON-LINEAR PROCESSOR
- 19G...SYNTHESIS BLOCK
- 18G...THREE-DIMENSIONAL CORRECTION BLOCK
- 17B...NON-LINEAR PROCESSOR
- 19B...SYNTHESIS BLOCK
- 18B...THREE-DIMENSIONAL CORRECTION BLOCK
- 55B...ADDRESS DATA GENERATION BLOCK
- 55G...ADDRESS DATA GENERATION BLOCK
- 55R...ADDRESS DATA GENERATION BLOCK
- 50R...D/A CONVERTER
- 50G...D/A CONVERTER
- 50B...D/A CONVERTER
- 51R...DISPLAY DRIVE BLOCK
- 51G...DISPLAY DRIVE BLOCK
- 51B...DISPLAY DRIVE BLOCK
- 52R...LCD PANEL BLOCK
- 52G...LCD PANEL BLOCK
- 52B...LCD PANEL BLOCK
- 53...TIMING SIGNAL GENERATION BLOCK
- 54...PLL BLOCK

[続葉有]



WO 03/010747 A1



141-0001 東京都品川区北品川6丁目7番35号 ソニ-株式会社内 Tokyo (JP). 齋藤 健一郎 (SAITO, Kenichiro) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニ-株式会社内 Tokyo (JP).

(74) 代理人: 中村 友之 (NAKAMURA, Tomoyuki); 〒105-0001 東京都港区虎ノ門1丁目2番3号 虎ノ門第一ビル9階 三好内外国特許事務所内 Tokyo (JP).

(81) 指定国 (国内): CN, KR, US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR).

添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

非線形処理 (γ 補正) された映像信号に、三次元補正值による、画像表示部の表示画面における画素の水平方向及び垂直方向の位置及びその画素データの信号レベルに応じた、信号レベルについての三次元補正が施されることで、精密な γ 補正が可能となるようにした上で、画面の解像度に応じて最適な位置関係で水平垂直領域情報 (格子ブロック) を配置できるようにする。

明細書

非線形処理装置、画像表示装置

技術分野

- 5 本発明は、映像信号に、それに基づく画像表示が行われる画像表示部の表示デバイスの特性に応じた非線形処理による補正を施す非線形処理装置、及びその非線形処理装置を用いた画像表示装置に関するものである。

10 背景技術

- 映像信号を、例えば、画像表示用の液晶表示パネル部等とされる画像表示部に供給して、映像信号に基づく画像を得るにあたり、映像信号に、そのレベルについての画像表示部の表示特性に応じた非線形処理による補正を施すことが提案されている。このような映像信号のレベル（電圧レベル）につ
- 15 いての非線形処理による補正は、通常「 γ 補正」と呼ばれる。

- 例えば、画像表示部が画像表示用の液晶表示パネル部によって形成される場合、映像信号に基づく画像表示が液晶表示パネル部に内蔵される液晶パネルにおいてなされるが、その
- 20 画像表示は、原理的には、液晶パネルにおける映像信号のレベルの変化に応答した光透過率の変化に因るものとされる。

- 図2は、画像表示用の液晶表示パネル部に内蔵される液晶パネルの一例についての、入力電圧 V と光透過率 T との関係を示す入力電圧－光透過率特性をあらわす。この入力電圧－
- 25 光透過率特性は、一見して明らかなように非線形特性であり、斯かる表示特性を有した液晶パネルにおいて画像表示を行う液晶表示パネル部に供給される映像信号には、その非線形特性を補正すべくレベル補正がなされることが要求される。

- この要求に従って映像信号に施されるレベル補正が γ 補正
- 30 であり、従って、画像表示用の液晶表示パネル部が用いられ

る場合における γ 補正は、液晶表示パネル部の表示特性である液晶表示パネル部に内蔵された液晶パネルの入力電圧－光透過率特性に応じた、液晶表示パネル部に供給される映像信号のレベルについての非線形処理による補正とされる。

5 図1は、映像信号のレベルについての γ 補正を行う従来の画像表示装置の例を示している。

この場合、カラー映像信号を形成する赤色原色映像信号S R、緑色原色映像信号S G、青色原色映像信号S Bが、夫々、アナログ／デジタル（A／D）変換部121R、121G、
10 121Bにおいてデジタル化され、デジタル赤色原色信号D R、デジタル緑色原色信号D G、デジタル青色原色信号D Bとされる。

これらのデジタル赤色原色信号D R、デジタル緑色原色信号D G、デジタル青色原色信号D Bは、コントラスト・ブライ
15 イトネス調整部122に供給されて、夫々についてのコントラスト調整とブライイトネス調整とが行われる。そして、コントラスト・ブライイトネス調整部122から得られる調整されたデジタル赤色原色信号D R A、デジタル緑色原色信号D G A、デジタル青色原色信号D B Aが、ホワイトバランス調整
20 部123に供給される。

ホワイトバランス調整部123においては、デジタル赤色原色信号D R Aについてのゲイン調整部124Rによるゲイン調整、及び直流レベル調整部125Rによる直流レベル調整が行われ、直流レベル調整部125Rから調整されたデジ
25 タル赤色原色信号D R Bが得られる。

また、デジタル緑色原色信号D G Aについても、同様にゲイン調整部124G及び直流レベル調整部125Gによる処理が行われ、さらに、デジタル青色原色信号D B Aについても、ゲイン調整部124B及び直流レベル調整部125Bに
30 による処理が行われる。

このようにして得られるデジタル赤色原色信号DRB、デジタル緑色原色信号DGB及びデジタル青色原色信号DBBは、相互間の相対直流レベルの設定が適正になされて、ホワイトバランス調整が行われたものとされる。

5 ホワイトバランス調整部123から得られるデジタル赤色原色信号DRB、デジタル緑色原色信号DGB及びデジタル青色原色信号DBBは、 γ 補正部126に供給される。

γ 補正部126においては、デジタル赤色原色信号DRBが非線形処理部127Rによる、そのレベルについての非線形処理を受ける。

10 デジタル緑色原色信号DGB、デジタル青色原色信号DBBも、同様に非線形処理部127G、127Bにより非線形処理を受ける。

非線形処理部127Rは、後述する液晶表示パネル部118Rの表示特性、即ち、液晶表示パネル部118Rに内蔵された液晶パネルの入力電圧－光透過率特性とは逆の関係となる非線形特性をあらわすことになる補正信号データテーブルを内蔵しており、デジタル赤色原色信号DRBの信号レベルを、逐次、補正信号データテーブルに照合して、該当する補正信号データを読み出し、それらを信号レベルについての補正がなされたデジタル赤色原色信号DRCとして導出する。

15 それにより、非線形処理部127Rから導出されるデジタル赤色原色信号DRCは、液晶表示パネル部118Rに内蔵された液晶パネルの、例えば、図2に示される如くの入力電圧－光透過率特性を補正すべく、その信号レベルについての非線形処理による補正、即ち、 γ 補正が施されたものとされる。

非線形処理部127Gも同様に、液晶表示パネル部118Gに内蔵された液晶パネルに対応した γ 補正処理を、デジタル緑色原色信号DGBに対して施してデジタル緑色原色信号DGCを出力する。

30

また非線形処理部 1 2 7 B も、液晶表示パネル部 1 1 8 B に内蔵された液晶パネルに対応した γ 補正処理を、デジタル緑色原色信号 D B B に対して施してデジタル緑色原色信号 D B C を出力する。

5 γ 補正部 2 6 から出力される、 γ 補正がなされたデジタル赤色原色信号 D R C、デジタル緑色原色信号 D G C、デジタル青色原色信号 D B C は、それぞれ D / A 変換部 1 2 8 R、1 2 8 G、1 2 8 B によってアナログ化され、 γ 補正がなされた赤色原色映像信号 S R C'、緑色原色映像信号 S G C'、
10 青色原色映像信号 S B C' とされたうえで、それぞれ表示用駆動部 1 1 7 R、1 1 7 G、1 1 7 B に供給される。

これにより、表示用駆動部 1 1 7 R から赤色原色映像信号 S R C' に基づく表示用駆動信号 S D R' が得られて、それが液晶表示パネル部 1 1 8 R に供給される。また、表示用駆
15 動部 1 1 7 G から緑色原色映像信号 S G C' に基づく表示用駆動信号 S D G' が得られて、それが液晶表示パネル部 1 1 8 G に供給される。さらに、表示用駆動部 1 1 7 B から青色原色映像信号 S B C' に基づく表示用駆動信号 S D B' が得られて、それが液晶表示パネル部 1 1 8 B に供給される。

20 また、この図 1 の画像表示装置の場合、水平同期信号 S H 及び垂直同期 S V の夫々に基づいてタイミング信号 T 1 ~ T 6 を形成するタイミング信号発生部 1 1 9 及び P L L 部 1 2 0 が設けられている。

タイミング信号発生部 1 1 9 は、タイミング信号 T 1 ~ T
25 6 を表示用駆動部 1 1 7 R、1 1 7 G、1 1 7 B、及び液晶表示パネル部 1 1 8 R、1 1 8 G、1 1 8 B に夫々供給して、これらの部位を、予め設定された所定のタイミングをもって動作させる。

それにより、液晶表示パネル部 1 1 8 R が表示用駆動部 1
30 1 7 R からの表示用駆動信号 S D R' により駆動され、液晶

表示パネル部 1 1 8 R において、 γ 補正がなされた赤色原色映像信号 S R C' に応じた赤色原色画像が表示される状態とされる。

5 液晶表示パネル部 1 1 8 G、1 1 8 B でも同様に、 γ 補正がなされた緑色原色映像信号 S G C'、青色原色映像信号 S B C' に応じた緑色原色画像、青色原色画像が表示される状態とされる。

10 液晶表示パネル部 1 1 8 R、1 1 8 G、1 1 8 B に夫々得られる赤色原色画像、緑色原色画像、青色原色画像は、例えば、投射レンズを含んだ投射用光学系を通じて投影スクリーンに重畳投射され、投影スクリーン上に赤色原色映像信号 S R、緑色原色映像信号 S G 及び青色原色映像信号 S B により形成されるカラー映像信号に基づくカラー画像が得られる。

15 このような従来の画像表示装置により、 γ 補正、即ちこの場合は、液晶表示パネル部 1 1 8 R、1 1 8 G、1 1 8 B の夫々に内蔵された液晶パネルの入力電圧-光透過率特性の補正を行うことができるが、この場合の γ 補正は、液晶表示パネル部 1 1 8 R、1 1 8 G、1 1 8 B の夫々に内蔵された液晶パネルにおいて得られる画像画面の全体に分布する画素の
20 夫々に対応するデジタル映像信号の画素データに対して、共通に行われることになってしまう。

即ち、例えば液晶パネルにおいて得られる画像画面の中央部における画素に対応するデジタル映像信号の画素データと、同画像画面の周辺部における画素に対応するデジタル映像信号の画素データとに、同一の非線形特性に基づく γ 補正が行
25 われることになり、斯かる γ 補正によっては、液晶パネルにおける画面内の位置に応じた入力電圧-光透過率特性の相違については補正できない。

30 さらに、入力映像信号、即ち、赤色原色映像信号 S R、緑色原色映像信号 S G 及び青色原色映像信号 S B の夫々におけ

るレベル変動に起因して生じる、液晶表示パネル部 1 1 8 R, 1 1 8 G, 1 1 8 B に夫々得られる赤色原色画像, 緑色原色画像, 青色原色画像における不所望な輝度変動や色度変動まで補正されることにはならない。

5 そこで本出願人は先に、画面の水平垂直方向、つまり画面上の位置に応じた入力電圧－光透過率特性の補正を行うことができ、さらに信号レベルに応じた補正をも行うことができるようにした非線形処理装置及び画像表示装置を提案した（特願平 9－2 7 1 5 9 8 号）。

10 これはつまり、 γ 補正された画素データを、画面上の二次元方向（水平・垂直方向）の位置と、レベルに応じて更に補正するもので、即ち γ 補正処理に三次元補正を加えるものである。

まず水平垂直方向の補正とは次のようなものである。

15 図 3 に水平垂直方向の補正のための水平垂直領域情報となる格子ブロックを示している。

この格子ブロックは、画面上の X 方向（水平方向）と Y 方向（垂直方向）に、例えば 1 2 8 画素程度の単位毎に区切って格子状に複数のエリアを設定したものである。水平ライン
20 と垂直ラインの各交点に与えられる補正值 C によって形成される。

例えば X 方向に 0 ~ p の座標を与え、Y 方向に 0 ~ q の座標を与えるとすると、「・」を付した各交点座標において、図示するように C (0 , 0)、C (0 , 1) C (p , q)
25 として示す各補正值が設定される。つまり (p + 1) × (q + 1) 個の補正值が設定される。

そして、これによって 4 つの交点座標（補正值）によって囲まれるエリアが (p × q) 個形成される。各エリアを [1 , 1] [1 , 2] . . . [p , q] として示す。

30 γ 補正に対するさらなる水平垂直方向の補正の際は、まず

画素データが、このような格子ブロックに対してどのエリアに属するデータであるかを検出する。そして、エリアを判別したら、エリア内での位置も判別し、そのエリアを構成している4つの補正值によって二次元補正值を算出する。そして
5 γ 補正された画像データを当該算出した二次元補正值でさらに補正することで、水平・垂直方向に応じた補正が可能となる。

例えば今、或る画素データ $d_{x y}$ を例にとっていえば、まずこの画素データ $d_{x y}$ がエリア [5, 3] に含まれるデータ
10 であることを判別し、さらに、エリア [5, 3] 内でどの位置に有るかも判別する。

そして、エリア [5, 3] に含まれるデータであるため、その周囲の4つの補正值 $C(4, 2)$ 、 $C(5, 2)$ 、 $C(4, 3)$ 、 $C(5, 3)$ が用いられることになり、各補正值の交点
15 座標から、エリア [5, 3] 内での画素データ $d_{x y}$ の距離によって、二次元補正值が算出される。

三次元補正は、このような二次元補正に加えてさらにZ軸に信号レベルをとって三次元的に拡張したものである。

図3の格子ブロックを、Z軸方向に積み重ねて三次元構造
20 とした様子を図4に示す。

Z軸方向として、信号レベルを $0, 1 \dots r$ として示すように数段階のレベル境界を設定する。各レベル境界において、図3のような二次元の格子ブロックが設定されることで、三次元的な補正值構成となる。

25 即ちこの場合、補正值 C は三次元座標交点毎に設定されるものとなり、補正值 C は、 $C(0, 0, 0) \dots C(p, q, r)$ が設定される。つまり $(p+1) \times (q+1) \times (r+1)$ 個の補正值が設定される。

そして、各レベル境界の間がレベルブロック $L_1, L_2 \dots$
30 L_r とされる。

また、図3に示したエリア $[1, 1] \cdots [p, q]$ のそれぞれをZ方向の各レベルブロックに突き抜けたブロックを位置ブロックと呼ぶ。詳しくは後述するが、図6に位置ブロックA $[i, j]$ を示している。

5 この場合、 γ 補正に対する水平垂直方向及びレベルに応じたの三次元補正の際は、まず画素データが含まれるレベルブロック及び位置ブロックを判別する。

そして、レベルブロック及び位置ブロックを判別したら、レベルブロック内でのレベル及び位置ブロック内での位置も
10 判別し、三次元補正值を算出する。この場合、或る画素データはレベルブロックと位置ブロックが交わる三次元ブロックに位置することになる。この三次元ブロックとは、つまり8つの補正值Cに囲まれたブロックである。従って、8つの補正值から、その三次元ブロック内での位置及びレベルに応じ
15 て、画素データに対応する三次元補正值が算出され、 γ 補正された画像データを当該算出した三次元補正值で、さらに補正することで、水平・垂直方向及び信号レベルに応じた補正が可能となる。

このような、本出願人が先に提案した技術により、非線形
20 補正が施された映像信号を得るにあたり、その非線形補正が施された映像信号を、表示画面上の水平垂直の位置に応じた不所望な輝度変動や色度変動を補正し、さらに元の映像信号におけるレベル変動に起因して生じる、画像表示部に得られる表示画面の不所望な輝度変動や色度変動をも補正できるもの
25 となる。

しかしながら、本出願人が先に提案した技術を適用して画像信号をより精度良く非線形補正するにあたっては、以下に述べるような画像表示部の表示デバイスの各種特性の違いにより生ずる問題があった。

30 (1) 一般的に表示デバイス毎に入力に対する出力のレベル

に関して、その非線形特性が異なる。

例えばLCD (Liquid Crystal Display: 液晶パネル)、CRT (Cathode Ray Tube: 陰極線管)、PDP (Plasma Display Panel)、PALC (Plasma Addressed Liquid Crystal)、DLP (Digital Light Processing) 等、各種の表示デバイスが存在するが、これらはそれぞれ非線形特性が異なる。

また、同種の表示デバイスであっても、個体毎に非線形特性のバラツキがある。例えば複数の液晶パネルを考えた場合、非線形特性は大まかには同様であるが、個体毎にバラツキはある。

このような状況は、上述のような三次元補正を行うことを考えた場合、必ずしもZ軸方向のレベル境界の設定が適切とはならず、上記三次元補正による効果が良好に得られない場合が生ずることがあった。

例えば上記三次元補正を含む非線形処理装置を、各種の表示デバイスの回路系に適用しようとする場合は、表示デバイス毎の非線形特性の違いに対応できない。また同種の表示デバイスに搭載する場合でも、非線形特性の個体差に対応できない。

これらの事情によって、 γ 補正についての三次元補正精度が悪化することがあった。

(2) 一般的に表示デバイスごとに画像の解像度が異なる。

上記の水平垂直の2次元方向の補正值の格子ブロックと画像領域は、上下左右端が一致していることが好適である。

即ち、例えば図23の格子ブロックにおける4隅の座標(0, 0)(p, 0)(0, q)(p, q)が、そのまま画像領域の4隅となっていることが理想である。

ここで、上記の非線形補正を行う回路を各種の表示デバイスに対する信号処理系として画像表示装置に搭載する場合を考えると、当然ながら、採用される表示デバイスの画面の解

像度として各種のものが想定されるため、理想的には、解像度に応じて格子ブロックのサイズを変更して、一致させることが好ましい。

しかしながらこのためには、各種格子ブロックサイズに応じて膨大な補正值や座標値を備える必要などから回路規模が非常に大きくなってしまふ。このため、通常は、格子ブロックとしては座標（及び補正值）を固定値として、1つの格子ブロックにより多様な解像度の表示デバイスに対応するようにしている。

ところがこれにより、格子ブロックと画像領域の関係が、上下及び左右に非対称な状態となり、この結果、二次元方向での非線形特性の補正を行うと、不自然な画像状態となってしまうことがある。

例えば、解像度の高いデバイスに対応する格子ブロックが設定されている非線形補正回路が、解像度の低い表示デバイスに対する信号処理系に組み込まれた場合、格子ブロックと画像領域の相対関係が図19（a）に示すような状態となってしまう。

つまり座標（0，0）を起点として対応させることになるため、格子ブロックと画像領域のずれ量が水平方向にも垂直方向にも非対称な状態となり、この結果画像が不自然なものとなってしまう。

発明の開示

本発明はこのような状況に鑑みて、表示デバイスの種別や個体差による非線形特性の違いにも対応できるようにした非線形処理装置を提供する。また、そのような非線形処理装置を比較的小規模な回路構成で実現できるようにもする。また、そのような非線形処理装置を搭載した画像表示装置も提供する。

更には、本発明はこのような状況に鑑みて、固定の格子ブロックを用いて非線形補正処理結果についての水平垂直方向の補正を行う非線形処理装置において、表示デバイスの解像度が格子ブロックに一致していなくても、補正によって不自然な画像となることが解消されるようにすることを目的とする。また、そのような非線形処理装置を搭載した画像表示装置も提供する。

本発明の非線形処理装置は、映像信号に基づく画像表示が行われる画像表示部の表示特性に応じた信号レベルについての非線形処理による映像信号の補正を行う非線形処理手段と、上記映像信号における画素の水平垂直方向の位置を判別する水平垂直位置判別手段と、上記映像信号における画素の信号レベルを判別するレベル判別手段と、上記レベル判別手段での判別に用いるレベル境界値を可変設定できるレベル境界設定手段と、上記水平垂直位置判別手段で判別された水平垂直方向の位置及び上記レベル判別手段で判別された信号レベルに応じて、信号レベルについての三次元補正値を発生し映像信号の三次元補正を行う三次元補正手段と、上記非線形処理手段で補正された映像信号と、上記三次元補正手段で補正された映像信号を合成して出力する合成手段とを備えるようにする。

また本発明の画像表示装置は、映像信号に基づく画像表示が行われる画像表示部の表示特性に応じた信号レベルについての非線形処理による映像信号の補正を行う非線形処理手段と、上記映像信号における画素の水平垂直方向の位置を判別する水平垂直位置判別手段と、上記映像信号における画素の信号レベルを判別するレベル判別手段と、上記レベル判別手段での判別に用いるレベル境界値を可変設定できるレベル境界設定手段と、上記水平垂直位置判別手段で判別された水平垂直方向の位置及び上記レベル判別手段で判別された信号レ

ベルに応じて信号レベルについての三次元補正値を発生し、映像信号の三次元補正を行う三次元補正手段と、上記非線形処理手段で補正された映像信号と、上記三次元補正手段で補正された映像信号を合成して出力する合成手段と、上記合成手段から出力された映像信号に基づいて画像表示を行う画像表示部を有する画像表示手段とを備えるようにする。

またこれらの非線形処理装置、又は画像表示装置において、上記レベル境界設定手段は、レベル境界値を記憶するレジスタを有し、上記レジスタのレベル境界値が書き換えられることで、上記レベル判別手段での判別に用いるレベル境界値が可変設定されるようにする。

又は、上記レベル境界設定手段は、各種のレベル境界値を記憶し、記憶したレベル境界値の中から選択されたレベル境界値を上記レベル判別手段に供給することで、上記レベル判別手段での判別に用いるレベル境界値が設定されるようにする。

また、上記レベル判別手段に対してオフセット値を供給することで、上記レベル判別手段での判別に用いるために設定されているレベル境界値をオフセットさせる境界値オフセット手段を、さらに備えるようにする。

即ち本発明では、非線形処理手段で非線形処理（ γ 補正）された映像信号に、三次元補正値による、画像表示部の表示画面における画素の水平方向及び垂直方向の位置及びその画素データの信号レベルに応じた、信号レベルについての三次元補正が施される。

そして、該三次元補正における信号レベルに関するレベル境界値が、可変設定できるようにされていることで、各種の表示デバイスや表示デバイス個々の非線形特性に対して最適な三次元補正が可能となる。

更に、本発明の非線形処理装置は、映像信号に基づく画像

表示が行われる画像表示部の表示特性に応じた信号レベルについての非線形処理による映像信号の補正を行う非線形処理手段と、上記映像信号における画素の水平垂直方向の位置を判別する水平垂直位置判別手段と、上記水平垂直位置判別手段での判別に用いる水平垂直領域情報と、映像信号による画像領域との相対位置関係を変化させて、上記水平垂直位置判別手段での上記判別が行われるようにする水平垂直相対位置可変手段と、上記映像信号における画素の信号レベルを判別するレベル判別手段と、上記水平垂直位置判別手段で判別された水平垂直方向の位置及び上記レベル判別手段で判別された信号レベルに応じて、信号レベルについての三次元補正値を発生し、映像信号の三次元補正を行う三次元補正手段と、上記非線形処理手段で補正された映像信号と、上記三次元補正手段で補正された映像信号を合成して出力する合成手段とを備えるようにする。

また本発明の画像表示装置は、映像信号に基づく画像表示が行われる画像表示部の表示特性に応じた信号レベルについての非線形処理による映像信号の補正を行う非線形処理手段と、上記映像信号における画素の水平垂直方向の位置を判別する水平垂直位置判別手段と、上記水平垂直位置判別手段での判別に用いる水平垂直領域情報と、映像信号による画像領域との相対位置関係を変化させて、上記水平垂直位置判別手段での上記判別が行われるようにする水平垂直相対位置可変手段と、上記映像信号における画素の信号レベルを判別するレベル判別手段と、上記水平垂直位置判別手段で判別された水平垂直方向の位置及び上記レベル判別手段で判別された信号レベルに応じて、信号レベルについての三次元補正値を発生し、映像信号の三次元補正を行う三次元補正手段と、上記非線形処理手段で補正された映像信号と、上記三次元補正手段で補正された映像信号を合成して出力する合成手段と、上

記合成手段から出力された映像信号に基づいて画像表示を行う画像表示部を有する画像表示手段と、を備えるようにする。

またこれらの非線形処理装置、又は画像表示装置において、上記水平垂直相対位置可変手段は、上記水平垂直位置判別手段に対して水平方向のオフセット値、及び垂直方向のオフセット値を与えることで、上記相対位置関係を変化させるものとする。

また、上記水平垂直相対位置可変手段は、上記水平垂直領域情報と上記画像領域とのずれ量が、垂直又は水平方向に平均化されるように、上記相対位置関係を変化させるものとする。

即ち本発明では、非線形処理手段で非線形処理 (γ 補正) された映像信号に、三次元補正值による、画像表示部の表示画面における画素の水平方向及び垂直方向の位置及びその画素データの信号レベルに応じた、信号レベルについての三次元補正が施される。

そして、該三次元補正における水平垂直方向の二次元補正值の水平垂直領域情報 (格子ブロック) と画像領域の位置関係を可変設定できるようにされていることで、各種の表示デバイスの解像度に対応して、不自然な補正結果となることを解消できるようにする。

図面の簡単な説明

図 1 は、従来の画像表示装置のブロック図である。

図 2 は、液晶パネルの入力電圧 - 光透過率の特性の説明図である。

図 3 は、 γ 特性の二次元補正の説明図である。

図 4 は、 γ 特性の三次元補正の説明図である。

図 5 は、本発明の実施の形態の画像表示装置のブロック図である。

図 6 は、実施の形態の位置ブロックの説明図である。

図 7 は、実施の形態のレベルブロックの説明図である。

図 8 は、実施の形態の位置ブロック内位置の説明図である。

5 図 9 は、実施の形態のレベルブロック内レベルの説明図である。

図 10 は、実施の形態の非線形補正部の構成例①のブロック図である。

図 11 は、実施の形態の非線形補正部の構成例①におけるレベル配置データ格納レジスタのブロック図である。

10 図 12 は、実施の形態のレベル境界値の可変設定の説明図である。

図 13 は、実施の形態のレベル境界値設定例の説明図である。

15 図 14 は、実施の形態のレベル境界値設定例の説明図である。

図 15 は、実施の形態のレベル境界値設定例の説明図である。

図 16 は、実施の形態の非線形補正部の構成例②のブロック図である。

20 図 17 は、実施の形態の非線形補正部の構成例②におけるレベル配置データ選択部のブロック図である。

図 18 は、実施の形態の非線形補正部の構成例③のブロック図である。

25 図 19 は、実施の形態の構成例③④のレベル境界値のオフセットの説明図である。

図 20 は、実施の形態の非線形補正部の構成例④のブロック図である。

図 21 は、実施の形態の非線形補正部の構成例⑤のブロック図である。

30 図 22 は、実施の形態の構成例⑤⑥の水平垂直方向のオフ

セットの説明図である。

図 2 3 は、実施の形態の構成例⑤⑥の画像領域と格子ブロックの関係の説明図である。

図 2 4 は、実施の形態の非線形補正部の構成例⑥のブロック図である。

発明を実施するための最良の形態

以下、本発明の実施の形態について次の順序で説明していく。

- 10 1. 画像表示装置の構成
2. 位置ブロック及びレベルブロック
3. 非線形補正部の構成例①
4. 非線形補正部の構成例②
5. 非線形補正部の構成例③
- 15 6. 非線形補正部の構成例④
7. 非線形補正部の構成例⑤
8. 非線形補正部の構成例⑥

1. 画像表示装置の構成

20 まず図 5 により、実施の形態の画像表示装置としての構成例を説明する。

この画像表示装置は、表示デバイスとして液晶表示パネルを採用する画像表示装置の例としており、また映像信号をデジタル化してホワイトバランスや非線形処理等の信号処理を行う構成例としている。

そして特に、非線形補正部 1 6 の構成に特徴を有するものであり、非線形補正部 1 6 の構成については構成例①～⑥として詳しく後述する。

本発明の画像表示装置としては、非線形補正部 1 6 の前段
30 までの信号処理系や非線形補正部 1 6 の後段の信号処理系、

及び採用される表示デバイスの種類等は、各種のものが考えられ、以下説明する画像表示装置の構成例に限定されるものではない。

図 5 に示す例においては、カラー映像信号を形成する赤色
5 原色映像信号 S R，緑色原色映像信号 S G 及び青色原色映像
信号 S B が、夫々、A/D 変換部 1 1 R，1 1 G 及び 1 1 B
においてデジタル化され、デジタル赤色原色信号 D R，デジ
タル緑色原色信号 D G 及びデジタル青色原色信号 D B とされ
る。

10 そしてデジタル赤色原色信号 D R，デジタル緑色原色信号
D G 及びデジタル青色原色信号 D B は、コントラスト・ブラ
イトネス調整部 1 2 に供給されて、夫々についてのコントラ
スト調整とブライトネス調整とが行われる。そして、コント
ラスト・ブライトネス調整部 1 2 から得られる調整されたデ
15 ジタル赤色原色信号 D R A，デジタル緑色原色信号 D G A 及
びデジタル青色原色信号 D B A が、ホワイトバランス調整部
1 3 に供給される。

ホワイトバランス調整部 1 3 においては、デジタル赤色原
色信号 D R A についてのゲイン調整部 1 4 R によるゲイン調
20 整、及び直流レベル調整部 1 5 R による直流レベル調整が行
われ、調整されたデジタル赤色原色信号 D R B が得られる。

同様に、デジタル緑色原色信号 D G A についてのゲイン調
整部 1 4 G によるゲイン調整、及び直流レベル調整部 1 5 G
による直流レベル調整が行われ、調整されたデジタル緑色原
25 色信号 D G B が得られる。

さらに同様に、デジタル青色原色信号 D B A についてのゲ
イン調整部 1 4 B によるゲイン調整、及び直流レベル調整部
1 5 B による直流レベル調整が行われ、調整されたデジタル
青色原色信号 D B B が得られる。

30 このようにして得られるデジタル赤色原色信号 D R B，デ

デジタル緑色原色信号 D G B 及びデジタル青色原色信号 D B B は、相互間の相対直流レベルの設定が適正になされて、ホワイトバランス調整が行われたものとされる。

ホワイトバランス調整部 1 3 から得られるデジタル赤色原色信号 D R B, デジタル緑色原色信号 D G B 及びデジタル青色原色信号 D B B は、非線形補正部 1 6 に供給される。

非線形補正部 1 6 においては、デジタル赤色原色信号 D R B が非線形処理部 1 7 R と三次元補正部 1 8 R とに供給され、また、デジタル緑色原色信号 D G B が非線形処理部 1 7 G と三次元補正部 1 8 R とに供給され、さらに、デジタル青色原色信号 D B B が非線形処理部 1 7 B と三次元補正部 1 8 B とに供給される。

また、この図 5 に示される構成例の場合、赤色原色映像信号 S R, 緑色原色映像信号 S G 及び青色原色映像信号 S B により形成されるカラー映像信号における水平同期信号 S H 及び垂直同期 S V が供給されるタイミング信号発生部 5 3、及びアドレスデータ発生部 5 5 R, 5 5 G, 5 5 B が設けられている。

タイミング信号発生部 5 3 には P L L 部 5 4 が接続されている。

タイミング信号発生部 5 3 及びアドレスデータ発生部 5 5 R, 5 5 G, 5 5 B の夫々に供給される水平同期信号 S H 及び垂直同期 S V は、それらに対して、赤色原色映像信号 S R, 緑色原色映像信号 S G 及び青色原色映像信号 S B の夫々が同期状態にあるものとされる。

タイミング信号発生部 5 3 は、水平同期信号 S H 及び垂直同期 S V の夫々に基づいてタイミング信号 T 1 ~ T 6 を形成する。

アドレスデータ発生部 5 5 R は、水平同期信号 S H 及び垂直同期信号 S V に応じて、後述する液晶表示パネル部 5 2 R

に内蔵された液晶パネルに得られる画像画面における各画素に対応する水平アドレスデータQRH及び垂直アドレスデータQRVを発生して、それらをデジタル非線形補正部16における三次元補正部18Rに供給する。

5 また、アドレスデータ発生部55Gは、水平同期信号SH及び垂直同期信号SVに応じて、液晶表示パネル部52G内の液晶パネルに得られる画像画面における各画素に対応する水平アドレスデータQGH及び垂直アドレスデータQGVを発生して、それらを三次元補正部18Gに供給する。

10 また、アドレスデータ発生部55Bは、水平同期信号SH及び垂直同期信号SVに応じて、液晶表示パネル部52B内の液晶パネルに得られる画像画面における各画素に対応する水平アドレスデータQBH及び垂直アドレスデータQBVを発生して、それらを三次元補正部18Bに供給する。

15 非線形補正部16においては、入力されるデジタル赤色原色信号DRBに対応する部位として、非線形処理部17R、三次元補正部18R、合成部19R、ROM20Rを備える。

 また、デジタル緑色原色信号DGBに対応する部位として、非線形処理部17G、三次元補正部18G、合成部19G、
20 ROM20Gを備える。

 さらに、デジタル青色原色信号DBBに対応する部位として、非線形処理部17B、三次元補正部18B、合成部19B、ROM20Bを備える。

 デジタル赤色原色信号DRBに対応する非線形処理部17
25 R、三次元補正部18R、合成部19R、ROM20Rについて説明する。

 非線形処理部17Rは、液晶表示パネル部52Rの表示特性、即ち、液晶表示パネル部52Rに内蔵された液晶パネルの入力電圧－光透過率特性とは逆の関係となる非線形特性を
30 あらわすことになる γ 補正データを格納しており、ホワイト

バランス調整部 1 3 から得られるデジタル赤色原色信号 D R B の信号レベルに応じて、該当する γ 補正データを読み出し、それらを信号レベルについての非線形処理 (γ 補正) がなされたデジタル赤色原色信号 D R C として導出する。

- 5 それにより、非線形処理部 1 7 R から導出されるデジタル赤色原色信号 D R C は、液晶表示パネル部 5 2 R に内蔵された液晶パネルの、例えば、図 2 に示した入力電圧 - 光透過率特性を補正する γ 補正がなされたものとされ、合成部 1 9 R に供給される。
- 10 一方、三次元補正部 1 8 R は、アドレスデータ発生部 5 5 R からの水平アドレスデータ Q R H 及び垂直アドレスデータ Q R V に応じて、ホワイトバランス調整部 1 3 から得られるデジタル赤色原色信号 D R B における各画素データの信号レベルに、当該画素データに対応する液晶表示パネル部 5 2 R
- 15 に内蔵された液晶パネルに得られる画像画面における画素の水平方向及び垂直方向の位置、及び、デジタル赤色原色信号 D R B における当該画素データの信号レベルに応じた三次元補正を施す。

20 なお、三次元補正のための水平方向、垂直方向、レベル方向の 3 次元座標空間における各補正值 C は、R O M 2 0 R に記憶され、三次元補正部 1 8 R は、この R O M 2 0 R の補正值 C をロードして演算に用いる。

25 そして、三次元補正部 1 8 R から得られる、斯かる信号レベルについての三次元補正がなされた各画素データにより形成される三次元補正デジタル赤色原色信号 D R S が、合成部 1 9 R に供給される。

30 合成部 1 9 R においては、非線形処理部 1 7 R から得られる信号レベルについての非線形処理による補正が施されたデジタル赤色原色信号 D R C と、三次元補正部 1 8 R から得られる信号レベルについての三次元補正が施された三次元補正

デジタル赤色原色信号DRSとが合成される。それにより、合成部19Rからは、 γ 補正に対して更に三次元補正がなされたデジタル赤色原色信号DRDが送出される。

デジタル緑色原色信号DGBに対応する、非線形処理部17G、三次元補正部18G、合成部19G、ROM20G、及びアドレスデータ発生部55Gについても、それぞれ上記同様に機能する。

即ち非線形処理部47Gは、液晶表示パネル部52Gに内蔵された液晶パネルの入力電圧－光透過率特性に対する γ 補正を行い、 γ 補正されたデジタル緑色原色信号DGCを導出して合成部49Gに供給する。

三次元補正部18Gは、アドレスデータ発生部55Gからの水平アドレスデータQGH及び垂直アドレスデータQGVを用い、デジタル緑色原色信号DGBに対する画素データの水平方向及び垂直方向の位置、及び、デジタル緑色原色信号DGBにおける当該画素データの信号レベルに応じた三次元補正を施し、三次元補正デジタル緑色原色信号DGSを合成部49Gに供給する。

合成部49Gにおいては、非線形処理部47Gから得られるデジタル緑色原色信号DGCと、三次元補正部48Gから得られる三次元補正デジタル緑色原色信号DGSとを合成して出力することで、 γ 補正に対して更に三次元補正がなされたデジタル緑色原色信号DGDが送出される。

デジタル青色原色信号DBBに対応する、非線形処理部17B、三次元補正部18B、合成部19B、ROM20B、及びアドレスデータ発生部55Bについても、それぞれ上記同様に機能する。

即ち非線形処理部47Bは、液晶表示パネル部52Bに内蔵された液晶パネルの入力電圧－光透過率特性に対する γ 補正を行い、 γ 補正されたデジタル青色原色信号DBCを導出

して合成部 4 9 B に供給する。

三次元補正部 1 8 B は、アドレスデータ発生部 5 5 B からの水平アドレスデータ Q B H 及び垂直アドレスデータ Q B V を用い、デジタル緑色原色信号 D B B に対する画素データの
5 水平方向及び垂直方向の位置、及び、デジタル青色原色信号 D B B における当該画素データの信号レベルに応じた三次元補正を施し、三次元補正デジタル青色原色信号 D B S を合成部 4 9 B に供給する。

合成部 4 9 B においては、非線形処理部 4 7 B から得られる
10 デジタル青色原色信号 D B C と、三次元補正部 4 8 B から得られる三次元補正デジタル青色原色信号 D B S とを合成して出力することで、 γ 補正に対して更に三次元補正がなされたデジタル青色原色信号 D B D が送出される。

そして、デジタル非線形補正部 1 6 から得られる非線形補
15 正されたデジタル赤色原色信号 D R D が、D / A 変換部 5 0 R によりアナログ化され、非線形補正された赤色原色映像信号 S R D とされて、表示用駆動部 5 1 R に供給される。

同様に、非線形補正されたデジタル緑色原色信号 D G D が、
20 D / A 変換部 5 0 G によりアナログ化され、非線形補正された緑色原色映像信号 S G D とされて表示用駆動部 5 1 G に供給される。

さらに、非線形補正されたデジタル青色原色信号 D B D が、
25 D / A 変換部 5 0 B によりアナログ化され、非線形補正された青色原色映像信号 S B D とされて表示用駆動部 5 1 B に供給される。

表示用駆動部 5 1 R は液晶表示パネル部 5 2 R に接続されており、これらの表示用駆動部 5 1 R 及び液晶表示パネル部
5 2 R は、タイミング信号発生部 5 3 からのタイミング信号 T 1 及び T 4 が夫々供給され、タイミング信号 T 1 及び T 4
30 に応じて、あらかじめ設定されたタイミングをもって動作す

る。

それにより、表示用駆動部 5 1 R から赤色原色映像信号 S R D に基づく表示用駆動信号 S P R が得られて、それが液晶表示パネル部 5 2 R に供給され、液晶表示パネル部 5 2 R において、内蔵された液晶パネル上に、D / A 変換部 5 0 R から得られる非線形補正がなされた赤色原色映像信号 S R D に
5 応じた赤色原色画像が表示される状態が得られる。

また、表示用駆動部 5 1 G は液晶表示パネル部 5 2 G に接続されており、これらの表示用駆動部 5 1 G 及び液晶表示パネル部 5 2 G は、タイミング信号発生部 5 3 からのタイミング信号 T 2 及び T 5 が夫々供給され、タイミング信号 T 2 及び T 5 に応じて、あらかじめ設定されたタイミングをもって動作する。
10

それにより、表示用駆動部 5 1 G から緑色原色映像信号 S G D に基づく表示用駆動信号 S P G が得られて、それが液晶表示パネル部 5 2 G に供給され、液晶表示パネル部 5 2 G において、内蔵された液晶パネル上に、D / A 変換部 5 0 G から得られる非線形補正がなされた緑色原色映像信号 S G D に
15 応じた緑色原色画像が表示される状態が得られる。

さらに、表示用駆動部 5 1 B は液晶表示パネル部 5 2 B に接続されており、これらの表示用駆動部 5 1 B 及び液晶表示パネル部 5 2 B は、タイミング信号発生部 5 3 からのタイミング信号 T 3 及び T 6 が夫々供給され、タイミング信号 T 3 及び T 6 に応じて、あらかじめ設定されたタイミングをもって動作する。
20
25

それにより、表示用駆動部 5 1 B から青色原色映像信号 S B D に基づく表示用駆動信号 S P B が得られて、それが液晶表示パネル部 5 2 B に供給され、液晶表示パネル部 5 2 B において、内蔵された液晶パネル上に、D / A 変換部 5 0 B から得られる非線形補正がなされた青色原色映像信号 S B D に
30

応じた青色原色画像が表示される状態が得られる。

このようにして、液晶表示パネル部 5 2 R, 5 2 G 及び 5 2 B に夫々得られる赤色原色画像, 緑色原色画像及び青色原色画像は、例えば、投射レンズを含んだ投射用光学系を通じて投影スクリーンに重畳投射され、投影スクリーン上に赤色原色映像信号 S R, 緑色原色映像信号 S G 及び青色原色映像信号 S B により形成されるカラー映像信号に基づくカラー画像が得られる。

液晶表示パネル部 5 2 R, 5 2 G 及び 5 2 B に夫々得られる赤色原色画像, 緑色原色画像及び青色原色画像の各々は、非線形補正部 1 6 から得られる非線形補正されたデジタル赤色原色信号 D R D, デジタル緑色原色信号 D G D, デジタル青色原色信号 D B D に基づくことになるが、本例の非線形補正が、液晶表示パネル部 5 2 R, 5 2 G, 5 2 B に内蔵された液晶パネルの、例えば、図 2 に示した入力電圧 - 光透過率特性を補正すべく行われる γ 補正と、デジタル赤色原色信号 D R B, デジタル緑色原色信号 D G B, デジタル青色原色信号 D B B における各画素データの信号レベルに対して行われる、水平方向及び垂直方向の位置、及び信号レベルに応じた三次元補正とを含んだものとされることにより、液晶表示パネル部 5 2 R, 5 2 G, 5 2 B に内蔵された液晶パネルの画像画面上の位置による表示特性の相違に起因する表示画面の不所望な変化のみならず、元のアナログ映像信号である赤色原色映像信号 S R, 緑色原色映像信号 S G もしくは青色原色映像信号 S B におけるレベル変動に起因して生じる、表示画面の不所望な輝度変動や色度変動も、適正に補正されるものとされる。

図 5 には CPU 1, ROM 2, RAM 3 を示しているが、CPU 1 は、当該画像表示装置の動作制御部として機能する。ROM 2 は CPU 1 の動作プログラムや各種制御定数等が記

憶される。RAM 3 は各種制御係数の記憶や、演算等のワーク領域として用いられる。

特に図 5 に示した回路系に対しては、コントラスト・ブライ
イトネス調整部 1 2 , ホワイトバランス調整部 1 3 , 非線形
5 補正部 1 6 , タイミング信号発生部 5 3 等に対する動作制御
を行う。

例えばコントラスト・ブライイトネス調整部 1 2 , ホワイト
バランス調整部 1 3 に対する調整係数の設定や、非線形補正
部 1 6 の各三次元補正部 1 8 R、1 8 G、1 8 B に対して、
10 レジスタ係数の設定或いは選択制御信号の供給などの処理を
行う。各三次元補正部 1 8 R、1 8 G、1 8 B に対する制御
については、後述する構成例①～⑥において、それぞれ言及
する。

なお上述もしたように、本発明の画像表示装置としては、
15 非線形補正部 1 6 に特徴を有し、他の信号処理系や採用され
る表示デバイスの種類等は図 5 の例に限定されるものではな
い。

信号処理回路としては、例えば A / D 変換部 1 1 R、1 1
G、1 1 B とコントラスト・ブライイトネス調整部 1 2 の間な
20 ども、フレームメモリや画素数変換処理部などが設けられる
構成も考えられる。

また表示デバイスとしては、例えば CRT (Cathode Ray
Tube : 陰極線管)、PDP (Plasma Display Panel)、PAL
C (Plasma Addressed Liquid Crystal)、DLP (Digital
25 Light Processing) など、あらゆる種類の表示デバイスが想
定できる。もちろん採用される表示デバイスに応じて信号処
理系も適宜変更される。

2. 位置ブロック及びレベルブロック

30 後に、非線形補正部 1 6 の構成例①～⑥として γ 補正及び

三次元補正について述べるが、まずここで、三次元補正に用いられる位置ブロック及びレベルブロックという概念について説明しておく。

図3、図4で述べたように、三次元補正のためには、水平、
5 垂直、レベルの各方向のX、Y、Z軸による三次元座標の各交点座標において、補正値が設定される。

即ち、まず画面の水平垂直方向に関しては二次元の格子ブ
ロックとして、画面上のX方向（水平方向）とY方向（垂直
方向）に、例えば128画素程度の単位毎に区切って格子状
10 に複数のエリアを設定する。そして例えばX方向に0～pの座標を与え、Y方向に0～qの座標を与える。

さらにZ軸方向として、信号レベルを0、1・・・rの数
段階のレベル境界を設定する。各レベル境界において、二
次元の格子ブロックが設定されることで、三次元的な補正値構
15 成となる。

即ち補正値Cは三次元座標交点毎に設定されるものとなり、
補正値Cは、 $C(0, 0, 0) \cdots C(p, q, r)$ が設定される。つまり $(p+1) \times (q+1) \times (r+1)$ 個の補正値が設定される。

20 そして、各レベル境界の間がレベルブロックL1、L2・・・Lrとされる。

また、格子ブロックにおける図3に示したエリア[1, 1]・・・[p, q]のそれぞれをZ方向の各レベルブロックに突き抜けたブロックを位置ブロックと呼ぶ。

25 図6は、補正値Cは、 $C(0, 0, 0) \cdots C(p, q, r)$ が設定された三次元空間を示している。即ち、X座標が0, 1・・・i-1, i・・・p、及びY座標が0, 1・・・j-1, j・・・qで構成される格子ブロックが、レベル方向での各レベル境界0, 1・・・k, k+1・・・rにおいて形成された三次元構造である。
30

X座標値 $i - 1$ 、 i と、Y座標値 $j - 1$ 、 j のエリアを考えた場合、位置ブロック $A [i , j]$ とは、図示するように、レベル 0 におけるエリア $[i , j]$ からレベル r におけるエリア $[i , j]$ までを貫通したブロックである。

- 5 即ち補正值 C としては、 $C (i - 1 , j - 1 , 0)$ 、 $C (i , j - 1 , 0)$ 、 $C (i - 1 , j , 0)$ 、 $C (i , j , 0) \cdots C (i - 1 , j - 1 , r)$ 、 $C (i , j - 1 , r)$ 、 $C (i - 1 , j , r)$ 、 $C (i , j , r)$ を含むブロックであり、これはレベル (Z 座標) に関わらず、二次元的な格子ブロックに
10 におけるエリア (画面上の位置) を特定するブロックである。

従って位置ブロックとは、基本的には二次元座標交点での各補正值 $C (i - 1 , j - 1)$ 、 $C (i , j - 1)$ 、 $C (i - 1 , j)$ 、 $C (i , j)$ で指定できるものとなる。

- また、レベルブロック $L 1$ 、 $L 2 \cdots L r$ を図 4 において示したが、レベルブロック L とは、2つのレベル境界値における各格子ブロックに挟まれた空間をいう。
15

- 図 7 にレベルブロック $L k$ を示している。これはレベル境界値 k における格子ブロック、即ち補正值 $C (0 , 0 , k)$ 、 $C (p , 0 , k)$ 、 $C (0 , q , k)$ 、 $C (p , q , k)$ で囲まれる二次元空間と、レベル境界値 $k - 1$ における格子ブロック、即ち補正值 $C (0 , 0 , k - 1)$ 、 $C (p , 0 , k - 1)$ 、 $C (0 , q , k - 1)$ 、 $C (p , q , k - 1)$ で囲まれる二次元空間とにより挟まれた空間である。
20

- つまりレベルブロック L とは、格子ブロックにおけるエリア (画面上の位置) に関わらず、画素データの信号レベルが、
25 レベル境界値に区切られたどのレベルにあるかを特定するブロックである。

- 後述する三次元補正処理では、画素データについて、これらの位置ブロック、レベルブロックを判別するが、さらに、
30 画素データについて、位置ブロック内での位置、レベルプロ

ック内でのレベルも特定する。

位置ブロック内位置を図 8 で説明する。

図 8 に位置ブロック $A [i , j]$ を示しているが、この位置ブロック $A [i , j]$ に含まれることとなる画素データ $d_{x y}$ を考える。画素データ $d_{x y}$ の X 座標値を d_x 、Y 座標値を d_y とする。

このとき、X 座標値 $i - 1$ から d_x の距離を b 、X 座標値 i から d_x の距離を b' とする。また Y 座標値 $j - 1$ から d_y の距離を c 、Y 座標値 j から d_y の距離を c' とする。

この距離 b 、 b' 、 c 、 c' は、それぞれ二次元座標での各補正值 $C (i - 1 , j - 1)$ 、 $C (i , j - 1)$ 、 $C (i - 1 , j)$ 、 $C (i , j)$ のそれぞれから画素データ $d_{x y}$ の距離を提示できる情報となる。

例えば画素データ $d_{x y}$ は、補正值 $C (i - 1 , j - 1)$ からみれば、X 方向に距離 b 、Y 方向に距離 c 離れた位置にあることが示される。

つまり距離 b 、 b' 、 c 、 c' は、4 つの各補正值 C からの画素データ $d_{x y}$ までの距離を提示できる情報となり、画素データ $d_{x y}$ の位置における水平垂直方向の補正值を、設定された補正值 $C (i - 1 , j - 1)$ 、 $C (i , j - 1)$ 、 $C (i - 1 , j)$ 、 $C (i , j)$ から算出するための情報となる。

位置ブロック内位置とは、このように位置ブロックの 4 つの補正值からの距離によって示される情報である。

次にレベルブロック内レベルを図 9 で説明する。

図 9 にはレベルブロック L_k を Z 軸のみで示している。レベルブロック L_k は、レベル境界値 k 及び $k - 1$ の間の Z 軸方向の空間となるが、このレベルブロック L_k に含まれることとなる画素データを考える。該画素データの Z 座標値を d_z とする。

このとき、Z 座標上で、レベル境界値 $k - 1$ から d_z の距

距離を a 、レベル境界値 k から $d z$ の距離を a' とする。

この距離 a 、 a' は、それぞれレベル境界値 $k-1$ 及びレベル境界値 k での補正值 C のそれぞれから画素データ $d z$ の距離を提示できる情報となる。

5 ここで、上記位置ブロック内位置とレベルブロック内レベルを合わせて考えてみると、距離 a 、 a' 、 b 、 b' 、 c 、 c' は、位置ブロックとレベルブロックの交差する三次元区間における 8 つの補正值のそれぞれからみた画素データの位置（距離）を定義できる情報となることが理解される。

10 つまり、位置ブロック内位置、及びレベルブロック内レベルとして、距離 a 、 a' 、 b 、 b' 、 c 、 c' の情報が得られれば、三次元空間における画素データの位置に対応した補正值が、該三次元空間を形成する 8 個の補正值から算出できるものとなる。

15

3. 非線形補正部の構成例①

図 5 の非線形補正部 16 における構成例を以下、構成例①～⑥として順次述べていく。

20 なお、各構成例としては、デジタル赤色原色信号 $D R B$ に対応する非線形処理部 17 R、三次元補正部 18 R、合成部 19 R、ROM 20 R についての構成及び動作としての説明していく。

25 デジタル緑色原色信号 $D G B$ に対応する非線形処理部 17 G、三次元補正部 18 G、合成部 19 G、ROM 20 G についての構成及び動作、又はデジタル青色原色信号 $D B B$ に対応する非線形処理部 17 B、三次元補正部 18 B、合成部 19 B、ROM 20 B についての構成及び動作は、実質的に同様であるので説明は省略する。

30 図 10 は非線形補正部 16 の構成例①として、図 5 に示される非線形補正部 16 におけるデジタル赤色原色信号 $D R B$

についての処理を行う部分、即ち、非線形処理部 17 R、三次元補正部 18 R、合成部 19 R、ROM 20 Rを含む部分と、それに接続されたアドレスデータ発生部 55 Rとを、非線形処理部 17 R 及び三次元補正部 18 R についての具体構成例をあらわすものとして示している。

非線形処理部 17 R は、例えばデュアルポート RAM によるルックアップテーブル 61、 γ 補正データ発生部 62、例えば ROM による γ 補正データ格納部 63 を備える。

三次元補正部 18 R は、レベルブロック特定処理部 65、レベルブロック内レベル計算処理部 66、三次元補正データ発生部 70、三次元補間処理部 71、位置ブロック特定処理部 72、位置ブロック内位置計算処理部 73、位置ブロック内補正データ形成部 74、例えばデュアルポート RAM による補正データ格納部 75、位置ブロック内補正データ格納レジスタ 76、レベル配置データ格納レジスタ 77 を備える。

合成部 19 R はデータ出力処理部 64 により構成される。

図 10 の構成においては、図 5 のホワイトバランス調整部 13 からのデジタル赤色原色信号 DRB が、非線形処理部 17 R 及び三次元補正部 18 R の両者に供給される。

非線形処理部 17 R においては、デジタル赤色原色信号 DRB がルックアップテーブル 61 に供給される。

ルックアップテーブル 61 においては、デジタル赤色原色信号 DRB の信号レベルが逐次検出され、検出された信号レベルに応じてテーブル参照を行なう。即ちルックアップテーブル 61 は、液晶表示パネル部 52 R に内蔵された液晶パネルの入力電圧 - 光透過率特性とは逆の関係となる非線形特性をあらわすことになる γ 補正データテーブルを内蔵している。そして、デジタル赤色原色信号 DRB の信号レベルに対応する γ 補正データが逐次読み出される。

γ 補正データテーブルにおける γ 補正データは、 γ 補正デ

ータ格納部 6 3 に格納されており、 γ 補正データ発生部 6 2 の動作によってルックアップテーブル 6 1 内の γ 補正データテーブルにセットされる。

このような非線形処理部 1 7 R によれば、非線形処理部 1 7 R に供給されるデジタル赤色原色信号 D R B の信号レベルが γ 補正データテーブルに照合されて、デジタル赤色原色信号 D R B の信号レベルに対応する γ 補正データが逐次読み出され、斯かる γ 補正データが、信号レベルについての非線形処理による γ 補正されたデジタル赤色原色信号 D R C として導出されることになる。

このようにしてルックアップテーブル 6 1 から導出されるデジタル赤色原色信号 D R C は、液晶表示パネル部 5 2 R に内蔵された液晶パネルの、例えば、図 2 に示したような入力電圧 - 光透過率特性を補正すべく、その信号レベルについての γ 補正がなされたものであって、合成部 1 9 R におけるデータ出力処理部 6 4 に供給される。

一方、三次元補正部 1 8 R においては、デジタル赤色原色信号 D R B がレベルブロック特定処理部 6 5、及びレベルブロック内レベル計算処理部 6 6 に供給される。

レベルブロック特定処理部 6 5 は、デジタル赤色原色信号 D R B が属する信号レベルの範囲、つまり上述したレベルブロックを特定する。

即ち Z 軸上に設定されたレベル境界値 $1, 2 \dots r$ と、供給されたデジタル赤色原色信号 D R B の信号レベルを比較し、図 7 で述べたように信号レベルが含まれる範囲としての上下のレベル境界値 $k, k - 1$ を判別して、レベルブロック L_k を特定する。

つまり、図 9 のように画素データの信号レベルを d_z としたとき、

$$(k - 1) \leq d_z < k$$

であればレベルブロック L_k と判定する。

そして、レベルブロック特定処理部 65 は、特定されたレベルブロック L_k をあらわすレベルブロックデータ $D L_k$ を、レベルブロック内レベル計算処理部 66 及び三次元補正データ発生部 70 に送出する。

レベルブロック内レベル計算処理部 66 は、レベルブロックデータ $D L_k$ に応じて、供給されたデジタル赤色原色信号 $D R B$ の信号レベルに対応するレベルブロック L_k 内のレベルを算出する計算処理を行う。

10 なお、この計算処理のため、レベルブロック内レベル計算処理部 66 には図 6 に示した全ての補正值 C についての Z 座標値が記憶されている。

この計算処理は、図 9 で説明したように距離 a 、 a' を求める処理となる。

15 即ち、供給されたデジタル赤色原色信号 $D R B$ の信号レベルに対応するレベルをあらわす Z 座標を、例えば d_z としたとき、

$$d_z = (k - 1) + a = k - a'$$

の関係に基づき、 Z 座標差 a 、 a' として、

20 $a = d_z - (k - 1)$ 、

$$a' = k - d_z$$

の演算で行われる。

そして、 Z 座標差 a 及び a' をあらわす Z 座標差データ $D Z a$ 及び $D Z a'$ を三次元補間処理部 71 に供給する。

25 水平同期信号 $S H$ 及び垂直同期信号 $S V$ が供給されるアドレスデータ発生部 55 R には、クロック信号 $C L$ も供給され、アドレスデータ発生部 55 R から、クロック信号 $C L$ の周期をもって順次変化していく水平アドレスデータ $Q R H$ 及び垂直アドレスデータ $Q R V$ が出力され、それらが位置ブロック
30 特定処理部 72 及び位置ブロック内位置計算処理部 73 に供

給される。

位置ブロック特定処理部 7 2 は、対象となっている画素データについて、液晶表示パネル部 5 2 R に内蔵された液晶パネル上に形成される画像画面に対応される、上述した格子ブロック内としての位置ブロック $A[1, 1]$, $A[1, 2]$, $A[1, 3]$, \dots , $A[1, q]$, $A[2, 0]$, \dots , $A[2, q]$, $A[3, 0]$, \dots , $A[3, q]$, \dots , $A[p, 0]$, \dots , $A[p, q]$ のいずれかを特定する。

即ち、アドレスデータ発生部 5 5 R からの水平アドレスデータ QRH 及び垂直アドレスデータ QRV に応じて、供給されたデジタル赤色原色信号 DRB の各画素データに対応する液晶表示パネル部 5 2 R に内蔵された液晶パネル上に形成される画像画面における画素(対応画素)が、位置ブロック $A[1, 1] \sim A[p, q]$ のうちのいずれに属するかを検知し、対応画素が属する、例えば、位置ブロック $A[i, j]$ を特定する。

上記図 8 のように対応画素 dxy について X 座標を dx 、
 Y 座標を dy とすると、

$$(i - 1) \leq dx < i$$

$$(j - 1) \leq dy < j$$

であれば、対応画素 dxy は位置ブロック $A[i, j]$ に含まれると特定する。

そして、位置ブロック特定処理部 7 2 は、特定された位置ブロック $A[i, j]$ をあらかず一対の位置ブロックデータ DXi 及び DYj を、位置ブロック内位置計算処理部 7 3 , 位置ブロック内補正データ形成部 7 4 及び三次元補正データ発生部 7 0 に送出する。

位置ブロック内位置計算処理部 7 3 は、水平アドレスデータ QRH 及び垂直アドレスデータ QRV 、及び、特定された位置ブロック $A[i, j]$ をあらかず一対の位置ブロックデータ DXi 及び DYj に応じて、対応画素の位置ブロック A

[i , j] 内における位置を算出する計算処理を行う。

この計算処理は、図 8 で説明したように距離 b、b'、c、c' を求める処理となる。

即ち、供給されたデジタル赤色原色信号 D R B の対応画素
5 の位置をあらわす X 座標及び Y 座標を、d x 及び d y としたとき、

$$d x = (i - 1) + b = i - b'$$

$$d y = (j - 1) + c = j - c'$$

という関係から、X 座標差 b、b'、Y 座標差 c、c' として、

$$10 \quad b = d x - (i - 1)$$

$$b' = i - d x$$

$$c = d y - (j - 1)$$

$$c' = j - d y$$

を求めることによって行われる。

15 そして、X 座標差 b 及び b' をあらわす X 座標差データ D X b 及び D X b' と Y 座標差 c 及び c' をあらわす Y 座標差データ D Y c 及び D Y c' とが、三次元補間処理部 7 1 に供給される。

位置ブロック内補正データ形成部 7 4 は、位置ブロックデータ D X i 及び D Y j に応じたデータ読出制御信号 C X Y を
20 補正データ格納部 7 5 に送出する。

補正データ格納部 7 5 は、図 6 に示したように、互いに直交する座標軸 X、座標軸 Y 及び座標軸 Z によって設定される座標空間において、各交点に設定される補正值 C (0 , 0 ,
25 0) C (p , q , r) を格納している。

即ち、合計 (p + 1) × (q + 1) × (r + 1) 個の交点座標の夫々に対応する補正值 C を内蔵している。

これらの補正值 C は、R O M 2 0 R からロードされて格納される。

30 なお従って、R O M 2 0 R に、補正值 C (0 , 0 , 0)

$C(p, q, r)$ としての補正值群が、複数単位記憶されていれば、ロードする補正值群を選択することで、補正值を変更することも可能である。

そして、補正データ格納部 75 においては、位置ブロック内補正データ形成部 74 から送られる、位置ブロックデータ DX_i 及び DY_j に応じたデータ読出制御信号 CXY に従って、位置ブロック $A[i, j]$ に含まれる複数の補正值 C を補正データ $DP C$ として読み出して位置ブロック内補正データ形成部 74 に出力する。

10 即ち補正データ $DP C$ は、レベル境界 0 ($Z = 0$) の平面における位置ブロック $A[i, j]$ を規定する 4 個の交点座標の補正值 $C(i-1, j-1, 0)$, $C(i-1, j, 0)$, $C(i, j-1, 0)$, $C(i, j, 0)$ と、レベル境界 1 ($Z = 1$) の平面における位置ブロック $A[i, j]$ を規定する
15 4 個の交点座標の補正值 $C(i-1, j-1, 1)$, $C(i-1, j, 1)$, $C(i, j-1, 1)$, $C(i, j, 1)$ と.....
レベル境界 r ($Z = r$) の平面における位置ブロック $A[i, j]$ を規定する 4 個の交点座標の補正值 $C(i-1, j-1, r)$, $C(i-1, j, r)$, $C(i, j-1, r)$, $C(i, j, r)$ としての、合計 $4 \times (r+1)$ 個の補正值である。
20

このようにして、位置ブロック内補正データ形成部 74 から位置ブロックデータ DX_i 及び DY_j に応じたデータ読出制御信号 CXY に従って読み出される $4 \times (r+1)$ 個の補正值 C としての補正データ $DP C$ は、位置ブロック内補正データ形成部 74 を通じて、位置ブロック内補正データ格納レジスタ 76 に格納される。
25

三次元補正データ発生部 70 は、位置ブロック特定処理部 72 からの位置ブロック $A[i, j]$ をあらかず一対の位置ブロックデータ DX_i 及び DY_j 、及び、レベルブロック特定処理部 65 からのレベルブロック L_k をあらかずレベルブ
30

ロックデータ $D L k$ に応じて、位置ブロック内補正データ格納レジスタ 76 に格納された $4 \times (r + 1)$ 個の補正值 C のうちの、レベルブロック $L k$ を規定する $Z (k-1)$ 平面と $Z k$ 平面との夫々における位置ブロック $A [i, j]$ を規定する
 5 合計 8 個の交点座標の補正值 C を読み出す。

即ち三次元補正データ発生部 70 は、この 8 個の交点座標の補正值 C の読出のためデータ読出制御信号(アドレス)を、位置ブロック内補正データ格納レジスタ 76 に送出し、それにより、位置ブロック内補正データ格納レジスタ 76 から、
 10 レベル境界値 $(k-1)$ の平面内の位置ブロック $A [i, j]$ を規定する 4 個の補正值 $C (i - 1, j - 1, k - 1)$, $C (i - 1, j, k - 1)$, $C (i, j - 1, k - 1)$, $C (i, j, k - 1)$ 、及び、レベル境界値 k の平面における位置ブロック $A [i, j]$ を規定する 4 個の補正值 $C (i - 1, j - 1, k)$,
 15 $C (i - 1, j, k)$, $C (i, j - 1, k)$, $C (i, j, k)$ として、合計 8 個の補正值 C が補正データ $D P C'$ として読み出され、三次元補正データ発生部 70 を通じて、三次元補間処理部 71 に供給される。

三次元補間処理部 71 には、レベルブロック内レベル計算
 20 処理部 66 で算出された Z 座標差 a 及び a' をあらかず Z 座標差データ $D Z a$ 及び $D Z a'$ と、位置ブロック内位置計算処理部 73 で算出された X 座標差 b 及び b' をあらかず X 座標差データ $D X b$ 及び $D X b'$ と、 Y 座標差 c 及び c' をあらかず Y 座標差データ $D Y c$ 及び $D Y c'$ として、合計 6 個
 25 の座標差データが供給されている。

そして三次元補間処理部 71 は、この 6 個の座標差データをパラメータとして、位置ブロック内補正データ格納レジスタ 76 から読み出された合計 8 個の補正データ $D P C'$ 、即ち、
 8 個の交点座標の補正值 $C (i - 1, j - 1, k - 1)$, $C (i - 1, j, k - 1)$, $C (i, j - 1, k - 1)$, $C (i, j,$
 30 $- 1, j, k - 1)$, $C (i, j - 1, k - 1)$, $C (i, j,$

$k - 1$), $C(i - 1, j - 1, k)$, $C(i - 1, j, k)$,
 $C(i, j - 1, k)$, $C(i, j, k)$ に関する三次元補間
 処理が行われる。

これによって、対応画素を定めたデジタル赤色原色信号 D
 5 RB の画素データの信号レベルに関する三次元補正信号が形
 成され、それが三次元補間処理部 71 から三次元補正デジタ
 ル赤色原色信号 DRS として送出される。

三次元補間処理部 71 において行われる、Z 座標差データ
 DZa 及び DZa', X 座標差データ DXb 及び DXb', 及
 10 び、Y 座標差データ DYc 及び DYc' をパラメータとした、
 8 個の補正值の夫々に関する三次元補間処理は、例えば、線
 形補間処理とされ、下記により表される座標位置 (X, Y,
 Z) に対応する補正データに該当するものとされる。

$$\begin{aligned}
 & (X, Y, Z) \\
 15 \quad & = C(i - 1, j - 1, k - 1) \times b' \times c' \times a' \\
 & \quad + C(i, j - 1, k - 1) \times b \times c' \times a' \\
 & \quad + C(i - 1, j, k - 1) \times b' \times c \times a' \\
 & \quad + C(i, j, k - 1) \times b \times c \times a' \\
 & \quad + C(i - 1, j - 1, k) \times b' \times c' \times a \\
 20 \quad & \quad + C(i, j - 1, k) \times b \times c' \times a \\
 & \quad + C(i - 1, j, k) \times b' \times c \times a \\
 & \quad + C(i, j, k) \times b \times c \times a
 \end{aligned}$$

このようにして、三次元補間処理部 71 から送出される三
 次元補正デジタル赤色原色信号 DRS は、合成部 49R のデ
 ータ出力処理部 64 に供給される。そしてデータ出力処理部
 25 64 において、非線形処理部 47R からのデジタル赤色原色
 信号 DRC が、三次元補正デジタル赤色原色信号 DRS と合
 成されて、 γ 補正及び三次元補正がなされたデジタル赤色原
 色信号 DRD を形成する。

30 非線形補正部 16 において、ここまで説明した構成によっ

て γ 補正及び三次元補正が行われることになり、これによっ
て、非線形補正が施された映像信号を得るにあたり、その非
線形補正が施された映像信号を、表示画面上の水平垂直の位
置に応じた不所望な輝度変動や色度変動を補正し、さらに元
5 の映像信号におけるレベル変動に起因して生じる、画像表示
部に得られる表示画面の不所望な輝度変動や色度変動をも補
正できるものとなる。

そしてさらに本例の非線形補正部16においては、三次元
補正部18Rにおいて、レベル配置データ格納レジスタ77
10 が設けられている。

レベル配置データ格納レジスタ77は、Z軸方向の境界レ
ベル1, 2...rとして述べていた各境界レベル値として
の(r+1)個の実際のレベル値群を保持するレジスタであ
る。

15 このレベル配置データ格納レジスタ77は、図11のよう
にr+1個のレジスタ77-0, 77-1, 77-2...
77-rを備えている。

今、図6においてZ軸方向の境界レベル1, 2...rと
して述べていた各境界レベル値をZ0, Z1, Z2...Z
20 rとして示すとすると、レジスタ77-0, 77-1, 77-
2...77-rのそれぞれには、図5に示したCPU1
からのレジスタ書込制御信号DLSによって、各境界レベル値
Z0, Z1, Z2...Zrがセットされる構成となっている。

25 そしてレベル配置データ格納レジスタ77は、レジスタ7
7-0, 77-1, 77-2...77-rに格納されてい
る各境界レベル値Z0, Z1, Z2...Zrを、レベル配
置データZnとしてレベルブロック特定処理部65に供給す
るものとされている。

30 レベルブロック特定処理部65は、供給されたレベル配置

データ Z_n ($Z_0 \sim Z_r$) を、 Z 軸方向の各境界レベル 1, 2 \dots r としての実際のレベル境界値として、上述したレベルブロックを特定する処理を行うものとなる。

つまり本例の場合、CPU 1 がレジスタ書込制御信号 DLS
5 によって、各境界レベル値 Z_0 、 Z_1 、 $Z_2 \dots Z_r$ を書き換えることで、 Z 軸方向の各境界レベル 1, 2 \dots r としての実際のレベル境界値を、任意に可変設定できる構成とされている。

例えば、 Z 軸方向に 1024 の分解能でレベル判別を行う
10 とし、また 8 個のレベルブロックに分割すると仮定する。

このときに、各境界レベル 1, 2 \dots r を等間隔に配置するものとする場合は、図 12A のように、境界レベル値 $Z_0 \sim Z_r$ ($= Z_8$) の値を、レジスタ 77-0, 77-1, 77-2 \dots 77- r に書き込めばよい。

15 即ち $Z_0 = 0$ 、 $Z_1 = 127$ 、 $Z_2 = 255 \dots Z_8$ (Z_r) = 1023 とする。

すると、レベルブロック特定処理部 65 は、等間隔に 8 個のレベルブロック L1, L2 \dots L8 が設定されたとして、上述したレベルブロックの特定処理を行う。

20 例えば表示デバイスを CRT とした時の γ 補正特性に即して示せば、図 13 のように入力データレベルに関して等間隔のレベルブロック L1 \sim L8 が設定されることになる。

また、液晶パネルの場合の γ 補正特性を図 14 に示しているが、このような特性の場合、傾きが急峻な領域でレベルブ
25 ロックを細かく設定することで、三次元補正を精密化できる。

このような場合は、CPU 1 は図 12B のように、境界レベル値 $Z_0 \sim Z_r$ ($= Z_8$) の値として、 $Z_0 = 0$ 、 $Z_1 = va_1$ 、 $Z_2 = va_2 \dots Z_8$ (Z_r) = va_8 ($= 1023$) を、レジスタ 77-0, 77-1, 77-2 \dots
30 77- r に書き込む。

すると、レベルブロック特定処理部 65 は、低レベル領域で細かく、高レベル領域で大まかとなった 8 個のレベルブロック 11、L2・・・L8 が設定されたとして、上述したレベルブロックの特定処理を行う。

- 5 これにより図 14 に示されるように、液晶パネルの γ 補正特性曲線に応じたレベルブロック設定ができる。

また、図 15 は上記図 13 と同じく CRT の場合の γ 補正特性を示しているが、このような特性の場合も、傾きが急峻な領域でレベルブロックを細かく設定することで、三次元補正を精密化できる。

10 この場合は、CPU1 は図 13 C のように、境界レベル値 $Z_0 \sim Z_r (= Z_8)$ の値として、 $Z_0 = 0$ 、 $Z_1 = vb_1$ 、 $Z_2 = vb_2 \dots Z_8 (Z_r) = vb_8 (= 1023)$ を、レジスタ 77-0、77-1、77-2・・・77-r

15 15 に書き込む。

すると、レベルブロック特定処理部 65 は、高レベル領域で細かく、低レベル領域で大まかとなった 8 個のレベルブロック 11、L2・・・L8 が設定されたとして、上述したレベルブロックの特定処理を行う。

- 20 これにより図 15 に示されるように、CRT の γ 補正特性曲線に応じたレベルブロック設定ができる。

この図 12、及び図 13～図 15 に挙げたレベル境界配置の例は一例に過ぎないが、即ち本例の場合は、表示デバイスの種別、或いは調整工程での作業などとして、CPU1 がレジスタ 77-0、77-1、77-2・・・77-r に実際のレベル境界値を書き込んでいくことで、レベルブロック設定を任意に可変設定できるものとなる。

25 従って表示デバイスの種別や、デバイス個々の特性のパラツキなどに対応して、最適のレベルブロック設定が可能となり、三次元補正の精度を向上させることができる。

なお本例は、あくまでもレベル境界値（レベルブロックの境界）が可変設定できればよく、レベル境界値の変更に応じて補正データCを変更する必要はない。つまり、例えばレベル境界（Z軸）kでいえば、kレベルにおける補正值C（0，
5 0，k）～C（p，q，k）は、k値が任意に変更されても、その変更されたk値での補正值C（0，0，k）～（p，q，k）としてそのまま用いられるものである。

従って、レベル境界値が可変とされることが、その可変範囲を考慮して膨大な補正值Cを用意しなければならない、と
10 いうことにはならない。

4. 非線形補正部の構成例②

非線形補正部16の構成例②を図16に示す。なお、以下説明していく構成例②～構成例⑥において、上記図10の構成例①と同一部分には同一符号を付して重複説明を避ける。
15 γ 補正、及び三次元補正に関する基本的な動作は同様となる。

図16の構成例②においては、図10のレベル配置データ格納レジスタ77に代えて、レベル配置データ選択部78が設けられている点が、上記構成例①と異なる。

20 レベル配置データ選択部78は、図17のように構成される。即ちレベル配置データメモリ78a及びレベル配置データセクタ78bが設けられる。

レベル配置データメモリ78aには、各種の表示デバイスA，B，・・・xにそれぞれ対応した記憶領域が設定されており、各領域には、それぞれ表示デバイスA，B，・・・xに対応したレベル配置データ $Z_n A$ 、 $Z_n B$ ・・・ $Z_n x$ が記憶
25 されている。

例えばレベル配置データ $Z_n A$ とは、或る表示デバイスA（例えば液晶パネル）に対応する境界レベル値 $Z_0 \sim Z_r$ として
30 のデータ群である。

また例えばレベル配置データ $Z_n B$ とは、或る表示デバイス B (例えば CRT) に対応する境界レベル値 $Z_0 \sim Z_r$ としてのデータ群である。

そしてレベル配置データセクタ $78 b$ は、 $CPU 1$ から
5 の選択制御信号 $DSEL$ によって、レベル配置データ $Z_n A$ 、 $Z_n B \cdots Z_n x$ のうちの1つを選択してレベル配置データメモリ $78 a$ から読み出し、選択されたレベル配置データ $Z_n *$ としての各境界レベル値 $Z_0, Z_1, Z_2 \cdots Z_r$ を、レベル配置データ Z_n としてレベルブロック特定処理部
10 65 に供給するものとされている。

図 16 のレベルブロック特定処理部 65 は、供給されたレベル配置データ $Z_n (Z_0 \sim Z_r)$ を、 Z 軸方向の各境界レベル $1, 2 \cdots r$ としての実際のレベル境界値として、上述したレベルブロックを特定する処理を行うものとなる。

15 つまり本例の場合、 $CPU 1$ が選択制御信号 $DSEL$ によって、レベルブロック特定処理部 65 においてレベルブロック判別に用いられる各境界レベル値 $Z_0, Z_1, Z_2 \cdots Z_r$ を可変設定できる構成とされている。

例えばレベル配置データメモリ $78 a$ に記憶されているレベル配置データ $Z_n A$ としての境界レベル値 $Z_0 \sim Z_r (= Z_8)$ の値が、図 $12 B$ のように、 $Z_0 = 0, Z_1 = va_1, Z_2 = va_2 \cdots Z_8 (Z_r) = va_8 (= 1023)$ とされているとすると、選択制御信号 $DSEL$ によってレベル配置データ $Z_n A$ が選択された場合は、図 14 のようなレベル
20 ブロック状態となる。

また、例えばレベル配置データメモリ $78 a$ に記憶されているレベル配置データ $Z_n B$ としての境界レベル値 $Z_0 \sim Z_r (= Z_8)$ の値が、図 $12 C$ のように、 $Z_0 = 0, Z_1 = vb_1, Z_2 = vb_2 \cdots Z_8 (Z_r) = vb_8 (= 1023)$ とされているとすると、選択制御信号 $DSEL$ によ
30 023) とされているとすると、選択制御信号 $DSEL$ によつ

てレベル配置データ $Z_n B$ が選択された場合は、図 15 のようなレベルブロック状態となる。

つまり、この構成例②の場合は、レベル配置データメモリ 78a に記憶されているレベル配置データ $Z_n A$ 、 $Z_n B$. . . の種類数の範囲で、レベルブロック設定を可変できるものである。

この場合も、例えば各種の表示デバイスに対応して各種のレベル配置データ $Z_n A$ 、 $Z_n B$. . . を記憶していれば、各種の表示デバイスに対応したレベルブロック設定を行って三次元補正精度を向上できる。

また、例えば或る種類の表示デバイスに対応した複数種類のレベル配置データ $Z_n A_1$ 、 $Z_n A_2$. . . のように記憶していれば、特定の表示デバイスに対応する場合に、個体毎の特性のパラッキなどに対応して最適なレベルブロック設定を行って三次元補正精度を向上させることもできる。

もちろん、上記構成例①が全く任意に各境界レベル値を可変設定できることに比べれば、本例の場合は、あくまでレベル配置データメモリ 78a に記憶されているレベル配置データ $Z_n A$ 、 $Z_n B$. . . の種類数の範囲での可変となるため、そのレベルブロック設定の任意性は比較的小さくなるが、このことは、記憶させるレベル配置データ $Z_n A$ 、 $Z_n B$. . . をそれぞれ実用度の高いデータとすることで、実際上はほとんど問題とならない。

また実際の可変も、最適なものを選択すればよいものとなるため、レベルブロック設定処理も簡略化される。例えば調整工程での設定作業が簡易化され、また CPU 1 の処理ソフトウェア負担も小さくできる。

そしてその上で、構成例①に比べて回路規模をかなり小さくし、実用性の高い回路とすることができる。

特に、記憶させるレベル配置データ $Z_n A$ 、 $Z_n B$. . .

としてのデータ値の設計によっては、回路規模の縮小を促進できる。

デジタル処理回路としてのレベルブロック特定処理部 6 5 においては、各レベル境界値が、2 のべき乗の値とされていると、演算負担が小さくなり、レベルブロック特定処理部 6 5 の回路構成を簡略化できる。一方、構成例①のように、セ
5 ャット可能な各レベル境界値が全く任意である場合、2 のべき乗の値となっていないレベル境界値にも対応しなければならないため、演算能力を高くしなければならず、回路規模を増
10 大させる要因となる。

ここで、記憶させるレベル配置データ $Z_n A$ 、 $Z_n B \dots$ における各レベル境界値が、全て 2 のべき乗の値（例えば \dots
3 2、6 4、1 2 8、1 9 2、2 5 6 \dots などの値）を用
15 いるようにするならば、2 のべき乗以外のレベル境界値は設定され得ないことになり、つまりレベルブロック特定処理部 6 5 の大幅な簡易化が可能となるものである。

これらのことから構成例②の場合は、三次元補正の精度向上として或る程度十分なものとなるとともに、回路規模の小型化を実現でき、実用性の高い非線形処理装置とできるとい
20 う効果がある。

5. 非線形補正部の構成例③

続いて非線形補正部 1 6 の構成例③を図 1 8 で説明する。

この構成例③においては、上記構成例①、②のようにレベル配置データ Z_n 自体を可変設定する手段が設けられていないが、レベルオフセットデータレジスタ
25 7 9 が設けられている。

またレベル配置データ Z_n 自体を可変設定するものではないため、レベルブロック特定処理部 6 5 には、固定のレベル
30 配置データ Z_n (Z_0 , $Z_1 \dots Z_r$) を記憶する記憶部

65aが設けられている。例えば図5のように液晶パネルを表示デバイスとする場合、記憶部65aには、例えば図19Aに示した v_{a1} 、 v_{a2} ・・・ v_{a8} に相当する値としてのレベル配置データ Z_0 、 Z_1 ・・・ Z_r が記憶され、図示する5ようにレベルブロック L_1 ～ L_8 が設定された状態となっている。

レベルオフセットデータレジスタ79には、CPU1からの書込制御信号DLOFによって、或るオフセット値 Z_s が書き込まれる。そしてそのオフセット値 Z_s がレベルブロック10特定処理部65、及びレベルブロック内レベル計算処理部66に供給される。

レベルブロック特定処理部65、及びレベルブロック内レベル計算処理部66は、各レベル境界値 Z_1 ～ Z_r を、オフセット値 Z_s だけずらした上で、レベルブロックの特定処理、15及びレベルブロック内レベル計算処理を行うことになる。

構成例①において述べたように、レベルブロック特定処理部65は、デジタル赤色原色信号DRBが属するレベルブロックを特定する。

即ちZ軸上に設定されたレベル境界値 1 ～ r （この場合、20記憶部65に記憶された Z_1 ～ Z_r ）と、供給されたデジタル赤色原色信号DRBの信号レベルを比較し、図7で述べたように信号レベルが含まれる範囲としての上下のレベル境界値 k （ $=Z_k$ ）、 $k-1$ （ $=Z_{k-1}$ ）を判別して、レベルブロック L_k を特定する。つまり基本的には、画素データの信号25レベル d_z が、 $Z_{k-1} \leq d_z < Z_k$ であれば、レベルブロック L_k と判定する。

ここで、この構成例③の場合、レベルブロック特定処理部65は、例えば各レベルブロックをオフセット値 Z_s だけ低レベル方向にシフトさせる場合において、画素データの信号30レベル d_z について、

$$(Z_{k-1}) - Z_s \leq dz < Z_k - Z_s$$

であれば、レベルブロック L_k と判定するものである。

なお、各レベルブロックをオフセット値 Z_s だけ高レベル方向にシフトさせる場合は、

$$5 \quad (Z_{k-1}) + Z_s \leq dz < Z_k + Z_s$$

であれば、レベルブロック L_k と判定するものである。

また、レベルブロック内レベル計算処理部 66 は、レベルブロックデータ DL_k に応じて、供給されたデジタル赤色原色信号 DRB の信号レベルに対応するレベルブロック L_k 内のレベルとして、 Z 座標差 a 及び a' を算出し、 Z 座標差データ DZ_a 及び $DZ_{a'}$ として三次元補間処理部 71 に供給するものであるが、本例において、各レベルブロックをオフセット値 Z_s だけ低レベル方向にシフトさせる場合には、 Z 座標差 a 及び a' はオフセット値 Z_s を用いて次のように行われる。

$$15 \quad a = dz - (Z_{k-1}) + Z_s$$

$$a' = Z_k - dz - Z_s$$

の演算で行われる。

なお、各レベルブロックをオフセット値 Z_s だけ高レベル方向にシフトさせる場合は、

$$20 \quad a = dz - (Z_{k-1}) - Z_s$$

$$a' = Z_k - dz + Z_s$$

とすればよい。

レベルブロック特定処理部 65、レベルブロック内レベル計算処理部 66 において、上記オフセット値 Z_s を用いた処理が行われることで、実際のレベル境界が例えば図 19A の状態から図 19B の状態にオフセット値 Z_s 分だけシフトされることになり、つまりレベルブロック設定状態が変化される。

30 　つまりこの構成例③の場合は、レベル境界値をオフセット

値 Z_s によりシフトさせること、換言すれば CPU 1 が書込制御信号 DLOF により最適のオフセット値 Z_s を設定することで、三次元補正の精度向上を実現できる。

5 またオフセットデータレジスタ 79 を設けるのみで、レベルブロック可変設定が可能あるため、回路構成も簡易なものとなり、実用性は高い。

さらに、記憶部 65a に記憶される。各レベル境界値 $Z_0 \sim Z_r$ が、全て 2 のべき乗の値であれば、レベルブロック特定処理部 65 の回路構成も簡易なものとすることができる。

10 なお、この例では 1 つのオフセット値 Z_s を任意に設定できるものとしたが、例えば複数のオフセット値を設定できるようにしてもよい。例えば低レベル領域、中レベル領域、高レベル領域のそれぞれのレベル境界値に対応してそれぞれ別のオフセット値 Z_s を与えることができるようにしたり、或
15 いはレベル境界値 $Z_0 \sim Z_r$ のそれぞれに個別にオフセット値を与えることができるようにしてもよい。このようにすることで、より精度の良いレベルブロック設定が可能となる。

6. 非線形補正部の構成例④

20 続いて非線形補正部 16 の構成例④を図 20 で説明する。

この構成例④は、上記構成例②、③を組み合わせたものである。つまり、例えば図 17 のような構成のレベル配置データ選択部 78 が設けられ、CPU 1 からの選択制御信号 DSEL によってレベル配置データ Z_n を可変設定できるものと
25 される。

そして、さらにオフセットデータレジスタ 79 が設けられ、CPU 1 からの書込制御信号 DLOF によってオフセット値 Z_s が設定され、レベルブロック特定処理部 65 及びレベルブロック内レベル計算処理部 66 に供給されて、上記構成例③
30 で述べたようにレベルブロックの境界値(レベル配置データ)

のシフトが行われるものとされている。

従って、この構成例④によれば、構成例②のようにレベルブロック設定を、表示デバイス等に応じて適切なものにできるとともに、さらにオフセット値 Z_s の設定により、より最適
5 適な状態に調整できるものとなる。

7. 非線形補正部の構成例⑤

次に非線形補正部 16 の構成例⑤を説明する。

この構成例⑤は、レベル方向のレベル境界値（レベルブロック設定）を可変するものではなく、水平垂直方向において、
10 映像信号による画像領域と格子ブロックの相対位置関係を適切なものとするものである。

水平垂直の2次元方向の補正值の格子ブロックと画像領域は、上下左右端が一致していることが最適である。即ち、例
15 えば図3の格子ブロックにおける4隅の座標 $(0, 0)$ $(p, 0)$ $(0, q)$ (p, q) が、そのまま画像領域の4隅となっていることが理想である。

しかしながら画像の解像度によって画像領域は異なる一方、多様な解像度に対応するため多数の格子ブロック（補正值）
20 を用意することは、回路規模の増大などの事情から現実的ではない。

そこで、1つの格子ブロックにより多様な解像度の表示デバイスに対応するようにしているが、これにより、格子ブロックと画像領域の関係が、上下及び左右に非対称な状態となり、この結果、二次元方向での非線形特性の補正を行うと、
25 不自然な画像状態となってしまうことがある。

例えば、解像度の高いデバイスに対応する格子ブロックが設定されている非線形補正回路が、解像度の低い表示デバイスに対する信号処理系に組み込まれた場合、格子ブロックと
30 画像領域の相対関係が図23Aに示すような状態となってしまう。

まう。

つまり座標 (0, 0) を起点として対応させることになるため、格子ブロックと画像領域のずれ量が水平方向にも垂直方向にも非対称な状態となり、この結果画像が不自然なものとなる。

そこで本例では、水平垂直方向に画像領域と格子ブロックの相対位置関係を調整できるようにし、表示デバイスの解像度が格子ブロックに一致していなくても、補正によって不自然な画像となることが解消されるようにする。

このための構成例⑤を図 21 に示す。

この構成例⑤では、H方向オフセットレジスタ 80、V方向オフセットレジスタ 81 が設けられている。

またレベル配置データ Z_n については、上述した各構成例とは異なり、可変設定するものではないため、レベルブロック特定処理部 65 には、固定のレベル配置データ Z_n ($Z_0, Z_1 \dots Z_r$) を記憶する記憶部 65a が設けられている。例えば図 5 のように液晶パネルを表示デバイスとする場合、記憶部 65a には、例えば図 19A に示した $v_{a1}, v_{a2} \dots v_{a8}$ に相当する値としてのレベル配置データ $Z_0, Z_1 \dots Z_r$ が記憶され、図示するようにレベルブロック $L_1 \sim L_8$ が設定された状態となっている。本例においては、当該レベルブロック設定は固定となる。

H方向オフセットレジスタ 80 には、CPU1 からの書込制御信号 DHOF によって、或るオフセット値 X_s が書き込まれる。そしてそのオフセット値 X_s が位置ブロック特定処理部 72、及び位置ブロック内位置計算処理部 73 に供給される。

V方向オフセットレジスタ 81 には、CPU1 からの書込制御信号 DVOF によって、或るオフセット値 Y_s が書き込まれる。そしてそのオフセット値 Y_s が位置ブロック特定処理

部 7 2、及び位置ブロック内位置計算処理部 7 3 に供給される。

位置ブロック特定処理部 7 2、及び位置ブロック内位置計算処理部 7 3 は、各位置ブロックを形成する格子ブロックを、
 5 H（水平）方向及び V（垂直）方向にオフセット値 X_s 、 Y_s だけずらした上で、位置ブロックの特定処理、及び位置ブロック内位置計算処理を行うことになる。

構成例①において述べたように、位置ブロック特定処理部 7 2 は、水平アドレスデータ QRH 及び垂直アドレスデータ
 10 QRV に基づいて、対象となっている画素データについて、格子ブロック内としての位置ブロック $A[1, 1] \cdots A[p, q]$ のいずれかとしての位置ブロック $A[i, j]$ を特定する。

ここで、この構成例⑤の場合、レベルブロック特定処理部 6 5 は、オフセット値 X_s 、 Y_s が供給され、画像領域と格子
 15 ブロックの相対位置を、このオフセット値 X_s 、 Y_s だけ、水平、垂直方向にシフトさせて位置ブロック判別を行うものとなる。

即ち、この場合は、図 2 2 A のように対応画素 d_{xy} について X 座標を d_x 、Y 座標を d_y とすると、

$$20 \quad (i - 1) \leq (d_x - X_s) < i$$

$$(j - 1) \leq (d_y - Y_s) < j$$

であれば、対応画素 d_{xy} は位置ブロック $A[i, j]$ に含まれると特定する。

これは、対応画素 d_{xy} の格子ブロック上の位置が、図 2
 25 2 B に示されるようにオフセット値 X_s 、 Y_s だけ移動されたことになる。

そして、位置ブロック特定処理部 7 2 は、特定された位置ブロック $A[i, j]$ をあらわす一対の位置ブロックデータ DX_i 及び DY_j を、位置ブロック内位置計算処理部 7 3、
 30 位置ブロック内補正データ形成部 7 4 及び三次元補正データ

発生部 7 0 に送出する。

位置ブロック内位置計算処理部 7 3 は、水平アドレスデータ Q R H 及び垂直アドレスデータ Q R V、及び、特定された位置ブロック A [i , j] をあらわす一対の位置ブロックデータ D X i 及び D Y j に応じて、対応画素の位置ブロック A [i , j] 内における位置を算出する計算処理を行う。更にこの際にオフセット値 X s 、 Y s も計算に用いる。

位置ブロック内位置の情報は、例えば構成例 ① 等においては図 8 で説明したように距離 b 、 b ' 、 c 、 c ' を求める処理となる。この距離 b 、 b ' が、X 座標差データ D X b 、 D X b ' となり、距離 c 及び c ' が Y 座標差データ D Y c 、 D Y c ' とされる。

ところが、位置ブロックの特定においてオフセット値 X s 、 Y s が与えられることにより、図 2 2 A と図 2 2 B を比較してわかるように距離 b 、 b ' 、 c 、 c ' (D X b 、 D X b ' 、 D Y c 、 D Y c ') は変化する。

従って本例の場合は、位置ブロック内位置計算処理部 7 3 は、図 2 2 B における、距離 b 、 b ' 、 c 、 c ' (D X b 、 D X b ' 、 D Y c 、 D Y c ') を計算することになる。

従って、

$$b = d x - X s - (i - 1)$$

$$b ' = i - d x + X s$$

$$c = d y - Y s - (j - 1)$$

$$c ' = j - d y + Y s$$

を求めることによって行われる。

そして、X 座標差 b 及び b ' をあらわす X 座標差データ D X b 及び D X b ' と Y 座標差 c 及び c ' をあらわす Y 座標差データ D Y c 及び D Y c ' とが、三次元補間処理部 7 1 に供給する。

以上のように、位置ブロック特定処理部 7 2 、位置ブロッ

ク内位置計算処理部 7 3 において、上記オフセット値 X_s , Y_s を用いた処理が行われることで、格子ブロックと画像領域の関係を、図 2 3 A の状態から例えば図 2 3 B の状態のように変化させることができる。

- 5 つまりこの構成例⑤の場合は、オフセット値 X_s , Y_s の設定により、格子ブロックと画像領域の関係を調整することができ、これによって、解像度の都合によって画像領域と格子ブロックにおいて上下左右端が一致しない場合でも、非線形特性の補正の結果により不自然な画像となることを解消できる。
- 10

特に例えば図 2 3 B のように、格子ブロックと画像領域とのずれ量が、垂直又は水平方向に平均化されるように相対位置関係を変化させることが不自然な画像の解消に最も好適である。

- 15 また、H方向オフセットレジスタ 8 0、V方向オフセットレジスタ 8 1 を設けるのみで調整が可能であり、しかも格子ブロック（水平垂直方向の補正值群）を 1 つ用意すれば良いことなどから、小規模の回路構成とでき、実用性の高いものとなる。

20

8. 非線形補正部の構成例⑥

図 2 4 に構成例⑥を示す。

- この構成例⑥は、上記構成例②、③、⑤を組み合わせたものである。つまり、例えば図 1 7 のような構成のレベル配置
- 25 データ選択部 7 8 が設けられ、CPU 1 からの選択制御信号 DSEL によってレベル配置データ Z_n を可変設定できるものとされる。

- また、オフセットデータレジスタ 7 9 が設けられ、CPU 1 からの書込制御信号 DLOF によってオフセット値 Z_s が設
- 30 定され、レベルブロック特定処理部 6 5 及びレベルブロック

内レベル計算処理部 66 に供給されて、上記構成例③で述べたようにレベルブロックの境界値（レベル配置データ）のシフトが行われるものとされている。

5 そしてさらに、H方向オフセットレジスタ 80、V方向オフセットレジスタ 81 が設けられる。

H方向オフセットレジスタ 80 には、CPU 1 からの書込制御信号 DHOF によってオフセット値 X_s が書き込まれ、そのオフセット値 X_s が位置ブロック特定処理部 72、及び位置ブロック内位置計算処理部 73 に供給される。

10 V方向オフセットレジスタ 81 には、CPU 1 からの書込制御信号 DVOF によってオフセット値 Y_s が書き込まれ、そのオフセット値 Y_s が位置ブロック特定処理部 72、及び位置ブロック内位置計算処理部 73 に供給される。

15 これによって上述したように格子ブロックと画像領域の相対位置関係を好適な状態に調整できるものとされる。

20 従って、この構成例⑥によれば、構成例②のようにレベルブロック設定を、表示デバイス等に応じて適切なものにできるとともに、さらに構成例③のようにオフセット値 Z_s の設定により、より最適な状態に調整できる。また構成例⑤のように格子ブロックと画像領域の相対位置関係を好適な状態に調整することで不自然な画像を解消できるものとされる。

25 以上、構成例①～⑥として非線形補正部 16 の構成例を述べてきたが、非線形補正部 16 の構成としては、他にも各例が考えられる。また、構成例①～⑥の他の組み合わせ例も可能である。

また、このような非線形補正部 16 を備えた画像表示装置としても、その構成例は多様に考えられ、各種の表示デバイスに対応できる機器として実現可能である。

以上の説明からわかるように本発明によれば、非線形処理手段で非線形処理（ γ 補正）された映像信号に、三次元補正值による、画像表示部の表示画面における画素の水平方向及び垂直方向の位置及びその画素データの信号レベルに応じた、
5 信号レベルについての三次元補正が施されることで、精密な γ 補正が可能となる上で、該三次元補正における信号レベルに関するレベル境界値が、可変設定できるようにされていることで、各種の表示デバイスや表示デバイス個々の非線形特性に対して最適な補正精度での三次元補正が可能となるとい
10 う効果がある。

これによって、本発明の非線形処理装置は、多様な種類の表示デバイスによる画像表示装置に好適に適用できるものとなり、また個々の画像表示装置単位での最適な三次元補正状態への調整も可能となる。

15 また、レベル境界値を記憶するレジスタを有し、レジスタのレベル境界値が書き換えられることで、レベル判別手段での判別に用いるレベル境界値が可変設定されるようにすることで、レベル境界値の設定は非常に自由度の高いものとなり、最適なレベル境界値の設定が可能となる。

20 また、レベル境界設定手段は、各種のレベル境界値を記憶し、記憶したレベル境界値の中から選択されたレベル境界値をレベル判別手段に供給することでレベル境界値が設定されるようにすることで、小規模の回路構成により、レベル境界値の可変設定を実現でき、実用性の高いものとなる。

25 また、レベル境界値をオフセットさせる境界値オフセット手段を備える場合も、小規模な回路構成により、レベル境界値の可変設定を実現でき、実用性の高いものとなる。

更に、以上の説明からわかるように本発明によれば、非線形処理手段で非線形処理（ γ 補正）された映像信号に、三次元補正值による、画像表示部の表示画面における画素の水平
30 元補正值による、画像表示部の表示画面における画素の水平

方向及び垂直方向の位置及びその画素データの信号レベルに応じた、信号レベルについての三次元補正が施されることで、精密な γ 補正が可能となる上で、画面の解像度に応じて最適な位置関係で水平垂直領域情報（格子ブロック）を配置することが可能となる。これによって、画像領域と格子ブロックにおいて上下左右端が一致しない場合でも、非線形特性の補正の結果により不自然な画像となることを解消できるという効果がある。特に格子ブロックと画像領域とのずれ量が、垂直又は水平方向に平均化されるように、相対位置関係を変化させることが最も好適である。

そしてこれによって、本発明の非線形処理装置は、多様な解像度の表示デバイスによる画像表示装置に好適に適用できるものとなる。

また、1つの格子ブロックを用意すれば良いことや、水平及び垂直方向のオフセットを与えることで位置関係を変化させる構成とすることで、小規模の回路構成とでき、実用性の高いものとなる。

請求の範囲

- 1 映像信号に基づく画像表示が行われる画像表示部の表示特性に応じた信号レベルについての非線形処理による映像信号の補正を行う非線形処理手段と、
- 5 上記映像信号における画素の水平垂直方向の位置を判別する水平垂直位置判別手段と、
- 上記映像信号における画素の信号レベルを判別するレベル判別手段と、
- 10 上記レベル判別手段での判別に用いるレベル境界値を可変設定できるレベル境界設定手段と、
- 上記水平垂直位置判別手段で判別された水平垂直方向の位置及び上記レベル判別手段で判別された信号レベルに応じて、信号レベルについての三次元補正値を発生し、映像信号の三次元補正を行う三次元補正手段と、
- 15 上記非線形処理手段で補正された映像信号と、上記三次元補正手段で補正された映像信号を合成して出力する合成手段と、
- を備えたことを特徴とする非線形処理装置。
- 20
- 2 上記レベル境界設定手段は、レベル境界値を記憶するレジスタを有し、上記レジスタのレベル境界値が書き換えられることで、上記レベル判別手段での判別に用いるレベル境界値が可変設定されることを特徴とする請求項1に記載の非線形処理装置。
- 25
- 3 上記レベル境界設定手段は、各種のレベル境界値を記憶し、記憶したレベル境界値の中から選択されたレベル境界値を上記レベル判別手段に供給することで、上記レベル判別手段での判別に用いるレベル境界値が設定されることを特徴と
- 30

する請求項 1 に記載の非線形処理装置。

4 上記レベル判別手段に対してオフセット値を供給すること
5 ことで、上記レベル判別手段での判別に用いるために設定され
ているレベル境界値をオフセットさせる境界値オフセット手
段を、さらに備えたことを特徴とする請求項 1 に記載の非線
形処理装置。

5 映像信号に基づく画像表示が行われる画像表示部の表示
10 特性に応じた信号レベルについての非線形処理による映像信
号の補正を行う非線形処理手段と、

上記映像信号における画素の水平垂直方向の位置を判別す
る水平垂直位置判別手段と、

15 上記映像信号における画素の信号レベルを判別するレベル
判別手段と、

上記レベル判別手段での判別に用いるレベル境界値を可変
設定できるレベル境界設定手段と、

20 上記水平垂直位置判別手段で判別された水平垂直方向の位
置及び上記レベル判別手段で判別された信号レベルに応じて、
信号レベルについての三次元補正值を発生し、映像信号の三
次元補正を行う三次元補正手段と、

上記非線形処理手段で補正された映像信号と、上記三次元
補正手段で補正された映像信号を合成して出力する合成手段
と、

25 上記合成手段から出力された映像信号に基づいて画像表示
を行う画像表示部を有する画像表示手段と、

を備えて構成されることを特徴とする画像表示装置。

6 上記レベル境界設定手段は、レベル境界値を記憶するレ
30 ジスタを有し、上記レジスタのレベル境界値が書き換えられ

ることで、上記レベル判別手段での判別に用いるレベル境界値が可変設定されることを特徴とする請求項5に記載の画像表示装置。

- 5 7 上記レベル境界設定手段は、各種のレベル境界値を記憶し、記憶したレベル境界値の中から選択されたレベル境界値を上記レベル判別手段に供給することで、上記レベル判別手段での判別に用いるレベル境界値が設定されることを特徴とする請求項5に記載の画像表示装置。

10

- 8 上記レベル判別手段に対してオフセット値を供給することで、上記レベル判別手段での判別に用いるために設定されているレベル境界値をオフセットさせる境界値オフセット手段を、さらに備えたことを特徴とする請求項5に記載の画像表示装置。

15

9 映像信号に基づく画像表示が行われる画像表示部の表示特性に応じた信号レベルについての非線形処理による映像信号の補正を行う非線形処理手段と、

- 20 上記映像信号における画素の水平垂直方向の位置を判別する水平垂直位置判別手段と、

上記水平垂直位置判別手段での判別に用いる水平垂直領域情報と、映像信号による画像領域との相対位置関係を変化させて、上記水平垂直位置判別手段での上記判別が行われるよう

25

にする水平垂直相対位置可変手段と、
上記映像信号における画素の信号レベルを判別するレベル判別手段と、

上記水平垂直位置判別手段で判別された水平垂直方向の位置及び上記レベル判別手段で判別された信号レベルに応じて、

30

信号レベルについての三次元補正値を発生し、映像信号の三

次元補正を行う三次元補正手段と、

上記非線形処理手段で補正された映像信号と、上記三次元補正手段で補正された映像信号を合成して出力する合成手段と、

5 を備えたことを特徴とする非線形処理装置。

10 1 0 上記水平垂直相対位置可変手段は、上記水平垂直位置判別手段に対して水平方向のオフセット値、及び垂直方向のオフセット値を与えることで、上記相対位置関係を変化させることを特徴とする請求項 9 に記載の非線形処理装置。

15 1 1 上記水平垂直相対位置可変手段は、上記水平垂直領域情報と
上記画像領域とのずれ量が、垂直又は水平方向に平均化されるように、上記相対位置関係を変化させることを特徴とする請求項 9 に記載の非線形処理装置。

20 1 2 映像信号に基づく画像表示が行われる画像表示部の表示特性に応じた信号レベルについての非線形処理による映像信号の補正を行う非線形処理手段と、

上記映像信号における画素の水平垂直方向の位置を判別する水平垂直位置判別手段と、

25 上記水平垂直位置判別手段での判別に用いる水平垂直領域情報と、映像信号による画像領域との相対位置関係を変化させて、上記水平垂直位置判別手段での上記判別が行われるようにする水平垂直相対位置可変手段と、

上記映像信号における画素の信号レベルを判別するレベル判別手段と、

30 上記水平垂直位置判別手段で判別された水平垂直方向の位置及び上記レベル判別手段で判別された信号レベルに応じて、

信号レベルについての三次元補正值を発生し、映像信号の三次元補正を行う三次元補正手段と、

上記非線形処理手段で補正された映像信号と、上記三次元補正手段で補正された映像信号を合成して出力する合成手段と、

5

上記合成手段から出力された映像信号に基づいて画像表示を行う画像表示部を有する画像表示手段と、

を備えて構成されることを特徴とする画像表示装置。

10 1 3 上記水平垂直相対位置可変手段は、上記水平垂直位置判別手段に対して水平方向のオフセット値、及び垂直方向のオフセット値を与えることで、上記相対位置関係を変化させることを特徴とする請求項 1 2 に記載の画像表示装置。

15 1 4 上記水平垂直相対位置可変手段は、上記水平垂直領域情報と上記画像領域とのずれ量が、垂直又は水平方向に平均化されるように、上記相対位置関係を変化させることを特徴とする請求項 1 2 に記載の画像表示装置。

20

Fig.1

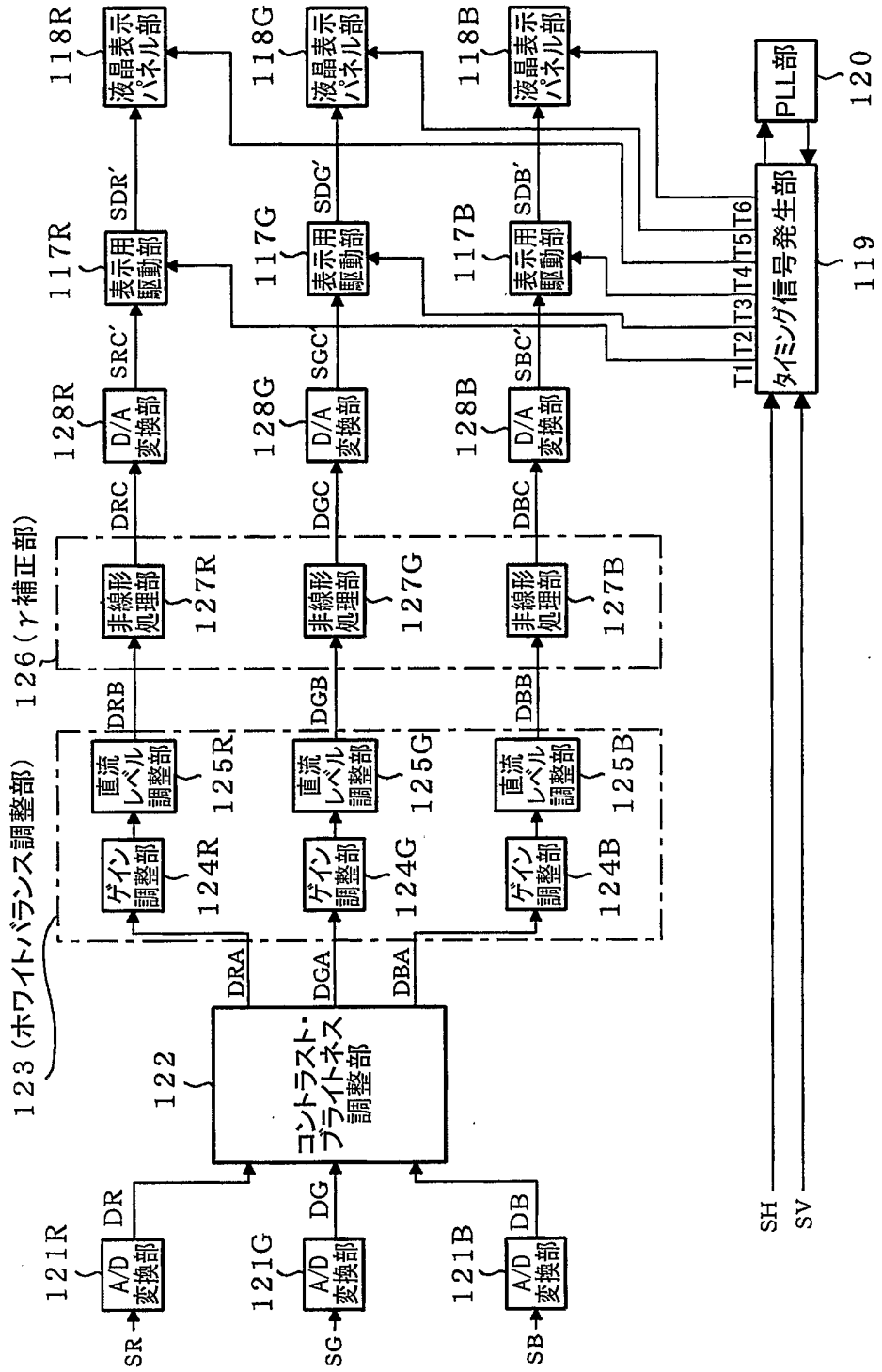


Fig.2

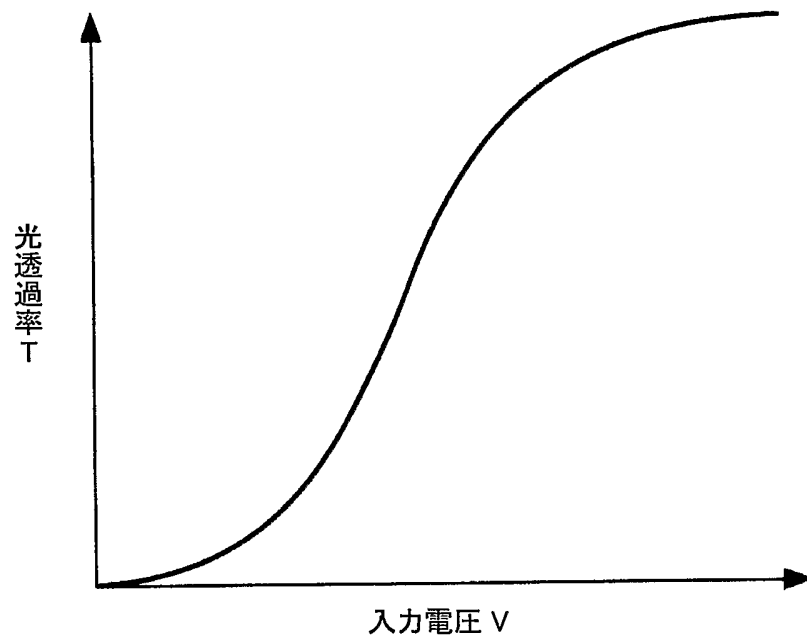


Fig.3

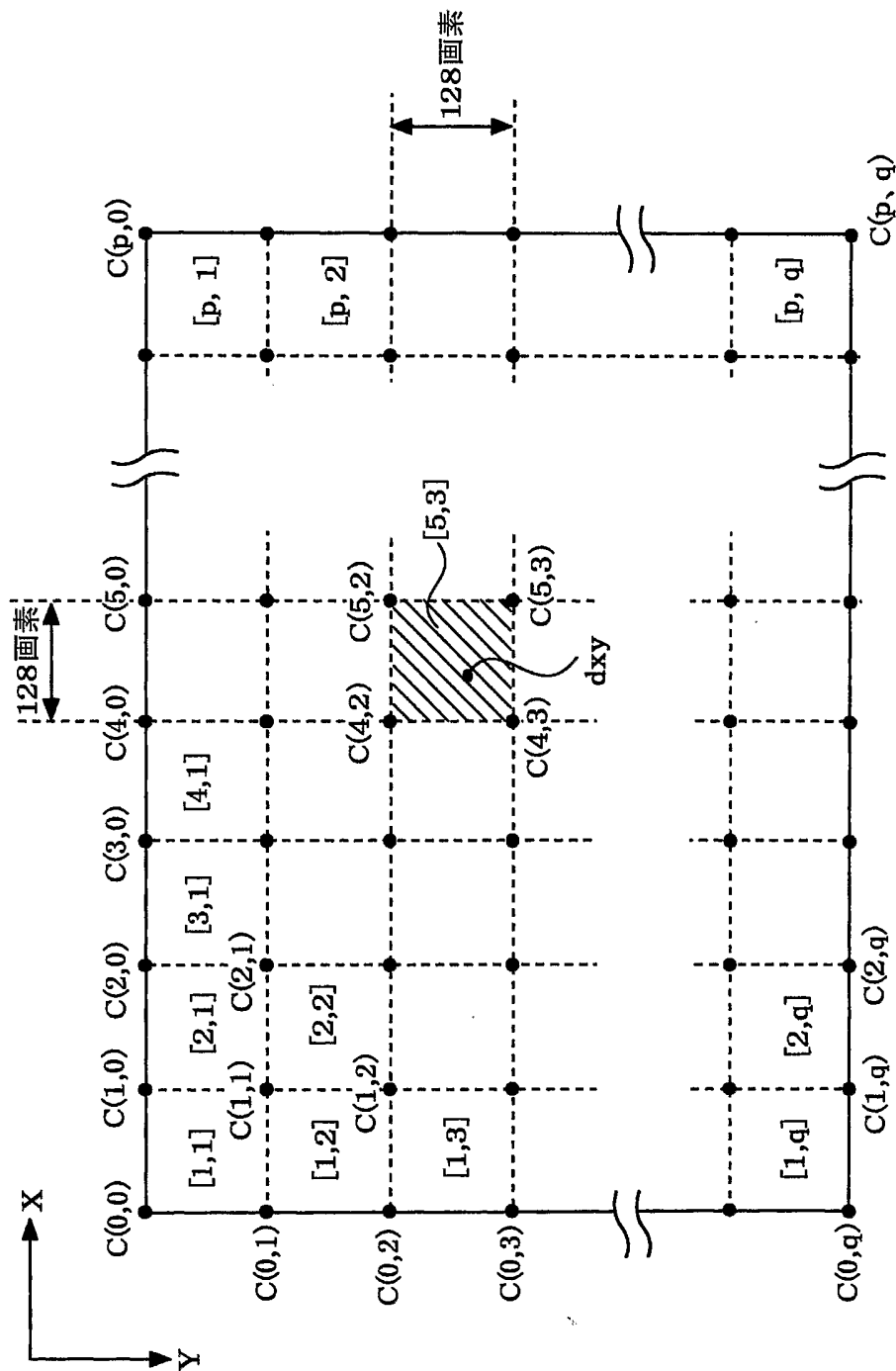


Fig.4

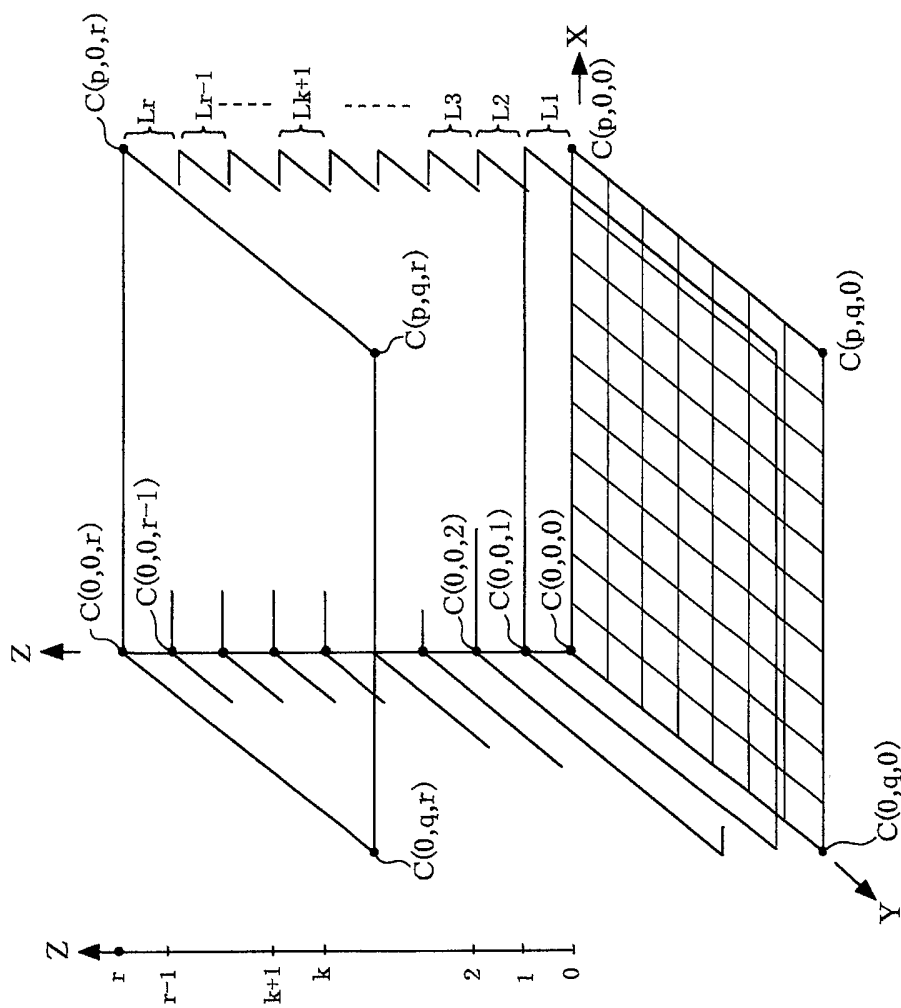


Fig.5

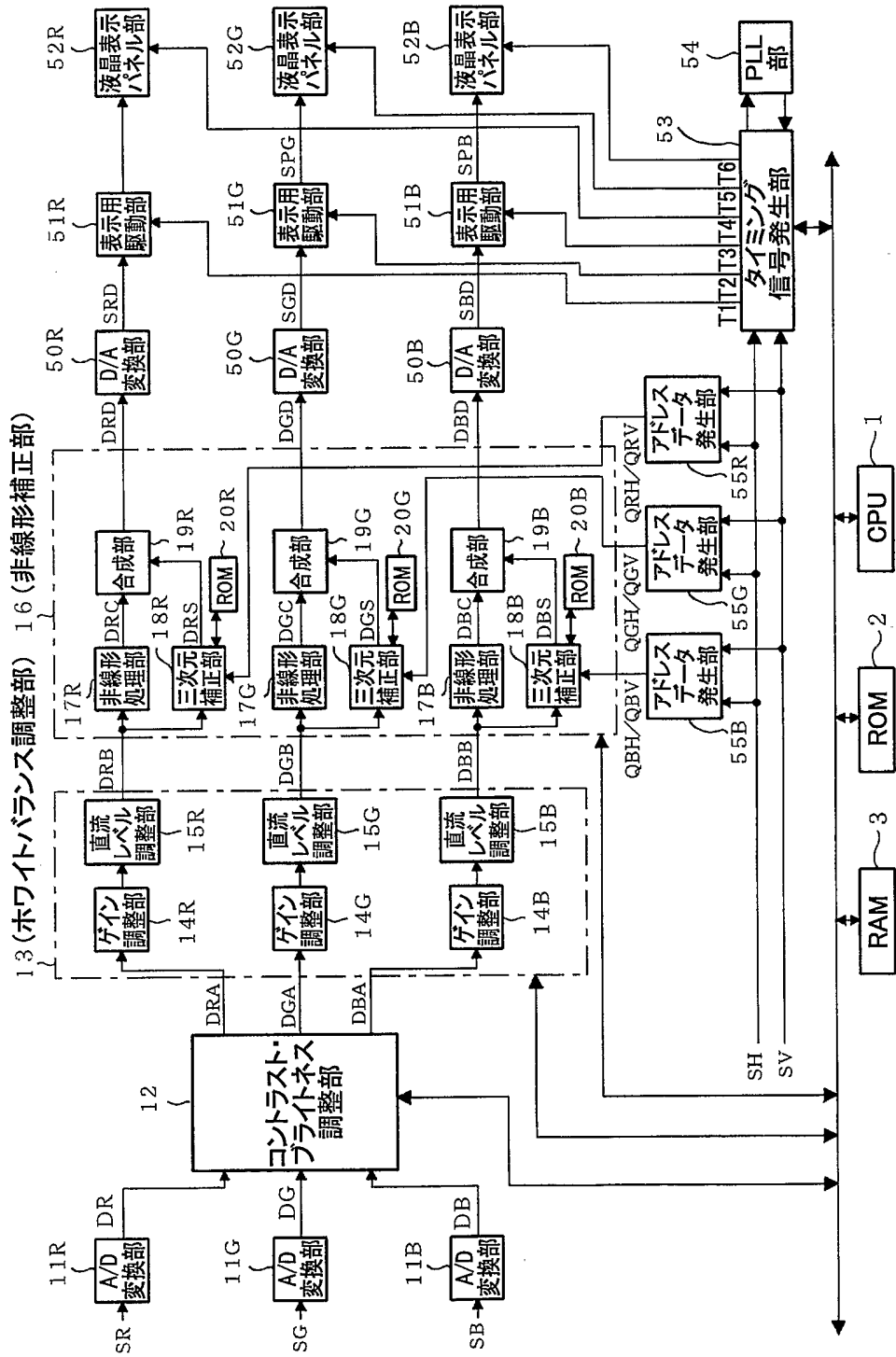


Fig.6

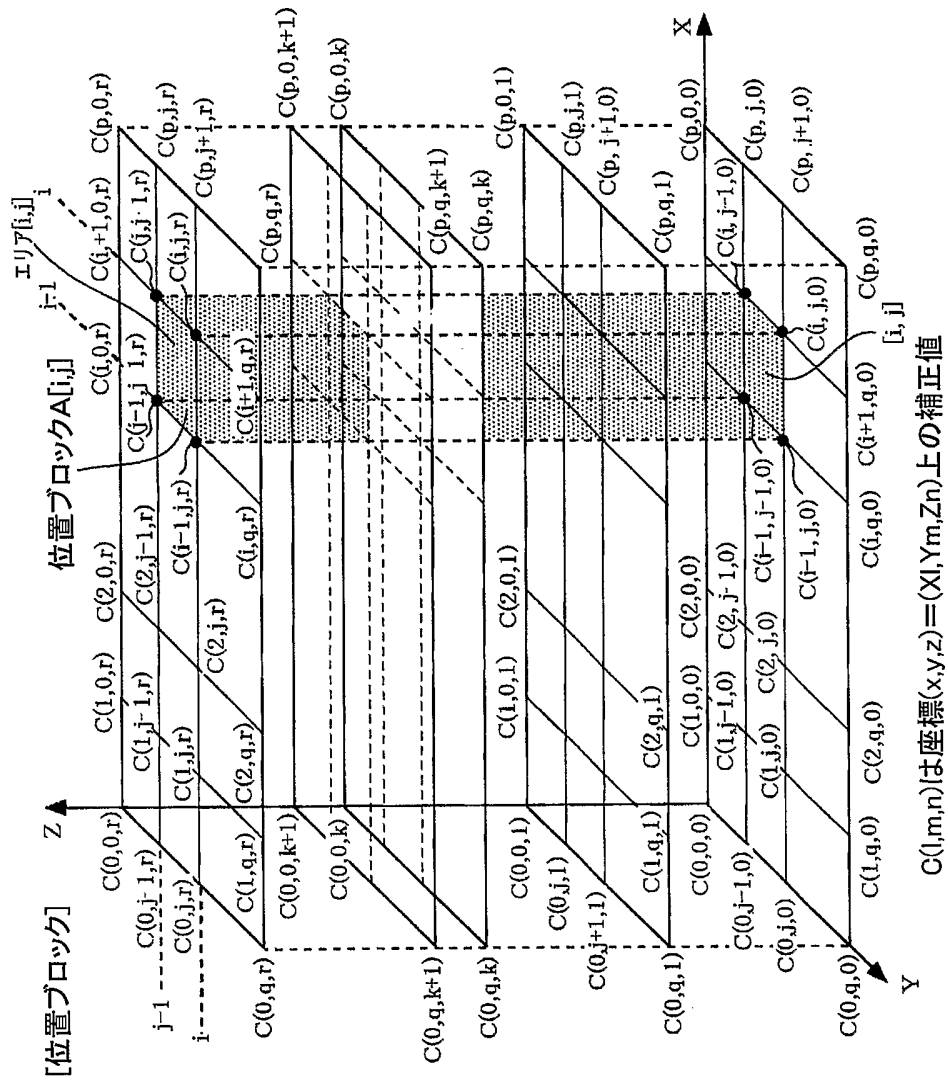


Fig.7

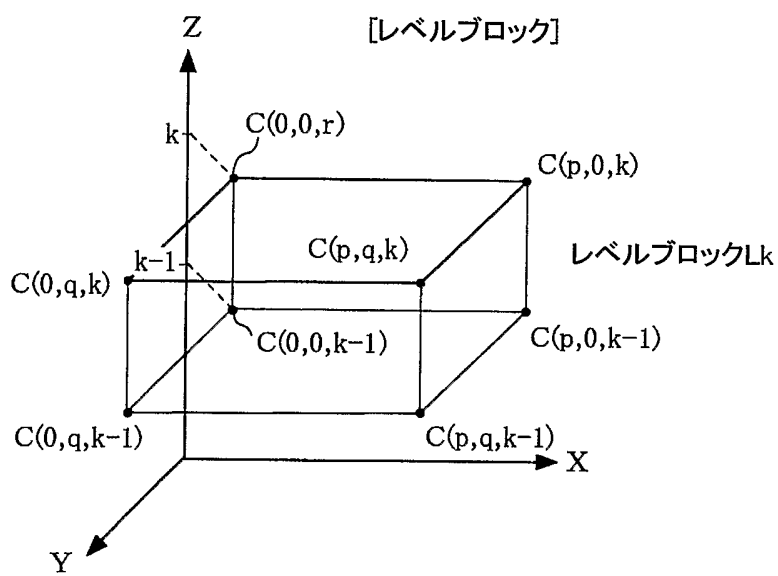
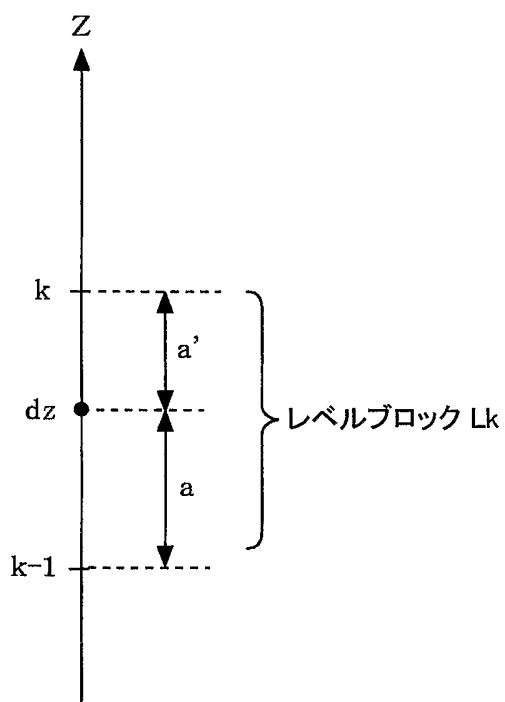


Fig.9



[レベルブロック内レベル]

10/23

Fig.10

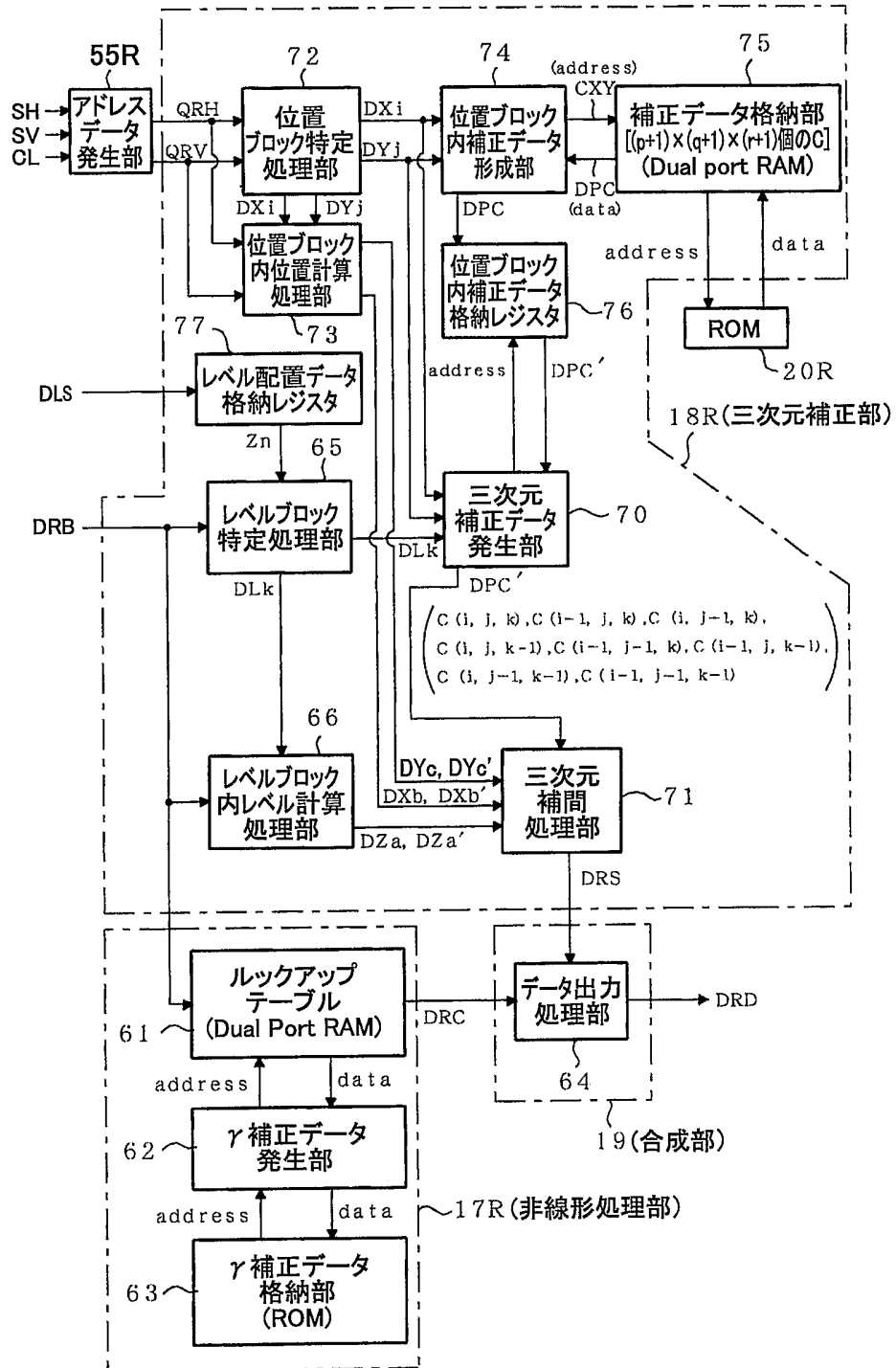
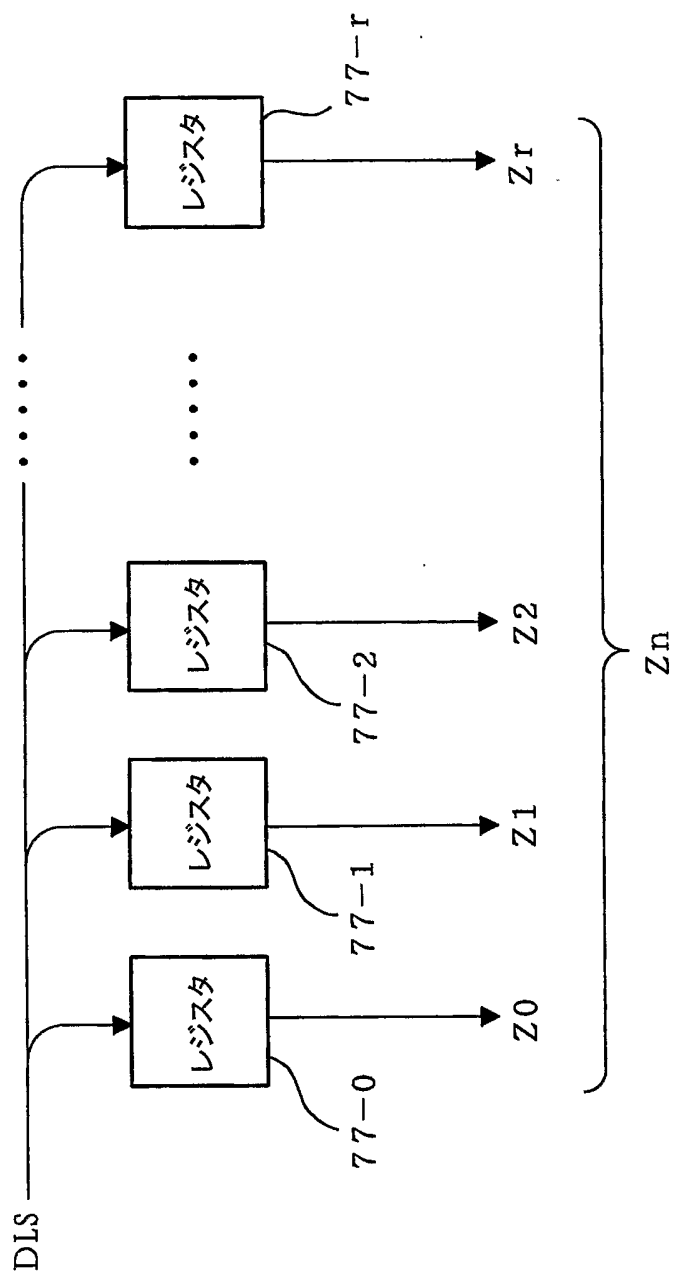


Fig.11



77 (レベル配置データ格納レジスタ)

Fig.12C

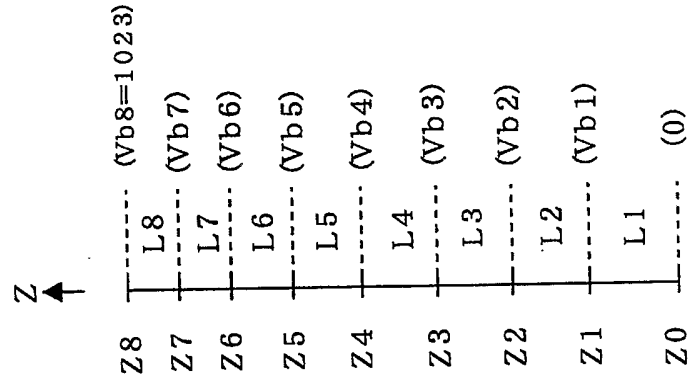


Fig.12B

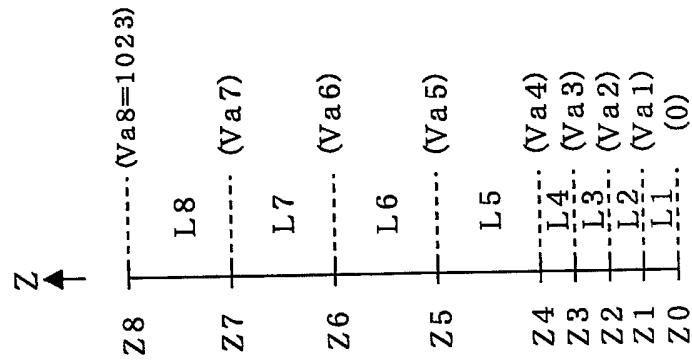


Fig.12A

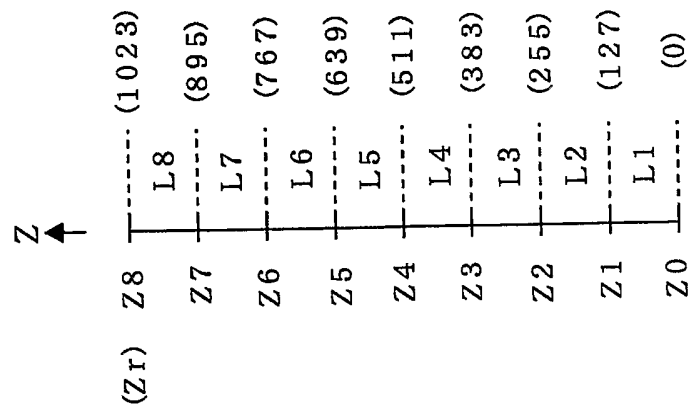


Fig.13

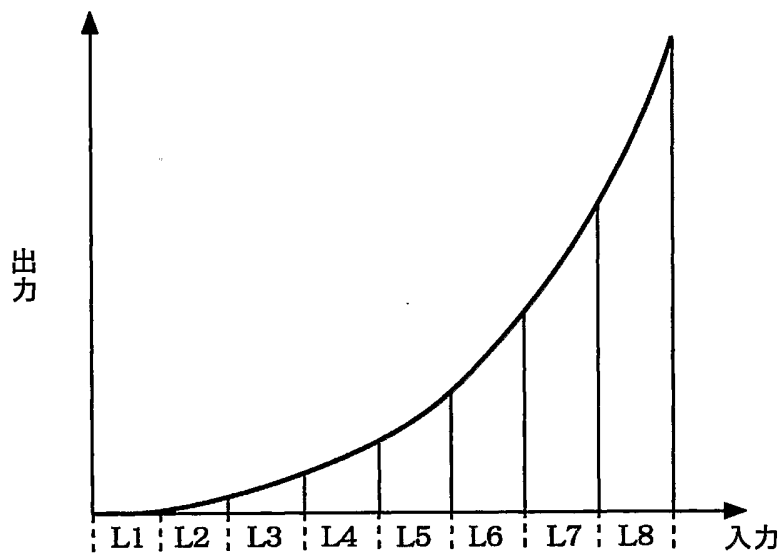


Fig.14

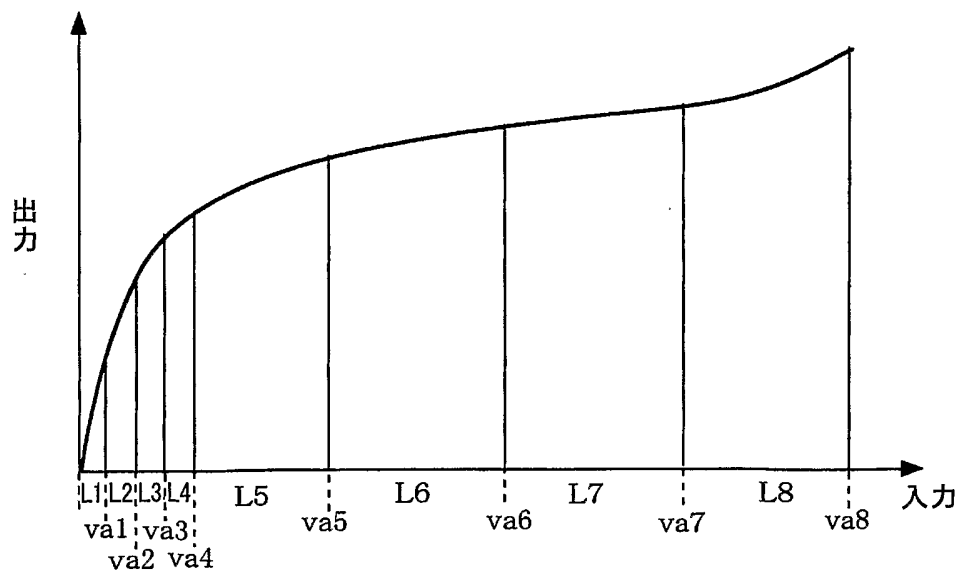


Fig.15

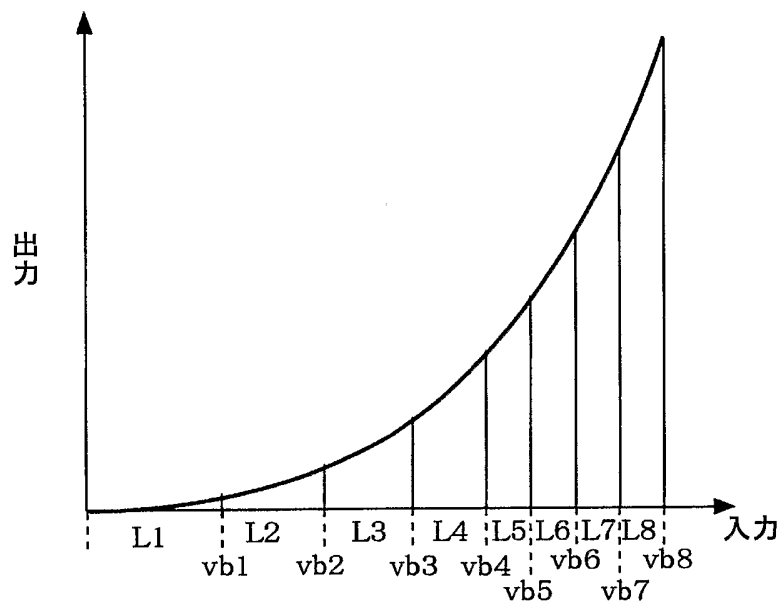


Fig.16

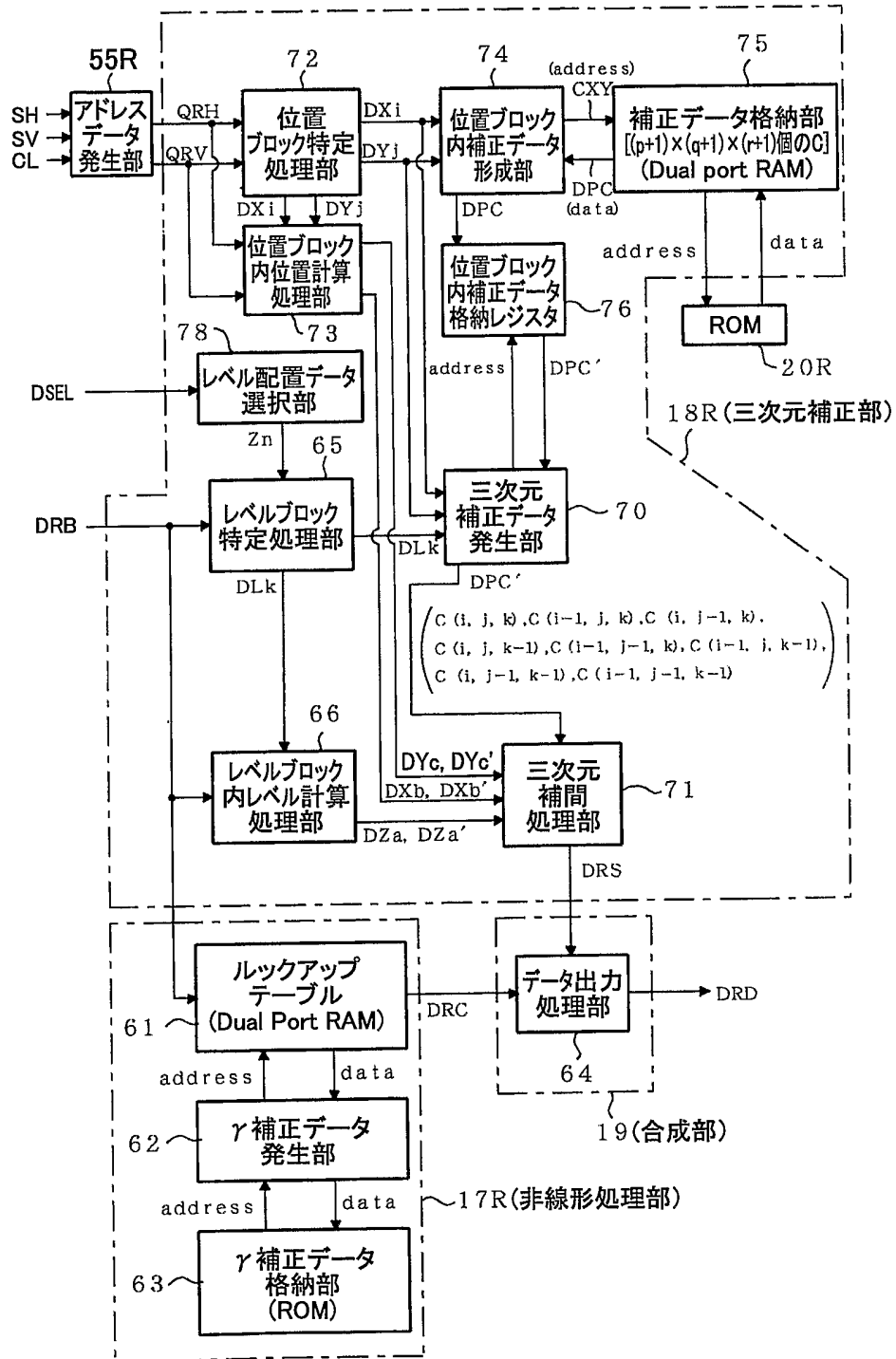


Fig.17

78 (レベル配置データ選択部)

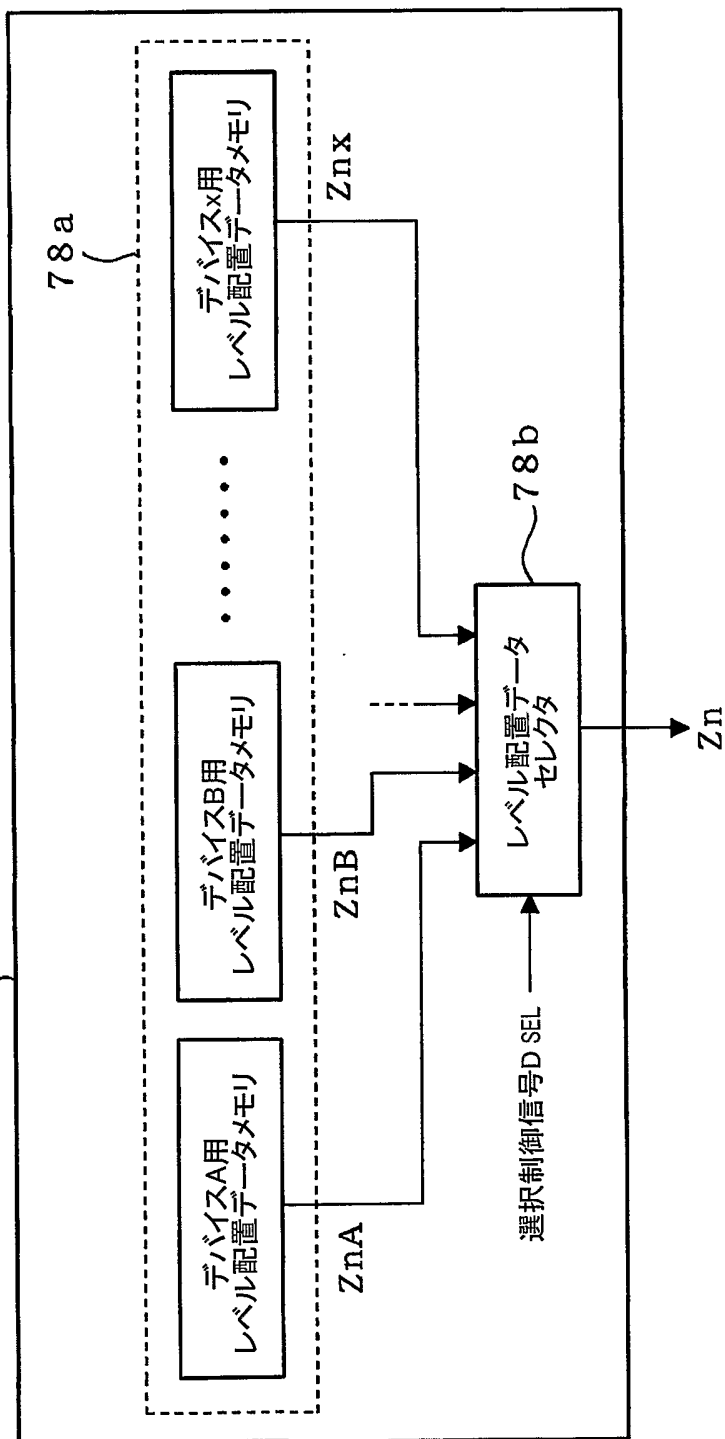


Fig.18

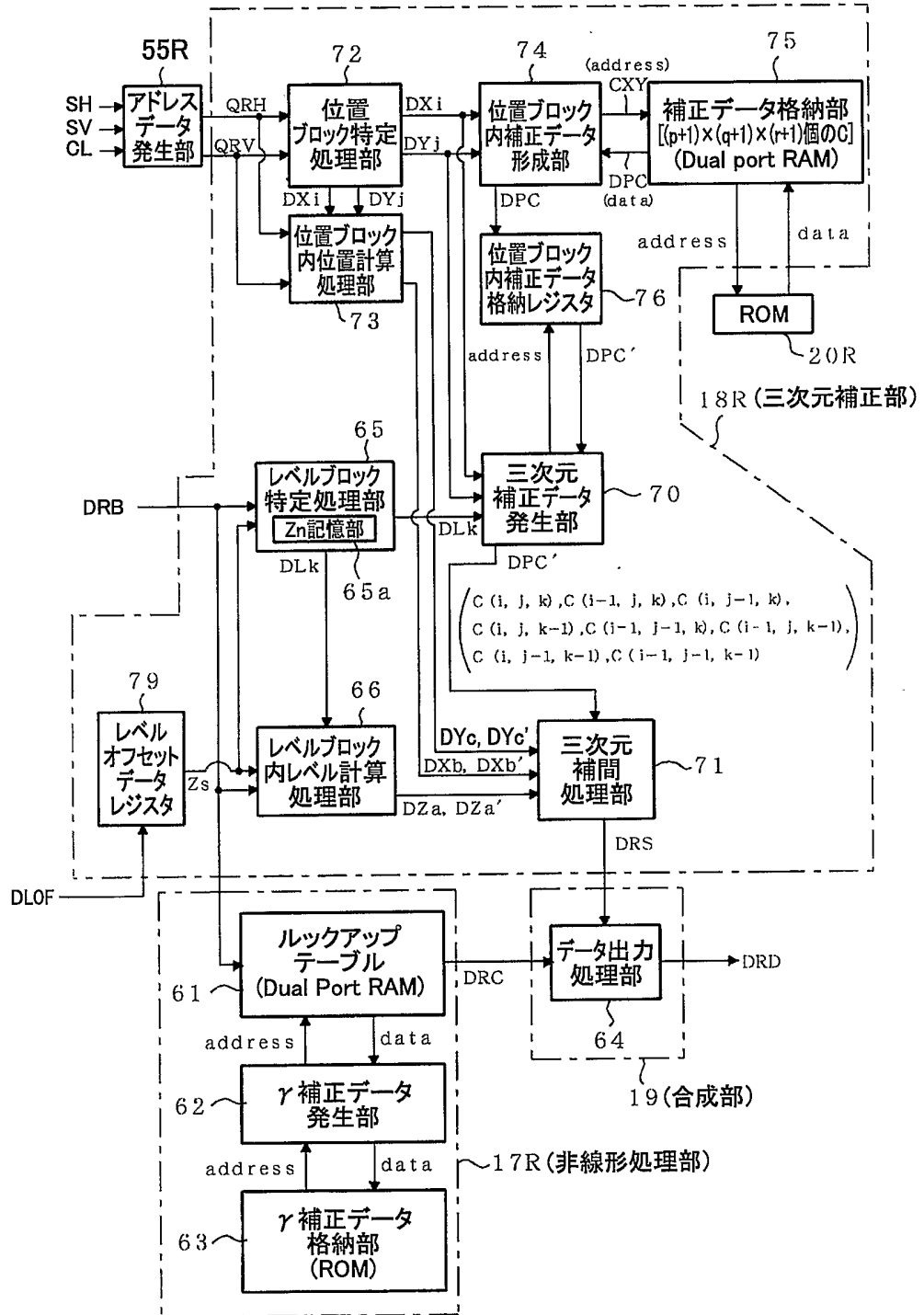


Fig.19A

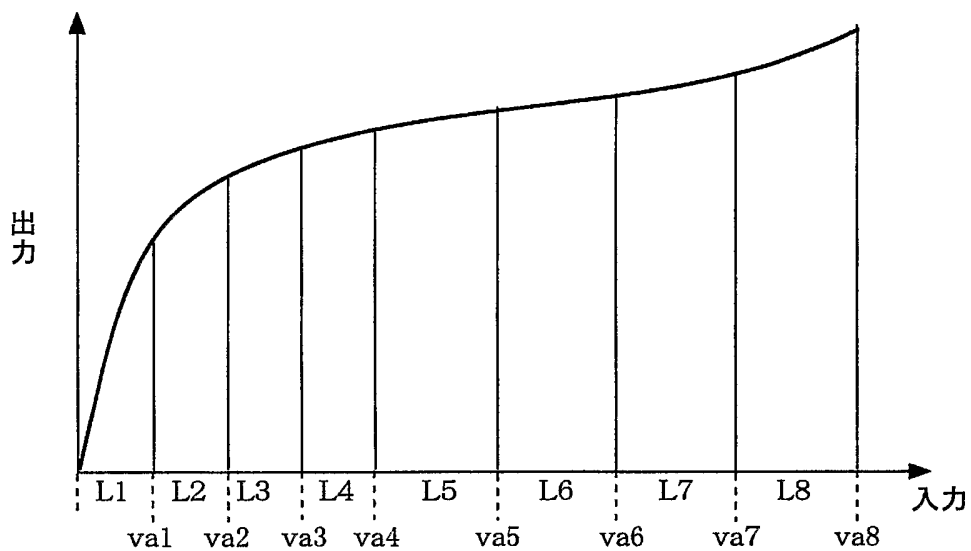


Fig.19B

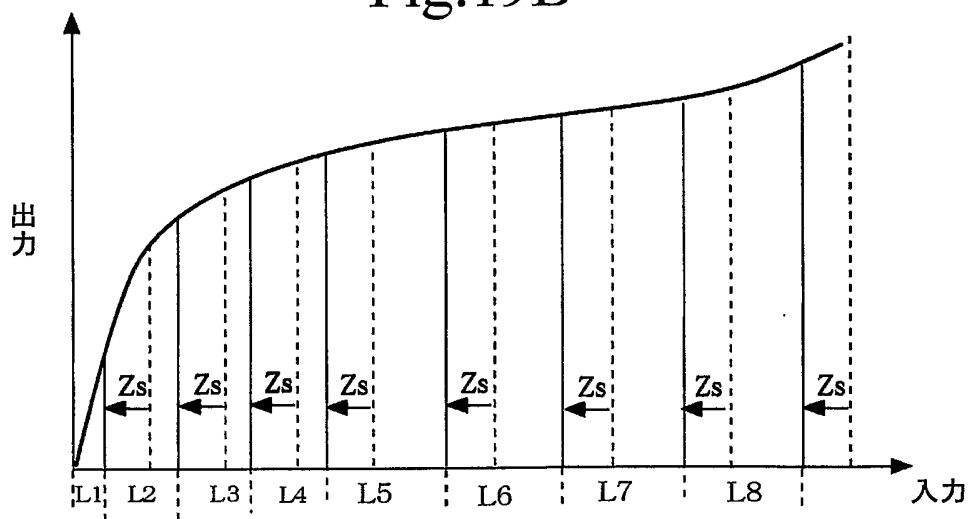


Fig.20

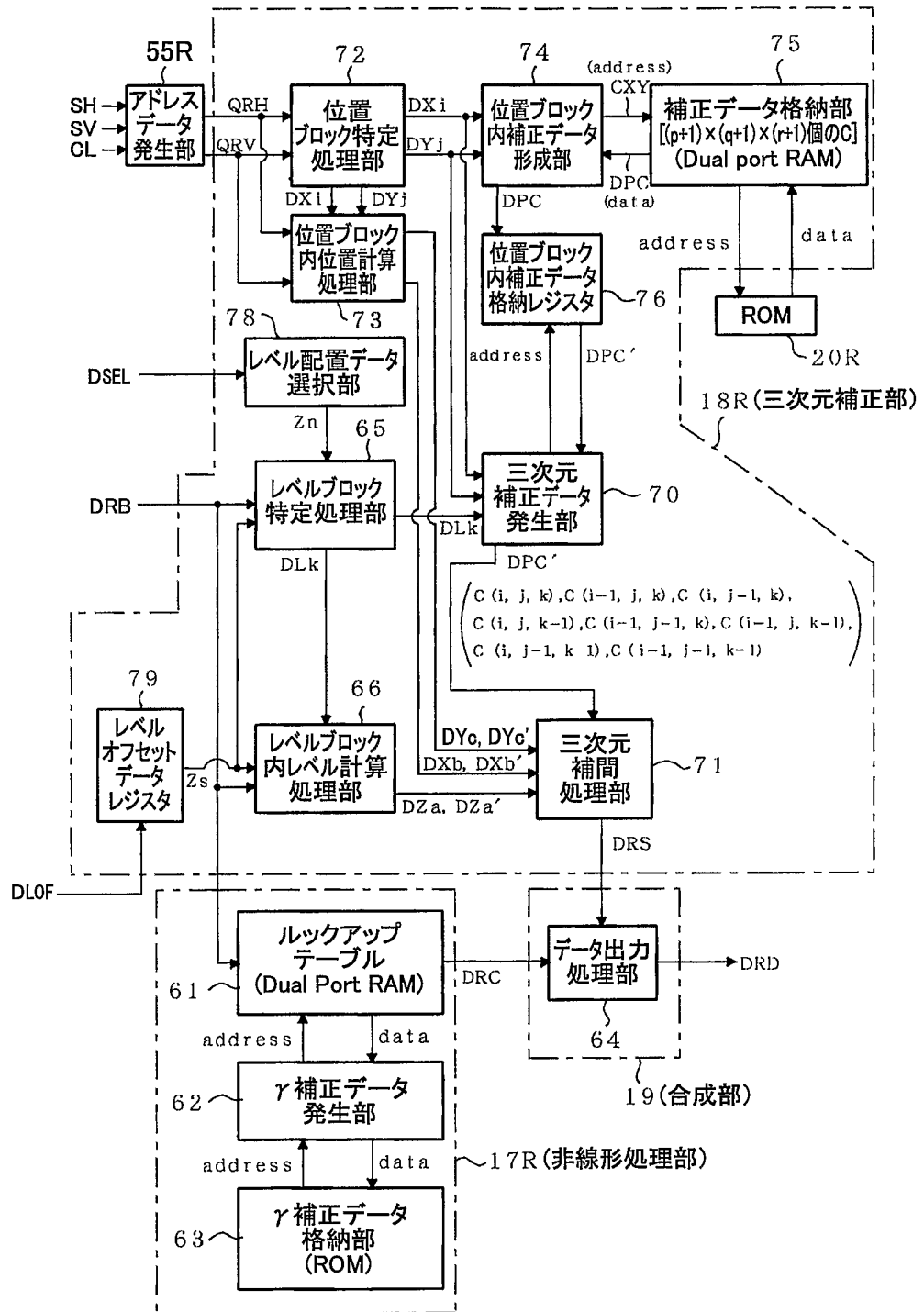


Fig.22A

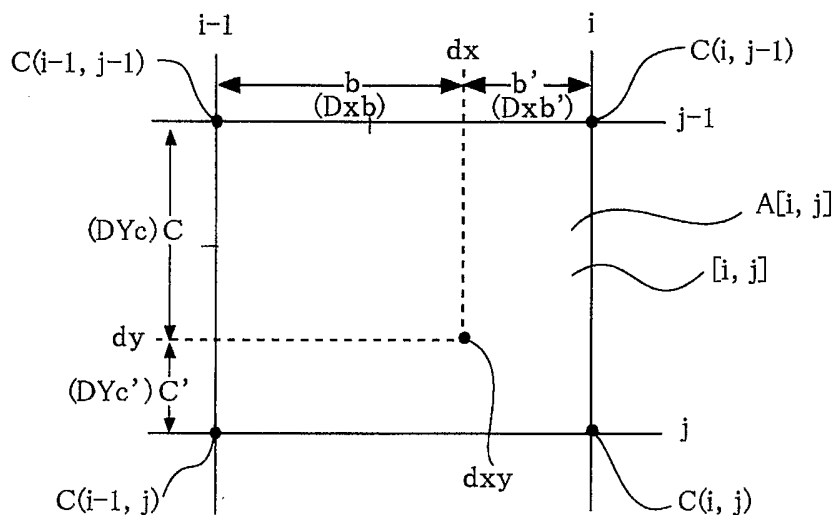


Fig.22B

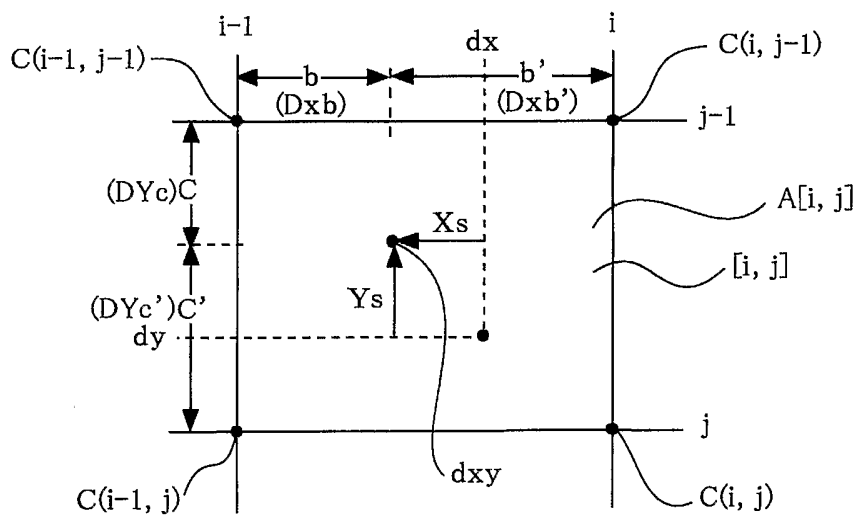


Fig.23A

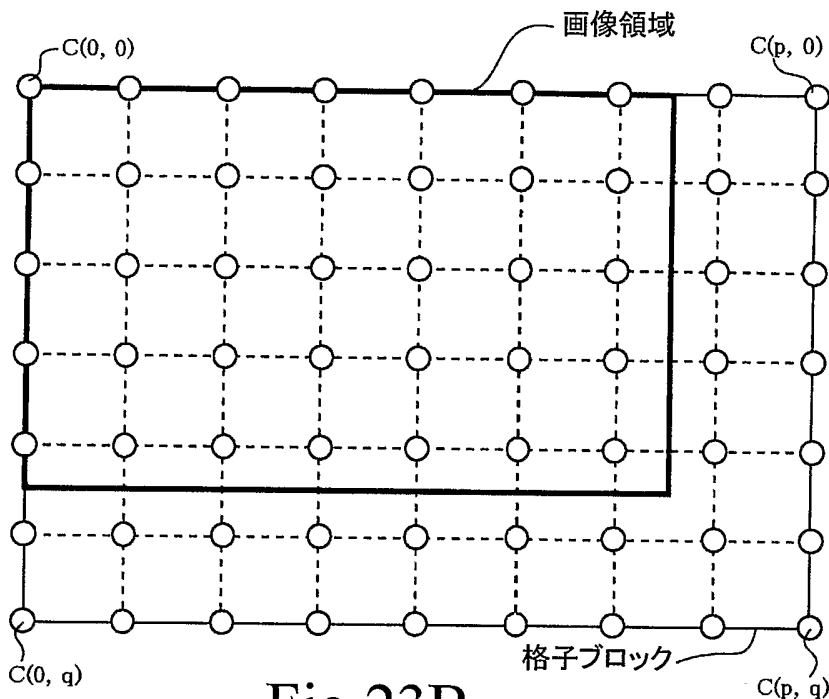


Fig.23B

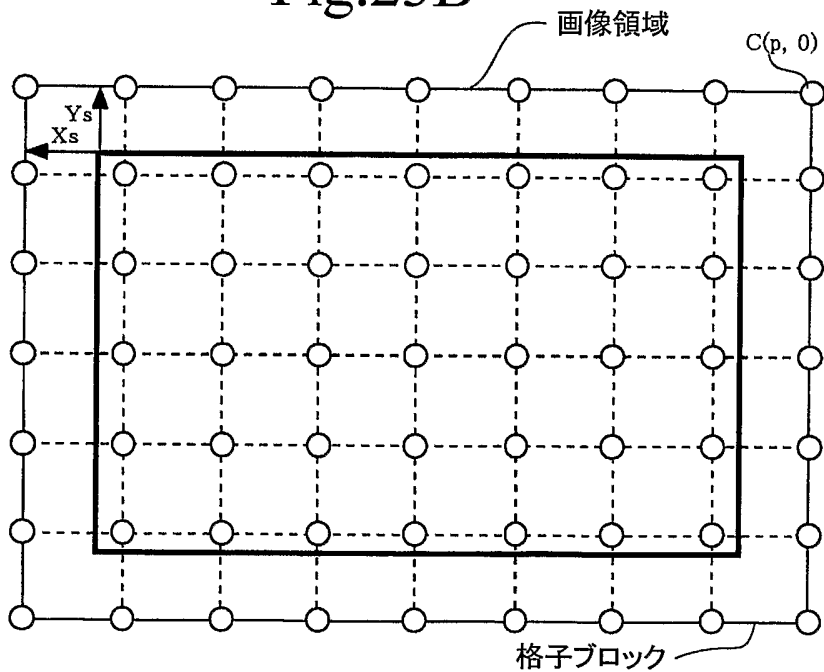
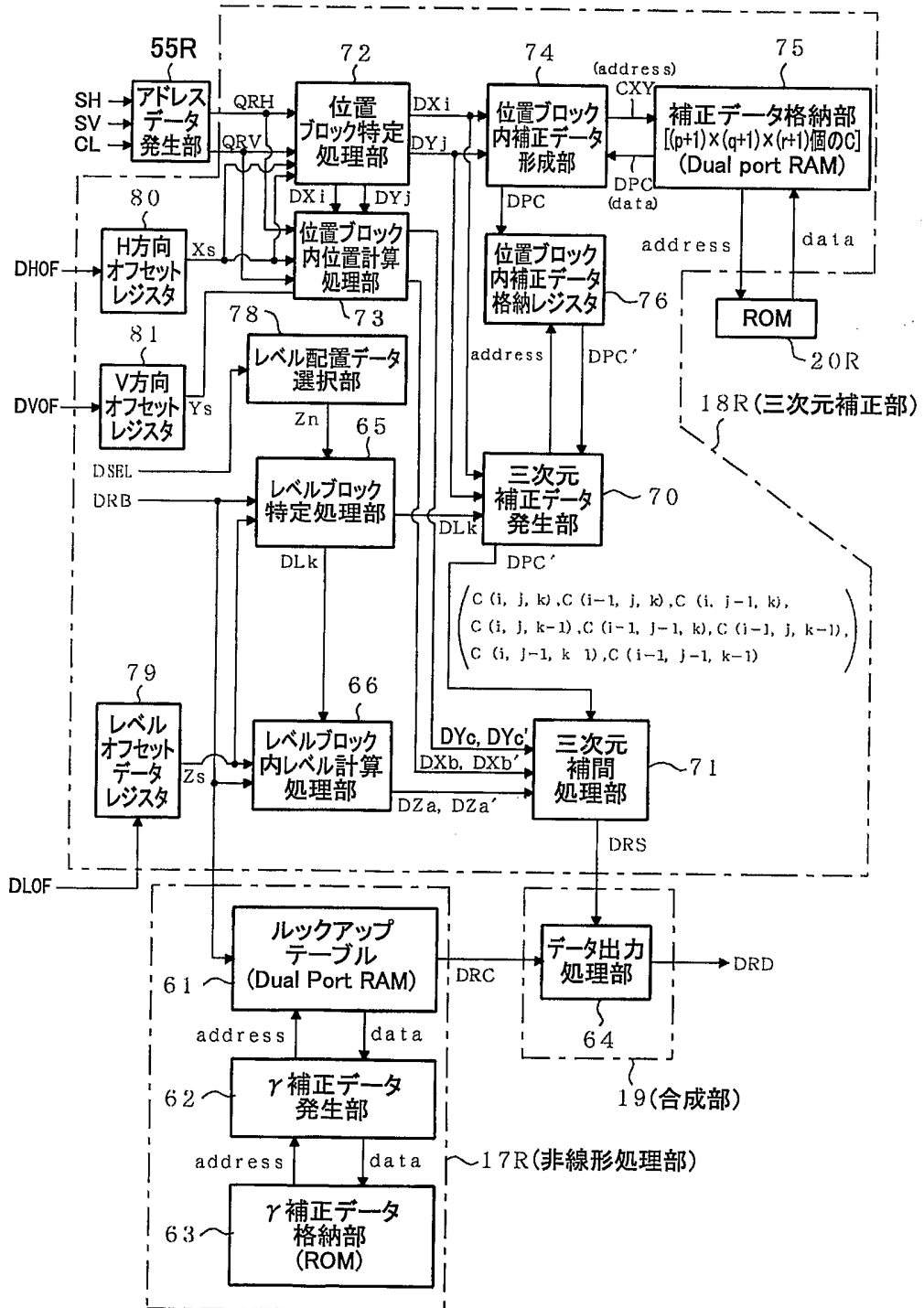


Fig.24



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/07630

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl ⁷ G09G3/36, 3/20, H04N5/202, 5/66		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) Int.Cl ⁷ G09G3/36, 3/20, H04N5/202, 5/66		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1926-1996 Jitsuyo Shinan Toroku Koho 1996-2002 Kokai Jitsuyo Shinan Koho 1971-2002 Toroku Jitsuyo Shinan Koho 1994-2002		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-109927 A (Sony Corp.), 23 April, 1999 (23.04.99), Full text; all drawings (Family: none)	1-14
A	JP 2000-284773 A (Matsushita Electric Industrial Co., Ltd.), 13 October, 2000 (13.10.00), Full text; all drawings & WO 00/45367 A1 & EP 1067507 A1	1-14
A	JP 2000-298450 A (Hitachi, Ltd.), 24 October, 2000 (24.10.00), Full text; all drawings (Family: none)	1-14
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 28 August, 2002 (28.08.02)		Date of mailing of the international search report 24 September, 2002 (24.09.02)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/07630

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 5-173523 A (Hitachi, Ltd.), 13 July, 1993 (13.07.93), Full text; all drawings & US 5396257 A	1-14
P,A	JP 2001-231053 A (Sony Corp.), 24 August, 2001 (24.08.01), Full text; all drawings (Family: none)	1-14
A	JP 63-162248 A (Konica Corp.), 05 July, 1988 (05.07.88), Full text; all drawings & EP 0273398 A2 & US 4959711 A	1-14

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int.Cl⁷ G09G 3/36, 3/20
 H04N 5/202, 5/66

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int.Cl⁷ G09G 3/36, 3/20
 H04N 5/202, 5/66

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1926-1996年
 日本国公開実用新案公報 1971-2002年
 日本国実用新案登録公報 1996-2002年
 日本国登録実用新案公報 1994-2002年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 11-109927 A (ソニー株式会社) 1999.04.23, 全文, 全図 (ファミリーなし)	1-14
A	J P 2000-284773 A (松下電器産業株式会社) 2000.10.13, 全文, 全図 & WO 00/45367 A1 & EP 1067507 A1	1-14
A	J P 2000-298450 A (株式会社日立製作所) 2000.10.24, 全文, 全図 (ファミリーなし)	1-14

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。


* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日
28.08.02

国際調査報告の発送日
24.09.02

国際調査機関の名称及びあて先
 日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
 西島 篤宏 
 2G 9308
 電話番号 03-3581-1101 内線 3225

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 5-173523 A (株式会社日立製作所) 1993. 07. 13, 全文, 全図 & US 5396257 A	1-14
P, A	JP 2001-231053 A (ソニー株式会社) 2001. 08. 24, 全文, 全図 (ファミリーなし)	1-14
A	JP 63-162248 A (コニカ株式会社) 1988. 07. 05, 全文, 全図 & EP 0273398 A2 & US 4959711 A	1-14