

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7472323号  
(P7472323)

(45)発行日 令和6年4月22日(2024.4.22)

(24)登録日 令和6年4月12日(2024.4.12)

(51)国際特許分類		F I	
G 0 2 F	1/1368(2006.01)	G 0 2 F	1/1368
G 0 2 F	1/1333(2006.01)	G 0 2 F	1/1333 5 0 5
G 0 2 F	1/1339(2006.01)	G 0 2 F	1/1339 5 0 0
G 0 2 F	1/1334(2006.01)	G 0 2 F	1/1334
G 0 2 F	1/13357(2006.01)	G 0 2 F	1/13357

請求項の数 8 (全17頁)

(21)出願番号	特願2022-575098(P2022-575098)	(73)特許権者	502356528 株式会社ジャパンディスプレイ 東京都港区西新橋三丁目7番1号
(86)(22)出願日	令和3年11月17日(2021.11.17)	(74)代理人	110001737 弁理士法人スズ工国際特許事務所
(86)国際出願番号	PCT/JP2021/042295	(72)発明者	村本 龍法 日本国東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内
(87)国際公開番号	WO2022/153665	(72)発明者	河合 謙太郎 日本国東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内
(87)国際公開日	令和4年7月21日(2022.7.21)	(72)発明者	大植 善英 日本国東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内
審査請求日	令和5年4月18日(2023.4.18)	(72)発明者	花田 明紘
(31)優先権主張番号	特願2021-2856(P2021-2856)		
(32)優先日	令和3年1月12日(2021.1.12)		
(33)優先権主張国・地域又は機関	日本国(JP)		

最終頁に続く

(54)【発明の名称】 表示装置

(57)【特許請求の範囲】

【請求項1】

第1透明基板と、酸化物半導体を備えたスイッチング素子と、前記スイッチング素子を覆う有機絶縁膜と、前記有機絶縁膜の上面まで貫通した第1開口を有する透明電極と、前記第1開口において前記上面まで貫通した第2開口を有する無機絶縁膜と、前記スイッチング素子と電気的に接続された画素電極と、を備えた第1基板と、

第2透明基板を備え、前記第1基板に対向する第2基板と、  
前記第1透明基板と前記第2透明基板との間に配置されたスペーサと、  
前記第2開口において前記スペーサに重畳する島状の台座と、を備え、  
前記スペーサは、前記第2開口において前記スイッチング素子に重畳し、  
前記台座は、前記上面に接し、前記無機絶縁膜から離間している、表示装置。

【請求項2】

前記スイッチング素子は、ゲート電極を備え、  
前記透明電極は、前記ゲート電極に重畳している、請求項1に記載の表示装置。

【請求項3】

前記スイッチング素子は、ゲート電極を備え、  
前記スペーサは、前記ゲート電極に重畳している、請求項1に記載の表示装置。

【請求項4】

前記台座は、透明な導電材料によって形成された薄膜、及び、透明な絶縁材料によって形成された薄膜の少なくとも一方を有している、請求項1に記載の表示装置。

## 【請求項 5】

前記有機絶縁膜は、前記第 2 開口において凹部を有している、請求項 1 に記載の表示装置。

## 【請求項 6】

前記第 1 基板は、さらに、前記画素電極を覆う配向膜を備え、

前記配向膜は、前記第 2 開口において前記上面に接している、請求項 1 に記載の表示装置。

## 【請求項 7】

さらに、

前記第 1 基板と前記第 2 基板との間に配置され、高分子分散型液晶を含む液晶層と、

前記第 2 透明基板の側面に沿って配置された発光モジュールと、を備えている、請求項 1 に記載の表示装置。

10

## 【請求項 8】

前記第 1 基板は、さらに、前記スイッチング素子と電氣的に接続される走査線及び信号線を備え、

前記有機絶縁膜は、前記走査線、前記信号線、及び、前記スイッチング素子に重畳し、格子状に形成されている、請求項 7 に記載の表示装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明の実施形態は、表示装置に関する。

20

## 【背景技術】

## 【0002】

近年、入射光を散乱する散乱状態と入射光を透過する透明状態とを切り替え可能な高分子分散型液晶を用いた装置が種々提案されている。一例では、第 1 透光性基板と、第 2 透光性基板と、第 1 透光性基板と第 2 透光性基板との間に封入される高分子分散型液晶を有する液晶層と、第 1 透光性基板及び第 2 透光性基板の少なくとも 1 つの側面に対向して配置される少なくとも 1 つの発光部とを備える表示装置が記載されている。

## 【先行技術文献】

## 【特許文献】

30

## 【0003】

【文献】特開 2018 - 021974 号公報

【文献】特開 2020 - 091400 号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0004】

実施形態の目的は、信頼性の低下を抑制することが可能な表示装置を提供することにある。

## 【課題を解決するための手段】

## 【0005】

40

一実施形態によれば、

表示装置は、第 1 透明基板と、酸化物半導体を備えたスイッチング素子と、前記スイッチング素子を覆う有機絶縁膜と、前記有機絶縁膜の上面まで貫通した第 1 開口を有する透明電極と、前記第 1 開口において前記上面まで貫通した第 2 開口を有する無機絶縁膜と、前記スイッチング素子と電氣的に接続された画素電極と、を備えた第 1 基板と、第 2 透明基板を備え、前記第 1 基板に対向する第 2 基板と、を備える。

## 【発明の効果】

## 【0006】

実施形態によれば、信頼性の低下を抑制することが可能な表示装置を提供することができる。

50

## 【図面の簡単な説明】

【0007】

【図1】図1は、実施形態の表示装置DSPの一例を示す平面図である。

【図2】図2は、発光モジュール100の近傍の領域を示す平面図である。

【図3】図3は、画素PXの一例を示す平面図である。

【図4】図4は、図3に示した画素PXに配置される画素電極PEの一例を示す平面図である。

【図5】図5は、図4に示したスイッチング素子SWを含む第1基板SUB1の一例を示す平面図である。

【図6】図6は、図5に示したA - B線に沿った第1基板SUB1の一例を示す断面図である。 10

【図7】図7は、図5に示したC - D線に沿った第1基板SUB1の一例を示す断面図である。

【図8】図8は、図5に示したE - F線に沿った第1基板SUB1を含む表示パネルPNLの一例を示す断面図である。

【図9】図9は、図4に示したスイッチング素子SWを含む第1基板SUB1の他の例を示す平面図である。

【図10】図10は、図9に示したG - H線に沿った第1基板SUB1を含む表示パネルPNLの一例を示す断面図である。

【図11】図11は、図9に示したG - H線に沿った第1基板SUB1を含む表示パネルPNLの他の例を示す断面図である。 20

【図12】図12は、図9に示したG - H線に沿った第1基板SUB1を含む表示パネルPNLの他の例を示す断面図である。

【図13】図13は、図9に示したG - H線に沿った第1基板SUB1を含む表示パネルPNLの他の例を示す断面図である。

【図14】図14は、表示装置DSPの断面図である。

【図15】図15は、図5に示したE - F線に沿った第1基板SUB1を含む表示パネルPNLの他の例を示す断面図である。

## 【発明を実施するための形態】

【0008】

以下、本実施形態について、図面を参照しながら説明する。なお、開示はあくまで一例に過ぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は、説明をより明確にするため、実際の態様に比べて、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同一又は類似した機能を発揮する構成要素には同一の参照符号を付し、重複する詳細な説明を適宜省略することがある。

【0009】

本実施形態においては、表示装置の一例として、液晶表示装置について説明する。なお、本実施形態にて開示する主要な構成は、電気泳動表示装置や、有機エレクトロルミネッセンス(EL)素子、マイクロLED、ミニLEDなどの自発光型の発光素子を備えた表示装置に限らず、静電容量式センサーや光学式センサーなどの各種電子機器にも適用可能である。 40

【0010】

図1は、本実施形態の表示装置DSPの一例を示す平面図である。一例では、第1方向X、第2方向Y、及び、第3方向Zは、互いに直交しているが、90度以外の角度で交差していてもよい。第1方向X及び第2方向Yは、表示装置DSPを構成する基板の主面と平行な方向に相当し、第3方向Zは、表示装置DSPの厚さ方向に相当する。本実施形態においては、第1方向X及び第2方向Yで規定されるX - Y平面を見ることを平面視という。 50

## 【 0 0 1 1 】

表示装置 D S P は、表示パネル P N L と、配線基板 1 と、 I C チップ 2 と、発光モジュール 1 0 0 と、を備えている。

## 【 0 0 1 2 】

表示パネル P N L は、第 1 基板 S U B 1 と、第 2 基板 S U B 2 と、高分子分散型液晶を含む液晶層 L C と、シール S E と、を備えている。第 1 基板 S U B 1 及び第 2 基板 S U B 2 は、 X - Y 平面に沿った平板状に形成されている。第 1 基板 S U B 1 及び第 2 基板 S U B 2 は、平面視において重畳している。第 1 基板 S U B 1 及び第 2 基板 S U B 2 が重畳する領域は、画像を表示する表示領域 D A を含んでいる。

## 【 0 0 1 3 】

第 1 基板 S U B 1 は第 1 透明基板 1 0 を備え、第 2 基板 S U B 2 は第 2 透明基板 2 0 を備えている。第 1 透明基板 1 0 は、第 1 方向 X に沿った側面 1 0 1 及び 1 0 2 と、第 2 方向 Y に沿った側面 1 0 3 及び 1 0 4 と、を有している。第 2 透明基板 2 0 は、第 1 方向 X に沿った側面 2 0 1 及び 2 0 2 と、第 2 方向 Y に沿った側面 2 0 3 及び 2 0 4 と、を有している。

## 【 0 0 1 4 】

図 1 に示す例では、平面視において、側面 1 0 2 及び 2 0 2、側面 1 0 3 及び 2 0 3、及び、側面 1 0 4 及び 2 0 4 は、それぞれ重畳しているが、必ずしも重畳していなくてもよい。側面 2 0 1 は、側面 1 0 1 に重畳せず、側面 1 0 1 と表示領域 D A との間に位置している。第 1 基板 S U B 1 は、側面 1 0 1 と側面 2 0 1 との間に延出部 E x を有している。つまり、延出部 E x は、第 1 基板 S U B 1 のうち、第 2 基板 S U B 2 と重畳する部分から第 2 方向 Y に延出した部分に相当し、第 2 基板 S U B 2 には重畳していない。

## 【 0 0 1 5 】

また、図 1 に示す例では、表示パネル P N L は、第 1 方向 X に延びた長方形に形成されている。つまり、側面 1 0 1 及び 1 0 2、及び、側面 2 0 1 及び 2 0 2 は、表示パネル P N L の長辺に沿った側面であり、側面 1 0 3 及び 1 0 4、及び、側面 2 0 3 及び 2 0 4 は、表示パネル P N L の短辺に沿った側面である。なお、表示パネル P N L は、第 2 方向 Y に延びた長方形に形成されてもよいし、正方形に形成されてもよいし、他の多角形状、あるいは、円形状、楕円形状などの他の形状に形成されてもよい。

## 【 0 0 1 6 】

配線基板 1 及び I C チップ 2 は、延出部 E x に実装されている。配線基板 1 は、例えば折り曲げ可能なフレキシブルプリント回路基板である。 I C チップ 2 は、例えば、画像表示に必要な信号を出力するディスプレイドライバなどを内蔵している。なお、 I C チップ 2 は、配線基板 1 に実装されてもよい。図 1 に示す例では、表示パネル P N L に対して、第 1 方向 X に並んだ複数の配線基板 1 が実装されているが、第 1 方向 X に延びた単一の配線基板 1 が実装されてもよい。また、表示パネル P N L に対して、第 1 方向 X に並んだ複数の I C チップ 2 が実装されているが、第 1 方向 X に延びた単一の I C チップ 2 が実装されてもよい。

## 【 0 0 1 7 】

発光モジュール 1 0 0 の詳細については後述するが、発光モジュール 1 0 0 は、平面視において、延出部 E x に重畳し、第 2 透明基板 2 0 の側面 2 0 1 に沿って配置されている。

## 【 0 0 1 8 】

シール S E は、第 1 基板 S U B 1 及び第 2 基板 S U B 2 を接着している。また、シール S E は、矩形枠状に形成され、第 1 基板 S U B 1 と第 2 基板 S U B 2 との間において液晶層 L C を囲んでいる。

## 【 0 0 1 9 】

液晶層 L C は、第 1 基板 S U B 1 と第 2 基板 S U B 2 との間に保持されている。このような液晶層 L C は、平面視において、シール S E で囲まれた領域（表示領域 D A を含む）に亘って配置されている。

## 【 0 0 2 0 】

10

20

30

40

50

図 1 において拡大して模式的に示すように、液晶層 LC は、ポリマー 3 1 と、液晶分子 3 2 と、を含んでいる。一例では、ポリマー 3 1 は、液晶性ポリマーである。ポリマー 3 1 は、第 1 方向 X に沿って延出した筋状に形成され、第 2 方向 Y に並んでいる。液晶分子 3 2 は、ポリマー 3 1 の隙間に分散され、その長軸が第 1 方向 X に沿うように配向される。ポリマー 3 1 及び液晶分子 3 2 の各々は、光学異方性あるいは屈折率異方性を有している。ポリマー 3 1 の電界に対する応答性は、液晶分子 3 2 の電界に対する応答性より低い。

#### 【 0 0 2 1 】

一例では、ポリマー 3 1 の配向方向は、電界の有無にかかわらずほとんど変化しない。一方、液晶分子 3 2 の配向方向は、液晶層 LC にしきい値以上の高い電圧が印加された状態では、電界に応じて変化する。液晶層 LC に電圧が印加されていない状態（初期配向状態）では、ポリマー 3 1 及び液晶分子 3 2 のそれぞれの光軸は互いにほぼ平行であり、液晶層 LC に入射した光は、液晶層 LC をほとんど透過する（透明状態）。液晶層 LC に電圧が印加された状態では、液晶分子 3 2 の配向方向が変化し、ポリマー 3 1 及び液晶分子 3 2 のそれぞれの光軸は互いに交差する。このため、液晶層 LC に入射した光は、液晶層 LC 内で散乱される（散乱状態）。

10

#### 【 0 0 2 2 】

図 2 は、発光モジュール 1 0 0 の近傍の領域を示す平面図である。発光モジュール 1 0 0 は、複数の発光素子 1 1 0 と、導光体 1 2 0 と、を備えている。複数の発光素子 1 1 0 は、第 1 方向 X に沿って並んでいる。導光体 1 2 0 は、第 1 方向 X の延びた棒状に形成されている。導光体 1 2 0 は、シール SE と発光素子 1 1 0 との間に位置している。

20

#### 【 0 0 2 3 】

表示領域 DA は、第 1 方向 X 及び第 2 方向 Y にマトリクス状に配列された複数の画素 PX を備えている。これらの画素 PX は、図中に点線で示している。また、画素 PX の各々は、図中に実線の四角で示す画素電極 PE を備えている。

#### 【 0 0 2 4 】

図 2 において拡大して示すように、各画素 PX は、スイッチング素子 SW を備えている。スイッチング素子 SW は、例えば薄膜トランジスタ（TFT）によって構成され、走査線 G 及び信号線 S と電気的に接続されている。走査線 G は、第 1 方向 X に並んだ画素 PX の各々におけるスイッチング素子 SW と電気的に接続されている。信号線 S は、第 2 方向 Y に並んだ画素 PX の各々におけるスイッチング素子 SW と電気的に接続されている。画素電極 PE は、スイッチング素子 SW と電気的に接続されている。

30

#### 【 0 0 2 5 】

共通電極 CE 及び給電線 CL は、表示領域 DA 及びその周辺領域に亘って配置されている。共通電極 CE には、所定の電圧  $V_{com}$  が印加される。給電線 CL には、例えば共通電極 CE と同電位の電圧が印加される。

#### 【 0 0 2 6 】

画素電極 PE の各々は、第 3 方向 Z において共通電極 CE と対向している。表示領域 DA においては、液晶層 LC（特に、液晶分子 3 2）は、画素電極 PE と共通電極 CE との間に生じる電界によって駆動される。容量 CS は、例えば、給電線 CL と画素電極 PE との間に形成される。

40

#### 【 0 0 2 7 】

後に説明するが、走査線 G、信号線 S、給電線 CL、スイッチング素子 SW、及び、画素電極 PE は、第 1 基板 SUB 1 に設けられ、共通電極 CE は、第 2 基板 SUB 2 に設けられている。

#### 【 0 0 2 8 】

図 3 は、画素 PX の一例を示す平面図である。ここでは、第 1 基板 SUB 1 に含まれる一部の構成のみを図示している。

第 1 基板 SUB 1 は、複数の走査線 G と、複数の信号線 S と、スイッチング素子 SW と、給電線 CL と、金属線 ML と、絶縁膜 IL と、接続電極 CN 1 と、を備えている。

#### 【 0 0 2 9 】

50

上記の通り、複数の走査線 G は、それぞれ第 1 方向 X に延出している。複数の信号線 S は、それぞれ第 2 方向 Y に延出し、複数の走査線 G と交差している。本明細書において、画素 P X とは、隣接する 2 本の走査線 G と、隣接する 2 本の信号線 S とで規定された領域に相当する。スイッチング素子 S W は、走査線 G 及び信号線 S の交差部に配置されている。

【 0 0 3 0 】

絶縁膜 I L は、各画素 P X において、開口部 O P を規定する格子状に形成されている。絶縁膜 I L は、例えば有機絶縁膜である。絶縁膜 I L は、走査線 G、信号線 S、及び、スイッチング素子 S W にそれぞれ重畳している。ただし、スイッチング素子 S W のドレイン電極 D E は、開口部 O P に延出している。接続電極 C N 1 は、島状に形成され、開口部 O P に位置し、ドレイン電極 D E の一端部と電氣的に接続されている。

10

【 0 0 3 1 】

給電線 C L は、絶縁膜 I L の上に配置され、画素 P X を囲む格子状に形成されている。給電線 C L の平面形状は、絶縁膜 I L の平面形状とほぼ同等である。給電線 C L は、接続電極 C N 1 から離間している。給電線 C L の開口部 O P C は、絶縁膜 I L の開口部 O P に重畳している。

【 0 0 3 2 】

金属線 M L は、給電線 C L の上に配置され、画素 P X を囲む格子状に形成されている。金属線 M L は、給電線 C L より小さい幅を有するように形成されており、平面視においては、給電線 C L からはみ出さない。これらの給電線 C L 及び金属線 M L は、走査線 G、信号線 S、及び、スイッチング素子 S W にそれぞれ重畳している。

20

【 0 0 3 3 】

図 4 は、図 3 に示した画素 P X に配置される画素電極 P E の一例を示す平面図である。一点鎖線で示す画素電極 P E は、給電線 C L の開口部 O P C に重畳している。また、画素電極 P E の周縁部は、給電線 C L に重畳している。画素電極 P E と給電線 C L との間には絶縁膜が介在しており、図 2 に示した容量 C S は、画素電極 P E の周縁部と給電線 C L との間に形成される。

【 0 0 3 4 】

接続電極 C N 1 は、開口部 O P C に位置している。画素電極 P E は、開口部 O P C において、接続電極 C N 1 に重畳している。画素電極 P E と接続電極 C N 1 との間に介在する絶縁膜にはコンタクトホール C H 1 が形成されている。画素電極 P E は、コンタクトホール C H 1 において、接続電極 C N 1 に接している。これにより、画素電極 P E は、スイッチング素子 S W と電氣的に接続される。

30

【 0 0 3 5 】

なお、図 4 には、第 2 基板 S U B 2 に設けられる遮光層 B M を点線で図示している。遮光層 B M は、格子状に形成され、平面視において、給電線 C L、スイッチング素子 S W、接続電極 C N 1 の一部などに重畳している。もちろん、遮光層 B M は、図 3 に示した走査線 G、信号線 S、及び、金属線 M L にも重畳している。また、遮光層 B M は、平面視において、画素電極 P E に重畳する開口 A P を有している。

【 0 0 3 6 】

図 5 は、図 4 に示したスイッチング素子 S W を含む第 1 基板 S U B 1 の一例を示す平面図である。スイッチング素子 S W は、半導体 S C と、走査線 G と一体のゲート電極（あるいは第 1 ゲート電極）G E と、信号線 S と一体のソース電極 S O と、ドレイン電極 D E と、補助ゲート電極（あるいは第 2 ゲート電極）A G と、を備えている。

40

【 0 0 3 7 】

半導体 S C は、酸化物半導体である。なお、半導体 S C は、多結晶シリコンや非晶質シリコンなどのシリコン系半導体であってもよい。図 5 に示す例では、3 個の半導体 S C は、ゲート電極 G E に重畳し、間隔を置いて第 2 方向 Y に沿って並んでいる。補助ゲート電極 A G は、ゲート電極 G E 及び半導体 S C に重畳している。半導体 S C は、ゲート電極 G E と補助ゲート電極 A G との間に位置している。補助ゲート電極 A G は、さらに、走査線 G に重畳している。走査線 G と補助ゲート電極 A G との間には、接続電極 C N 2 が介在し

50

ている。

【0038】

走査線Gと接続電極CN2との間に介在する絶縁膜にはコンタクトホールCH21が形成されている。接続電極CN2は、コンタクトホールCH21において、走査線Gに接している。接続電極CN2と補助ゲート電極AGの間に介在する絶縁膜にはコンタクトホールCH22が形成されている。補助ゲート電極AGは、コンタクトホールCH22において、接続電極CN2に接している。これにより、補助ゲート電極AGは、ゲート電極GEと同様に、走査線Gと電氣的に接続される。つまり、ゲート電極GE及び補助ゲート電極AGは、走査線Gと同電位である。

【0039】

ソース電極SO及びドレイン電極DEは、それぞれ第2方向Yに沿って延出し、間隔を置いて第1方向Xに沿って並んでいる。ソース電極SOは、半導体SCの各々の一端側に接している。ドレイン電極DEは、半導体SCの各々の他端側に接している。

【0040】

ドレイン電極DEの一端部は、接続電極CN3に重畳している。ドレイン電極DEと接続電極CN3との間に介在する絶縁膜にはコンタクトホールCH3が形成されている。ドレイン電極DEは、コンタクトホールCH3において、接続電極CN3に接している。一点鎖線で示す接続電極CN1は、接続電極CN3に接している。これにより、接続電極CN1は、スイッチング素子SWと電氣的に接続され、コンタクトホールCH1において、図4に示した画素電極PEと電氣的に接続される。

【0041】

一点鎖線で示す給電線CLは、スイッチング素子SWのゲート電極GE及び補助ゲート電極AGに重畳している。給電線CLは、第1開口(貫通孔)AP11を有している。また、給電線CLの上に配置される絶縁膜は、第2開口(貫通孔)AP12を有している。図5に示す例では、第1開口AP11を規定するエッジE11、及び、第2開口AP12を規定するエッジE12は、いずれも四角形に形成されている。また、エッジE12は、エッジE11と交差することなく、エッジE11の内側に位置している。なお、エッジE11及びエッジE12は、図示した例に限らず、他の多角形や、円形、楕円形などの形状に形成されてもよい。また、エッジE11及びエッジE12は互いに交差してもよいし、エッジE11がエッジE12の内側に位置していてもよい。

【0042】

二点鎖線で示す金属線MLは、給電線CLに重畳し、スイッチング素子SWの一部にも重畳している。スペーサSPは、スイッチング素子SW、給電線CL、及び、金属線MLに重畳している。金属線ML及びスペーサSPは、第1開口AP11及び第2開口AP12には重畳していない。

【0043】

図6は、図5に示したA-B線に沿った第1基板SUB1の一例を示す断面図である。第1基板SUB1は、第1透明基板10と、絶縁膜11乃至13と、絶縁膜ILと、スイッチング素子SWと、給電線CLと、金属線MLと、画素電極PEと、配向膜AL1と、を備えている。

【0044】

走査線Gと一体のゲート電極GEは、第1透明基板10の上に配置されている。絶縁膜11は、第1透明基板10及びゲート電極GEを覆っている。半導体SCは、絶縁膜11の上に配置され、ゲート電極GEの直上に位置している。信号線Sと一体のソース電極SO、及び、ドレイン電極DEは、絶縁膜11の上に配置され、それぞれ半導体SCに接している。これらのソース電極SO及びドレイン電極DEは、同一の金属材料によって形成されている。絶縁膜12は、絶縁膜11、ソース電極SO、及び、ドレイン電極DEを覆っている。また、絶縁膜12は、ソース電極SOとドレイン電極DEとの間において、半導体SCに接している。

【0045】

10

20

30

40

50

補助ゲート電極 A G は、絶縁膜 1 2 の上に配置され、ゲート電極 G E 及び半導体 S C の直上に位置している。接続電極 C N 3 は、絶縁膜 1 2 の上に配置され、絶縁膜 1 2 に形成されたコンタクトホール C H 3 において、ドレイン電極 D E に接している。補助ゲート電極 A G 及び接続電極 C N 3 は、同一の金属材料によって形成されている。絶縁膜 I L は、補助ゲート電極 A G を覆っている。一方、接続電極 C N 3 は、開口部 O P に位置しており、絶縁膜 I L から露出している。

【 0 0 4 6 】

給電線 C L は、絶縁膜 I L の上に配置されている。接続電極 C N 1 は、給電線 C L から離間し、絶縁膜 I L の開口部 O P、あるいは、給電線 C L の開口部 O P C において絶縁膜 1 2 の上に配置されている。つまり、これらの給電線 C L 及び接続電極 C N 1 は、実質的に同一層に位置しており、同一材料を用いて一括して形成されるものである。接続電極 C N 1 は、接続電極 C N 3 の上に配置され、接続電極 C N 3 に接している。

10

【 0 0 4 7 】

金属線 M L は、給電線 C L の上に配置され、給電線 C L に接している。絶縁膜 1 3 は、給電線 C L、金属線 M L、及び、接続電極 C N 1 を覆っている。また、絶縁膜 1 3 は、給電線 C L と接続電極 C N 1 との間において、絶縁膜 1 2 に接している。

【 0 0 4 8 】

画素電極 P E は、絶縁膜 1 3 の上に配置され、絶縁膜 1 3 に形成されたコンタクトホール C H 1 において、接続電極 C N 1 に接している。画素電極 P E の周縁部は、絶縁膜 1 3 を介して、給電線 C L 及び金属線 M L と対向している。配向膜 A L 1 は、画素電極 P E 及び絶縁膜 1 3 を覆っている。

20

【 0 0 4 9 】

絶縁膜 1 1 乃至 1 3 は、例えば、シリコン酸化物、シリコン窒化物、シリコン酸窒化物などの透明な無機絶縁膜である。絶縁膜 I L は、例えば、アクリル樹脂などの透明な有機絶縁膜である。給電線 C L、接続電極 C N 1、及び、画素電極 P E は、インジウム錫酸化物 ( I T O ) やインジウム亜鉛酸化物 ( I Z O ) などの透明導電材料によって形成された透明電極である。

【 0 0 5 0 】

図 7 は、図 5 に示した C - D 線に沿った第 1 基板 S U B 1 の一例を示す断面図である。接続電極 C N 2 は、絶縁膜 1 1 の上に配置され、絶縁膜 1 1 に形成されたコンタクトホール C H 2 1 において、走査線 G に接している。接続電極 C N 2 は、ソース電極 S O 及びドレイン電極 D E と同一の金属材料によって形成されている。絶縁膜 1 2 は、絶縁膜 1 1、接続電極 C N 2、ソース電極 S O、及び、ドレイン電極 D E を覆っている。補助ゲート電極 A G は、絶縁膜 1 2 の上に配置され、絶縁膜 1 2 に形成されたコンタクトホール C H 2 2 において、接続電極 C N 2 に接している。

30

【 0 0 5 1 】

図 8 は、図 5 に示した E - F 線に沿った第 1 基板 S U B 1 を含む表示パネル P N L の一例を示す断面図である。上記の通り、スイッチング素子 S W は、有機絶縁膜である絶縁膜 I L によって覆われている。透明電極である給電線 C L は、絶縁膜 I L の上面 I L T に接している。給電線 C L の第 1 開口 A P 1 1 は、上面 I L T まで貫通している。無機絶縁膜である絶縁膜 1 3 は、給電線 C L に接し、しかも、第 1 開口 A P 1 1 において、上面 I L T に接している。絶縁膜 1 3 の第 2 開口 A P 1 2 は、第 1 開口 A P 1 1 において、上面 I L T まで貫通している。つまり、第 2 開口 A P 1 2 においては、上面 I L T は、給電線 C L ( 透明電極 ) 及び絶縁膜 1 3 ( 無機絶縁膜 ) から露出している。図 8 に示す例では、配向膜 A L 1 は、第 2 開口 A P 1 2 において上面 I L T に接している。

40

【 0 0 5 2 】

第 2 基板 S U B 2 は、第 2 透明基板 2 0 と、遮光層 B M と、共通電極 C E と、配向膜 A L 2 と、を備えている。スペーサ S P は、第 1 透明基板 1 0 と第 2 透明基板 2 0 との間に配置されている。図 8 に示す例では、スペーサ S P は、第 2 基板 S U B 2 に設けられている。

50

## 【 0 0 5 3 】

遮光層 B M は、液晶層 L C を介して、第 1 開口 A P 1 1、第 2 開口 A P 1 2、スイッチング素子 S W などと対向している。また、遮光層 B M は、スペーサ S P と対向している。共通電極 C E は、液晶層 L C を介して画素電極 P E と対向している。配向膜 A L 2 は、共通電極 C E 及びスペーサ S P を覆っている。図 8 に示す例では、スペーサ S P は、第 1 基板 S U B 1 (あるいは配向膜 A L 1) に接してセルギャップを形成するためのメインスペーサに相当する。

なお、スペーサ S P は、第 1 基板 S U B 1 (あるいは配向膜 A L 1) から離間したサブスペーサであってもよい。また、スペーサ S P と配向膜 A L 1 との間に、配向膜 A L 2 が介在していてもよい。また、遮光層 B M と共通電極 C E との間、あるいは、共通電極 C E と配向膜 A L 2 との間には、透明な有機絶縁膜が介在していてもよい。

10

## 【 0 0 5 4 】

以上説明したように、本実施形態によれば、有機絶縁膜である絶縁膜 I L の一部の上面 I L T は、給電線 C L の第 1 開口 A P 1 1 及び絶縁膜 1 3 の第 2 開口 A P 1 2 が重畳する領域で露出している。このような領域は、絶縁膜 I L に含まれる水分の放出口となり得る。つまり、第 1 基板 S U B 1 を製造する過程において、絶縁膜 I L に含まれる水分は、配向膜 A L 1 が形成される以前の段階で放出口から外部に放出される。これにより、絶縁膜 I L の水分量が減少し、絶縁膜 I L によって覆われたスイッチング素子 S W の水分による性能劣化が抑制される。したがって、スイッチング素子の性能劣化に起因した信頼性の低下を抑制することができる。

20

## 【 0 0 5 5 】

また、図 5 に示したように、スイッチング素子 S W のうち、比較的高電圧が印加されるゲート電極 G E 及び補助ゲート電極 A G のほとんどの部分は、共通電極 C E と同電位の給電線 C L によって覆われている。これにより、ゲート電極 G E からの不所望な漏れ電界が遮蔽される。したがって、ゲート電極 G E からの漏れ電界に起因した液晶分子 3 2 の配向不良を抑制することができる。

## 【 0 0 5 6 】

図 9 は、図 4 に示したスイッチング素子 S W を含む第 1 基板 S U B 1 の他の例を示す平面図である。図 9 に示す例は、図 5 に示した例と比較して、第 1 開口 A P 1 1 及び第 2 開口 A P 1 2 がスイッチング素子 S W に重畳し、スペーサ S P が第 1 開口 A P 1 1 及び第 2 開口 A P 1 2 に重畳している点で相違している。

30

## 【 0 0 5 7 】

図 9 に示す例では、第 2 開口 A P 1 2 を規定するエッジ E 1 2 は、第 1 開口 A P 1 1 を規定するエッジ E 1 1 と交差することなく、エッジ E 1 1 の内側に位置している。スペーサ S P は、エッジ E 1 2 の内側に位置し、スイッチング素子 S W、あるいは、ゲート電極 G E 及び補助ゲート電極 A G に重畳している。

## 【 0 0 5 8 】

図 10 は、図 9 に示した G - H 線に沿った第 1 基板 S U B 1 を含む表示パネル P N L の一例を示す断面図である。給電線 C L の第 1 開口 A P 1 1、及び、絶縁膜 1 3 の第 2 開口 A P 1 2 は、スイッチング素子 S W の直上、あるいは、ゲート電極 G E 及び補助ゲート電極 A G の直上に形成されている。第 1 開口 A P 1 1 は、上面 I L T まで貫通している。第 2 開口 A P 1 2 は、第 1 開口 A P 1 1 において、上面 I L T まで貫通している。つまり、第 2 開口 A P 1 2 においては、上面 I L T は、給電線 C L (透明電極) 及び絶縁膜 1 3 (無機絶縁膜) から露出している。配向膜 A L 1 は、第 2 開口 A P 1 2 において、上面 I L T に接している。

40

## 【 0 0 5 9 】

スペーサ S P は、スイッチング素子 S W、あるいは、ゲート電極 G E 及び補助ゲート電極 A G の直上に位置している。図 10 に示す例では、スペーサ S P は、第 1 基板 S U B 1 (あるいは配向膜 A L 1) に接するメインスペーサであるが、第 1 基板 S U B 1 (あるいは配向膜 A L 1) から離間したサブスペーサであってもよい。遮光層 B M は、第 1 開口 A

50

P 1 1、第 2 開口 A P 1 2、及び、スペーサ S P と対向している。

【 0 0 6 0 】

図 9 及び図 1 0 を参照して説明した例においても、上記したのと同様の効果が得られる。

【 0 0 6 1 】

加えて、スペーサ S P は、比較的高電圧が印加されるゲート電極 G E 及び補助ゲート電極 A G のほとんどの部分と重なるように配置されている。このため、ゲート電極 G E からの不所望な漏れ電界が液晶層 L C に印加されにくくなる。したがって、ゲート電極 G E からの漏れ電界に起因した液晶分子 3 2 の配向不良を抑制することができる。

【 0 0 6 2 】

さらに、液晶層 L C にイオン系の不純物が発生した際に、ゲート電極 G E からの漏れ電界を利用して、表示に寄与しないスペーサ S P の周辺に不純物を収集することができる。

10

【 0 0 6 3 】

図 1 1 は、図 9 に示した G - H 線に沿った第 1 基板 S U B 1 を含む表示パネル P N L の他の例を示す断面図である。図 1 1 に示す例は、図 1 0 に示した例と比較して、第 2 開口 A P 1 2 においてスペーサ S P に重畳する島状の台座 1 5 が配置された点で相違している。台座 1 5 は、上面 I L T に接し、給電線 C L 及び絶縁膜 1 3 から離間している。配向膜 A L 1 は、台座 1 5 と絶縁膜 1 3 との間において、上面 I L T に接している。

【 0 0 6 4 】

このような台座 1 5 は、給電線 C L と同一材料である透明な導電材料によって形成された薄膜、絶縁膜 1 3 と同一材料である透明な絶縁材料によって形成された薄膜、及び、画素電極 P E と同一材料である透明な導電材料によって形成された薄膜の少なくとも一つを有している。つまり、台座 1 5 は、薄膜の単層体であってもよいし、複数の薄膜の積層体であってもよい。

20

【 0 0 6 5 】

図 1 1 を参照して説明した例においても、台座 1 5 と絶縁膜 1 3 との間では、配向膜 A L 1 が形成される以前の段階で上面 I L T が露出し、水分の放出口となり得る。このため、上記したのと同様の効果が得られる。

【 0 0 6 6 】

また、外力が加わった際にスペーサ S P が配向膜 A L 1 の表面を擦ったとしても、配向膜 A L 1 のうち、ダメージを受けうる領域が台座 1 5 の直上の領域に限られ、この領域は遮光層 B M によって遮光される。このため、表示品位の劣化を抑制することができる。

30

【 0 0 6 7 】

図 1 2 は、図 9 に示した G - H 線に沿った第 1 基板 S U B 1 を含む表示パネル P N L の他の例を示す断面図である。図 1 2 に示す例は、上記の例と比較して、絶縁膜 I L が第 2 開口 A P 1 2 において凹部 C C を有している点で相違している。このような凹部 C C は、例えば絶縁膜 1 3 に第 2 開口 A P 1 2 を形成する際に、絶縁膜 1 3 の除去のみならず絶縁膜 I L の表面も除去するような条件でエッチングを行うことで形成される。配向膜 A L 1 は、第 2 開口 A P 1 2 において、凹部 C C の上面 I L T に接している。

【 0 0 6 8 】

スペーサ S P は、第 1 基板 S U B 1 (あるいは配向膜 A L 1) から離間したサブスペーサ S S であるが、第 1 基板 S U B 1 (あるいは配向膜 A L 1) に接するメインスペーサであってもよい。

40

【 0 0 6 9 】

図 1 2 を参照して説明した例においても、凹部 C C において、配向膜 A L 1 が形成される以前の段階で上面 I L T が露出し、水分の放出口となり得る。特に、図 1 0 に示した例のように、絶縁膜 I L が凹部 C C を有していない場合と比較して、放出口となり得る上面 I L T の表面積が拡大し、水分放出が促進される。

【 0 0 7 0 】

図 1 3 は、図 9 に示した G - H 線に沿った第 1 基板 S U B 1 を含む表示パネル P N L の他の例を示す断面図である。図 1 3 に示す例は、図 1 2 に示した例と比較して、第 2 開口

50

A P 1 2 においてスペーサ S P に重畳する島状の台座 1 5 が配置された点で相違している。台座 1 5 は、凹部 C C において上面 I L T に接し、給電線 C L 及び絶縁膜 1 3 から離間している。配向膜 A L 1 は、台座 1 5 と絶縁膜 1 3 との間において、上面 I L T に接している。台座 1 5 に関しては、図 1 1 を参照して説明したように、透明な導電材料によって形成された薄膜、及び、透明な絶縁材料によって形成された薄膜の少なくとも一つを有している。

【 0 0 7 1 】

スペーサ S P は、第 1 基板 S U B 1 (あるいは配向膜 A L 1) に接するメインスペーサ M S であるが、第 1 基板 S U B 1 (あるいは配向膜 A L 1) から離間したサブスペーサであってもよい。例えば、図 1 2 に示した例のスペーサ S P の高さ H T 1 と、図 1 3 に示す例のスペーサ S P の高さ H T 2 とが同一である場合、台座 1 5 の有無によってスペーサ S P は、メインスペーサ M S にもなり得るし、サブスペーサ S S にもなり得る。

10

【 0 0 7 2 】

次に、本実施形態に係る表示装置 D S P の一構成例について説明する。

【 0 0 7 3 】

図 1 4 は、表示装置 D S P の断面図である。なお、表示パネル P N L については、主要部のみを簡略化して図示している。

【 0 0 7 4 】

表示パネル P N L は、第 1 基板 S U B 1 及び第 2 基板 S U B 2 の他に、さらに、第 3 透明基板 3 0 を備えている。第 3 透明基板 3 0 の内面 3 0 A は、第 3 方向 Z において、第 2 透明基板 2 0 の外面 2 0 B と対向している。接着層 A D は、第 2 透明基板 2 0 と第 3 透明基板 3 0 とを接着している。第 3 透明基板 3 0 は、例えばガラス基板であるが、プラスチック基板などの絶縁基板であってもよい。第 3 透明基板 3 0 は、第 1 透明基板 1 0 及び第 2 透明基板 2 0 と同等の屈折率を有している。接着層 A D は、第 2 透明基板 2 0 及び第 3 透明基板 3 0 の各々と同等の屈折率を有している。

20

【 0 0 7 5 】

第 3 透明基板 3 0 の側面 3 0 1 は、第 2 透明基板 2 0 の側面 2 0 1 の直上に位置している。発光モジュール 1 0 0 の発光素子 1 1 0 は、配線基板 F と電氣的に接続され、第 3 方向 Z において、第 1 基板 S U B 1 と配線基板 F との間に設けられている。導光体 1 2 0 は、第 2 方向 Y において、発光素子 1 1 0 と側面 2 0 1 との間、及び、発光素子 1 1 0 と側面 3 0 1 との間に設けられている。導光体 1 2 0 は、接着層 A D 1 により配線基板 F に接着されるとともに、接着層 A D 2 により第 1 基板 S U B 1 に接着されている。

30

【 0 0 7 6 】

次に、図 1 4 を参照しながら、発光素子 1 1 0 から出射された光 L 1 について説明する。

発光素子 1 1 0 は、導光体 1 2 0 に向かって光 L 1 を出射する。発光素子 1 1 0 から出射された光 L 1 は、第 2 方向 Y を示す矢印の向きに沿って伝播し、導光体 1 2 0 を通り、側面 2 0 1 から第 2 透明基板 2 0 に入射するとともに、側面 3 0 1 から第 3 透明基板 3 0 に入射する。第 2 透明基板 2 0 及び第 3 透明基板 3 0 に入射した光 L 1 は、繰り返し反射されながら、表示パネル P N L の内部を伝播する。電圧が印加されていない液晶層 L C に入射した光 L 1 は、ほとんど散乱されることなく液晶層 L C を透過する。また、電圧が印加された液晶層 L C に入射した光 L 1 は、液晶層 L C で散乱される。

40

【 0 0 7 7 】

このような表示装置 D S P は、第 1 透明基板 1 0 の外面 1 0 A 側から観察可能であるとともに、第 3 透明基板 3 0 の外面 3 0 B 側からも観察可能である。また、表示装置 D S P が外面 1 0 A 側から観察された場合であっても、外面 3 0 B 側から観察された場合であっても、表示装置 D S P を介して、表示装置 D S P の背景を観察可能である。

【 0 0 7 8 】

次に、配向膜 A L 1 を必要としない他の表示装置あるいは電子機器に適用可能な第 1 基板 S U B 1 について説明する。

【 0 0 7 9 】

50

図15は、図5に示したE-F線に沿った第1基板SUB1を含む表示パネルPNLの他の例を示す断面図である。図15に示す例は、図8に示した例と比較して、配向膜AL1が省略された点で相違している。このような例においても、第1開口AP11及び第2開口AP12が重畳する領域は、絶縁膜ILに含まれる水分の放出口となり得る。したがって、スイッチング素子SWを覆う絶縁膜ILの水分量が減少し、スイッチング素子SWの性能劣化、及び、信頼性の低下を抑制することができる。

【0080】

図15に示す例と同様に、図10乃至図13に示した各例においても、配向膜AL1が省略されることで、上記したのと同様の効果が得られる。

【0081】

以上説明したように、本実施形態によれば、信頼性の低下を抑制することが可能な表示装置を提供することができる。

【0082】

なお、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これらの新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これらの実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

【0083】

DSP...表示装置 PNL...表示パネル DA...表示領域 PX...画素  
 SUB1...第1基板 10...第1透明基板 PE...画素電極 SW...スイッチング素子  
 SC...半導体(酸化半導体) GE...ゲート電極 G...走査線 S...信号線  
 IL...絶縁膜(有機絶縁膜) ILT...上面 CC...凹部 OP...開口部  
 CL...給電線(透明電極) AP11...第1開口  
 13...絶縁膜(無機絶縁膜) AP12...第2開口  
 15...台座 AL1...配向膜 SP...スペーサ  
 SUB2...第2基板 20...第2透明基板 LC...液晶層 30...第3透明基板  
 100...発光モジュール 110...発光素子

10

20

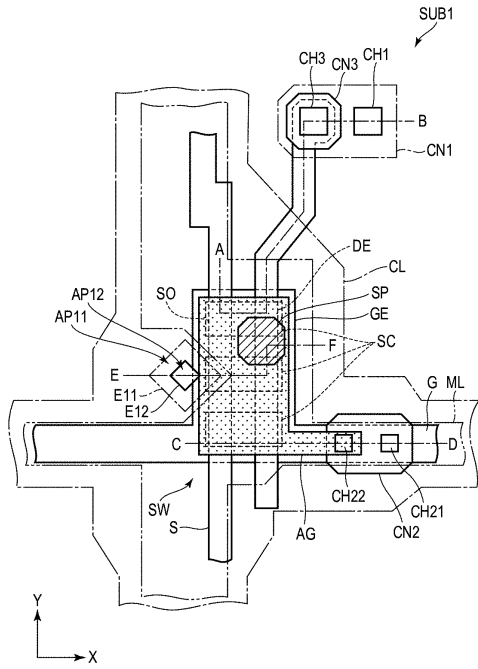
30

40

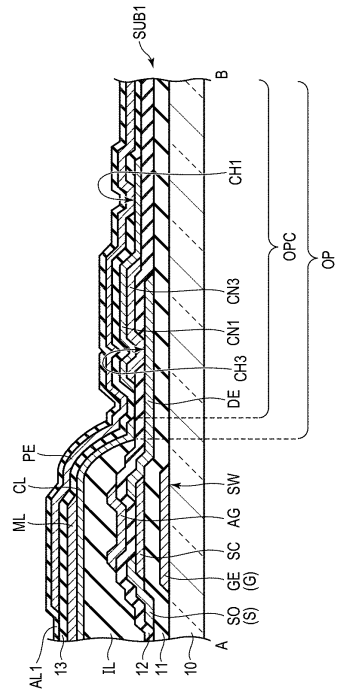
50



【 図 5 】



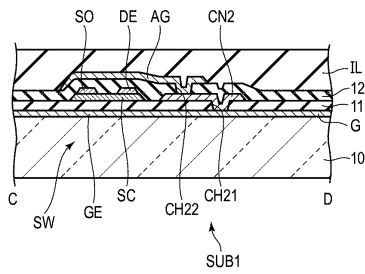
【 図 6 】



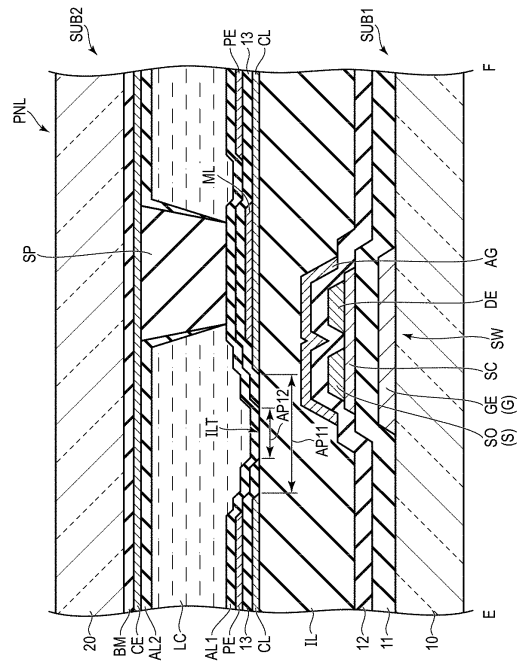
10

20

【 図 7 】



【 図 8 】

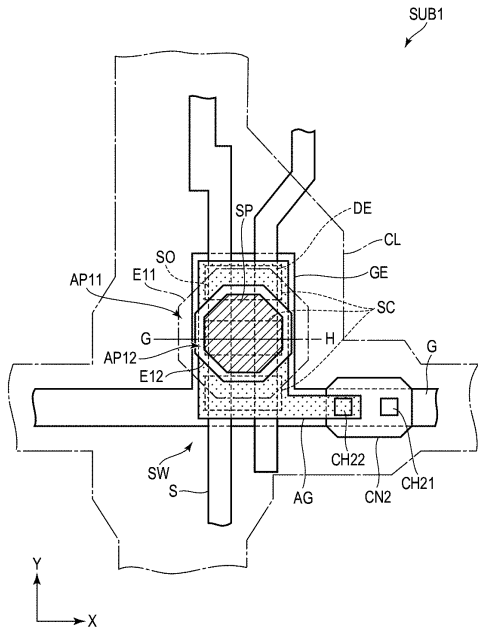


30

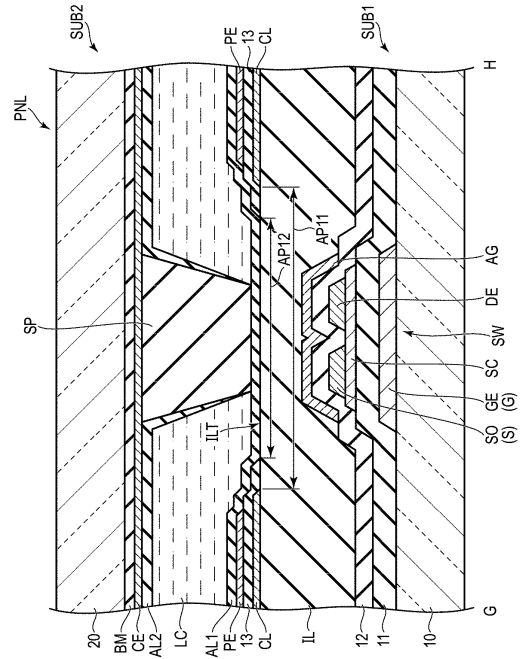
40

50

【 図 9 】



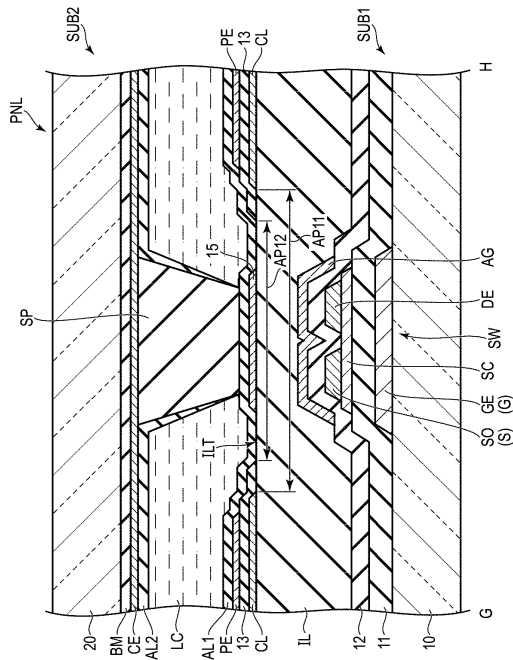
【 図 10 】



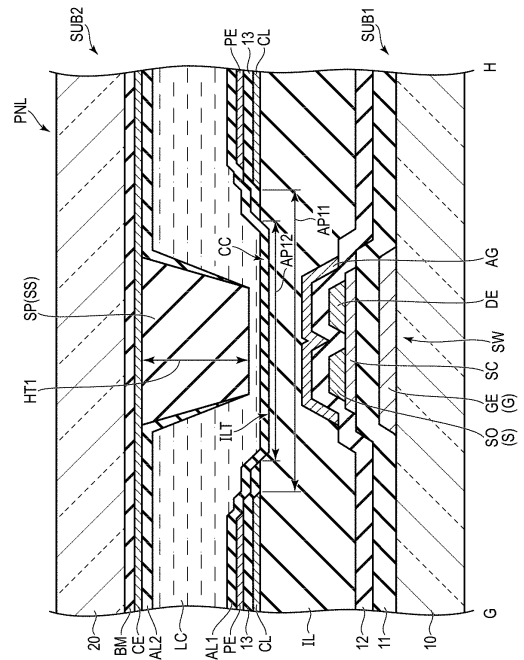
10

20

【 図 11 】



【 図 12 】



30

40

50



## フロントページの続き

日本国東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内

審査官 井亀 諭

- (56)参考文献 特開2017-191183(JP,A)  
特開2018-021993(JP,A)  
特開2019-164368(JP,A)  
特開2018-072824(JP,A)  
国際公開第2006/040877(WO,A1)  
米国特許出願公開第2015/0325592(US,A1)  
特開2020-160254(JP,A)  
特開2015-072770(JP,A)  
特開2019-160399(JP,A)
- (58)調査した分野 (Int.Cl., DB名)  
G02F 1/1368  
G02F 1/1333  
G02F 1/1339  
G02F 1/1334  
G02F 1/13357