



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

258260

(11) (B1)

(51) Int. Cl.⁴

H 03 K 19/20

(22) Přihlášeno 29 03 85

(21) PV 2281-85

(40) Zveřejněno 17 12 87

(45) Vydáno 14 04 89

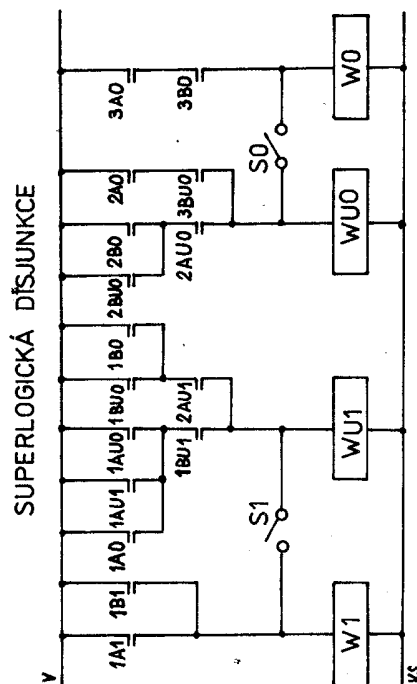
(75)

Autor vynálezu

CHŮRA VLADIMÍR prof. ing. CSc., PRAHA

(54) Zapojení čtyřhodnotových logických obvodů

Nyní používaná dvouhodnotová logika pracuje se dvěma kontradiktorními logickými hodnotami ano - 1 a ne - 0. Pro čtyřhodnotovou logiku je zde používán výraz superlogika. Superlogický signál je takový, který může nabýt hodnoty 1 a 0 ale také antitatické signály "spíš ano" - U1 a "spíš ne" - U0. Byl vytvořen základní obvod pro vytvoření disjunkce, pomocí kterého se dají vytvořit další obvody pro konjunkci, implikaci a ekvivalenci. Superlogické obvody se dají s výhodou použít při stanovení diagnóz, určování prognóz jako počasí a podobně, myslící stroje, modelování vývojových procesů a podobně.



Vynález se týká zapojení čtyřhodnotových logických obvodů, sestávající ze spínacích prvků. Dnes se používá v inženýrské praxi dvojhodnotové logiky, která pracuje se dvěma kontradiktory logickými hodnotami, značenými jako 0, 1. K realizaci jakékoliv logické funkce postačí obvody pro základní logické operace: disjunkce, konjunkce, implikace, ekvivalence a negace.

Obvody dvojhodnotové logiky se používají na zpracovávání signálů, které mohou nabývat buď hodnoty 0, nebo 1. Obvody dvojhodnotové logiky se nedají použít na zpracovávání čtyřhodnotových logických signálů.

Uvedený nedostatek odstraňuje vynález zapojení čtyřhodnotových logických obvodů, jehož podstata spočívá v tom, že pro vytvoření disjunkce je mezi vstup a výstup zapojení zapojena jednak paralelní kombinace prvního spínacího prvku logické hodnoty 1 proměnné A a prvního spínacího prvku logické hodnoty 1 proměnné B do prvního logického výstupu, jednak paralelní kombinace prvního spínacího prvku logické hodnoty 0 proměnné A, prvního spínacího prvku logické hodnoty U0 proměnné A, prvního spínacího prvku logické hodnoty U1 proměnné A v sérii s prvním spínacím prvkem logické hodnoty U1 proměnné B, ke které je paralelně zapojena paralelní kombinace prvního spínacího prvku logické hodnoty U0 proměnné B a prvního spínacího prvku logické hodnoty 0 proměnné B v sérii s druhým spínacím prvkem logické hodnoty U1 proměnné A do druhého logického výstupu, jednak paralelní kombinace druhého spínacího prvku logické hodnoty U0 proměnné B a druhého spínacího prvku logické hodnoty 0 proměnné B v sérii s druhým spínacím prvkem logické hodnoty U0 proměnné A, ke které je paralelně zapojena sériová kombinace druhého spínacího prvku logické hodnoty 0 proměnné A a třetího spínacího prvku logické hodnoty U0 proměnné B do třetího logického výstupu a jednak zapojení sériové kombinace třetího spínacího prvku logické hodnoty 0 proměnné A a třetího spínacího prvku logické hodnoty 0 proměnné B do čtvrtého logického výstupu, přičemž pro vytvoření konjunkce a implikace je ovládání spínacích prvků logickými hodnotami 0, 1, U0 a U1 proměnných A, B provedeno jinými posloupnostmi a zapojení pro vytvoření ekvivalence je tvořeno třemi zapojeními pro vytvoření disjunkce.

Pro čtyřhodnotovou logiku je v této přihlášce používán termín superlogika.

Superlogický signál je takový signál, který může nabývat jednu ze čtyř možných hodnot, která se značí 0, 1, U0, U1. Signály 0, 1 jsou kontradiktory signály, stejné jako v dosud používané dvojhodnotové logice. Signály U0 a U1 jsou antitetické signály. Tyto signály se v obvodech dvojhodnotové logiky nevyskytují.

K realizaci jakékoliv superlogické funkce postačí obvody pro základní logické operace: disjunkce, konjunkce, implikace a ekvivalence. Na realizaci negace není potřebný žádný zvláštní obvod. Negace se realizuje jen záměnou vstupních, popřípadě výstupních svorek superlogického obvodu.

Protože v superlogice platí Morganova pravidla, lze superlogickou funkci konjunkce realizovat pomocí superlogického obvodu pro disjunkci, podobně jako v dvojhodnotové logice. Protože platí také pravidla eliminace implikace a eliminace ekvivalence, lze v superlogice, podobně jako v dvojhodnotové logice, logické funkce implikace a eliminace realizovat pomocí obvodu pro disjunkci.

Na připojených výkresech jsou uvedeny příklady zapojení čtyřhodnotových logických obvodů. Na obr. 1 pro disjunkci, obr. 2 pro konjunkci, obr. 3 pro implikaci a na obr. 4 propojení tří obvodů superlogické disjunkce pro vytvoření ekvivalence.

Za základní zapojení lze tedy považovat například superlogický obvod pro disjunkci, protože dále je možno pomocí tohoto obvodu realizovat všechny další superlogické obvody. Má-li být těchto obvodů náležitě využito, je třeba se postarat o to, aby bylo zařízení pro zpracování informací kterým každý logický nebo superlogický systém je, bylo napojeno na zdroje informací, které podávají informace ve čtyřhodnotové formě.

Jednoduchým způsobem se ze superlogického obvodu stane obvod s logickým vstupem a logickým výstupem nebo obvod se superlogickým vstupem a prostým dvojhodnotovým logickým výstupem. Není však možno dosáhnout superlogického výstupu při pouhém logickém vstupu.

Obvody se superlogickými obvody se hodí pro ty účely, kdy je žádoucí zpracovávat nejen kontradiktorní logické hodnoty ano, ne, ale i antitetické superlogické signály spíš ano, spíš ne.

Typickými oblastmi kde se dá využít vlastností superlogických obvodů jsou:

- stroje na stanovení diagnóz
- stroje na určování prognóz, například počasí, ale i jiných
- myslící stroje
- stroje na modelování vývojových pochodů
- stroje pro rozhodování a podobně.

Zapojení obvodu pro realizaci operace superlogické disjunkce je uvedeno na obr. 1. Obvod má osm vstupů a čtyři výstupy. Vstupy jsou: A1, AU1, AU0, A0; B1, BU1, BU0, B0. Výstupy jsou: W1, WU1, WU0, W0. V obvodu se používá spínacích prvků, například kontaktů relé, tranzistorů atd. Sepnou-li se první S1 a druhý S0 spínač, obvod poskytuje výstup v dvojhodnotové formě: 0, 1, a to i když je vstup čtyřhodnotový.

Na obr. 2 je nakresleno zapojení, jak se pomocí superlogického členu disjunkce realizuje superlogická konjunkce. Není potřebí žádných členů pro negaci. Místo těchto členů se pouze přehodí příklady. V tomto případě se využilo de Morganova pravidla:

$$(A \wedge B) \leftrightarrow \sim (\sim A \vee \sim B)$$

Podobně se realizuje superlogická implikace podle obr. 3 použitím pravidla negace implikace:

$$(A \rightarrow B) \leftrightarrow \sim (A \wedge \sim B)$$

a superlogická ekvivalence podle obr. 4 použitím pravidla negace ekvivalence

$$(A \leftrightarrow B) \leftrightarrow \sim ((A \wedge \sim B) \vee (B \wedge \sim A))$$

Klasická logika má dvě pravdivostní hodnoty, které označujeme 0 a 1. Při aplikaci klasické logiky v technice interpretujeme pravdivostní hodnoty 0 a 1 obvykle jakožto stavy nějakého technického zařízení, například:

- | | |
|---|-------------------------|
| m | 0 - cívkou neteče proud |
| | 1 - cívkou teče proud |

Klasická logika se v technice používá tehdy, kdy je z technického hlediska dostačující dvojhodnotová informace typu "ano-ne". Takováto informace často nestačí a vyžadují se kvantitativní údaje fyzikálních veličin, aby bylo možno stav technického zařízení sledovat, řídit, samočinně regulovat a podobně.

Superlogika má pravdivostní logické hodnoty 0, U0, U1, 1 dvou proměnných A, B a kromě toho uvažuje tzv. "nouzový stav", kdy čtyřhodnotová logika přechází na klasickou dvojhodnotovou logiku tak, že se ztotožní pravdivostní hodnota U0 s pravdivostní hodnotou 0 a současně také pravdivostní hodnota U1 s pravdivostní hodnotou 1.

Teorie superlogiky chápe pravdivostní hodnotu U0 jako "spíš 0 než 1" a pravdivostní hodnotu U1 jako "spíš 1 nebo 0". Superlogika je určena k použití v těch oblastech, kde dvou-

hodnotová logika nevyhovuje z toho důvodu, že jde o zpracování informací, které mají do jisté míry neurčitý, nejistý charakter. Dvouhodnotová logika takovéto informace zpracovávat nedovede, superlogika je zpracovávat dovede.

Neurčitost informací, o jejichž zpracování v superlogice jde, může být vyvolána buď nedostatečným poznáním nějakého jevu, který je sledován, nebo stavu objektu, o kterém je podávána informace, anebo principiální neurčitostí daného jevu, respektive objektu.

S takovýmito informacemi se musí například pracovat při určování prognóz nejrůznějšího druhu, například hospořáckých, povětrnostních, atd., a v případech, kdy úkolem je stanovit co nejpřesněji diagnózu často ne pouze na základě nesporných faktů, ale i na základě různých příznaků a jiných nedostatečně poznaných jevů a skutečností. Speciální stroje, určené na modelování vývojových pochodů v biologických a jiných systémech, budou muset zpracovávat kromě informací nesporných také informace sporné nebo zdánlivě sporné, čili informace nejistého charakteru. Stroje pro usnadnění rozhodování musí být schopny zpracovávat informace, o kterých se nebude moci v podstatě říct nic jiného než to, zda jsou spíše pravdivé nebo spíše nepravdivé. Stroje s umělou inteligencí na vysokém stupni budou patrně vyžadovat použití superlogiky místo klasické logiky.

Podobně jako klasická logika, má také superlogika tyto základní funkce: negace, disjunkce - součet, konjunkce - součin, implikace a ekvivalence.

Superlogická pravdivostní tabulka negace zní:

A	$\sim A$
0	1
1	0
U0	U1
U1	U0

Zatímco při elektrických realizacích základních logických funkcí se v klasické logice pracuje také s "neenergetickými" signály, respektive s "klidovými" kontakty relé a podobně, v superlogice tato možnost není. Používá se pouze pracovních kontaktů relé nebo stykačů a pouze "energetických signálů". Proto v superlogice není potřebný zvláštní člen pro realizaci negace. Negace se realizuje prostým přehozením přívodů mezi 0 a 1, respektive mezi U0 a U1.

Superlogické tabulky základních superlogických funkcí zní:

A	B	$A \vee B$ disjunkce	$A \wedge B$ konjunkce	$A \rightarrow B$ implikace	$A \leftrightarrow B$ ekvivalence
0	0	0	0	1	1
0	U0	U0	0	1	U1
0	U1	U1	0	1	U0
0	1	1	0	1	0
U0	0	U0	0	U1	U1
U0	U0	U0	U0	U1	U1
U0	U1	U1	U0	U1	U0
U0	1	1	U0	1	U0
U1	0	U1	0	U0	U0
U1	U0	U1	U0	U0	U0
U1	U1	U1	U1	U1	U1
U1	1	1	U1	1	U1

pokračování tabulky

A	B	$A \vee B$ disjunkce	$A \wedge B$ konjunkce	$A \rightarrow B$ implikace	$A \leftrightarrow B$ ekvivalence
1	0	1	0	0	0
1	U0	1	U0	U0	U0
1	U1	1	U1	U1	U1
1	1	1	1	1	1

Na vhodné oblasti použití bylo poukázáno v předchozím textu přihlášky vynálezu.

P R E D M Ě T V Y N Á L E Z U

1. Zapojení čtyřhodnotových logických obvodů, sestávající ze spínacích prvků, vyznačené tím, že pro vytváření disjunkce je mezi vstup (V) a výstup (VS) zapojení zapojena jednak paralelní kombinace prvního spínacího prvku (A1) logické hodnoty 1 proměnné (A) a prvního spínacího prvku (B1) logické hodnoty 1 proměnné (B) do prvního logického výstupu (W1), jednak paralelní kombinace prvního spínacího prvku (1 A0) logické hodnoty 0 proměnné (A), prvního spínacího prvku (1 AU0) logické hodnoty U0 proměnné (A), prvního spínacího prvku (1 AU1) logické hodnoty U1 proměnné (A), v sérii s prvním spínacím prvkem (BU1) logické hodnoty U1 proměnné (B) ke které je paralelně zapojena paralelní kombinace prvního spínacího prvku (1 BU0) logické hodnoty U0 proměnné (B) a prvního spínacího prvku (1 B0) logické hodnoty 0 proměnné (B) v sérii s druhým spínacím prvkem (2 AU1) logické hodnoty U1 proměnné (A) do druhého logického výstupu (WU1), jednak paralelní kombinace druhého spínacího prvku (2 BU0) logické hodnoty U0 proměnné (B) a druhého spínacího prvku (2 B0) logické hodnoty 0 proměnné (B) v sérii s druhým spínacím prvkem (2 AU0) logické hodnoty U0 proměnné (A) ke které je paralelně zapojena sériová kombinace druhého spínacího prvku (2 A0) logické hodnoty 0 proměnné (A) a třetího spínacího prvku (3 BU0) logické hodnoty U0 proměnné (B) do třetího logického výstupu (WU0) a jednak zapojení sériové kombinace třetího spínacího prvku (3 A0) logické hodnoty 0 proměnné (A) a třetího spínacího prvku (3 B0) logické hodnoty 0 proměnné (B) do čtvrtého logického výstupu (W0), přičemž pro vytvoření konjunkce a implikace je ovládání spínacích prvků logickými hodnotami 0, 1, U0, U1 proměnných A a B provedeno jinými posloupnostmi a zapojení pro vytvoření ekvivalence je tvořeno třemi zapojeními pro vytvoření disjunkce.

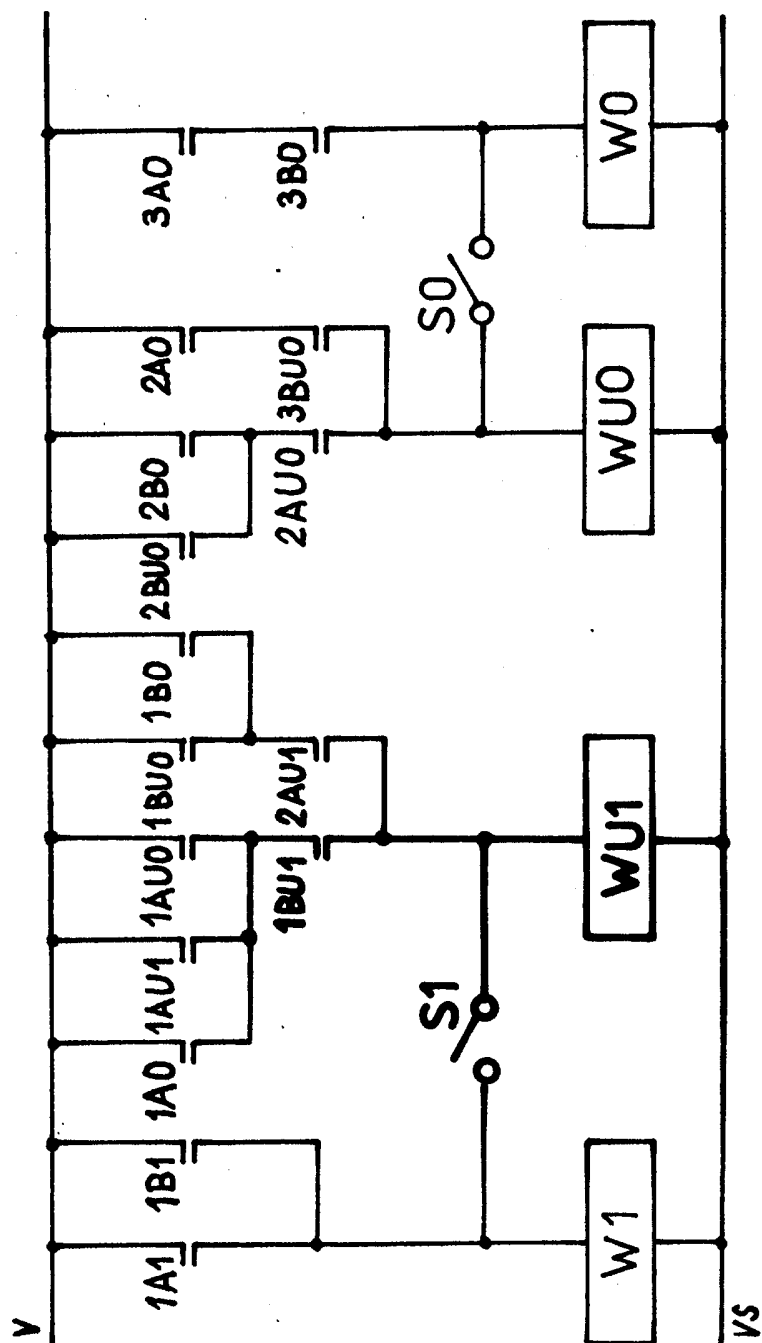
2. Zapojení čtyřhodnotových logických obvodů podle bodu 1, vyznačené tím, že pro vytváření konjunkce je mezi vstup (V) a výstup (VS) zapojena jednak paralelní kombinace prvního spínacího prvku (1 A0) logické hodnoty 0 proměnné (A) a prvního spínacího prvku (1 B0) logické hodnoty 0 proměnné (B) do čtvrtého logického výstupu (W0), jednak paralelní kombinace prvního spínacího prvku (1 A1) logické hodnoty 1 proměnné (A), prvního spínacího prvku (1 AU0) logické hodnoty U0 proměnné (A), prvního spínacího prvku (1 AU1) logické hodnoty U1 proměnné (A) v sérii s prvním spínacím prvkem (1 BU0) logické hodnoty U0 proměnné (B), ke které je paralelně zapojena paralelní kombinace prvního spínacího prvku (1 BU1) logické hodnoty U1 proměnné (B), prvního spínacího prvku (1 B1) logické hodnoty 1 proměnné (B) v sérii s druhým spínacím prvkem (2 AU0) logické hodnoty U0 proměnné A do třetího logického výstupu (WU0), jednak paralelní kombinace druhého spínacího prvku (2 BU1) logické hodnoty U1 proměnné (B), druhého spínacího prvku (2 B1) logické hodnoty 1 proměnné B v sérii s druhým spínacím prvkem (2 AU1) logické hodnoty U1 proměnné (A) ke které je paralelně zapojena sériová kombinace druhého spínacího prvku (2 A1) logické hodnoty 1 proměnné (A) a třetího spínacího prvku (3 BU1) logické hodnoty U1 proměnné (B) do druhého logického výstupu (WU1) a jednak zapojení sériové kombinace třetího spínacího prvku (3 A1) logické hodnoty 1 proměnné (A) a třetího spínacího prvku (3 B1) logické hodnoty 1 proměnné (B) do prvního logického výstupu (W1).

3. Zapojení čtyřhodnotových logických obvodů podle bodu 1, vyznačené tím, že pro vytváření aplikace je mezi vstup (V) a výstup (VS) zapojena jednak paralelní kombinace prvního spínacího prvku (1 A0) logické hodnoty 0 proměnné (A) a prvního spínacího prvku (1 B1) logické hodnoty 1 proměnné (B) do prvního logického výstupu (W1), jednak paralelní kombinace prvního spínacího prvku (1 A1) logické hodnoty 1 proměnné (A), prvního spínacího prvku (1 AU0) logické hodnoty U0 proměnné (A), prvního spínacího prvku (1 AU1) logické hodnoty U1 proměnné (A) v sérii s prvním spínacím prvkem (1 BU1) logické hodnoty U1 proměnné (B), ke které je paralelně zapojena paralelní kombinace prvního spínacího prvku (1 BU0) logické hodnoty U0 proměnné (B), prvního spínacího prvku (1 B0) logické hodnoty 0 proměnné (B) v sérii s druhým spínacím prvkem (2 AU0) logické hodnoty U0 proměnné (A) do druhého logického výstupu (WU1), jednak paralelní kombinace druhého spínacího prvku (2 BU0) logické hodnoty U0 proměnné (B), druhého spínacího prvku (2 B0) logické hodnoty 0 proměnné (B) v sérii s druhým spínacím prvkem (2 AU1) logické hodnoty U1 proměnné (A) ke které je paralelně zapojena sériová kombinace druhého spínacího prvku (2 A1) logické hodnoty 1 proměnné (A) a třetího spínacího prvku (3 B0) logické hodnoty 0 proměnné (B) do třetího logického výstupu (WU0) a jednak zapojení sériové kombinace třetího spínacího prvku (3 A1) logické hodnoty 1 proměnné (A) a třetího spínacího prvku (3 B0) logické hodnoty 0 proměnné (B) do čtvrtého výstupu (W0).

4. Zapojení čtyřhodnotových logických obvodů podle bodů 1, 2 a 3, vyznačené tím, že mezi první (W1) a druhý (WU1) logický výstup je zapojen první spínač (S1) a mezi třetí (WU0) a čtvrtý (W0) logický výstup je zapojen druhý spínač (S0) pro vytvoření obvodů pro dvouhodnotovou logiku.

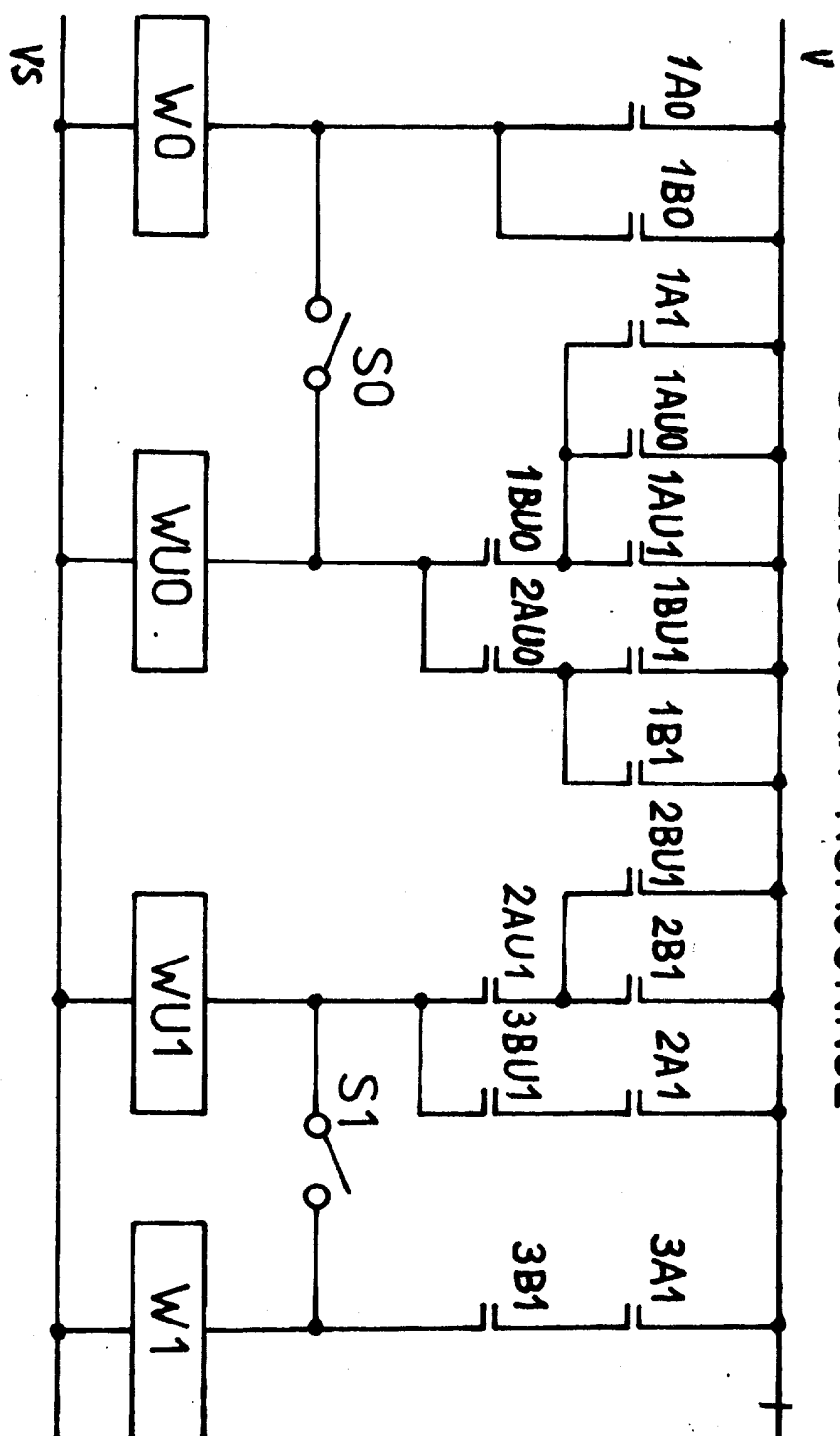
4 výkresy

SUPERLOGICKÁ DÍŠJUNKCE



OBR. 1.

SUPERLOGICKÁ KONJUNKCE



SUPERLOGICKÁ IMPLIKACE

