

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 8 月 30 日 (30.08.2018)



(10) 国际公布号
WO 2018/153084 A1

(51) 国际专利分类号:
G02F 1/1362 (2006.01) **G09G 3/36** (2006.01)

(21) 国际申请号: PCT/CN2017/103089

(22) 国际申请日: 2017 年 9 月 25 日 (25.09.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710092874.8 2017年2月21日 (21.02.2017) CN

(71) 申请人: 京东方科技集团股份有限公司
(**BOE TECHNOLOGY GROUP CO., LTD.**) [CN/CN];
中国北京市朝阳区酒仙桥路 10 号,
Beijing 100015 (CN)。 合肥鑫晟光电科技有
限公司 (**HEFEI XINSHENG OPTOELECTRONICS
TECHNOLOGY CO., LTD.**) [CN/CN]; 中国安徽省
合肥市新站区工业园内, Anhui 230012 (CN)。

(72) 发明人: 戴珂 (**DAI, Ke**); 中国北京市经济技术
开发区地泽路 9 号, Beijing 100176 (CN)。 江鹏
(**JIANG, Peng**); 中国北京市经济技术开发
区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 北京银龙知识产权代理有限公司(**DRAGON INTELLECTUAL PROPERTY LAW
FIRM**); 中国北京市海淀区西直门北大街 32 号院
枫蓝国际中心 2 号楼 10 层, Beijing 100082 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家
保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,
BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,
CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,
JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK,
LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) **Title:** DISPLAY SUBSTRATE, DISPLAY DEVICE, AND DRIVING METHOD THEREFOR

(54) 发明名称: 显示基板、显示装置及其驱动方法

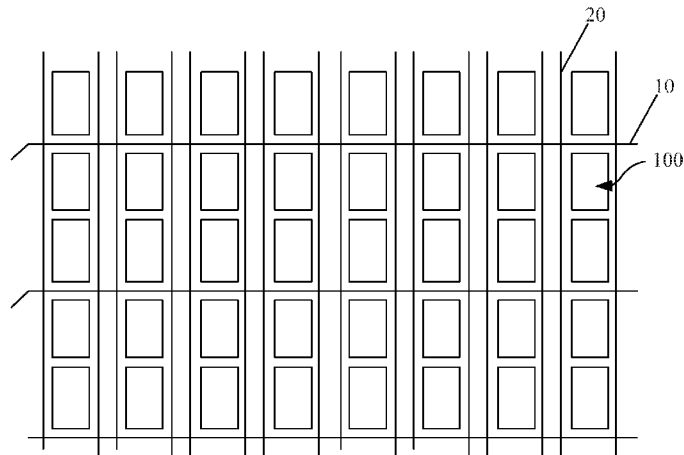


图 1

(57) **Abstract:** A display substrate, a display device, and a driving method therefor. The display substrate comprises a plurality of gate lines (10) and a plurality of data lines (20). The plurality of gate lines (10) and the plurality of data lines (20) intersect each other. Two rows of sub-pixel areas (100) are provided between two adjacent gate lines (10). Two data lines (20) are disposed between two adjacent columns of sub-pixel areas (100). Each sub-pixel area (100) comprises a thin-film transistor (1). One thin-film transistor (1) corresponds to one data line (20). The thin-film transistors (1) of two adjacent rows of sub-pixel regions (100) respectively located on both sides of a gate line (10) are connected to the gate line (10), and the thin film transistors (1) of the two adjacent rows of sub-pixel regions (100) respectively located on both sides of the gate line (10) are connected to corresponding data lines (20).



WO 2018/153084 A1

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。

(57) 摘要: 一种显示基板、显示装置及其驱动方法, 其中显示基板包括多条栅线(10)和多条数据线(20), 多条栅线(10)和多条数据线(20)交叉分布; 其中相邻两条栅线(10)之间具有两行子像素区域(100), 相邻两列子像素区域(100)之间设置有两条数据线(20), 每一子像素区域(100)包括一个薄膜晶体管(1), 一个薄膜晶体管(1)对应一条数据线(20), 分别位于一条栅线(10)两侧的相邻两行子像素区域(100)的薄膜晶体管(1)与栅线(10)连接, 且分别位于一条栅线(10)两侧的相邻两行子像素区域(100)的薄膜晶体管(1)与对应的数据线(20)连接。

显示基板、显示装置及其驱动方法

相关申请的交叉引用

本申请要求于 2017 年 2 月 21 日提交中国专利局、申请号为 201710092874.8 的优先权，其全部内容据此通过引用并入本申请。

技术领域

本公开涉及显示技术领域，特别是涉及一种显示基板、显示装置及其驱动方法。

背景技术

在平板显示技术领域，薄膜晶体管（Thin Film Transistor，简称 TFT）具有体积小、功耗低、制造成本相对较低等优点，被作为驱动器件广泛应用于平板显示技术中。

对于薄膜晶体管显示器件，通过栅线控制打开或关闭薄膜晶体管。在薄膜晶体管打开时，通过数据线向对应的像素传输像素电压。像素充电率定义为像素的像素电压与数据线上写入的电压比值。像素电压与充电时间、TFT 开启电流等相关。以 120Hz 显示器件（分辨率为 3840*2160）为例，每一行的充电时间为 $t=1/120/2220$ （60 行 Blank 区） $=3.7\mu\text{s}$ ，在 3.7 μs 内，非晶硅薄膜晶体管的载流子迁移率较低，短时间内无法将像素电位充饱，导致像素电压小于数据线上写入的电压。

现有将像素设计成 1G2D 结构，相邻两行像素之间具有一条栅线，相邻两列像素之间具有两条数据线；同一行像素与同一栅线连接，不同行像素与不同栅线连接。对于相邻两行像素，位于同一列的像素与不同数据线连接，从而通过栅线可以打开 2 行像素对应的薄膜晶体管的时间，由不同数据线给相邻两行像素充电，充电时间翻倍，以达到液晶翻转所需求的电位。但是，相邻两条栅线虽然给的是相同的时序，在设计中为两根独立的栅线，由于栅线占用一定的空间，压缩了像素开口区，降低了开口率。同时，栅线的根数较多，导致栅极驱动芯片数量增加，成本上升，而且不利于实现窄边框。

发明内容

本公开提供一种显示基板、显示装置及其驱动方法,用以提高像素开口率,减小边框。

为解决上述技术问题,本公开实施例中提供一种显示基板,包括多条栅线 and 多条数据线,所述栅线和所述数据线交叉分布,限定多个子像素区域,其中相邻两条栅线之间具有两行子像素区域,相邻两列子像素区域之间设置有两条数据线,每一子像素区域包括一个薄膜晶体管,一个薄膜晶体管对应一条数据线分别位于一条所述栅线两侧的相邻两行子像素区域的薄膜晶体管与该栅线连接,且分别位于一条所述栅线两侧的相邻两行子像素区域的薄膜晶体管与对应的数据线连接。

可选地,该显示基板还包括与所述栅线平行的第一公共电极线,所述第一公共电极线设置在位于相邻两条栅线之间的两行子像素区域之间。

可选地,该显示基板还包括与所述数据线平行的第二公共电极线,其中在至少两对相邻的两列子像素区域的每一对之间设置有所述第二公共电极线。

可选地,任意相邻的两条第二公共电极线之间的子像素区域的个数均为 s , s 为正整数。

可选地,任意相邻的两条第二公共电极线之间的间距大致相同。

可选地,任意相邻的两条第二公共电极线之间的位于同一行的子像素区域的个数大于或等于2。

可选地,所述第二公共电极线位于相邻两列子像素区域的两条数据线之间。

可选地,所述第一公共电极线与所述栅线为同层结构。

可选地,所述第二公共电极线与所述数据线为同层结构,所述第一公共电极线和第二公共电极线交叉分布。

可选地,所述第一公共电极线和第二公共电极线之间具有绝缘层,所述绝缘层对应所述第一公共电极线和第二公共电极线交叉的位置设置有过孔,所述第一公共电极线和第二公共电极线通过所述过孔电性连接。

可选地,位于同一列的相邻两个子像素区域中,其中一个子像素区域的薄

膜晶体管与位于该列子像素区域一侧的数据线连接,另一个子像素区域的薄膜晶体管与位于该列子像素区域另一侧的数据线连接。

本公开实施例中还提供一种显示装置,包括如上所述的显示基板。

本公开实施例中还提供一种如上所述的显示装置的驱动方法,包括:

通过一条栅线同时打开位于该栅线两侧的相邻两行子像素区域的薄膜晶体管;通过数据线向该两行子像素区域的薄膜晶体管传输像素电压。

可选地,在显示一帧画面时,所述显示装置包括多个第一子像素区域,向所述多个第一子像素区域传输的像素电压形成的电场能够驱动液晶分子偏转;以及在向所述多个第一子像素区域传输的像素电压中,具有第一极性的像素电压的个数与具有第二极性的像素电压的个数相同,所述第一极性和第二极性的极性相反。进一步地,具有第一极性的像素电压的绝对值与具有第二极性的像素电压的绝对值相同。

可选地,在显示一帧画面时,所述显示装置包括为第一像素区域和第二像素区域;向所述第一像素区域的多个子像素区域传输的第一组像素电压包括 n 个具有第一极性的第一像素电压和 m 个具有第二极性的第二像素电压,所述第一组像素电压中的像素电压与所述第一像素区域的多个子像素区域一一对应;向所述第二像素区域的多个子像素区域传输的第二组像素电压包括 p 个具有第一极性的第三像素电压和 q 个具有第二极性的第四像素电压,所述第二组像素电压中的像素电压与所述第二像素区域的多个子像素区域一一对应;其中 $n+p=m+q$, n 、 m 、 p 、 q 为正整数。

可选地,所述第一像素区域包括第一红色像素区域、第一绿色像素区域和第一蓝色像素区域,所述第一组像素电压包括提供给所述第一红色像素区域的正性的红色像素电压、提供给所述第一绿色像素区域的负性的绿色像素电压和提供给所述第一蓝色像素区域的正性的蓝色像素电压;所述第二像素区域包括第二红色像素区域、第二绿色像素区域和第二蓝色像素区域,所述第二组像素电压包括提供给所述第二红色像素区域的正性的红色像素电压、提供给所述第二绿色像素区域的负性的绿色像素电压和提供给所述第二蓝色像素区域的正性的蓝色像素电压。进一步地,所述红色像素电压、所述绿色像素电压和所述蓝色像素电压的绝对值相同。

本公开的上述技术方案的有益效果如下：

上述技术方案中，相邻两条栅线之间具有两行子像素区域，位于一条栅线两侧的相邻两行子像素区域共用一条栅线，从而使得栅线的数量减半，增加像素开口区，提升开口率。同时，栅线数量的减半减少了栅极驱动芯片或栅极驱动电路的个数，降低了成本，并有利于实现窄边框。另外，由于一行子像素区域的充电时间翻倍，提供充足的充电时间，从而提高像素充电率，提升显示质量。

附图说明

为了更清楚地说明本公开实施例或相关技术中的技术方案，下面将对实施例或相关技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本公开的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动性的前提下，还可以根据这些附图获得其他的附图。

图 1 表示本公开实施例中显示基板的结构示意图；

图 2 表示本公开实施例中显示基板的结构示意图；

图 3 表示本公开实施例中显示基板的结构示意图；

图 4 表示本公开实施例中一帧画面显示时向所有子像素区域传输的像素电压的极性分布示意图；

图 5 表示本公开实施例中一帧画面显示时第一像素重复单元和第二像素重复单元的分布示意图。

具体实施方式

下面将结合附图和实施例，对本公开的具体实施方式作进一步详细描述。以下实施例用于说明本公开，但不用来限制本公开的范围。

实施例一

结合图 1 和图 3 所示，本实施例中提供一种显示基板，包括多条栅线 10 和多条数据线 20，栅线 10 和数据线 20 交叉分布，限定多个子像素区域 100。相邻两条栅线 10 之间具有两行子像素区域 100，相邻两列子像素区域 100 之间具有两条数据线 20。每一子像素区域 100 包括一个薄膜晶体管 1，薄膜晶体

管 1 的栅电极与栅线 10 一体成型，源电极 2 与数据线 20 连接，通过栅线 10 打开或关闭对应的薄膜晶体管 1。

分别位于一条栅线 10 两侧的相邻两行子像素区域 100 的薄膜晶体管 1 与该栅线 10 连接，且位于一条栅线 10 两侧的相邻两行子像素区域的薄膜晶体管 1 与数据线 20 一一对应连接，从而通过栅线 10 打开该相邻两行子像素区域的薄膜晶体管 1 时，数据线 20 向对应的薄膜晶体管 1 的源电极 2 传输像素电压。

本公开的技术方案中，相邻两条栅线之间具有两行子像素区域，位于一条栅线两侧的相邻两行子像素区域共用一条栅线，从而使得栅线的数量减半，增加像素开口区，提升开口率。同时，栅线数量的减半减少了栅极驱动芯片或栅极驱动电路的个数，降低了成本，并有利于实现窄边框。另外，由于一行子像素区域的充电时间翻倍，提供充足的充电时间，从而提高像素充电率，提升显示质量。

所述显示基板可以为液晶显示装置的阵列基板，也可以为有机电致发光显示装置的显示基板，或其它以薄膜晶体管作为驱动器件的显示装置的显示基板。

需要说明的是，本公开实施例中，栅线和数据线的大致延伸方向之间的夹角大于零，实现交叉分布。位于同一行的子像素区域分布在与栅线平行的同一条线上，位于同一列的子像素区域分布在与数据线平行的同一条线上，其中，同一行子像素区域可以分布在同一条直线、折线或其他形状的线上，同一列子像素区域可以分布在同一条直线、折线或其他形状的线上，在此不作限定。

本公开实施例中，薄膜晶体管与栅线连接是指：薄膜晶体管的栅电极与栅线连接，薄膜晶体管与数据线连接是指：薄膜晶体管的源电极与数据线连接。

为了实现相邻两行子像素区域的薄膜晶体管 1 与数据线 20 一一对应连接，本实施例中，在数据线 20 的延伸方向上，在相邻两列子像素区域之间设置两条数据线 20，使数据线 20 的数量与相邻两行子像素区域的个数一致。具体可以为：位于同一列的相邻两个子像素区域 100 中，其中一个子像素区域 100 的薄膜晶体管 1 与位于该列子像素区域一侧的数据线 20 连接，另一个子像素区域 100 的薄膜晶体管 1 与位于该列子像素区域另一侧的数据线 20 连接。

所述显示基板除了栅线 10 和数据线 20，还包括其他信号线，例如：公共电极线，所述公共电极线设置在显示区域，用于提供基准电压。

本实施例中，结合图 2 和图 3 所示，公共电极线包括多条第一公共电极线 30 和多条第二公共电极线 31。第一公共电极线 30 与栅线 10 平行，设置在位于两条栅线 10 之间的两行子像素区域 100 之间，由于位于两条栅线 10 之间的两行子像素区域之间未设置有栅线，因此，将第一公共电极线 30 设置在位于两条栅线 10 之间的两行子像素区域 100 之间的方式，不会占用像素开口区，有利于提升开口率。

第二公共电极线 31 与数据线 20 大致平行或平行，在至少部分相邻的两列子像素区域 100 之间设置有第二公共电极线 31。可选的，仅在部分相邻的两列子像素区域 100 之间设置有第二公共电极线 31，以减小对开口率的影响。

通过设置交叉分布的第一公共电极线 30 和第二公共电极线 31，可以提高公共电极线电阻的均一性，有利于提高公共电极线上信号的稳定性。具体的原理为：在显示过程中，栅线、数据线和显示用电极与公共电极线均会形成耦合电容。在栅线、数据线和显示用电极上的信号变化时，会拉动公共电极线的信号发生变化。公共电极线上的信号在拉动后的恢复过程中，公共电极线的电阻均一性越好，恢复速度越快，能够提高公共电极线上信号的稳定性。

其中，第一公共电极线 30 可以与栅线 10 为同层结构，由同一栅金属层制得。第二公共电极线 31 可以与数据线 20 为同层结构，由同一源漏金属层制得。第一公共电极线 30 和第二公共电极线 31 之间具有绝缘层(图中未示意出)。

进一步地，还可以在所述绝缘层对应第一公共电极线 30 和第二公共电极线 31 交叉的位置设置多个过孔，第一公共电极线 30 和第二公共电极线 31 通过所述多个过孔电性连接，多点连接的方式能够进一步提升公共电极线电阻的均一性。

容易想到的是，也可以设置所述显示基板仅包括第一公共电极线 30 或第二公共电极线 31。

当所述显示基板包括第二公共电极线 31 时，本实施例中设置多条第二公共电极线 31 等间距设置，提高公共电极线电阻的均一性。具体可以为：任意相邻的两条第二公共电极线 31 之间的子像素区域 100 的个数均为 s ， s 为正整数。

如图 3 所示，以液晶显示装置的阵列基板为例，本实施例中的显示基板具

体包括:

多条平行的栅线 10 和多条平行的数据线 20, 栅线 10 和数据线 20 交叉分布, 限定多个子像素区域 100, 相邻两条栅线 10 之间具有两行子像素区域, 相邻两列子像素区域之间具有两条数据线 20;

公共电极线, 包括多条第一公共电极线 30 和多条第二公共电极线 31, 第一公共电极线 30 与栅线 10 平行, 设置在位于两条栅线 10 之间的两行子像素区域之间; 第二公共电极线 31 与数据线 20 平行, 仅在部分相邻的两列子像素区域 100 之间设置由第二公共电极线 31;

位于第一公共电极线 30 和第二公共电极线 31 之间的绝缘层, 在所述绝缘层对应第一公共电极线 30 和第二公共电极线 31 交叉的位置设置过孔, 第一公共电极线 30 和第二公共电极线 31 通过所述过孔电性连接;

每一子像素区域 100 包括:

薄膜晶体管 1, 位于一条栅线 10 两侧的相邻两行子像素区域的薄膜晶体管 1 的栅电极与该栅线 10 连接; 位于同一列的相邻两个子像素区域中, 其中一个子像素区域 100 的薄膜晶体管 1 的源电极 2 与位于该列子像素区域一侧的数据线 20 连接, 另一个子像素区域 100 的薄膜晶体管 1 的源电极 2 与位于该列子像素区域另一侧的数据线 20 连接。

像素电极 4, 与薄膜晶体管 1 的漏电极 3 连接;

位于薄膜晶体管 1 和像素电极 4 之间的钝化层 (图中未示意出)。

对于横向电场型液晶显示装置, 所述阵列基板的每一子像素区域 100 还包括:

公共电极 5, 与公共电极线连接。

位于像素电极 4 和公共电极 5 之间的中间绝缘层 (图中未示意出)。

其中, 薄膜晶体管 1 可以为顶栅型薄膜晶体管、底栅型薄膜晶体管等。根据需要设置像素电极 4、公共电极 5 和薄膜晶体管 1 的位置关系, 在此不再一一列举。

实施例二

本实施例中提供一种显示装置及其驱动方法。所述显示装置采用实施例一中的显示基板, 由于栅线的数量减半, 从而提升了开口率。同时, 栅线数量的

减半减少了栅极驱动芯片或栅极驱动电路的个数，降低了成本，并有利于实现窄边框。另外，由于一行子像素区域的薄膜晶体管可以打开两行子像素的充电时间，提供充足的充电时间，从而提高像素充电率，提升显示质量。

其中，所述显示装置可以为液晶显示装置、有机电致发光显示装置等。

上述显示装置的驱动方法包括：

通过一条栅线同时打开位于该栅线两侧的相邻两行子像素区域的薄膜晶体管，然后通过数据线一一对应向该两行子像素区域的薄膜晶体管传输像素电压。

上述驱动方法通过一条栅线同时打开位于该栅线两侧的相邻两行子像素区域的薄膜晶体管，使得子像素区域的充电时间翻倍，提供足够的充电时间，从而提高子像素区域的像素充电率，提升显示质量。

对于显示装置，不仅包括栅线和数据线，还包括用于显示用电极和公共电极线，所述显示用电极与薄膜晶体管的漏电极连接，数据线上传输的像素电压通过薄膜晶体管传输至显示用电极，形成实现显示的驱动电场。例如：对于液晶显示装置，所述显示用电极为像素电极。对于有机电致发光显示装置，所述显示用电极为有机发光二极管的阳极。

所述公共电极线用于提供基准电压，例如：用于为液晶显示装置的公共电极提供基准电压，为有机电致发光显示装置的有机发光二极管的阴极提供基准电压。

本实施例中，所述公共电极线包括多条与栅线平行的第一公共电极线，且所述第一公共电极线与栅线为同层结构，且所述第一公共电极线设置在位于相邻两条栅线之间的两行子像素区域之间，不会占用像素开口区，有利于提升开口率。

在显示过程中，栅线、数据线和显示用电极与公共电极线均会形成耦合电容。在栅线、数据线和显示用电极上的信号变化时，会拉动公共电极线的信号发生变化。例如：在显示一幅画面时，当红色子像素和蓝色子像素的显示用电极上的信号均为正极性时，对应的公共电极线上的信号向正极性拉动，当绿色子像素 G 的显示用电极上的信号为负极性，对应的公共电极线上的信号向负极性拉动。整个显示屏来看，公共电极线上的信号向正极性拉动较多，从而相

对于基准电压，公共电极线上的信号为较大的正极性电压，稳定性较差，导致绿色子像素的驱动电压增大，而红色子像素和蓝色子像素的驱动电压变小，画面发绿。

具体可以采用以下两种方式来克服公共电极线上信号的稳定性不好的问题：

第一种方式是降低耦合电容；

第二种方式是在一帧画面显示时，公共电极线上的信号向正极性的拉动和向负极性的拉动中和，保证公共电极线上信号的平衡，维持在基准电压。

当采用第一种方式时，需要增加公共电极线与栅线、数据线、显示用电极之间的距离，不利于实现高分辨率。

因此，本实施例中，优选采用第二种方式来克服公共电极线上信号的稳定性不好的问题，则上述驱动方法中：在显示一帧画面时，所述显示装置包括多个第一子像素区域，向所有第一子像素区域传输的像素电压中，具有第一极性的像素电压的个数与具有第二极性的像素电压的个数相同，所述第一极性和第二极性的极性相反，且具有第一极性的像素电压的绝对值与具有第二极性的像素电压的绝对值相同，所述像素电压用于形成驱动液晶分子偏转的电场，从而使得数据线和显示用电极对公共电极线上的信号拉动中和，保证公共电极线上信号的平衡，维持在基准电压。需要说明的是，在显示一帧画面时，除第一子像素区域的其它子像素区域，其对应的像素电压形成的驱动电场不能够驱动液晶分子偏转。例如：对于常暗模式的显示装置，所述第一子像素区域显示 255 灰阶，所述第一子像素区域的其他子像素区域显示 0 灰阶。

需要说明的是，本实施例中由于栅线和公共电极线之间间隔一行子像素区域，所以栅线对公共电极线上的信号的拉动可忽略。

在一个具体的实施方式中，所述显示装置为常暗模式，在显示一帧画面时，所述显示装置包括第一像素区域和第二像素区域，向第一像素区域传输第一组像素电压，将第一组像素电压中的像素电压提供给第一像素区域的子像素区域，第一组像素电压中的像素电压与第一像素区域的子像素区域一一对应，所述第一组像素电压包括 n 个具有第一极性的第一像素电压和 m 个具有第二极性的第二像素电压；

向第二像素区域传输第二组像素电压,将第二组像素电压中的像素电压提供给第二像素区域的子像素区域,第二组像素电压中的像素电压与第二像素区域的子像素区域一一对应,所述第二组像素电压包括 p 个具有第一极性的第三像素电压和 q 个具有第二极性的第四像素电压;

其中, $n+p=m+q$, n 、 m 、 p 、 q 为正整数。所述第一像素区域和第二像素区域为亮态像素区域,且所述第一组像素电压中的所有像素电压的绝对值相同以及所述第二组像素电压中的所有像素电压的绝对值相同。

上述具体实施方式能够实现在显示一帧画面时向所有亮态子像素区域(对应的像素电压形成驱动液晶分子偏转的电场)传输的像素电压中,具有第一极性的像素电压的个数与具有第二极性的像素电压的个数相同,且所有像素电压的绝对值相同,从而使得数据线和显示用电极对公共电极线上的信号拉动中和,保证公共电极线上信号的平衡,维持在基准电压。对于显示装置的暗态子像素区域,液晶分子未发生偏转,为暗态。

以所述显示装置的每一像素区域包括红色像素区域、绿色像素区域和蓝色像素区域为例,上述具体实施方式具体为:

在显示一帧画面时,向第一像素区域传输第一组像素电压,所述第一组像素电压包括正性的红色像素电压、负性的绿色像素电压和正性的蓝色像素电压。向第二像素区域传输第二组像素电压,所述第二组像素电压包括负性的红色像素电压、正性的绿色像素电压和负性的蓝色像素电压,其中,红色像素电压、绿色像素电压和蓝色像素电压的绝对值相同。

作为一个具体的实施方式,结合图 4 和图 5 所示,对于常暗模式的显示装置,在一帧画面显示时,还可以将显示装置的像素区域分为第一像素重复单元 a 和第二像素重复单元 b ,第一像素重复单元 a 中正极性的像素电压个数与第二像素重复单元 b 中负极性的像素电压个数相同,且第一像素重复单元 a 中负极性的像素电压个数与第二像素重复单元 b 中正极性的像素电压个数相同,且负极性的像素电压和正极性的像素电压的绝对值相同。对于每一行像素区域,可以设置第一像素重复单元 a 和第二像素重复单元 b 的个数相同,间隔设置,以达到对公共电极线上的信号的拉动中和。其中,正极性的像素电压和负极性的像素电压用于形成驱动液晶分子偏转的电场,例如:图 4 和图 5 中,正极性

的像素电压和负极性的像素电压对应的子像素区域显示 255 灰阶。而对于第一像素重复单元 a 和第二像素重复单元 b 的其它子像素区域显示 0 灰阶。

以上所述仅是本公开的优选实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本公开技术原理的前提下，还可以做出若干改进和替换，这些改进和替换也应视为本公开的保护范围。

权利要求书

1. 一种显示基板，包括多条栅线和多条数据线，所述多条栅线和所述多条数据线交叉分布，其中，

相邻两条栅线之间具有两行子像素区域，相邻两列子像素区域之间设置有两条数据线；

每一子像素区域包括一个薄膜晶体管，一个薄膜晶体管对应一条数据线；

分别位于一条所述栅线两侧的相邻两行子像素区域的薄膜晶体管与该栅线连接，且分别位于一条所述栅线两侧的相邻两列子像素区域的薄膜晶体管与对应的数据线连接。

2. 根据权利要求 1 所述的显示基板，其中还包括与所述栅线平行的第一公共电极线，所述第一公共电极线设置在位于相邻两条栅线之间的两行子像素区域之间。

3. 根据权利要求 1 或 2 所述的显示基板，还包括与所述数据线平行的第二公共电极线，其中在至少两对相邻的两列子像素区域的每一对之间设置有所述第二公共电极线。

4. 根据权利要求 3 所述的显示基板，其中，任意相邻的两条第二公共电极线之间的子像素区域的个数均为 s ， s 为正整数。

5. 根据权利要求 3 或 4 所述的显示基板，其中，任意相邻的两条第二公共电极线之间的间距大致相同。

6. 根据权利要求 3-5 任一项所述的显示基板，其中，任意相邻的两条第二公共电极线之间的位于同一行的子像素区域的个数大于或等于 2。

7. 根据权利要求 3-6 任一项所述的显示基板，其中，所述第二公共电极线位于相邻两列子像素区域的两条数据线之间。

8. 根据权利要求 2-7 任一项所述的显示基板，其中，所述第一公共电极线与所述栅线为同层结构。

9. 根据权利要求 8 所述的显示基板，其中，所述第二公共电极线与所述数据线为同层结构，所述第一公共电极线和第二公共电极线交叉分布。

10. 根据权利要求 9 所述的显示基板，其中，所述第一公共电极线和第二公共电极线之间具有绝缘层，所述绝缘层对应所述第一公共电极线和第二公共

电极线交叉的位置设置有过孔,所述第一公共电极线 and 第二公共电极线通过所述过孔电性连接。

11. 根据权利要求 1-10 任一项所述的显示基板,其中,位于同一列的相邻两个子像素区域中,其中一个子像素区域的薄膜晶体管与位于该列子像素区域一侧的数据线连接,另一个子像素区域的薄膜晶体管与位于该列子像素区域另一侧的数据线连接。

12. 一种显示装置,包括权利要求 1-11 任一项所述的显示基板。

13. 一种如权利要求 12 所述的显示装置的驱动方法,包括:

通过一条栅线同时打开位于该栅线两侧的相邻两行子像素区域的薄膜晶体管;

通过数据线向该两行子像素区域的薄膜晶体管传输像素电压。

14. 根据权利要求 13 所述的驱动方法,其中在显示一帧画面时,所述显示装置包括多个第一子像素区域,向所述多个第一子像素区域传输的像素电压形成的电场能够驱动液晶分子偏转;以及在向所述多个第一子像素区域传输的像素电压中,具有第一极性的像素电压的个数与具有第二极性的像素电压的个数相同,所述第一极性和第二极性的极性相反。

15. 根据权利要求 14 所述的驱动方法,其中,具有第一极性的像素电压的绝对值与具有第二极性的像素电压的绝对值相同。

16. 根据权利要求 13 所述的驱动方法,其中在显示一帧画面时,所述显示装置包括为第一像素区域和第二像素区域;

向所述第一像素区域的多个子像素区域传输的第一组像素电压包括 n 个具有第一极性的第一像素电压和 m 个具有第二极性的第二像素电压,所述第一组像素电压中的像素电压与所述第一像素区域的多个子像素区域一一对应;

向所述第二像素区域的多个子像素区域传输的第二组像素电压包括 p 个具有第一极性的第三像素电压和 q 个具有第二极性的第四像素电压,所述第二组像素电压中的像素电压与所述第二像素区域的多个子像素区域一一对应;

其中 $n+p=m+q$, n 、 m 、 p 、 q 为正整数。

17. 根据权利要求 16 所述的驱动方法,其中所述第一像素区域包括第一红色像素区域、第一绿色像素区域和第一蓝色像素区域,所述第一组像素电压

包括提供给所述第一红色像素区域的正性的红色像素电压、提供给所述第一绿色像素区域的负性的绿色像素电压和提供给所述第一蓝色像素区域的正性的蓝色像素电压；

所述第二像素区域包括第二红色像素区域、第二绿色像素区域和第二蓝色像素区域，所述第二组像素电压包括提供给所述第二红色像素区域的正性的红色像素电压、提供给所述第二绿色像素区域的负性的绿色像素电压和提供给所述第二蓝色像素区域的正性的蓝色像素电压。

18. 根据权利要求 17 所述的驱动方法，其中所述红色像素电压、所述绿色像素电压和所述蓝色像素电压的绝对值相同。

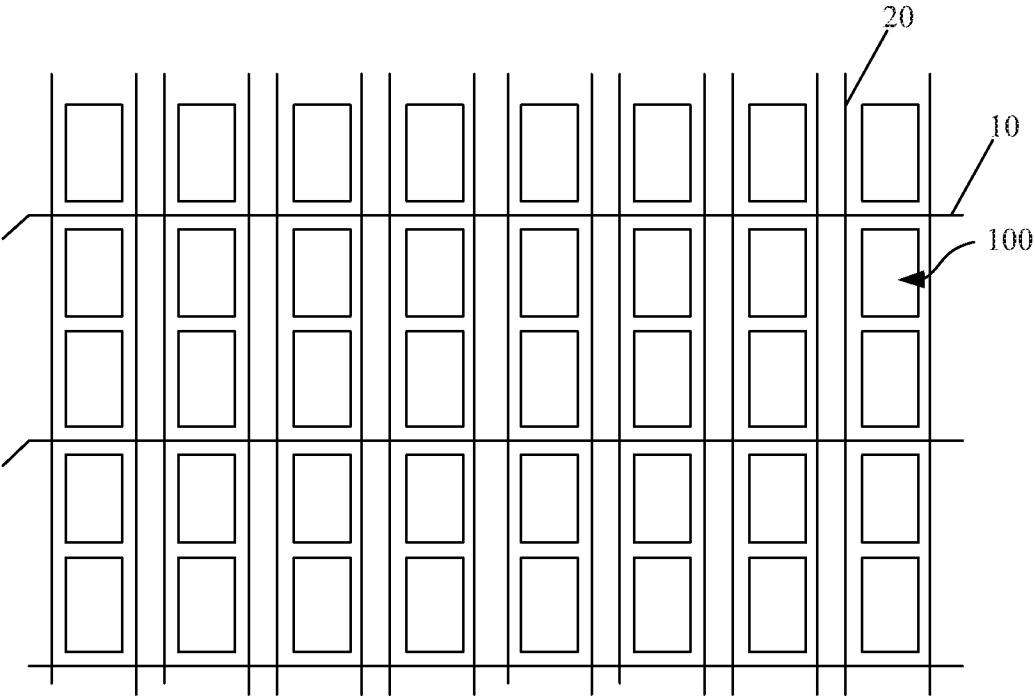


图 1

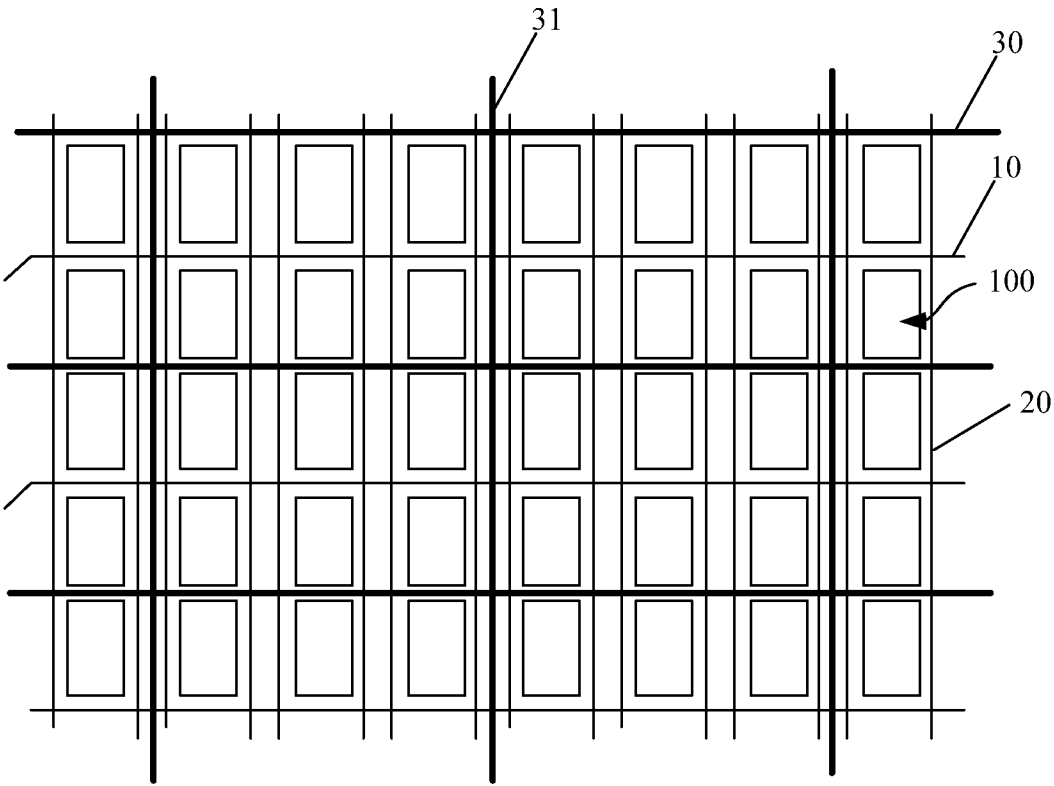


图 2

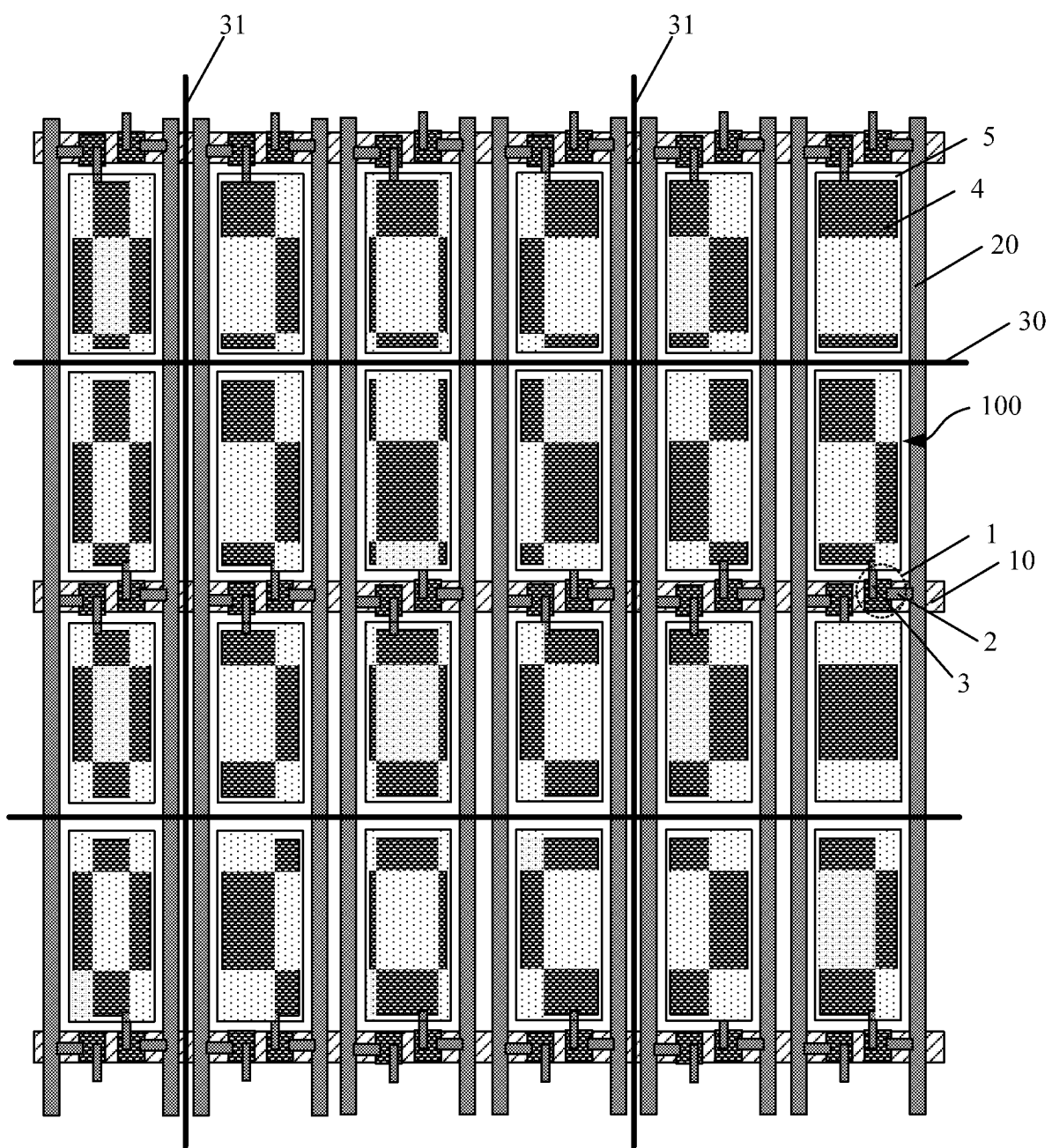


图 3

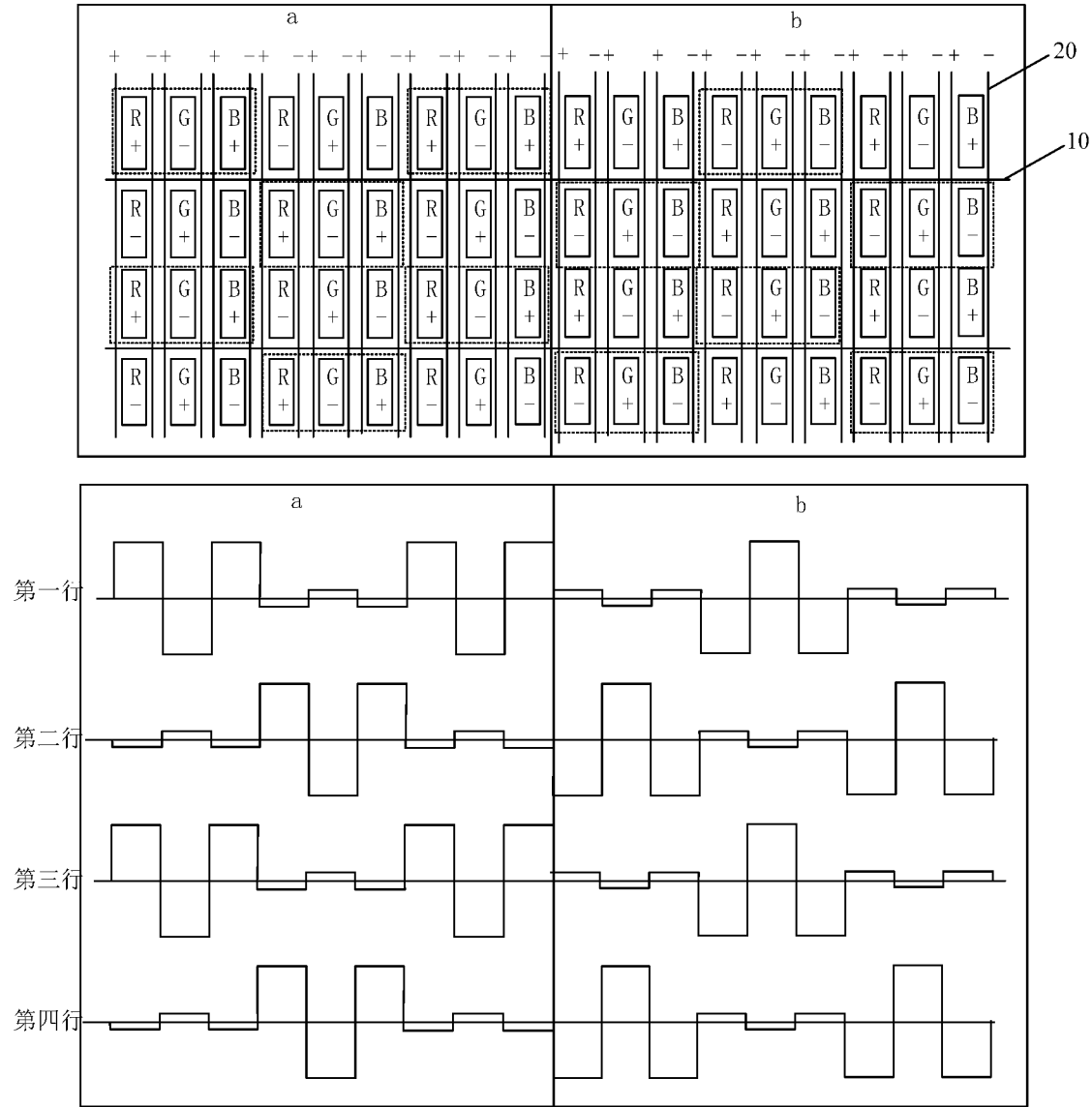


图 4

a	b	a	b	a	b	a	b	a	b	a	b
b	a	b	a	b	a	b	a	b	a	b	a
a	b	a	b	a	b	a	b	a	b	a	b
a	b	a	b	a	b	a	b	a	b	a	b
b	a	b	a	b	a	b	a	b	a	b	a
a	b	a	b	a	b	a	b	a	b	a	b

 5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/103089

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362 (2006.01) i; G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F; G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, VEN: 门, 栅, 地址, 寻址, 选通, 选址, 扫描, 闸极, 数据, 信号, 资料, 公共, 共用, 公用, 共同, 参考, 共通, 对向, 对置, 相对, 共享, 线, 充电, 极性, 正, 负, GATE, SCAN+, ADDRESS+, GRATE, GRID+, DATA, SIGNAL, REFERENCE, COMMON, COUNTER, SHAR+, PUBLIC, STORA+, CHARG+, LINE?, WIRE?, WIRING?, LEAD+, POLAR+, POSIT+, NEGAT+, 1G2D

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101738800 A (SAMSUNG SDI CO., LTD.), 16 June 2010 (16.06.2010), description, paragraphs [0035]-[0048], and figures 3-4B	1-3, 8, 11-13, 16, 17
A	CN 101738800 A (SAMSUNG SDI CO., LTD.), 16 June 2010 (16.06.2010), description, paragraphs [0035]-[0048], and figures 3-4B	4-7, 9, 10, 14, 15, 18
PX	CN 106707648 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 24 May 2017 (24.05.2017), description, paragraphs [0020]-[0070], and figures 1-5	1-18
X	CN 102737596 A (LG DISPLAY CO., LTD.), 17 October 2012 (17.10.2012), description, paragraphs [0021]-[0057], and figures 1-5	1, 11-13, 16, 17
X	JP 2002214645 A (MATSUSHITA ELECTRIC IND CO., LTD.), 31 July 2002 (31.07.2002), description, paragraphs [0011]-[0022], and figures 1-5	1, 11-13, 16, 17
X	CN 106054481 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 26 October 2016 (26.10.2016), description, paragraphs [0025]-[0051], and figures 1-2	1, 11-13, 16, 17

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 25 December 2017	Date of mailing of the international search report 04 January 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer ZHONG, Yu Telephone No. (86-10) 62085552

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/103089

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101738800 A	16 June 2010	KR 20100053949 A	24 May 2010
		EP 2187255 A1	19 May 2010
		JP 2010117699 A	27 May 2010
		US 8743304 B2	03 June 2014
		US 2010118221 A1	13 May 2010
		CN 101738800 B	15 April 2015
CN 106707648 A	24 May 2017	None	
CN 102737596 A	17 October 2012	US 2012249492 A1	04 October 2012
		KR 20120111684 A	10 October 2012
		CN 102737596 B	10 December 2014
		TW 201241810 A	16 October 2012
		EP 2506246 A1	03 October 2012
		TW I485677 B	21 May 2015
JP 2002214645 A	31 July 2002	None	
CN 106054481 A	26 October 2016	CN 106054481	26 October 2016

A. 主题的分类 G02F 1/1362(2006.01)i; G09G 3/36(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G02F; G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS, VEN: 门, 栅, 地址, 寻址, 选通, 选址, 扫描, 闸极, 数据, 信号, 资料, 公共, 共用, 公用, 共同, 参考, 共通, 对向, 对置, 相对, 共享, 线, 充电, 极性, 正, 负, GATE, SCAN+, ADDRESS+, GRATE, GRID+, DATA, SIGNAL, REFERENCE, COMMON, COUNTER, SHAR+, PUBLIC, STORA+, CHARG+, LINE?, WIRE?, WIRING?, LEAD+, POLAR+, POSIT+, NEGAT+, 1G2D																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 101738800 A (三星电子株式会社) 2010年 6月 16日 (2010 - 06 - 16) 说明书第[0035]-[0048]段, 附图3-4B</td> <td>1-3, 8, 11-13, 16, 17</td> </tr> <tr> <td>A</td> <td>CN 101738800 A (三星电子株式会社) 2010年 6月 16日 (2010 - 06 - 16) 说明书第[0035]-[0048]段, 附图3-4B</td> <td>4-7, 9, 10, 14, 15, 18</td> </tr> <tr> <td>PX</td> <td>CN 106707648 A (京东方科技集团股份有限公司 等) 2017年 5月 24日 (2017 - 05 - 24) 说明书第[0020]-[0070]段, 附图1-5</td> <td>1-18</td> </tr> <tr> <td>X</td> <td>CN 102737596 A (乐金显示有限公司) 2012年 10月 17日 (2012 - 10 - 17) 说明书第[0021]-[0057]段, 附图1-5</td> <td>1, 11-13, 16, 17</td> </tr> <tr> <td>X</td> <td>JP 2002214645 A (MATSUSHITA ELECTRIC IND CO LTD) 2002年 7月 31日 (2002 - 07 - 31) 说明书第[0011]-[0022], 附图1-5</td> <td>1, 11-13, 16, 17</td> </tr> <tr> <td>X</td> <td>CN 106054481 A (深圳市华星光电技术有限公司) 2016年 10月 26日 (2016 - 10 - 26) 说明书第[0025]-[0051]段, 附图1-2</td> <td>1, 11-13, 16, 17</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 101738800 A (三星电子株式会社) 2010年 6月 16日 (2010 - 06 - 16) 说明书第[0035]-[0048]段, 附图3-4B	1-3, 8, 11-13, 16, 17	A	CN 101738800 A (三星电子株式会社) 2010年 6月 16日 (2010 - 06 - 16) 说明书第[0035]-[0048]段, 附图3-4B	4-7, 9, 10, 14, 15, 18	PX	CN 106707648 A (京东方科技集团股份有限公司 等) 2017年 5月 24日 (2017 - 05 - 24) 说明书第[0020]-[0070]段, 附图1-5	1-18	X	CN 102737596 A (乐金显示有限公司) 2012年 10月 17日 (2012 - 10 - 17) 说明书第[0021]-[0057]段, 附图1-5	1, 11-13, 16, 17	X	JP 2002214645 A (MATSUSHITA ELECTRIC IND CO LTD) 2002年 7月 31日 (2002 - 07 - 31) 说明书第[0011]-[0022], 附图1-5	1, 11-13, 16, 17	X	CN 106054481 A (深圳市华星光电技术有限公司) 2016年 10月 26日 (2016 - 10 - 26) 说明书第[0025]-[0051]段, 附图1-2	1, 11-13, 16, 17
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
X	CN 101738800 A (三星电子株式会社) 2010年 6月 16日 (2010 - 06 - 16) 说明书第[0035]-[0048]段, 附图3-4B	1-3, 8, 11-13, 16, 17																					
A	CN 101738800 A (三星电子株式会社) 2010年 6月 16日 (2010 - 06 - 16) 说明书第[0035]-[0048]段, 附图3-4B	4-7, 9, 10, 14, 15, 18																					
PX	CN 106707648 A (京东方科技集团股份有限公司 等) 2017年 5月 24日 (2017 - 05 - 24) 说明书第[0020]-[0070]段, 附图1-5	1-18																					
X	CN 102737596 A (乐金显示有限公司) 2012年 10月 17日 (2012 - 10 - 17) 说明书第[0021]-[0057]段, 附图1-5	1, 11-13, 16, 17																					
X	JP 2002214645 A (MATSUSHITA ELECTRIC IND CO LTD) 2002年 7月 31日 (2002 - 07 - 31) 说明书第[0011]-[0022], 附图1-5	1, 11-13, 16, 17																					
X	CN 106054481 A (深圳市华星光电技术有限公司) 2016年 10月 26日 (2016 - 10 - 26) 说明书第[0025]-[0051]段, 附图1-2	1, 11-13, 16, 17																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																							
国际检索实际完成的日期 2017年 12月 25日		国际检索报告邮寄日期 2018年 1月 4日																					
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 钟宇 电话号码 (86-10)62085552																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/103089

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101738800	A	2010年 6月 16日	KR	20100053949	A	2010年 5月 24日
				EP	2187255	A1	2010年 5月 19日
				JP	2010117699	A	2010年 5月 27日
				US	8743304	B2	2014年 6月 3日
				US	2010118221	A1	2010年 5月 13日
				CN	101738800	B	2015年 4月 15日
CN	106707648	A	2017年 5月 24日	无			
CN	102737596	A	2012年 10月 17日	US	2012249492	A1	2012年 10月 4日
				KR	20120111684	A	2012年 10月 10日
				CN	102737596	B	2014年 12月 10日
				TW	201241810	A	2012年 10月 16日
				EP	2506246	A1	2012年 10月 3日
				TW	I485677	B	2015年 5月 21日
JP	2002214645	A	2002年 7月 31日	无			
CN	106054481	A	2016年 10月 26日	CN	106054481		2016年 10月 26日